

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶
H03K 190/0944

(11) 공개번호 특 1997-0019085
(43) 공개일자 1997년 04월 30일

(21) 출원번호	특 1996-0039571
(22) 출원일자	1996년 09월 12일
(30) 우선권주장	95-234963 1995년 09월 13일 일본(JP)
(71) 출원인	닛뽕덴끼 가부시끼가이샤 가네꼬 히사시
(72) 발명자	일본 도오교도 미나토꾸 시바 5초메 7방 1고 후루찌 마사끼
(74) 대리인	일본 도오교도 미나토꾸 시바 5초메 7방 1고 닛뽕덴끼 가부시끼가이샤 나이 박해선, 조영원

심사청구 : 있음

(54) CMOS 인버터(CMOS INVERTER)

요약

CMOS 인버터는 관통 전류를 감소시킬 수 있으며, E-형 PMOS 트랜지스터, E-형 NMOS 트랜지스터 및 D-형 NMOS 트랜지스터를 내부에 포함한다. E-형 PMOS 트랜지스터에서, 게이트와 드레인 입력단자와 출력단자에 접속된다. E-형 NMOS 트랜지스터에서, 게이트와 드레인 입력단자와 출력 단자에 접속되고 소스는 접지된다. D-형 NMOS 트랜지스터에서, 소스는 E-형 PMOS 트랜지스터의 소스에 접속되고, 게이트는 접지되고, 드레인은 전원에 접속된다.

대표도

도 3

명세서

[발명의 명칭]

CMOS 인버터(CMOS INVERTER)

[도면의 간단한 설명]

도 1 은 본 발명의 일 실시예에 의한 CMOS 인버터의 회로도,

도 2 은 본 발명의 인버터가 사용되는 발진기.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음.

(57) 청구의 범위

청구항 1

제 1 전원선; 제 2 전원선; 노드와 출력단자 사이에 접속되어 있으며 입력단자에 접속된 게이트를 가진 제 1 전도형의 제 1 MOS 트랜지스터; 출력단자와 제 2 전원선 사이에 접속되어 있으며 입력단자에 접속된 게이트를 가진 제 2 전도형의 제 2 MOS 트랜지스터 및; 제 1 전원선과 노드 사이에 접속되어 있으며, 제 2 전원선에 접속된 게이트를 가진 제 2 전도형의 디플리션형 제 3 MOS 트랜지스터를 구비하는 것을 특징으로 하는 인버터.

청구항 2

제 1 항에 있어서, 상기 제 1 전도형은 P-채널형이며 상기 제 2 전도형은 N-채널형인 것을 특징으로 하는 인버터.

청구항 3

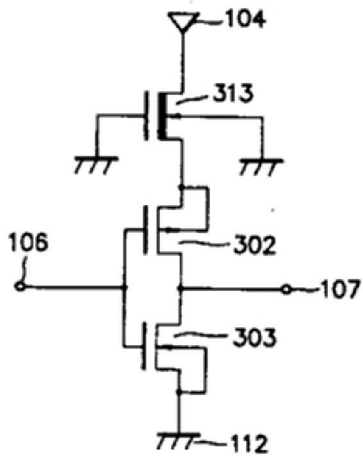
입력단자와, 출력단자와, 상기 입력단자 및 출력단자 사이에 접속된 발진기와, 상기 입력단자와 제 1 전원선 사이에 접속된 제 1 캐패시터소자와, 상기 출력단자와 제 1 전원선 사이에 접속된 제 2 캐패시터소자 및, 상기 입력단자와 출력단자 사이에 접속된 저항소자를 구비하는 발진기 회로에 사용되는 인버터로서, 노드와 상기 출력 단자 사이에 접속되고 상기 입력단자에 접속된 게이트를 가진 제 1 전도형의 제 1 MOS 트랜지스터; 상기 출력 단자와 상기 제 1 전원선 사이에 접속되고 상기 입력단자에 접속된 게이트를

가진 제 2 전도형의 제 2 MOS 트랜지스터 및; 제 2 전원선과 상기 노드 사이에 접속되고 상기 제 1 전원선에 접속된 게이트를 가진, 제 2 전도형의 디플리션형 제 3 MOS 트랜지스터로 이루어지는 것을 특징으로 하는 인버터.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면3



도면6

