

公告本

申請日期	89.11.7
案號	89123499
類別	H04L12/00, H04L29/06, G06F13/40, G06F13/8A

A4
C4

515165

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中文	橋接介面電路
	英文	"BRIDGE INTERFACE CIRCUIT"
二、發明人	姓名	克勞蒂 A. 庫茲
	國籍	美國
三、申請人	住、居所	美國俄勒岡州喜爾柏若市東南第51大道1103號
	姓名 (名稱)	美商英特爾公司
	國籍	美國
	住、居所 (事務所)	美國加州聖塔卡拉瓦市米遜大學路2200號
	代表姓名	F. 湯姆士. 當烈二世

經濟部智慧財產局員工消費合作社印製

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ， 有 無主張優先權

美國 1999年12月10日 09/458,611 有 無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

發明背景

領域

本發明與一個裝置和一個主計算平台或系統間之介面有關。

背景

隨著技術之繼續進步，計算機工業面對之兩大挑戰是電力之消耗問題與熱之問題。此種問題或挑戰在能使用之電力受到限制及/或較其他平台更要處理大量熱之能力之移動式應用上尤其嚴重，例如桌上式平台。在此同時，計算機工業技術對高速串列匯流排更為需要。目前受到業界注意的在這一方面之資料傳輸是美國電機及電子工程師學會(IEEE)之1394規格，亦即1996年8月30日「高性能串列匯流排IEEE標準」，IEEE標準1394-1995(以下簡稱為1394規格)。但在電力受限制之平台，例如筆記型個人電腦中，1394規格之應用預期會發生電力消耗與熱「牆」問題。當然，雖然在此討論的是1394規格，不過這僅是舉例而已，因為許多使用資料傳輸之其他匯流排都有同樣問題。但1394規格與一些其他移動式匯流排之不同處是它的介面為將信號驅動較長距離，例如以公尺計算之「長程」資料傳輸。這與設計來將信號在機箱內驅動不超過18吋長度之「短程」介面成對比。所以1394規格之介面即使在不發送信號時亦消耗大量電力。例如一個三埠S-400速度實體設定層(或稱為PHY)積體電路(IC)耗電約0.7瓦，相關之主介面連絡層IC可能再增加0.4瓦。第一1394規格點

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(2)

對點之鏈使用兩個此種介面。一個三埠 S-800 PHY(以每秒 800 百萬位元操作)預期耗電約 1.7 瓦，支援鏈需要再增加約 0.7 瓦(亦即每個 S-800 介面總共耗電 2.4 瓦)。再者，電力耗散為熱而這對散熱不良之平台並不好。因此使用 1394 規格看來並不適於對電力與熱均受限制之平台作長程資料傳輸之應用，甚至是一項挑戰。所以有必要解決此等電力與熱之問題而使得諸如 1394 規格之長程資料傳輸亦可用於電力與熱均受限制之平台，例如目前之移動式應用。

本發明之簡單說明

按照本發明之一個實例，一種用於計算平台之橋接電路包括多個信號埠，至少有一個信號埠耦合至一長程介面，至少有一個信號埠耦合至主介面，至少有一個信號埠耦合至一短程介面。該橋接電路是用於提供主介面與短程介面及長程介面間之橋接。

按照本發明另一實例，一個數位裝置之內部連接包括兩個短程介面與兩個設定變換器，其中一個設定變換器能從主介面變換至一短程介面，另一設定變換器能從短程介面變換至一內部裝置介面。

按照本發明又一實例，一種主系統中信號之中繼方法包括透過主介面將信號發送至主機再透過一橋接電路將信號從一個內部裝置及一外部裝置加以中繼或將信號中繼至該等裝置。被中繼之信號是透過短程介面中繼至內部裝置及透過長程介面中繼至外部裝置。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

附圖簡說

本發明之主題事項在本規格之結論部分中予以特別指出且提出明確之申請專利範圍。參照下文中之詳細說明及附圖對本發明之組成與操作方法連同其目的、特性與優點會有最佳之瞭解。附圖中之：

圖1所示為可能使用本發明橋接電路實例之主計算平台實例之方塊圖；

圖2所示為圖1橋接電路更詳細實例及其所支援信號轉接路徑之方塊圖；

圖3所示為用於圖1主計算平台實例且亦與圖1及圖2橋接電路相容之內部裝置實例之方塊圖；及

圖4所示為一主計算平台或數位裝置另一實例之方塊圖，本實例包括本發明內部連接之實例。

詳細說明

在下述之詳細說明中列出許多特定細節以便對本發明能徹底瞭解。但熟於此項技術者應瞭解在並無該等特定細節之性能下亦可實施本發明。另一方面對一般熟知之方法、程序、組件與電路並未詳加說明以免模糊本發明之焦點。

雖然本發明並非僅限於1394規格之範圍內或者應遵照1394規格，但如前所述之耗電與熱之問題在將IEEE 1394規格應用於電力受到限制之平台(例如筆記型個人電腦)中高速串列匯流排時仍然存在。與其他一些對電力有管理之週邊組件介面(PCI)規格或卡式匯流排規格之移動式匯流排不同，按照1394規格之介面即使並未發出信號時也會消

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(4)

耗大量電力。按照1394規格之介面為一有充份電力可將信號驅動數公尺長距離之「長程介面」。所以按照1394規格之裝置所顯示之電力趨向並不適合將1394規格用於電力或熱受到限制之平台，至少此種使用是一項挑戰。

1394規格介面所消耗之大部分電力是消耗在實體設定層(PHY)。如前所述這是因為想要讓PHY能將信號在電纜上驅動大約4.5公尺之長度。PHY之耗電量也可能與1394規格匯流排之構造有關，此種使用PHY之匯流排即使未被含有PHY之1394規格「波節」所使用，但為了做為網路中其他波節間信號包封之中繼仍會一直耗電。

如前所述，1394規格設定之開發是讓裝置能在約4.5公尺之較長電纜上高速通信。但1394規格設定之需要在能自我滿足之計算平台中並不迫切，所以在這種電力與熱受限之「內部連接」情形下最好以「短程」介面來取代會產生耗電與熱等問題之長程介面。此處所稱之「短程」介面是指將信號驅動約18吋以下較短距離之介面。就應用於計算平台內而言，1394規格介面並無必要，此是因為並無必要將信號或脈衝驅動較長之距離，也無必要遵照1394規格匯流排目前現有之信號位準與中繼架構。反而最好能在計算平台中使用一短程介面來保持一標準服務與介面(例如標準或普通之軟體介面)。同樣地因為計算平台內之裝置都有其未用之電力耦合，該介面不需要如同1394規格裝置具備支援其匯流排電纜電力之能力。雖然本發明並不限於1394規格或符合該規格，但使用該規格可減少與遵照

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (5)

1394 規格有關電纜電力方面相關之電力分配問題。

本發明在此可舉出許多實例，但是本發明並非僅限於此等實例之範圍內，因為本發明仍可有更多實例與可能之應用。例如圖 1 所示為一可使用本發明橋接電路之主計算平台或數位裝置之實例。此處所稱之橋接電路係指用於電氣結合或分開受外部控制，例如受一個程式所控制之具有電耦合之兩個鄰近匯流排之裝置或裝置之一部分。在下文中將會詳細說明本實例在一主介面與一短程介面及一長程介面間提供橋接之情形。這可應用於能使用一共用主介面交互與計算平台內部裝置及外部裝置連絡之計算平台或數位裝置。如前所述使用長程介面與在電力或熱受到限制之計算平台內部裝置連絡並不適當。

本實例提供一橋接結構支援諸如遵照 1394 規格之鏈路 (例如從 / 向 1394 包封翻譯主匯流排業務) 之長程介面及相容之短程介面。在本實例中，短程介面含有一個支援不同步及同步通信之業務劃分設定，但本發明並不限於此一範圍內。雖然本發明並不限於此一範圍內，一個在此方面可修改為提供短程介面設定之範例如 Oregon 州 Hillsboro 市 PCI 特殊事務組織出版之週邊組件介面 (PCI) 規格，1996 年修訂版 2.1 可以使用。另外之舉例包括有下述美國專利申請中所述用於匯流排間中鏈通信之短程設定：

Asperheim 等 1999 年 4 月 26 日所提出第 A/N 09/299,771 號名稱為「雙模式輸出緩衝器阻抗補償之方法與裝置」之專利申請；Asperheim 等 1999 年 10 月 7 日所提出第 A/N

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(6)

09/414,974 號名稱爲「電腦系統中模式選擇之方法與裝置」之專利申請；Harriman 等 1998 年 11 月 3 日所提出第 A/N 09/186,047 名稱爲「電腦系統內中樞間連絡業務類型之方法與裝置」之專利申請；Traw 等 1998 年 11 月 3 日所提出第 A/N 09/186,210 號名稱爲「電腦系統內中樞間業務連絡路由及歸納資訊之方法與裝置」之專利申請；Ajanovic 於 1999 年 11 月 3 日所提出第 A/N _____ 號名稱爲「將中樞介面中所遺下旁波帶信號虛擬化之方法與機制」之專利申請；Ajanovic 等於 1999 年 10 月 7 日所提出第 A/N 09/414,377 號名稱爲「初設電腦介面之方法與裝置」之專利申請；Ajanovic 於 1999 年 11 月 3 日所提出第 A/N _____ 號名稱爲「減少中樞介面中流程控制並將介面獲取進出時減至最短之方法與裝置」之專利申請；Ajanovic 等於 1999 年 11 月 3 日所提出第 A/N _____ 號名稱爲「在中樞介面中實施閉鎖之方法與裝置」之專利申請；Ajanovic 等於 1999 年 11 月 3 日所提出第 A/N _____ 號名稱爲「實施虛擬線發送信號之方法與裝置」之專利申請；Ajanovic 等於 1999 年 11 月 3 日所提出第 A/N 09/186,219 號名稱爲「改進電腦組件間介面之方法與裝置」之專利申請；Harriman 等於 1998 年 12 月 30 日所提出第 A/N 09/223,045 號名稱爲「仲裁中樞媒介物間介面所有權之方法與裝置」之專利申請；Ajanovic 等於 1999 年 11 月 3 日所提出第 A/N _____ 號名稱爲「用於中樞介面週邊組件內部連接構態之評估」之專利申請；Harriman 等於 1999 年 11 月 1 日所提出第 N/N 09/430,996 號

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

名稱爲「初設中樞介面之方法與裝置」之專利申請；Lin 等於1999年11月3日所提出第N/N _____號名稱爲「資料高流通多工之方法與裝置」之專利申請；Osborne 等於1999年11月3日所提出第A/N _____號名稱爲「在具有點對點半雙工電腦系統中支援多時鐘傳播之方法與裝置」之專利申請及Harriman 等於1999年11月3日所提出第A/N 09/414,999號名稱爲「具有中樞介面架構電腦系統之電力管理方法」之專利申請。上述之專利均授給本發明之承受人。

雖然本發明並不限於這一方面之範圍內，但在本實例中計算平台內部遵照1394規格之裝置可由1394規格之鏈路及基於短程介面之資料傳輸層給予支援而取代較常用之1394實體設定層(PHY)。同樣地在本實例中平台外部之1394規格可由一標準1394規格鏈路及所附之標準1394規格PHY電路給予支援。因此如下文中之詳細說明，本實例可讓主系統或計算平台支援標準1394規格長程介面及減少電力之短程介面。再者，本實例亦提供資料通路隔離能力而爲主系統提供對一組「私用」裝置之專有存取並對一不同組之「公用」裝置提供一般性存取。如有必要本實例亦可爲外部「公用」裝置提供其對主系統「私用」內部裝置資源有控制之存取。

圖1爲一計算平台或數位裝置實例100之略圖，該平台含有一本發明橋接電路實例120。此一橋接電路實例包括多個信號埠，至少有一個信號埠被耦合至一長程介面，至

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8)

少有一個信號埠被耦合至主介面及至少有一個信號埠被耦合至一短程介面。所以橋接電路120提供主介面與一短程介面及一長程介面間之橋接。如圖1所示，橋接電路可耦合至一個諸如1394規格鏈路110之主介面，橋接電路120被用為一個或更多埠間匯流排業務之路由。雖然本發明並非限於此一方面之範圍內，在本實例中此等埠是被耦合至(1)諸如1394規格鏈路110之主介面，該鏈路係耦合至與1394規格相容之主介面130，(2)諸如標準PHY/鏈介面170之長程介面(以下簡稱為PLIF)(當然PLIF僅為長程介面之一例，另外尚有各種選擇)，介面170被耦合至一標準1394規格PHY 140，橋接電路則透過PHY 140提供經由外部1394規格匯流排150對一個或多個外部裝置存取，及(3)提供主系統對一個或多個1394規格內部裝置存取之一個或多個短程介面。所以在本實例中PHY 140可提供一個或多個外部埠而遵照長程介面設定之標準1394規格裝置可經由纜耦合至此等埠。在本實例中所用之構態可讓主系統透過一鏈路主介面存取任何1394規格之內部或外部裝置。在本實例中如圖1所示之標準長程介面(PLIF) 170可耦合至PHY 140或與內部1394規格裝置相關之短程介面。

圖2所示為橋接電路120更詳細之方塊圖。圖中所示實例之橋接電路120是用於含有多個信號埠之計算平台或數位裝置。圖2中示出本實例中橋接電路提供之耦合通路。如圖所示，橋接電路提供主介面(例如鏈接110)、短程介面180與長程介面(例如PHY/鏈接層介面170)間之橋接。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

象

五、發明說明(9)

在本實例中，主數位裝置或計算平台可存取耦合至內部裝置(例如1394規格裝置)之埠或PHY上存取外部裝置(例如1394規格裝置)之埠。但外部匯流排上之裝置無法對內部埠上之裝置直接存取。所以在本實例中，內部裝置為主系統之「私用」資源。在本實例中，內部埠上之裝置亦無法直接存取外部匯流排。此種安排提供一「存取路徑隔離」能力而使主系統能保持對其內部1394規格裝置有充份與專有之控制且可存取外部1394規格裝置。雖然本發明並不限定在此一範圍內，此種安排可以針對目前存在之不欲讓外部裝置存取內部裝置之問題。例如若無對匯流排交通隔離之能力，筆記型個人電腦外部之1394規格媒介物即可能存取筆記型個人電腦之1394規格驅動器(假定該筆記型電腦使用1394規格主硬碟驅動器的話)。此種存取可能造成資料機密或其他安全上之問題或干擾個人電腦操作系統之正常操作。在本實例中並無此種存取之可能。若主系統想要在外埠或內部裝置間轉移資料時，主系統可將外部資料收入主匯流排中再中繼至一內部裝置，反之亦然。在另一較複雜之實例中，可將橋接電路擴大而在耦合至長程介面(例如PHY/鏈接介面170或PHY 140)之埠間提供直接交換通路而對外部1394規格匯流排及既定之內部短程埠能有在控制下之存取。在該種實例中，主旁路之建立可在主系統控制下確保若無主機授權即無法從外部存取主機之內部裝置。

圖3所示為內部裝置190更詳細之方塊圖。在所示實例

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (10)

中，具有長程介面之裝置195被耦合為主系統中之一內部裝置。就圖3中實例而言，裝置與主機間之鏈接是由一短程介面185提供。所以裝置195是經由一1394規格中樞介面設定變換器175耦合至介面185。雖然本發明並非限定於此一範圍內，中樞介面185含有一支援同步與非同步通信之包封式業務劃分設定。本文中所說明之中樞介面為英特爾公司出品至少有一部分是根據前述共同授與之專利中所述PCI匯流排設定規格之有專利權之匯流排介面。如圖3中虛線所示，設定變換器175與中樞介面185在某些實例中可集成為一單一電路。但本發並非限定於此一範圍內。再者，在本文中有編號之方塊是顯示其特定功能，但應知此等方塊僅為方便顯示而已，所以此等功能方塊在實施時可組合在單一IC上且一個功能方塊也可能使用一個以上之IC。

再回到圖2，茲對橋接電路實例之架構作更詳細之說明。為求使用信號埠提供對外部裝置之存取，1394規格之外部埠及主數位裝置或計算平台之構態為以二對一長程介面(PLIF)多工器/解多工器125來選定從多工器/解多工器主埠至存取外部PLIF 170之路徑。主機在欲存取一外部裝置或響應到達主機1394規格波節處之外部資料時可執行此一作業，如圖1所示含有PHY 140之裝置。此種情形可造成有一要求信號出現在用於PHY 140之長程介面(PLIF)上而被發生至主機。

為求存取一1394規格之外部裝置，主系統可使PLIF多工

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (11)

器/解多工器將鏈路110耦合至從中樞介面至1394規格PLIF之設定變換器155。變換器155在內部耦合至一短程中樞介面165(N-1多工器/解多工器)來選定從設定變換器155至主機欲和其通信之1394規格內部裝置之路徑。總之，在本實例中2:1路徑選擇器、設定變換器及N-1路徑選擇器可提供在主介面、鏈路110與內部裝置間可選程式之路徑。在本實例中，雖然本發明並非限定於此一範圍內，2:1選擇器125上之全部埠都是標準之長程介面(PLIF)。因此當主機存取1394規格之外埠時，鏈路110之PLIF被耦合至PLIF 170，如同路徑中並無2:1選擇器。

本實例中之N-1路徑選擇器165包括若干N+1埠，每個埠均含有一短程介面。此處之N是一個大於1之正數。其中被稱為主埠之一個埠被用來將N個1394規格裝置與每個內部裝置所分配到之選擇器埠相耦合。本實例中選擇器165之操作是將一選定內部裝置埠之資料與控制信號傳送至耦合至選擇器165主埠之設定變換器155。

圖2中之埠仲裁器145是用來控制選擇器165之那一些埠在既定時間相互耦合。當主系統欲存取一個外部存取埠或內部裝置時，主機向仲裁器145發出一個選擇埠之要求信號指明該目標埠。然後仲裁器145評估到達目標埠之路徑何時有空。於是埠仲裁器145透過包封定址而定出多工器/解多工器125與165及外部存取選擇邏輯之程式。

相反地，用於外部存取實體設定層(PHY)之埠可能收到主機資料或者一個1394規格內部裝置可能要與主機通信之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12)

資料。因此這些裝置可能要求建立到主機之信號通路。若外面發來之資料到達外部存取PHY之埠，該PHY會發出一個要求鍊路之信號至仲裁器及主機PHY(未示出)。仲裁器會選擇一條從外部存取PHY至鏈路110之信號通路。當然須視實際情形而定，從主機與到主機之路徑並不對稱以便維護私密與安全。同樣地，若與內部短程介面耦合之1394規格規格裝置要求與主機通信，該裝置可能對仲裁器發出要求服務之信號，當有信號通路時，仲裁器即會建立一條從該裝置至主機之信號通路。

本發明亦包括一設定變換器155。該變換器為主介面鏈路110提供標準之長程介面，亦即1394規格PHY/鏈介面(PLIF)，以便對每個1394規格內部裝置之存取，即使此等裝置均是透過短程介面耦合至主機亦然。所以該變換器為主系統提供能使用等一鏈路與全部1394規格內部及外部裝置通信之能力。一般說來在本實例中之設定變換器是利用長程與短程介面有類似之設定。所以長程與短程介面均含有包封式業務劃分設定來支援同步與不同步通信。因此短程介面與1394規格之設定頗為類似而足以有效完成變換。兩種介面均可做為主與從及支援包封式之讀、寫與鎖定業務及業務劃分。本文中所稱之業務劃分係指發出業務要求之匯流排業務，隨後並有個別之「要求回執」。在稍後時間業務執行器向要求者發出「業務準備妥當」之顯示器，要求者向業務顯示器發出「業務完成」之顯示而完成接觸。劃分業務可在交插業務階段同時進行若干業務。如

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (13)

前所述就業務類型與構態能力而言短程介面與週邊組件介面(PCI)規格之裝置有相似之處，該介面與PCI規格不同，因其亦可透過特殊非同步過渡說明索引有利地支援非同步資料處理。所以在本實例中之短程介面可提供點對點內部晶片組耦合機制(例如在構成晶片組之晶片間)而極適合用於在本實例所述之應用上將內部裝置耦合至一晶片組。

雖然本發明並非限定於此一範圍內，內部中樞介面埠亦可包括用於使內部裝置「可以熱插入」之邏輯，亦即當主系統在繼續作業中可附接至主系統或從主系統取下裝置。此種邏輯可在開始時將裝置「冷」(無電源)耦合至內部匯流排。所以新附接上之裝置在其有適當電力前可被電氣隔離而不會使內部匯流排中斷。再者，此種邏輯可控制對裝置插座加上與取下電源。同樣地該邏輯在有裝置耦合至該埠或解耦合時能對主系統產生辨識信號(有時被稱為事後通知)以便主系統執行適當之裝置管理作業。在某些實例中內部裝置埠無法使用此一邏輯。該邏輯對欲有「熱插入」之埠有需要。當系統在未加電源時附接或取下裝置之內部埠不需要此種邏輯。永久耦合有內部裝置之內部埠亦不需要此種邏輯，此係指靜電連接而言。但在某些情形下內部裝置可能欲有「熱插入」之能力(例如筆記型電腦中之機架等活動裝置)。

圖4所示為其中有諸如1394規格內部連接之主系統方塊圖。在本實例中之1394規格介面並不驅動長程信號線，亦

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (14)

無必要遵照標準1394規格匯流排現行之信號要求與信號中繼架構。在本實例中，諸如1394規格鏈路之長程介面所提供之包封式服務與介面均予保留，但鏈路之裝置邊則被耦合至一短程介面而非1394規格PHY之標準長程介面電路。因內部裝置在平台內均有未用之電力耦合，該介面可不必有支援標準1394規格系統電纜電源之能力。這可以減少很多與遵照標準1394規格設定之長程介面設定方式提供電纜電源有關之電力分配問題。就圖4中所示之實例而言，一個數位裝置或計算平台之內部連接包括兩個短程介面與兩個設定變換器。內部連接可將主機邊PHY 455與裝置邊PHY 445予以耦合。所以內部連接中之一個設定變換器會有從主介面變換至短程介面之能力而其他之設定變換器會從短程介面變換至內部裝置介面。雖然本發明並不限定於此一範圍內，本實例中之裝置450可有一硬碟驅動器。

如圖4所示，使用短程介面取代1394規格PHY之長程介面可解決使用1394規格標準長程介面預期會引起之電力與熱之問題。此一方法使得在電力與/或熱受限之筆記型個人電腦之平台內使用長程資料傳輸更為可行及較之其他方法更具吸引力。

按照本發明又一實例，在主系統內中繼信號之方法包括下述各項。透過主介面將信號發送至主機。信號經由橋接電路而從一內部裝置及一外部裝置加以中繼或被中繼至該等裝置。被中繼之信號是透過短程介面中繼至內部裝置而

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (15)

透過長程介面中繼至外部裝置。雖然本發明並非限定於此一範圍內，本實例可用前述之本發明實例來實行。如前所述主介面可能含有一1394規格之中鏈層，長程介面可能含有一1394規格長程介面PLIF，短程介面可能含有一包封式業務劃分設定來支援同步與非同步通信，不過這僅是舉例而已本發明並非限定在此一範圍內。

現已對本發明之某些特點加以說明，熟於此一技術者仍可有許多改變、取代、變更等。所以下面之申請專利範圍亦包括不脫離本發明真正精神之一切改變與變更。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (15a)

圖式元件符號說明

100	計算平台(或數位裝置)	170	PHY/鏈介面(PLIF)
110	1394規格鏈路	175	中樞介程介面設定變換器
115	中樞介面	180	短程介面
120	橋接電路	185	短程介面
125	二對一長程介面(PLIF)多工器/解多工器	190	內部裝置
130	1394規格相容之主介面	195	長程介面之裝置
135	標準1394實體設定層/中鏈介面(長程介面)	400	主機計算平台(數位裝置)
140	實體設定層(PHY)	410	鏈
145	埠仲裁器	420	晶片組
150	1394規格匯流排	430	短程介面
155	中樞介面至1394規格PLIF之設定變換器	440	鏈
165	短程中樞介面N-1多工器/解多工器	445	裝置邊PHY
		450	裝置
		455	主機邊PHY
		456	裝置(可為多裝置波節)

四、中文發明摘要（發明之名稱：橋接介面電路）

按照本發明之一個實例，一種用於計算平台之橋接電路包括多個信號埠，至少有一個信號埠耦合至一長程介面，至少有一個信號埠耦合至主介面，至少有一個信號埠耦合至一短程介面。該橋接電路是用於提供主介面與短程介面及長程介面間之橋接。

按照本發明另一實例，一個數位裝置之內部連接包括兩個短程介面與兩個設定變換器，其中一個設定變換器能從主介面變換至一短程介面，另一設定變換器能從短程介面變換至一內部裝置介面。

按照本發明又一實例，一種主系統中信號之中繼方法包括透過主介面將信號發送至主機再透過一橋接電路將信號從一內部裝置及一外部裝置加以中繼或將信號中繼至該等

英文發明摘要（發明之名稱："BRIDGE INTERFACE CIRCUIT"）

Briefly, in accordance with one embodiment of the invention, a bridge circuit for use in a computing platform includes a plurality of signal ports. At least one of the plurality of signal ports is adapted to be coupled to a long haul interface. At least one of the plurality of signal ports is adapted to be coupled to a host interface. At least one of the plurality of signal ports is adapted to be coupled to a short haul interface. The bridge circuit is adapted to provide a bridge between the host interface and one of the short haul interface and the long haul interface.

Briefly, in accordance with another embodiment of the invention, a digital device intraconnect includes the following: two short haul interfaces and two protocol converters. One of the protocol converters is capable of converting from a host interface to a short haul interface and the other of the protocol converters is capable of converting from a short haul interface to an internal device interface.

四、中文發明摘要（發明之名稱： _____)

裝置。被中繼之信號是透過短程介面中繼至內部裝置及透過長程介面中繼至外部裝置。

英文發明摘要（發明之名稱： _____)

Briefly, in accordance with yet another embodiment of the invention, a method of relaying signals in a host system includes the following. Signals are transmitted to the host through a host interface. The signals are relayed through a bridge from or to one of an internal device and an external device. The relayed signals are relayed through a short haul interface for the internal device and a long haul interface for the external device.

六、申請專利範圍

1. 一種用於計算平台之橋接電路，該橋接電路包括：
若干信號埠；
至少有一個信號埠被耦合至一長程介面；
至少有一個信號埠被耦合至一主介面；及
至少有一個信號埠被耦合至一短程介面；
該橋接電路能提供主介面與一短程介面及一長程介面間之橋接。
2. 根據申請專利範圍第 1 項之橋接電路，其中之主介面含有遵照 1394 規格之中鏈層。
3. 根據申請專利範圍第 1 項之橋接電路，其中之長程介面含有遵照 1394 規格之實體設定層 (PHY)/ 中鏈層介面 (PLIF)。
4. 根據申請專利範圍第 3 項之橋接電路，能使主機存取一個或多個遵照 1394 規格之外部裝置。
5. 根據申請專利範圍第 4 項之橋接電路，能使主機透過 PLIF、主介面與耦合至一個或多個遵照 1394 規格裝置之外部存取 1394 規格實體設定層 (PHY) 而進行存取。
6. 根據申請專利範圍第 4 項之橋接電路，更能使主機存取一個或多個 1394 規格之內部裝置。
7. 根據申請專利範圍第 6 項之橋接電路，其中之每個 1394 規格內部裝置均有一短程介面及一設定變換器從本地 1394 規格業務變換至短程介面。
8. 根據申請專利範圍第 7 項之橋接電路，其中之短程介面含有一包封式業務劃分設定來支援同步及不同步之通

六、申請專利範圍

信。

9. 根據申請專利範圍第6項之橋接電路，包括一埠仲裁器來仲裁經由該橋接電路存取之通路要求。
10. 根據申請專利範圍第9項之橋接電路，其中之存取通路要求至少從一個主機、1394規格外部裝置及1394規格內部裝置發出。
11. 根據申請專利範圍第6項之橋接電路，能使主機對一個或多個1394規格外部裝置及一個或多個1394規格內部裝置進行選擇性之存取。
12. 根據申請專利範圍第11項之橋接電路，包括一個耦合至主介面之通路多工器。
13. 根據申請專利範圍第12項之橋接電路，其中之主介面含有一1394規格中鏈層。
14. 根據申請專利範圍第12項之橋接電路，其中之通路多工器能經由一外部存取1394規格實體設定層(PHY)而在一個或多個1394規格外部裝置與一個或多個1394規格內部裝置間選擇一條通路。
15. 根據申請專利範圍第14項之橋接電路，其中至一個或多個1394規格內部裝置通路多工器之通路包括一個至1394規格設定變換器之短程介面。
16. 根據申請專利範圍第15項之橋接電路，其中之設定變換器是耦合至n個通路選擇器中之一個，能夠選擇耦合至內部裝置之n個短程介面裝置附接埠中之一個。
17. 根據申請專利範圍第16項之橋接電路，其中之短程介面

六、申請專利範圍

- 含有一包封式業務劃分設定來支援同步與不同步通信。
18. 根據申請專利範圍第1項之橋接電路，其中之短程介面含有一包封式業務劃分設定來支援同步與不同步通信。
19. 一種用於耦合一主機與一數位裝置內部裝置之數位裝置內部連接，含有：
- 兩個短程介面；與
 - 兩個設定變換器；
 - 其中一個設定變換器能從一主介面變換至一短程介面；
 - 另一設定變換器能從一短程介面變換至一內部裝置介面。
20. 根據申請專利範圍第19項之數位裝置內部連接，其中之內部裝置含有一1394規格本地裝置。
21. 根據申請專利範圍第19項之數位裝置內部連接，其中之短程介面含有一包封式業務劃分設定來支援同步與不同步通信。
22. 根據申請專利範圍第19項之數位裝置內部連接，其中之主介面含有一1394規格中鏈層。
23. 一種數位裝置，含有：
- 一個包括一主介面之主裝置；
 - 一個或多個內部裝置，每一內部裝置均包括一短程介面；
 - 一個長程介面能與遵照長程介面之數位裝置外部裝置通信；及

六、申請專利範圍

一橋接電路；

該橋接電路含有：

若干信號埠；

至少有一個信號埠被耦合至一長程介面；

至少有一個信號埠被耦合至一主介面；及

至少有一個信號埠被耦合至一短程介面；

該橋接電路能提供主介面與一短程介面及一長程介面間之橋接。

24. 根據申請專利範圍第23項之數位裝置，其中之主介面含有一1394規格中鏈層。

25. 根據申請專利範圍第23項之數位裝置，其中之長程介面含有一1394規格實體設定層(PHY)/中鏈層介面(PLIF)。

26. 根據申請專利範圍第23項之數位裝置，其中之短程介面含有一包封式業務劃分設定來支援同步與不同步通信。

27. 一種在主系統內中繼信號之方法，包括：

透過主介面發送信號至主機；

透過橋接將信號從一內部裝置及一外部裝置加以中繼或中繼至該等裝置；

被中繼之信號是透過短程介面中繼至內部裝置而透過長程介面中繼至外部裝置。

28. 根據申請專利範圍第27項之方法，其中之主介面含有一1394規格中鏈層。

29. 根據申請專利範圍第27項之方法，其中之長程介面含有

修正
年 月 日
91. 11. 01 補充

A8
B8
C8
D8

六、申請專利範圍

- 1394 規格實體設定層 (PHY) / 中鏈層介面 (PLIF)。
- 30. 根據申請專利範圍第 27 項之方法，其中之短程介面含有一包封式業務劃分設定來支援同步與不同步通信。

裝

訂

象

89173499

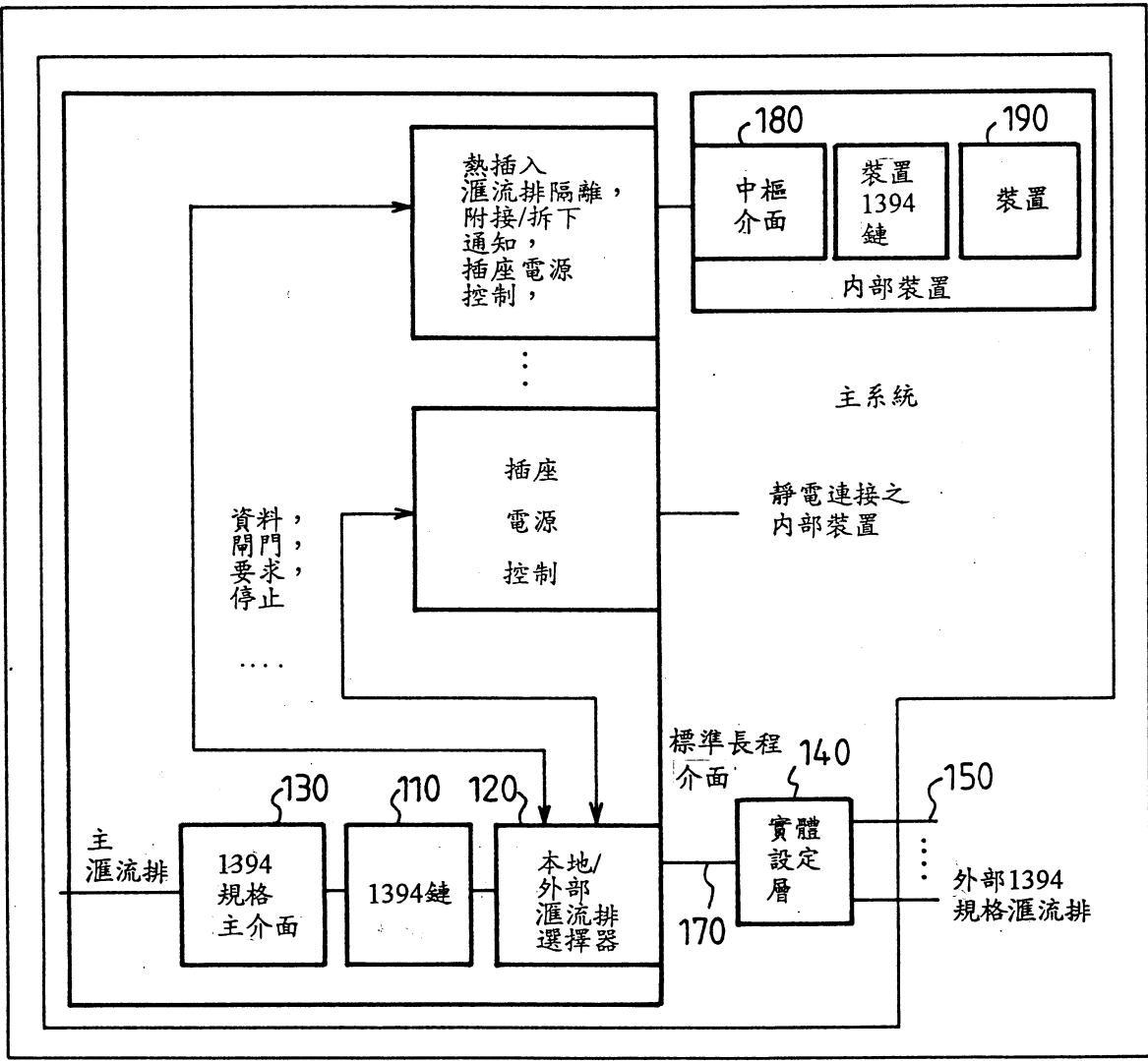
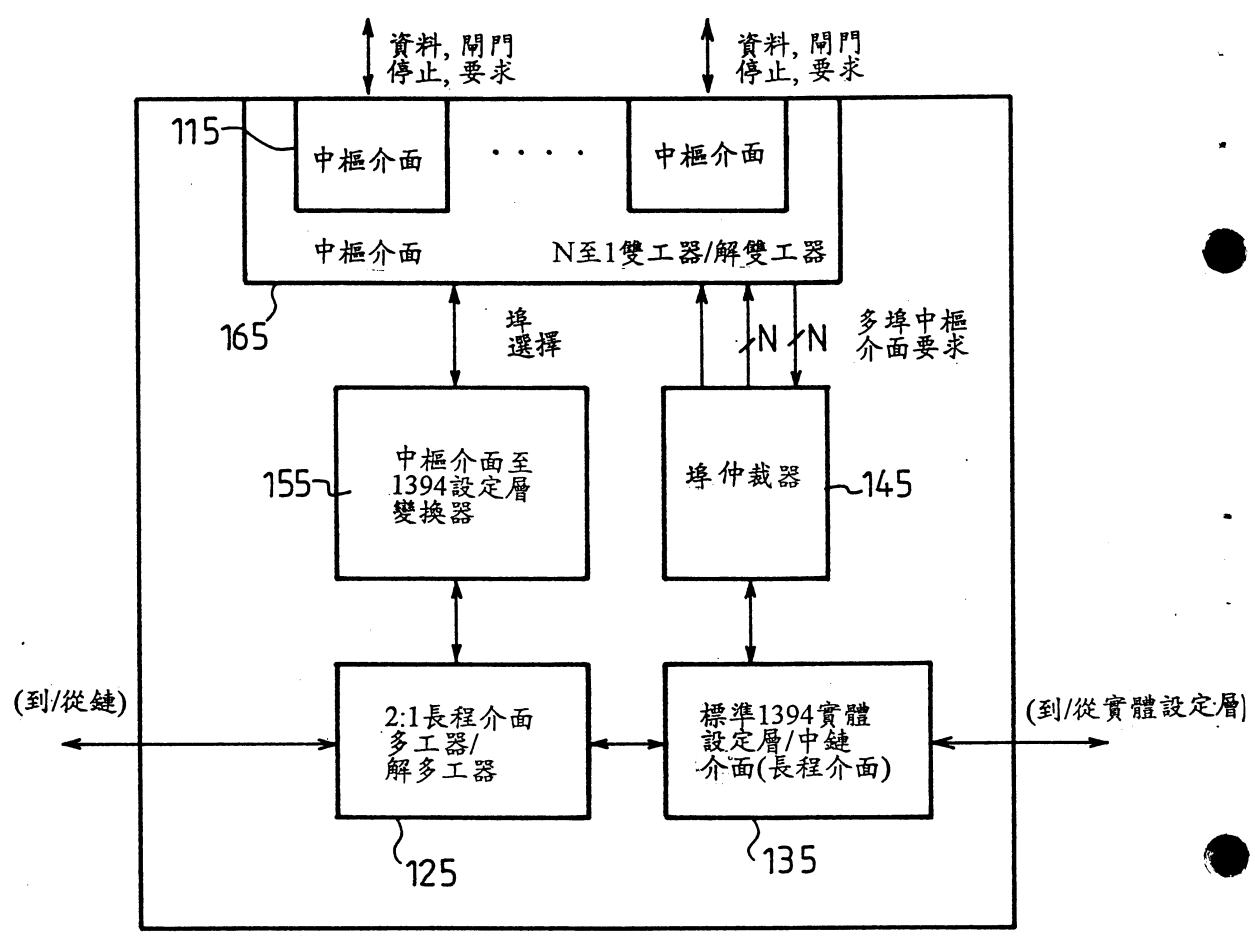
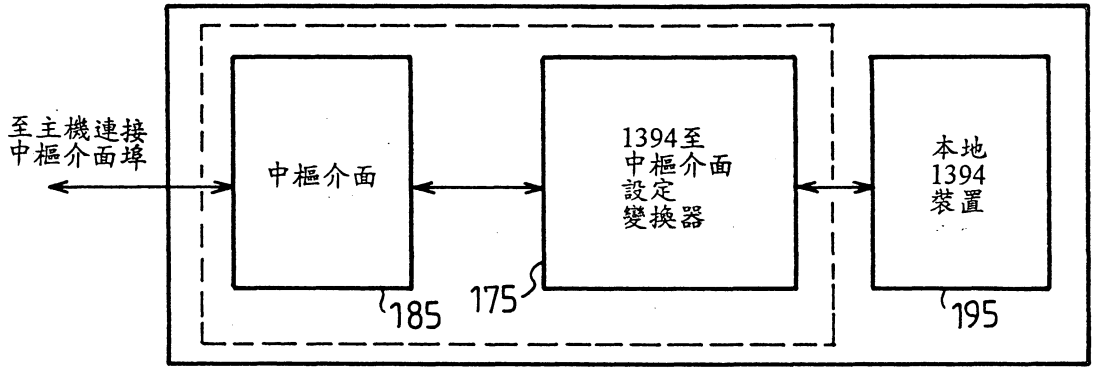


圖 1



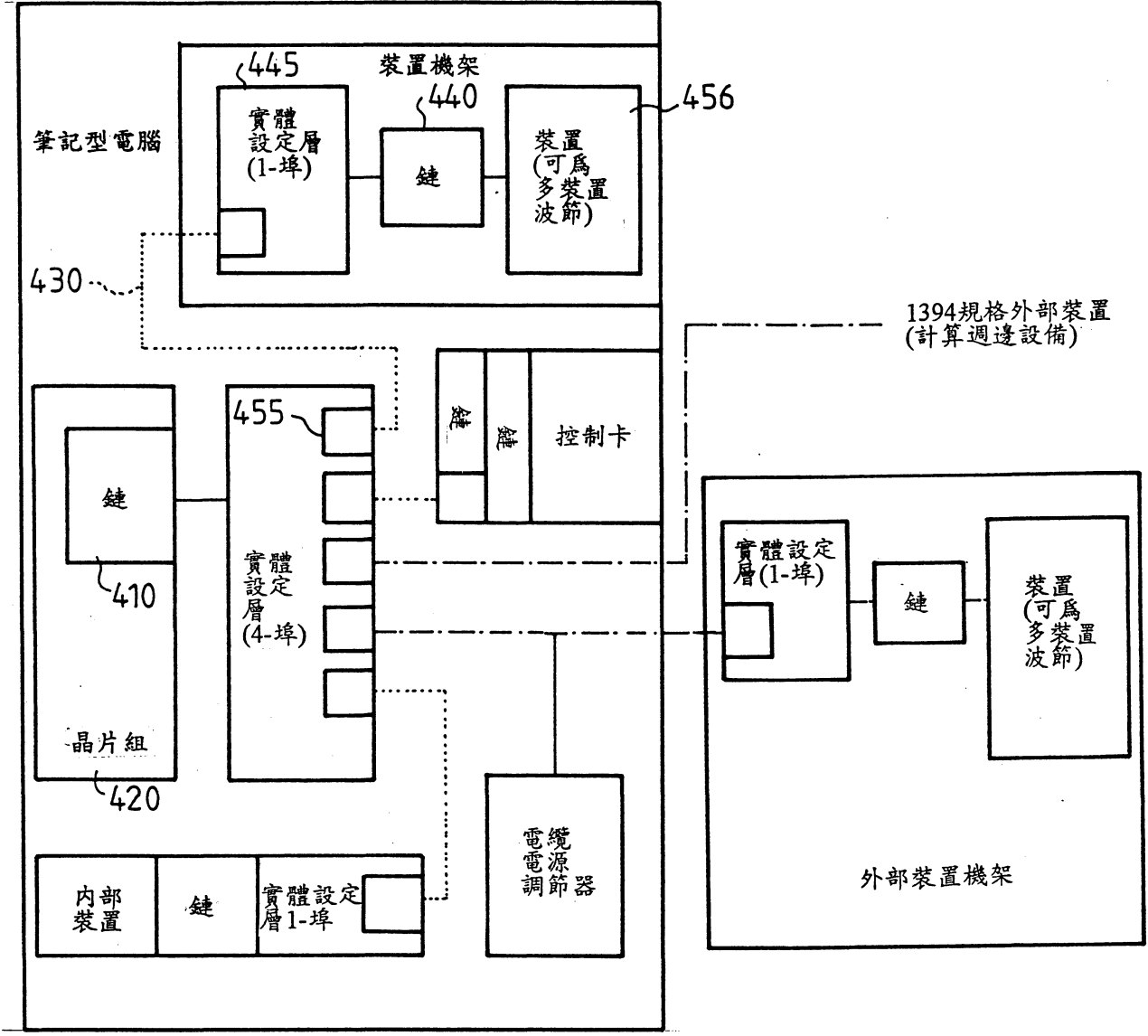
120

圖 2



190

圖 3



..... 短程

- - - 1394

外部電源損耗

400

圖 4