(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년08월04일
(11) 등록번호 10-0974107
(24) 등록일자 2010년07월29일

(51) Int. Cl.
H03K 17/687 (2006.01)
(21) 출원번호 10-2004-7013167
(22) 출원일자(국제출원일자) 2003년01월21일
심사청구일자 2008년01월21일
(85) 번역문제출일자 2004년08월24일
(65) 공개번호 10-2004-0083458
(43) 공개일자 2004년10월01일
(86) 국제출원번호 PCT/IB2003/000172
(87) 국제공개번호 WO 2003/071680
국제공개일자 2003년08월28일
(30) 우선권주장
02075739.9 2002년02월25일
유럽특허청(EPO)(EP)
(56) 선행기술조사문헌
US04595847 A1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엔엑스피 비 브이
네덜란드 엔엘-5656 아게 아인드호펜 하이 테크 캠퍼스 60
(72) 발명자
우이텐보가드테우니스에이치
네덜란드 엔엘-5656 에이에이 아인드호펜 홀스트란 6
(74) 대리인
김창세

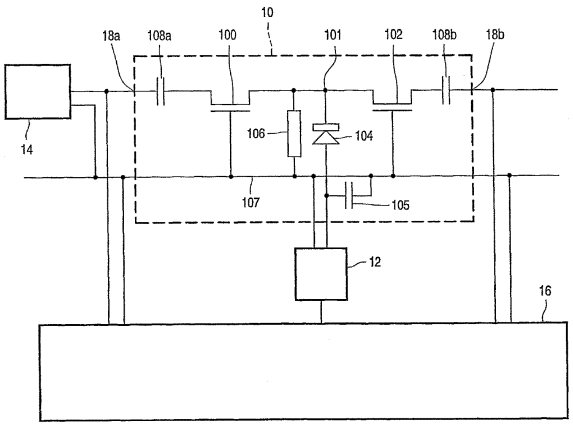
전체 청구항 수 : 총 4 항 심사관 : 장완호

(54) 전자 신호 처리 장치 및 전자 신호 스위치

(57) 요 약

전자 신호 처리 장치는, 내부 노드(internal node)와 스위칭 입력단 및 출력단 사이에서 제각기 접속되는 주 전류 채널을 갖는 노멀리-온 타입(normally-on type)의 제 1 및 제 2 트랜지스터를 구비하는 신호 스위치(signal switch)를 갖는다. 다이오드는 내부 노드와 접지 사이에서 스위칭 가능한 신호 커플링부를 제공한다. 스위치 제어 회로는 내부 노드를 통해 제 1 및 제 2 트랜지스터의 주 전류 채널에 DC-커플링되어 주 전류 채널의 도전 상태를 제어하는 제어 출력단을 구비한다. 또한, 다이오드가 내부 노드에 DC-커플링되므로, 다이오드가 온 상태인지 오프 상태인지 여부를 제어하는 다이오드의 단말에서의 DC 전위는 내부 노드의 전위에 의해 결정된다. 다이오드는 제어 출력단으로부터 내부 노드로의 DC 전류 경로에 통합되므로, 주 전류 채널을 비도전 상태가 되게 하는 제어 전압이 인가되었을 때 다이오드가 순방향으로 바이어싱(forward-biased)되게 하는 것이 바람직하다.

대 표 도



특허청구의 범위

청구항 1

신호 스위치(signal switch)를 구비하는 전자 신호 처리 장치로서,

상기 스위치는

스위치 입력단, 스위치 출력단 및 내부 노드(internal node)와,

상기 내부 노드와 상기 스위치 입력단 및 상기 출력단 사이에 각각 연결된 주 전류 채널(main current channels)을 포함하는 공핍형(depletion) 제 1 및 제 2 트랜지스터와,

상기 내부 노드와, 상기 스위치 입력단 및 상기 스위치 출력단의 공통 도전체 사이의 신호 처리부 - 상기 신호 처리부는 다이오드를 포함함 - 와,

제 1 제어 출력단 및 제 2 제어 출력단을 포함하되, 상기 제 1 제어 출력단은 상기 공통 도전체에 연결되고 상기 제 2 제어 출력단은 상기 내부 노드를 통하고 또한 상기 다이오드를 순방향으로 통하여 상기 제 1 및 제 2 공핍형 트랜지스터의 상기 주 전류 채널에 연결되어, 상기 주 전류 채널의 도전 상태를 제어하는 스위치 제어 회로를 포함하되,

상기 제 1 및 제 2 공핍형 트랜지스터는 상기 공통 도전체에 연결된 제어 전극을 더 포함하고,

상기 스위치는 다리부분(a leg) 및 적어도 하나의 분기를 갖는 T타입 감쇄기 구조를 가지되, 상기 다이오드는 상기 T타입 감쇄기 구조의 상기 다리부분에 배치되고 적어도 하나의 트랜지스터가 상기 T타입 감쇄기 구조의 상기 분기에 배치되며, 상기 T타입 구조는 상기 내부 노드에서의 "오프" 상태 제어 전압이 없는 경우에도 상기 스위치가 "온" 상태로 유지될 수 있게 하고,

상기 내부 노드는 상기 다이오드를 순방향으로 바이어싱하도록 구성되는 상기 스위치 제어 회로의 상기 제 2 제어 출력단상의 신호에 응답하여, 상기 적어도 하나의 트랜지스터를 통해 상기 스위치를 "오프" 상태로 스위칭하는 제어 전압을 인가하는

전자 신호 처리 장치.

청구항 2

제 1 항에 있어서,

상기 다이오드는 상기 제 2 제어 출력단으로부터 상기 내부 노드로의 전류 경로의 일부이고,

상기 전류 경로를 인에이블하는 상기 제 2 제어 출력단에 응답하여, 상기 다이오드가 순방향으로 바이어싱되고 상기 주 전류 채널을 비도전 상태가 되게 하는 제어 전압이 상기 제 2 제어 출력단으로부터 상기 다이오드를 거쳐 상기 주 전류 채널로 인가되는

전자 신호 처리 장치.

청구항 3

전자 신호 스위치로서,

스위치 입력단, 스위치 출력단 및 내부 노드와,

상기 내부 노드와 상기 스위치 입력단 및 상기 스위치 출력단 사이에 각각 연결된 주 전류 채널을 포함하는 제 1 및 제 2 공핍형 트랜지스터와,

상기 내부 노드와 상기 스위치 입력단 및 상기 출력단의 공통 도전체 사이의 신호 접속부 - 상기 신호 접속부는 다이오드를 포함함 - 와,

상기 내부 노드를 통하고 또한 상기 다이오드를 순방향으로 통하여 상기 제 1 및 제 2 공핍형 트랜지스터의 상기 주 전류 채널에 연결되어 상기 주 전류 채널의 도전 상태를 제어하는 제어 입력단을 포함하되,

상기 제 1 및 제 2 공핍형 트랜지스터는 상기 공통 도전체에 연결된 제어 전극을 더 포함하고,

상기 스위치는 다리부분 및 적어도 하나의 분기를 갖는 T타입 감쇄기 구조를 가지되, 상기 다이오드는 상기 T타입 감쇄기 구조의 상기 다리부분에 배치되고 적어도 하나의 트랜지스터가 상기 T타입 감쇄기 구조의 상기 분기에 배치되며, 상기 T타입 구조는 상기 내부 노드에서의 "오프" 상태 전압이 없는 경우에도 상기 스위치가 "온" 상태로 유지될 수 있게 하고,

상기 내부 노드는 상기 다이오드를 순방향으로 바이어싱하도록 구성되는 상기 제어 입력단의 신호에 응답하여, 상기 적어도 하나의 트랜지스터를 통해 상기 스위치를 "오프" 상태로 스위칭하는 제어 전압을 인가하는

전자 신호 스위치.

청구항 4

제 3 항에 있어서,

상기 다이오드는 상기 제어 입력단으로부터 상기 내부 노드로의 전류 경로의 일부이고,

상기 전류 경로를 인에이블하는 상기 제어 입력단에 응답하여, 상기 다이오드가 순방향으로 바이어싱되고 상기 주 전류 채널을 비도전 상태가 되게 하는 제어 전압이 상기 제어 입력단으로부터 상기 다이오드를 거쳐 상기 주 전류 채널로 인가되는

전자 신호 스위치.

명 세 서

기 술 분 야

[0001] 본 발명은 수신 장치(reception apparatus) 등과 같은 고주파수 신호 처리 장치 및 이러한 장치와 관련하여 이용되는 회로에 관한 것이다.

[0002] 고주파수 수신 장치의 전형적인 예로는 비디오 리코더 및 이동 전화기가 있다. 이러한 장치는 단순한 디자인을 갖고 적은 양의 전력을 이용하여 신뢰성있게 작동되어야 하는 RF 스위치를 구비한다. 예를 들면, 비디오 리코더는 비디오 리코더가 스위치-오프될 때, 자신의 안테나 입력단으로부터 자신의 TV 세트 출력단으로의 패시브 RF 커플링부(passive RF coupling)를 제공할 수 있어야 하고, 비디오 리코더가 스위치-온될 때, 상기 커플링부를 스위치-오프할 수 있어야 한다.

배 경 기 술

[0003] 예를 들면, PCT 특허 공개 제 W099/55085 호에는 제 1 캐패시터와, 전계 효과 트랜지스터의 주 전류 채널과, 입력단과 출력단 사이에 연속적으로 결합된 제 2 캐패시터를 구비한 RF 스위치를 갖는 비디오 리코더에 관해 개시되어 있다. 전계 효과 트랜지스터의 게이트는 접지되어 있다. 스위치를 제어하기 위해서, 제어 입력단과, 제 1 캐패시터와 트랜지스터의 주 전류 채널 사이에 있는 내부 노드 사이에 저항(resistor)을 제공한다. 제어 입력단에서의 전압을 변동시킴으로써, RF 스위치가 턴-온되는지 턴-오프되는지 여부에 따라서 트랜지스터의 주 전류 채널은 도전 상태가 되거나 비도전 상태가 될 수 있다. 바람직하게는, 노멀리-온(normally-on) 트랜지스터(게이트와 소스 사이에 전압 차이가 존재하지 않을 경우에 도전 상태가 되는 트랜지스터)를 사용한다. 따라서, RF 신호를 전달하기 위해서 전력 공급을 필요로 하지 않고, 매우 단순한 회로를 사용하는 스위치가 구현되었다.

[0004] 불행하게도, 이러한 스위치는 스위치가 오프되어 있는 상태에서는 충분한 절연성을 제공하지 못한다는 것이 확인되었다. 일본 특허 출원 공개 제 63-93217 호에는 절연성이 향상된 T-타입 회로가 공지되어 있다. 스위치 입력단과 스위치 출력단 사이에 하나의 주 전류 채널을 위치시키는 대신, 제 1 트랜지스터와 제 2 트랜지스터의 주 전류 채널의 직렬 접속을 이용하여, "T"형의 수평 분기(branches)를 형성한다. 2개의 주 전류 채널 사이의 내부 노드는 제 3 트랜지스터의 주 전류 채널을 거쳐 접지되어 "T"형의 다리 부분을 형성한다. 스위치가 온 상태일 때, 제 1 트랜지스터 및 제 2 트랜지스터의 주 전류 채널은 도전 상태가 되고, 제 3 트랜지스터의 주 전류

채널은 비도전 상태가 된다. 스위치가 오프 상태이면, 제 1 트랜지스터 및 제 2 트랜지스터의 주 전류 채널은 비도전 상태가 되고, 제 3 트랜지스터의 주 전류 채널은 도전 상태가 된다. 그러므로, 스위치가 오프 상태일 때 더 양호한 절연성이 실현된다.

[0005] 그러나, 제 3 트랜지스터가 제 1 트랜지스터 및 제 2 트랜지스터와는 반대 위상으로 작동되어야 하기 때문에, 제어 회로가 더 복잡해진다는 대가를 치러야 한다. 이는 또한 공급 전압이 오프 상태가 되었을 때에도 스위치가 완전히 스위치-오프되지 않게 한다.

발명의 상세한 설명

[0006] 그 중에서도, 본 발명의 목적은 덜 복잡한 회로로 제어될 수 있고, 스위치에 전력이 공급되지 않을 때 신호를 전달하는 신호 스위치를 구비하는 장치를 제공하는 것이다.

[0007] 본 발명의 다른 목적은 스위치를 제어하기 위해서 최소 개수의 부품을 필요로 하고, 또한 양호한 온/오프 전송비(transmission ratio)를 제공하는 신호 스위치를 구비하는 장치를 제공하는 것이다.

[0008] 본 발명은 청구항 1에 기재된 장치를 제공한다. 다이오드가 T형의 다리를 형성하고, T형의 분기에 "노멀리-온(normally-on)" 트랜지스터가 위치되는 T타입 감쇄기(attenuator) 구조를 사용함으로써, 전력 공급 전압이 인가되지 않을 때 스위치를 "온" 상태가 되도록 구현할 수 있다. 또한, 이러한 회로는 스위치를 오프 상태가 되도록 스위칭하는 제어 전압을 트랜지스터와 다이오드 모두에 대해 인가하기 위해서 내부 노드를 이용할 수 있다. 별도의 접속부는 필요하지 않고, 트랜지스터 및 다이오드의 제어 전압을 서로에 대해 격리시키기 위한 캐패시터도 필요하지 않다.

[0009] 다른 실시예에서, 제어 전압은 다이오드를 통해 내부 노드에 인가된다. 따라서, 제어 전극과 트랜지스터의 채널 사이에 큰 전압차를 발생시켜서, 온 상태 및 오프 상태에서 트랜지스터들 사이의 임피던스 비가 높아지게 할 수 있다. 그 결과로, 이러한 회로는 트랜지스터의 임계값의 분산 및 부-임계 누설(subthreshold leakage)에 대해 견고하다.

[0010] 본 발명에 따른 장치 및 스위치의 이러한 목적 및 이점과 그 외의 목적 및 이점은 이하의 도면을 이용하여 보다 세부적으로 설명될 것이다.

실 시 예

[0012] 도 1은 신호 스위치(10), 제어 회로(12), 안테나 입력단(14) 및 처리 시스템(16)을 구비하는 장치를 도시한다. 신호 스위치(10)는 장치의 안테나 입력단(14)과 출력단(18b) 사이에 접속되어 있다. 처리 시스템(16)은 안테나 입력단(14) 및 출력단(18b)에 접속된다. 그에 따라 제어 회로(12)는 신호 스위치(10)에 접속되고, 처리 시스템(16)에 의해서 제어된다.

[0013] 신호 스위치(10)는 제 1 전계 효과 트랜지스터(100), 제 2 전계 효과 트랜지스터(102), 다이오드(104), 디커플링 캐패시터(105), 저항(106) 및 한 쌍의 캐패시터(108a, 108b)를 포함한다. 제 1 및 제 2 트랜지스터는 "노멀리-온(normally-on)" 타입(공핍형 트랜지스터(depletion transistor))인데, 다시 말해, 이 트랜지스터들은 음(negative)의 임계 전압을 가지고 있어서 제어 전극과 주 전류 채널 사이의 전위 차이가 제로(zero)일 때 주 전류 채널은 도전 상태가 된다. 주 전류 채널은 제어 전극의 전위가 주 전류 채널의 전위(potential)의 임계값보다 더 작은 전위일 때에만 절연 상태(유도되는 이동 전하 캐리어(mobile charge carriers)가 실질적으로 존재하지 않는 상태)가 된다. 예를 들면, -3.5V의 임계값을 갖는 트랜지스터를 사용할 수 있다(다시 말해, 비교적 큰 임계 전압을 가지고 있어서, 게이트-소스 전압이 제로일 때 낮은 채널 저항을 가지고, 트랜지스터를 견고하게 온 상태가 되게 한다. 다이오드(104)는 DC 전압과 관련되는 한, 트랜지스터의 게이트-소스와 병렬로 접속되지 않기 때문에 이러한 높은 임계 전압이 가능한 것이다). 다이오드(104)는 실리콘 "PIN" 다이오드인 것이 바람직한데, 이 실리콘 "PIN" 다이오드는 역 바이어싱(reverse-biased)될 때 낮은 접합 캐패시턴스를 갖기 때문이다(PIN은 다이오드의 양극과 음극 사이에 실질적으로 도핑되지 않은 진성 영역(intrinsic region)이 존재하는 도핑 프로파일(doping profile)을 지칭함).

[0014] 스위치(10)의 신호 입력단(18a)은 제 1 캐패시터(108a), 제 1 전계 효과 트랜지스터(100)의 주 전류 채널, 내부 노드(101), 제 2 트랜지스터(102)의 주 전류 채널 및 제 2 캐패시터(108b)를 연속적으로 통과하여 신호 출력단(18b)(출력단(18b)을 형성함)에 접속된다. 제 1 및 제 2 전계 효과 트랜지스터(100, 102)의 제어 전극은 공통

도전체(107)에 접속된다. 저항(106)은 내부 노드(101)와 이러한 공통 도전체(107) 사이에 접속된다. 제어 회로(12)의 출력단은 공통 도전체(107) 및 내부 노드(101)에 접속되는데, 내부 노드(101)에 접속될 경우에는 순방향으로 바이어싱된 다이오드(104)를 통과한다. 제어 회로(12)의 이 출력단은 디커플링 캐패시터(105)를 거쳐 공통 도전체(107)에 접속된다.

[0015] 작동 중에, 안테나 입력단(14)에서 RF 신호를 수신한다. 처리 시스템(16)이 활성화되면, 처리 시스템(16)은 신호를 처리하고 출력단(18b)에 인가되는 출력단 신호를 생성한다. 이 경우에, 처리 시스템(16)은 제어 회로(12)를 제어하여 신호 스위치(10)가 이 신호를 차단하게 한다. 제어 회로(12)는 공통 도전체(107)에 비해서, 예를 들면, 5V의 정(positive)의 전압을 다이오드(104)의 양극에 인가하여 다이오드(104)를 순방향으로 바이어싱함으로써 이를 실행한다. 이는 공통 도전체(107)에 비해서 내부 노드(101)에 양의 전압이 인가되는 결과를 초래한다. 이러한 양의 전압은 다이오드의 양극에서의 전압에서 다이오드(104) 양단의 전압 강하값(voltage drop)(이 값은 실리콘 다이오드의 경우에 대략 0.7V임)을 뺀 것과 같으므로, 내부 노드와 공통 도전체(107) 사이의 전압차는 예를 들면, 4.3V이다. 그러므로, 제 1 및 제 2 트랜지스터(100, 102)의 제어 전극에서의 전압이 제 1 및 제 2 트랜지스터(100, 102)의 주 전류 채널의 전압보다 실질적으로 낮아서, 이러한 트랜지스터의 주 전류 채널을 통과하는 전도 작용이 단절(cut off)되게 한다. 이와 동시에, 다이오드(104)는 순방향으로 바이어싱되고, 디커플링 캐패시터(105)를 통해 공통 도전체에 접속되어 낮은 동적 저항(dynamic resistance)을 갖게 된다. 결과적으로, 트랜지스터(100, 102)의 주 전류 채널 및 다이오드(104)가, 입력단(18a)과 출력단(18b) 사이에서 큰 감쇄 인자(attenuation factor)를 갖는 T-타입 감쇄기가 형성되어 신호 스위치(10)의 "오프" 상태가 실현된다.

[0016] 처리 시스템(16)이 활성화되지 않으면, 제어 회로(12)는 자신의 입력단(18a)으로부터 자신의 출력단(18b)으로 RF 신호를 전달하도록 신호 스위치(10)에 명령한다. 이는 다이오드(104)의 양극과 공통 도전체(107) 사이의 전압차가 제로일 때 실현된다. 결과적으로, 다이오드(104)의 양극과 음극 사이에서뿐만 아니라 트랜지스터(100, 102)의 제어 전극과 주 전류 채널 사이에서도 전압차가 발생하지 않는다. 다이오드(104)는 순방향으로 바이어싱되지 않으므로, 높은 동적 저항을 갖는다. 이와 동시에, 트랜지스터(100, 102)의 주 전류 채널은 도전성을 갖게 된다. 따라서, 신호 스위치(10)의 "온" 상태는 입력단(18a)과 출력단(18b) 사이에서 낮은 감쇄를 갖는 신호 경로로 실현된다. 이러한 신호 스위치(10)의 "온" 상태를 위해서 신호 스위치(10)에 어떠한 전압차도 인가할 필요가 없다는 것을 유의해야 한다. 온-상태는 공급 전압 소스로부터의 전압차가 없는 상태로도 실현될 수 있다. 물론, 온-상태는 공급 전압차가 존재할 때에도 실현될 수 있는데, 즉 입력단(18a)으로부터 출력단(18b)으로 신호를 전달할 필요가 있을 때, 처리 시스템(16)으로부터의 커맨드에 따라서 다이오드(104)의 양극과 공통 도전체(107) 사이에 제로의 전압차(또는 보다 일반적으로 다이오드(104)를 순방향으로 바이어싱하는 데 필요한 전압보다 더 작은 전압차)를 인가함으로써 실현될 수 있다.

[0017] 저항(106)은 본질적으로 다이오드(104)가 순방향으로 바이어싱되어 있을 때, 이 다이오드(104)를 통과하는 전류를 결정하기 위해서 사용되는 것이다. 이 전류는 스위치(10)의 오프 상태에서 다이오드(104)가 충분히 낮은 동적 저항을 갖게 하기 위해서 충분히 높은 것이 바람직하다. 매우 작은 전류만이 필요할 경우에, 저항(106) 대신에 기생 저항(parasitic resistances)을 이용할 수 있다. 온-상태에서 최소의 감쇄를 실현하기 위해서는, PIN 다이오드 등과 같이 적은 다이오드 캐패시턴스를 갖는 다이오드(104)를 이용하는 것이 바람직하다. 캐패시터(108a, 108b)는 입력단 및 출력단(18a, 18b)으로부터 내부 노드(101)를 격리시키는 역할을 한다. 따라서, 스위치(10)의 제어는 입력단(18a) 및 출력단(18b)에서의 임의의 DC 전압과 무관하게 된다. 물론 입력단 및 출력단(18a, 18b)에 DC 전압이 인가되지 않거나, 인가된 DC 전압이 스위치(10)의 작동에 영향을 주지 않는 경우에 캐패시터(108a, 108b)를 생략할 수 있다. 디커플링 캐패시터(105)가 반드시 존재해야 할 필요는 없는데, 왜냐하면 그 기능은 예를 들면, 회로의 전력 공급에 의해서 제공될 수 있기 때문이다. 그러나, 고주파수 신호에 있어서, 디커플링 캐패시터(105)를 사용하는 것이 바람직하다. 도 1에 도시된 바와 같이, 공통 도전체(107)는 트랜지스터(100, 102)의 제어 전극에 전압을 인가하기 위한 용도 및 신호 입력단 및 출력단을 위한 공통 단자로서의 용도로 이용되지만, 직접적으로 접속될 필요가 없는 것은 당연하다. 그 대신에, 디커플링 캐패시터(105)는 신호 입력단 및 출력단을 위한 공통 단자에 접속될 수 있고, 트랜지스터의 제어 전극 및 저항(106)은 내부 공통 도전체(107)에 접속될 수 있다.

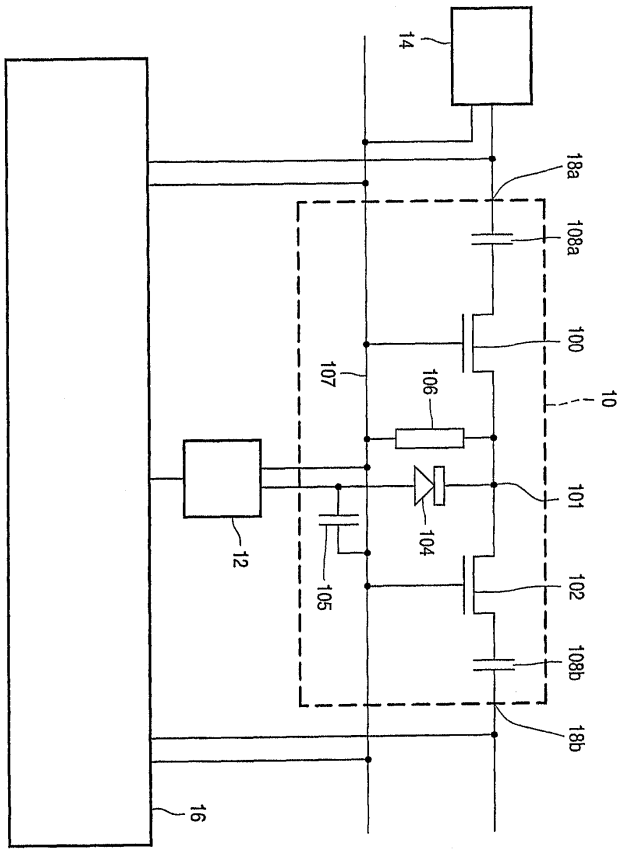
[0018] 트랜지스터(100, 102)의 제어 전극은 공통 도전체(107)에 직접 접속된 것으로 도시되지는 않았으나, 이러한 접속부를 통해 DC 전류가 흐르지 않기 때문에 회로의 작동 원리에 영향을 주지 않으면서 이러한 접속 내에 부품을 추가할 수 있다. 이와 유사하게, "오프" 상태에서의 절연성을 감소시킬 수 있기는 하지만, 회로의 작동 원리에 영향을 주지 않으면서 제 2 다이오드 또는 적은 저항 등과 같은 부품을 다이오드(104)와 직렬로 추가할 수

있다. 마찬가지로, "온" 상태에서 감쇄를 증가시킬 수 있기는 하지만, 회로의 작동 원리에 영향을 주지 않으면서 작은 저항 등과 같은 부품을 트랜지스터(100, 102)의 주 전류 채널과 직렬로 포함시킬 수 있다.

[0019] 다른 실시예에서는, 다이오드(104)와 저항(106)을 교환하여, 내부 노드(101)와 공통 도전체(107) 사이에서 자신의 양극이 내부 노드(101)에 접속된 상태가 되도록 다이오드(104)를 구성하고, 저항(106)을 공통 도전체(107)에 접속되지 않은 제어 회로의 출력단과 내부 노드(101) 사이에서 접속시킬 수 있다. 이 구성에서, 트랜지스터(100, 102)의 제어 전극과 트랜지스터(100, 102)의 주 전류 채널 사이의 전압차는 스위치의 오프 상태에서 다이오드(104)의 순방향 바이어싱 전압과 같다. 이는 트랜지스터(100, 102)의 임계 전압이 제로 전압과 이러한 순방향 바이어싱 전압 사이의 좁은 범위 내에 있어야 한다는 것을 의미한다. 이러한 다른 실시예에서는 낮은 임계 전압을 필요로 하여, 저항이 더 높아지게 하고 손실도 더 높아지게 한다. 또한, 이 다른 실시예에서 임계 전압값은 더욱 중요하다.

도면의 간단한 설명

[0011] 도 1은 신호 스위치를 구비하는 장치를 도시하는 도면.

도면

도면1