

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第6556762号
(P6556762)

(45) 発行日 令和1年8月7日 (2019. 8. 7)

(24) 登録日 令和1年7月19日 (2019. 7. 19)

(51) Int. Cl.

F I

HO 4 L 7/00 (2006. 01)

HO 4 L 25/02 (2006. 01)

HO 4 L 7/00 4 1 O

HO 4 L 25/02 V

請求項の数 15 (全 46 頁)

(21) 出願番号	特願2016-574266 (P2016-574266)	(73) 特許権者	507364838
(86) (22) 出願日	平成27年6月23日 (2015. 6. 23)		クアルコム、インコーポレイテッド
(65) 公表番号	特表2017-525239 (P2017-525239A)		アメリカ合衆国 カリフォルニア 921
(43) 公表日	平成29年8月31日 (2017. 8. 31)		21 サン ディエゴ モアハウス ドラ
(86) 国際出願番号	PCT/US2015/037132		イブ 5775
(87) 国際公開番号	W02015/200292	(74) 代理人	100108453
(87) 国際公開日	平成27年12月30日 (2015. 12. 30)		弁理士 村山 靖彦
審査請求日	平成30年6月6日 (2018. 6. 6)	(74) 代理人	100163522
(31) 優先権主張番号	14/315, 142		弁理士 黒田 晋平
(32) 優先日	平成26年6月25日 (2014. 6. 25)	(72) 発明者	シュリー・クリシュナ・パンデイ
(33) 優先権主張国・地域又は機関	米国 (US)		アメリカ合衆国・カリフォルニア・921
			21-1714・サン・ディエゴ・モアハ
			ウス・ドライブ・5775

最終頁に続く

(54) 【発明の名称】 ワイヤペア間の整合された伝搬遅延を伴うマルチワイヤシグナリング

(57) 【特許請求の範囲】

【請求項 1】

マルチワイヤシグナリングのための装置であって、
少なくとも3つのワイヤを備える複数のワイヤと、
前記複数のワイヤのうちの少なくとも1つに結合された少なくとも1つの遅延素子であっ
て、

前記少なくとも1つの遅延素子は、前記複数のワイヤのうちのワイヤに関連付けら
れた信号伝搬時間が、前記複数のワイヤのうちの別のワイヤに関連付けられた信号伝搬時
間と等しくないように、かつ、前記複数のワイヤのワイヤペアに関連付けられた信号伝搬
時間が、誤差限界内で互いに等しいように、信号遅延の量を与えるためのものである、少
なくとも1つの遅延素子と、

前記複数のワイヤに結合され、特定のデータ転送について、前記複数のワイヤの前記ワ
イヤペアのうちの特定の1つを駆動し、それによって、前記複数のワイヤのうちの1つおき
のワイヤが高インピーダンス状態であるように構成された、ドライバ回路と
を備える装置。

【請求項 2】

前記少なくとも1つの遅延素子が受動遅延構造を備える、請求項1に記載の装置。

【請求項 3】

前記複数のワイヤのうちの前記少なくとも1つの各々の全長が、遅延素子に結合されて
いない前記複数のワイヤの各々の長さよりも長いように、前記少なくとも1つの遅延素子

が、定義された長さのワイヤを備える、請求項1に記載の装置。

【請求項4】

前記少なくとも1つの遅延素子が能動遅延デバイスを備える、請求項1に記載の装置。

【請求項5】

前記少なくとも1つの遅延素子がプログラマブル遅延デバイスを備え、

前記装置が、前記少なくとも1つの遅延素子の遅延を制御するために、少なくとも1つの制御信号を生成するために、遅延コントローラをさらに備える、請求項1に記載の装置。

【請求項6】

前記複数のワイヤの前記ワイヤペアに関連付けられた前記信号伝搬時間が、前記誤差限界内で互いに等しいように、前記少なくとも1つの制御信号が、前記少なくとも1つの遅延素子の前記遅延を制御する、請求項5に記載の装置。

10

【請求項7】

前記遅延コントローラが、前記複数のワイヤの長さに基づいて、前記少なくとも1つの制御信号を生成するようにさらに構成されるか、または、

前記遅延コントローラが、前記複数のワイヤの前記ワイヤペアに関連付けられた前記信号伝搬時間に基づいて、前記少なくとも1つの制御信号を生成するようにさらに構成される、請求項5に記載の装置。

【請求項8】

前記遅延コントローラが、前記複数のワイヤによって搬送される信号の信号周波数に基づいて、前記少なくとも1つの制御信号を生成するようにさらに構成される、請求項5に記載の装置。

20

【請求項9】

前記遅延コントローラが、そのための信号が前記複数のワイヤを介して送信されるアプリケーションに基づいて、前記少なくとも1つの制御信号を生成するようにさらに構成されるか、または、

前記遅延コントローラが、プロセス、電圧、および温度(PVT)条件に基づいて、前記少なくとも1つの制御信号を生成するようにさらに構成される、請求項5に記載の装置。

【請求項10】

前記ドライバ回路が、前記少なくとも1つの遅延素子を具現化する、請求項1に記載の装置。

30

【請求項11】

前記複数のワイヤに結合され、前記複数のワイヤの前記ワイヤペアのうちの前記特定の1つが駆動されていること、および、前記複数のワイヤのうちの1つおきのワイヤが前記高インピーダンス状態であることに基づいて、特定のデータ転送についての情報を復号するように構成された、受信機回路をさらに備え、

前記受信機回路が、前記少なくとも1つの遅延素子を具現化する、請求項1に記載の装置。

【請求項12】

前記複数のワイヤが、3つのワイヤと3つのワイヤペアとからなる、請求項1に記載の装置。

40

【請求項13】

前記少なくとも1つの遅延素子が、前記3つのワイヤのうちの中央のワイヤに結合された遅延素子からなる、請求項12に記載の装置。

【請求項14】

前記複数のワイヤが、少なくとも2つの中央のワイヤを含む少なくとも4つのワイヤからなり、

前記少なくとも1つの遅延素子が、少なくとも2つの遅延素子からなり、前記少なくとも2つの遅延素子の各々が、前記少なくとも2つの中央のワイヤのそれぞれ1つに結合される、請求項1に記載の装置。

【請求項15】

50

マルチワイヤシグナリングのための方法であって、

複数のワイヤのワイヤペアに関連付けられた信号伝搬時間を決定するステップであって、前記複数のワイヤは少なくとも3つのワイヤを備える、ステップと、

前記複数のワイヤのうちのワイヤに関連付けられた信号伝搬時間が、前記複数のワイヤのうちの別のワイヤに関連付けられた信号伝搬時間と等しくないように、かつ、前記複数のワイヤの前記ワイヤペアに関連付けられた前記信号伝搬時間が、誤差限界内で互いに等しいように、前記複数のワイヤのうちの少なくとも1つに結合された少なくとも1つの遅延素子のための遅延を指定するステップと、

特定のデータ転送について、前記複数のワイヤの前記ワイヤペアのうちの特定の1つを駆動するステップであって、それによって、前記複数のワイヤのうちの1つおきのワイヤが高インピーダンス状態である、ステップと

10

を含む方法。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

本出願は、その内容の全体が参照により本明細書に組み込まれる、2014年6月25日に米国特許商標庁に出願された米国非仮出願第14/315,142号の優先権および利益を主張するものである。

【0002】

20

以下は、一般に電氣的シグナリングに関し、より詳細には、限定はしないがマルチワイヤシグナリングに関する。

【背景技術】

【0003】

いくつかの電子システムでは、電氣的構成要素間のシグナリングは、電子システムのプリント回路板(PCB)、集積回路(IC)、または他の構造上またはその中で、トレース、導体、または電氣的経路と呼ばれることがあるワイヤを通して流れる。従来、信号は、単一のワイヤを介して、または差動信号ではワイヤのペアを介して搬送される。

【0004】

最近では、マルチワイヤシグナリング方式(すなわち、2つ以上のワイヤを介したシグナリング)が提案されている。たとえば、C-PHYは、モバイルインダストリープロセッサインターフェース(MIPI: Mobile Industry Processor Interface)アライアンス仕様(Alliance Specification)のためのモバイルデバイス通信インターフェースである。C-PHYは、3相チャネル(「トリオ」と呼ばれる)を使用して、データを送信する。すなわち、所与のチャネルに対して単一のワイヤまたは差動ワイヤペアを使用する従来の物理インターフェース(PHY)とは対照的に、C-PHYチャネルは、3つのワイヤ(「レーン」とも呼ばれる)を採用する。(たとえば、ビットまたはシンボルの)所与のデータ送信では、ワイヤのうちの2つは使用される(能動である)が、第3のワイヤは高インピーダンス状態(たとえば、フローティング)である。一連のデータ送信にわたって、3つのワイヤの異なるペアが、データを送信するために使用される。

30

40

【0005】

マルチワイヤシグナリングは、ジッタなど、信号送信問題を受けることがある。ジッタは、データ送信における仮定された周期信号の真の周期性からの不要な偏移である。たとえば、一連のシンボル送信にわたって、シンボルが受信機において受信されるとき、シンボル間にタイミングスキューがあり得る。このスキューは、ジッタとして現れる。上記に鑑みて、ワイヤベースシグナリングにおけるジッタまたは他の同様の送信問題に対処するための、改善された回路技法の必要がある。

【発明の概要】

【課題を解決するための手段】

【0006】

50

以下に、本開示のいくつかの態様を基本的に理解できるように、そのような態様を要約する。この概要は、本開示のすべての企図された特徴の包括的な概観ではなく、本開示のすべての態様の主要または重要な要素を識別するものでも、本開示のいずれかまたはすべての態様の範囲を定めるものでもない。その唯一の目的は、後で提示するより詳細な説明の導入として、本開示の1つまたは複数の態様のいくつかの概念を概要の形で提示することである。

【0007】

本開示の様々な態様は、マルチワイヤチャネルの n 個のワイヤの各一意のワイヤペアが(たとえば、しきい値限界内の)ほぼ同じ信号伝搬時間を有する、マルチワイヤシグナリングを提供する。ここで、「 n 」は3以上である。

10

【0008】

本開示のいくつかの態様によれば、異なるワイヤペアのための整合された信号伝搬時間が、マルチワイヤシグナリングにおいて採用され、そこで、異なるワイヤペアが異なるデータ送信のために使用される。そのようなマルチワイヤ構成では、ワイヤのあるペアの間の距離が、ワイヤの別のペアの間の距離とは異なり得る。したがって、あるワイヤペア上の差動信号は、他のワイヤペア上の差動信号とは異なる速度で進行し、受信機においてジッタが生じることがある。しかしながら、本明細書の教示に従ってワイヤペアごとの信号伝搬時間を整合させることによって、さもなければワイヤペア間のこの等しくない間隔から生じ得る信号ジッタが軽減される。

【0009】

20

本開示は、いくつかの態様では、マルチワイヤチャネルのワイヤのうちの1つまたは複数のための追加の遅延を与えることに関する。たとえば、横並びでルーティングされる3つのワイヤを採用するマルチワイヤチャネルでは、追加の遅延が中央のワイヤのために与えられて、このチャネルの3つの一意のワイヤペアのための信号伝搬時間のバランスがとられる。

【0010】

いくつかの実装形態では、追加の遅延は、ワイヤのための物理的性質を適合させることによって、ワイヤのために与えられる。たとえば、ワイヤは、他のワイヤよりも長い長さを有し得る。所望の遅延を与えるように適合され得る他の物理的性質には、ワイヤの幅、ワイヤの厚さ、誘電率、および、接地面までの距離が含まれる。

30

【0011】

いくつかの実装形態では、追加の遅延は、遅延素子をシグナリング経路に組み込むことによって、ワイヤのために追加される。たとえば、遅延素子は、経路に沿って(たとえば、PCBもしくは集積回路のワイヤに沿って)、またはI/O回路(たとえば、ドライバもしくは受信機)内で追加され得る。そのような遅延素子は、受動(たとえば、指定された長さのワイヤ)または能動(たとえば、トランジスタを採用する)であり得る。

【0012】

能動遅延素子を採用する実装形態では、遅延は、初期設計基準に基づいて、かつ/または1つもしくは複数の動作要因に基づいて、動的に調整され得る。これらの動作要因には、較正フィードバック、信号周波数、信号立上り時間、信号立下り時間、または経路の長さが含まれ得る。

40

【0013】

本開示のさらなる態様は、マルチワイヤシグナリングのための装置を提供する。装置は、少なくとも3つのワイヤを備える複数のワイヤと、ワイヤのうちの少なくとも1つに結合された少なくとも1つの遅延素子であって、各遅延素子は、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間が、誤差限界内で互いに等しいように、信号遅延の量を与えるためのものである、少なくとも1つの遅延素子とを含む。

【0014】

上記の装置に関する本開示の他の態様の例が続く。いくつかの態様では、各遅延素子は受動遅延構造を含む。いくつかの態様では、少なくとも1つのワイヤの各々の全長が、遅

50

延素子に結合されていないワイヤの各々の長さよりも長いように、各遅延素子が、定義された長さのワイヤを含む。いくつかの態様では、各遅延素子は能動遅延デバイスを含む。いくつかの態様では、各遅延素子は、プログラマブル遅延デバイスを含み、装置は、各遅延素子の遅延を制御するために、少なくとも1つの制御信号を生成するために、遅延コントローラをさらに含む。

【0015】

いくつかの態様では、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間が、誤差限界内で互いに等しいように、少なくとも1つの制御信号が、各遅延素子の遅延を制御する。いくつかの態様では、遅延コントローラは、ワイヤの長さに基づいて、少なくとも1つの制御信号を生成するようにさらに構成される。いくつかの態様では、遅延コントローラは、ワイヤペアに関連付けられた信号伝搬時間に基づいて、少なくとも1つの制御信号を生成するようにさらに構成される。いくつかの態様では、遅延コントローラは、ワイヤによって搬送される信号の信号周波数に基づいて、少なくとも1つの制御信号を生成するようにさらに構成される。いくつかの態様では、遅延コントローラは、そのための信号がワイヤを介して送信されるアプリケーションに基づいて、少なくとも1つの制御信号を生成するようにさらに構成される。いくつかの態様では、遅延コントローラは、プロセス、電圧、および温度(PVT)条件に基づいて、少なくとも1つの制御信号を生成するようにさらに構成される。

【0016】

いくつかの態様では、装置は、ワイヤに結合され、特定のデータ転送について、複数のワイヤのワイヤペアのうちの特定の1つを駆動し、それによって、複数のワイヤのうちの1つおきのワイヤが高インピーダンス状態であるように構成された、ドライバ回路を含む。いくつかの態様では、ドライバ回路は、少なくとも1つの遅延素子を具現化する。

【0017】

いくつかの態様では、装置は、ワイヤに結合され、複数のワイヤのワイヤペアのうちの特定の1つが駆動されていること、および、複数のワイヤのうちの1つおきのワイヤが高インピーダンス状態であることに基づいて、特定のデータ転送についての情報を復号するように構成された、受信機回路を含む。いくつかの態様では、受信機回路は、少なくとも1つの遅延素子を具現化する。

【0018】

いくつかの態様では、複数のワイヤは、3つのワイヤと3つのワイヤペアとからなる。いくつかの態様では、少なくとも1つの遅延素子は、3つのワイヤのうちの中央のワイヤに結合された遅延素子からなる。いくつかの態様では、複数のワイヤは、少なくとも2つの中央のワイヤを含む少なくとも4つのワイヤからなる。いくつかの態様では、少なくとも1つの遅延素子は、少なくとも2つの遅延素子からなり、遅延素子の各々は、少なくとも2つの中央のワイヤのそれぞれ1つに結合される。

【0019】

本開示のさらなる態様は、メモリデバイスと、メモリデバイスに結合された処理回路とを含む、マルチワイヤシグナリングのための装置を提供する。処理回路は、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間を決定することであって、複数のワイヤは少なくとも3つのワイヤを備える、こと、および、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間が、誤差限界内で互いに等しいように、ワイヤのうちの少なくとも1つに結合された少なくとも1つの遅延素子のための遅延を指定することを行うように構成される。

【0020】

本開示のまたさらなる態様は、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間を決定するステップであって、複数のワイヤは少なくとも3つのワイヤを備える、ステップと、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間が、誤差限界内で互いに等しいように、ワイヤのうちの少なくとも1つに結合された少なくとも1つの遅延素子のための遅延を指定するステップとを含む、通信のための方法を提供する。

【0021】

本開示の追加の態様は、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間を決定するための手段であって、複数のワイヤは少なくとも3つのワイヤを備える、手段と、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間が、誤差限界内で互いに等しいように、ワイヤのうちの少なくとも1つに結合された少なくとも1つの遅延素子のための遅延を指定するための手段とを含む、マルチワイヤシグナリングのための装置を提供する。

【0022】

本開示の他の態様は、その上に記憶された命令を有する非一時的機械可読記憶媒体を提供し、命令は、処理回路によって実行されたとき、処理回路に、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間を決定することであって、複数のワイヤは少なくとも3つのワイヤを備える、こと、および、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間が、誤差限界内で互いに等しいように、ワイヤのうちの少なくとも1つに結合された少なくとも1つの遅延素子のための遅延を指定することを行わせる。

【0023】

上記の装置、方法、および媒体に関する本開示の他の態様の例が続く。いくつかの態様では、各遅延素子はプログラマブル遅延を有し、遅延の指定は、各遅延素子のプログラマブル遅延を制御することを含む。いくつかの態様では、パラメータが決定され、パラメータは、ワイヤの長さ、ワイヤペアに関連付けられた信号伝搬時間、ワイヤによって搬送される信号の信号周波数、そのための信号がワイヤを介して送信されるアプリケーション、またはプロセス、電圧、および温度(PVT)条件のうちの少なくとも1つを含み、遅延の指定はパラメータに基づく。いくつかの態様では、特定のデータ転送について、複数のワイヤのワイヤペアのうちの特定の1つが駆動され、それによって、複数のワイヤのうちの1つおきのワイヤが高インピーダンス状態である。いくつかの態様では、特定のデータ転送について、複数のワイヤのワイヤペアのうちの特定の1つが駆動されていること、および、複数のワイヤのうちの1つおきのワイヤが高インピーダンス状態であることに基づいて、情報が復号される。いくつかの態様では、複数のワイヤは、3つのワイヤと3つのワイヤペアとからなる。いくつかの態様では、少なくとも1つの遅延素子は、3つのワイヤのうちの中央のワイヤに結合された遅延素子からなる。いくつかの態様では、遅延の指定は、各遅延素子の物理的特性を指定することを含む。いくつかの態様では、各遅延素子の物理的特性は、ワイヤセグメントの長さを含む。いくつかの態様では、遅延の指定は、物理的特性を表す回路記述を生成することを含む。いくつかの態様では、遅延の指定は、物理的特性を具現化する回路を生成することを含む。

【0024】

本開示のさらなる態様は、マルチワイヤシグナリングのための装置を提供する。装置は、送信機と、受信機と、送信機と受信機とに結合された少なくとも3つのワイヤを含む、複数のワイヤと、ワイヤのうちの少なくとも1つに結合された少なくとも1つの遅延素子であって、各遅延素子は、複数のワイヤのワイヤペアに関連付けられた信号伝搬時間が、誤差限界内で互いに等しいように、信号遅延の量を与えるためのものである、少なくとも1つの遅延素子とを含み、送信機は、特定のデータ転送について、複数のワイヤのワイヤペアのうちの特定の1つを駆動することであって、それによって、複数のワイヤのうちの1つおきのワイヤが高インピーダンス状態である、ことを行うように構成される。

【0025】

上記の装置に関する本開示の他の態様の例が続く。いくつかの態様では、各遅延素子は受動遅延構造を含む。いくつかの態様では、各遅延素子は能動遅延デバイスを含む。いくつかの態様では、各遅延素子は、プログラマブル遅延デバイスを含み、装置は、各遅延素子の遅延を制御するために、少なくとも1つの制御信号を生成するために、遅延コントローラをさらに含む。いくつかの態様では、送信機および/または受信機は、少なくとも1つの遅延素子を具現化する。いくつかの態様では、受信機は、複数のワイヤのワイヤペアのうちの特定の1つが駆動されていること、および、複数のワイヤのうちの1つおきのワイヤ

が高インピーダンス状態であることに基づいて、特定のデータ転送についての情報を復号するように構成される。

【0026】

本開示のこれらの態様および他の態様は、以下の発明を実施するための形態を概観すると、より完全に理解されるであろう。添付の図とともに本開示の以下の特定の例示的な実装形態の説明を検討すると、本開示の他の態様、特徴、および実装形態が当業者に明らかになるであろう。本開示の特徴について、いくつかの実装形態および図に関して以下で説明する場合があるが、本開示のすべての実装形態は、本明細書で説明する有利な特徴のうちの1つまたは複数を含み得る。言い換えれば、1つまたは複数の実装形態について、いくつかの有利な特徴を有するものとして説明する場合があるが、そのような特徴のうちの1つまたは複数または、本明細書で説明する本開示の様々な実装形態に従って使用され得る。同様に、例示的な実装形態はデバイスの実装形態、システムの実装形態、または方法の実装形態として以下において説明する場合があるが、そのような例示的な実装形態を様々なデバイス、システム、および方法に実装できることを理解されたい。

【図面の簡単な説明】

【0027】

【図1】3ワイヤチャネルの一例を示す回路図である。

【図2】3ワイヤチャネルのためのワイヤ間隔の一例を示す図である。

【図3】従来のマルチワイヤチャネルにおけるジッタの一例を示すアイダイアグラムである。

【図4】本開示のいくつかの態様による3ワイヤチャネルのための遅延素子の一例を示すブロック図である。

【図5】本開示のいくつかの態様によるマルチワイヤチャネルにおけるジッタの一例を示すアイダイアグラムである。

【図6】本開示のいくつかの態様による受動遅延素子の一例を示す図である。

【図7】本開示のいくつかの態様によって配備された遅延線の一例を示す図である。

【図8】本開示のいくつかの態様による能動遅延素子を含む送信機の一例を示すブロック図である。

【図9】本開示のいくつかの態様による受動遅延素子を含む受信機の一例を示すブロック図である。

【図10】本開示のいくつかの態様によって配備された能動遅延素子の一例を示すブロック図である。

【図11】本開示のいくつかの態様による遅延コントローラの一例を示すブロック図である。

【図12】本開示のいくつかの態様による遅延較正の一例を示すブロック図である。

【図13】本開示のいくつかの態様による遅延較正の別の例を示すブロック図である。

【図14】本開示のいくつかの態様による3ワイヤチャネルのための遅延素子の一例を示すブロック図である。

【図15】本開示のいくつかの態様による3ワイヤチャネルのための遅延素子の別の例を示すブロック図である。

【図16】4ワイヤチャネルの一例を示す回路図である。

【図17】4ワイヤチャネルのためのワイヤの長さの一例を示す図である。

【図18】nワイヤチャネルの一例を示す回路図である。

【図19】本開示のいくつかの態様によるnワイヤチャネルのための遅延素子の一例を示すブロック図である。

【図20】5ワイヤチャネルのためのワイヤの長さの一例を示す図である。

【図21】5ワイヤチャネルのためのワイヤの長さの一例を示す図である。

【図22】5ワイヤチャネルのためのワイヤの長さの一例を示す図である。

【図23】本開示のいくつかの態様による信号伝搬タイミングを改善するための回路の断面図である。

10

20

30

40

50

【図24】本開示のいくつかの態様による信号伝搬タイミングを改善するための回路の断面図である。

【図25】本開示のいくつかの態様による信号伝搬タイミングを改善するための回路の断面図である。

【図26】本開示のいくつかの態様による信号伝搬タイミングを改善するための回路の断面図である。

【図27】3ワイヤチャネルの一例を示す回路図である。

【図28】3ワイヤチャネルのためのドライバ回路の一例を示す回路図である。

【図29】3ワイヤチャネルのためのシグナリングの一例を示す図である。

【図30】3ワイヤチャネルを採用するシステムを示すブロック図である。

【図31】N相極性データエンコーダの一例を示すブロック図である。

【図32】N相極性符号化インターフェースにおけるシグナリングを示す図である。

【図33】3ワイヤ3相通信リンクの例における状態遷移を示す状態図である。

【図34】3相極性データデコーダを示すブロック図である。

【図35】本開示の1つまたは複数の態様を適用できる装置内のデバイス間のN相極性符号化データリンクを採用する装置を示す図である。

【図36】本開示の1つまたは複数の態様を適用できるN相極性符号化データリンクを採用する装置のためのシステムアーキテクチャを示すブロック図である。

【図37】本開示の1つまたは複数の態様を適用できる回路設計システムの一例を示すブロック図である。

【図38】本開示のいくつかの態様による機能を提供するように構成された装置の選択構成要素を示すブロック図である。

【図39】本開示のいくつかの態様による遅延指定方法を示すフローチャートである。

【図40】本開示のいくつかの態様による遅延指定方法を示すフローチャートである。

【図41】本開示のいくつかの態様によるマルチワイヤチャネルを駆動するための方法を示すフローチャートである。

【図42】本開示のいくつかの態様によるマルチワイヤチャネルデータを復号するための方法を示すフローチャートである。

【発明を実施するための形態】

【0028】

添付の図面に関して以下に記載する詳細な説明は、様々な構成の説明を意図しており、本明細書で説明する概念が実践され得る唯一の構成を表すことは意図していない。詳細な説明は、様々な概念を完全に理解してもらうために具体的な詳細を含む。しかしながら、これらの概念がこれらの具体的な詳細なしに実践される場合があることは当業者に明らかであろう。場合によっては、そのような概念を曖昧にするのを避けるために、よく知られている構造および構成要素がブロック図の形で示される。

【0029】

説明のために、本開示の様々な態様について、3つのワイヤを採用するマルチワイヤチャネルとの関連で説明する。しかしながら、本明細書の教示はまた、3つ以上のワイヤを有するマルチワイヤチャネルにも適用可能である。便宜上、マルチワイヤチャネルを、本明細書ではnワイヤチャネルと呼ぶことがあり、ただし、nは3以上を表す。

【0030】

図1は、マルチワイヤチャネル100の一例を示す。この例では、送信機102は、第1のワイヤ106と、第2のワイヤ108と、第3のワイヤ110とを介して、データを受信機104に送る。第1のワイヤ106、第2のワイヤ108、および第3のワイヤ110の各々の特性インピーダンスは、第1の特性インピーダンス112、第2の特性インピーダンス114、および第3の特性インピーダンス116によってそれぞれ表される。第1のワイヤ106、第2のワイヤ108、および第3のワイヤ110は、同相モード電圧V_{cm}に結合された、それぞれ第1の終端抵抗器118、第2の終端抵抗器120、および第3の終端抵抗器122によって、受信機104においてそれぞれ終端される。

【 0 0 3 1 】

従来、ワイヤの信号伝搬時間は、ワイヤの長さ、ワイヤに関連付けられた他の特性とに基づいて計算される。たとえば、ワイヤの特性インピーダンスおよび終端抵抗は、ある程度まで、ワイヤを通して進行する信号の信号伝搬時間に影響を及ぼす。差動送信では、正確なシステムタイミングは、ワイヤペアの各ワイヤの信号伝搬時間が等しいことを保証することによって維持される。このようにして、差動信号の両方のレールは、同時に受信機において受信されることになり、それによって、受信機が比較的幅広いタイミングウィンドウにわたって、受信されたシンボルをサンプリングすることが可能になる。

【 0 0 3 2 】

対照的に、マルチワイヤチャネルでは、チャネルのすべてのワイヤのための信号伝搬時間が等しいことを保証する従来の手法は、最適ではないシグナリングにつながる。この問題について、図1をさらに参照しながら、ならびに図2および図3を参照しながら詳細に説明する。

【 0 0 3 3 】

3ワイヤチャネルでは、(たとえば、シンボルまたはビットの)所与のデータ転送のために、送信機は、ワイヤのうちの2つを駆動し、残りのワイヤを高インピーダンス状態(たとえば、フローティング)のままにする。次のデータ転送のために、送信機は再び、ワイヤのうちの2つを駆動し、残りのワイヤを高インピーダンス状態のままにする。ただし、任意の後続のデータ転送のために使用されるワイヤのペアは、前のデータ転送のために使用されたワイヤのペアとは異なっても同じであってもよい。そのようなマルチワイヤシグナリング方式の使用を通して、単一のワイヤまたは異なるペアを採用するチャネルと比較して、改善されたデータレートおよび/または送信品質が達成され得る。

【 0 0 3 4 】

図1の第1のワイヤ106、第2のワイヤ108、および第3のワイヤ110を指すために、指示A、B、およびCを使用すると、チャネル100を介した所与の送信は、ワイヤペアA-Bが駆動されること、ワイヤペアB-Cが駆動されること、またはワイヤペアA-Cが駆動されることを伴い得る。図32および図33とともに以下でより詳細に説明するように、送信機102は、どのワイヤペアが所与のデータ転送のために使用されるかと、あるデータ転送から次のデータ転送への使用されるワイヤペアにおける任意の変更とに基づいて、送信されるべきデータを符号化することができる。たとえば、ワイヤペアA-Bを介した転送と、後に続くワイヤペアB-Cを介した転送とは、ある値(たとえば、2進の01)を表すことができる。受信機104は、今度は、このようにして符号化された信号を適切に解釈し、それによって、送信された元のデータを復号するように構成される。

【 0 0 3 5 】

実際には、異なるワイヤペアA-B、B-C、およびA-Cは、異なる送信特性を有し得る。たとえば、あるワイヤペアの信号伝搬時間は、別のワイヤペアの信号伝搬時間とは異なり得る。この差分は、少なくとも部分的には、ワイヤの物理的性質のためであり得る。

【 0 0 3 6 】

図2は、基板202上に実装された、単にA、B、およびCと再び示された、3つのワイヤの側断面図200を示す。基板202は、63マイクロメートル(um)の厚さを有する誘電材料204と、21umの厚さを有する接地面206とを含む。各ワイヤは、幅100um、厚さ40umである。異なる寸法が、異なる実装形態で採用され得る。

【 0 0 3 7 】

いくつかの実装形態では、ワイヤA、B、およびCは、プリント回路板(PCB)上の導電性経路であり、(図2の例ではページの中へと)互いに平行して走っている。したがって、図2のビューは、いくつかの態様では、図1のビュー2-2と関連している(が、図1は単にブロック図の形式であり、実際の回路ではない)。ワイヤA、B、およびCは、他の実装形態では他の方法で実装され得る。たとえば、いくつかの実装形態では、ワイヤA、B、およびCは、集積回路(IC)ダイ上の導電性経路である。

【 0 0 3 8 】

10

20

30

40

50

図2に示すように、ワイヤAからワイヤBまでの距離は、100umである。同様に、ワイヤBからワイヤCまでの距離は、100umである。しかしながら、ワイヤAからワイヤCまでの距離は、300umである。ワイヤペアを介して進行する差動信号の信号伝搬時間は、ワイヤ間の距離に少なくとも部分的に依存するので、ワイヤペアA-Bを介して進行する差動信号は、ワイヤペアA-Cを介して進行する差動信号とは異なる(すなわち、より短い)信号伝搬時間を有する。

【 0 0 3 9 】

異なるワイヤペアがマルチワイヤチャネルにおける一連のデータ転送にわたって使用されることに留意すると、異なるワイヤペアを介して送信されるシンボル(または、ビット)は、受信クロックに対して、異なる時間に受信機に到着し得る。言い換えれば、従来のマルチワイヤチャネルを介して送信された信号は、ジッタを受けることがある。図2を参照すると、ワイヤペアA-C上の差動信号は、ワイヤペアA-B上の差動信号よりも遅い速度で進行することになる。したがって、受信機において、異なるペア上で送信された信号間にタイミングスキューが生じることになる。異なるワイヤペアを使用した一連のデータ送信にわたって、このスキューはジッタとして現れる。

【 0 0 4 0 】

図3は、図2の構成に基づいた3ワイヤチャネルのためのシミュレーションに対応するアイパターン300(アイダイアグラムとしても知られる)の一例を、簡略化された方法で示す。このシミュレーションは、3.7の誘電率(ϵ_r)、0.02のタンジェントデルタ($\tan\delta$)、1ギガビット毎秒(Gbps)のデータレート、100ps(20%~80%)の立上り/立下り時間、250ミリボルト(mV)の電圧振幅、2ピコファラド(pF)のパッド静電容量(C_{pad})、および15pFの共通静電容量を有する、10インチの長さのマイクロストリップモジュールにさらに基づいている(図30参照)。

【 0 0 4 1 】

アイパターン300では、ある電圧レベルから別の電圧レベルへの遷移のうちのいくつか、他の遷移よりも後に生じることを見ることができる。これらの遷移の幅302は、集合的にジッタを示す。たとえば、この場合、ジッタは、160ピコ秒(ps)程度であり得る。

【 0 0 4 2 】

一般に、通信システム内に存在するジッタの量を低減することが望ましい。ジッタを低減することによって、システムのためのタイミングマージンを改善することができ、その理由は、ジッタが高いときとは対照的に、ジッタが低いとき、より幅広い時間ウィンドウにわたってシンボルがサンプリングされ得るからである。

【 0 0 4 3 】

本開示は、いくつかの態様では、マルチワイヤシグナリングにおけるジッタおよび関係するタイミング問題を軽減することに関する。nワイヤチャネルにおけるnワイヤの各一意のワイヤペアが、しきい値限界内(たとえば、誤差限界内)のほぼ同じ信号伝搬時間を有することを保証することによって、ジッタが軽減される。

【 0 0 4 4 】

いくつかの態様では、これは、ワイヤのうちの少なくとも1つに遅延を追加することによって達成される。たとえば、3ワイヤシステムでは、トリオのうちの中央のワイヤ上に追加の遅延(すなわち、正の遅延)を組み込むことによって、ジッタが低減され得る。したがって、各ワイヤペアの信号伝搬時間をほぼ等しくする(たとえば、伝搬遅延がワイヤペアA-B、B-C、およびA-Cについて同じである)ために、個々のワイヤの信号伝搬時間が(たとえば、個々のワイヤのうちの1つまたは複数に遅延を追加することによって)等しくないようにされる。

【 0 0 4 5 】

一般に、遅延は、ワイヤペア間の信号伝搬時間の所望の平衡を達成するために、ワイヤに沿った任意の場所に追加され得る。たとえば、図4は、3ワイヤ送信機402と3ワイヤ受信機404とを含む通信システム400を示し、そこで、第1の遅延素子406が送信機402に組み込まれ得、第2の遅延素子408が、送信機402と受信機404との間の通信媒体に組み込まれ得、

10

20

30

40

50

または、第3の遅延素子410が受信機404に組み込まれ得る。ここで、第1から第3の遅延素子406～410のための破線のボックスは、各遅延素子がオプションであることを表す。すなわち、第1から第3の遅延素子406～410のうちの1つまたは複数が、所与の実装形態において使用され得る。

【 0 0 4 6 】

図4で、送信機402によって駆動される3つのワイヤは、(たとえば、図2のワイヤA、B、およびCに対応する)TXA、TXB、およびTXCとして示される。同様に、それらを介して信号が受信機404によって受信される3つのワイヤは、(たとえば、再び図2のワイヤA、B、およびCに対応する)RXA、RXB、およびRXCとして示される。

【 0 0 4 7 】

第1の遅延素子406を採用する実装形態では、中央のワイヤTXBによって搬送された信号が、遅延素子406によって遅延される。ワイヤTXAによって搬送された信号、ワイヤTXBによって搬送された遅延された信号、およびワイヤTXCによって搬送された信号は、外部バスの第1のワイヤ418、第2のワイヤ420、および第3のワイヤ422を駆動する、第1のドライバ412、第2のドライバ414、および第3のドライバ416に、それぞれ結合される。

【 0 0 4 8 】

第2の遅延素子408を採用する実装形態では、第2のワイヤ420によって搬送された信号が、遅延素子408によって遅延される。第1のワイヤ418によって搬送された信号、第2のワイヤ420によって搬送された遅延された信号、および第3のワイヤ422によって搬送された信号は、受信機の第1の受信機回路424、第2の受信機回路426、および第3の受信機回路428に、それぞれ結合される。

【 0 0 4 9 】

第3の遅延素子410を採用する実装形態では、第2の受信機回路426によって出力された信号が、遅延素子410によって遅延される。したがって、第1の受信機回路424によって駆動された信号、第2の受信機回路426によって駆動された遅延された信号、および第3の受信機回路428によって駆動された信号は、受信機404の入力ラッチ432に結合される。

【 0 0 5 0 】

図4の例では、所与のワイヤにとって重要な信号伝搬時間は、(送信クロックTX_CLKに従って)ワイヤ上の信号が送信機402における出力ラッチ430からクロックされる時間から、(受信クロックRX_CLKに従って)信号が受信機404における入力ラッチ432にクロックされる時間までに対応する。したがって、この場合、遅延素子は、出力ラッチ430と入力ラッチ432との間のワイヤの経路に沿った任意の場所に組み込まれ得る。遅延素子は、スタンダード構成要素であるか、または別の構成要素内で具現化され得る。後者の場合の一例として、遅延素子は、ドライバまたは受信機回路など、入力/出力(I/O)回路内で具現化され得る。

【 0 0 5 1 】

図5は、(たとえば、図2のワイヤBの長さの4～5ミリメートルを追加することによって)40ps遅延が中央のワイヤに追加された、3ワイヤチャネルのためのシミュレーションに対応するアイパターン500の一例を、簡略化された方法で示す。このシミュレーションのための他のパラメータは、この遅延を組み込まない図3のシミュレーションの場合と同じである。ここで、中央のワイヤ上の遅延を増大した結果として、ジッタが低減されたことを見ることができる。たとえば、この場合、ジッタの幅502は、135ピコ秒(ps)程度、25ps(約16%)の減少であり得る。

【 0 0 5 2 】

Table 1(表1)は、他の遅延値がシミュレーションにおいて使用されるときに生じるジッタのいくつかの例をリストするものである。図示のように、40psの遅延が、このシナリオにおける最低ジッタを生じる。

【 0 0 5 3 】

10

20

30

40

【表 1】

データレート (Gbps)	RT/FT (20%~80%) (ps)	中央のワイヤ 上の遅延 (ps)	総ジッタ (ps)	アイ高さ (mV)
1	100	0	160	194
1	100	+20	160	194
1	100	+40	135	194
1	100	+60	140	194
1	100	+80	145	194
1	100	+100	220	194

TABLE 1

【 0 0 5 4 】

遅延素子は、異なる実装形態において異なる形態をとり得る。たとえば、いくつかの実装形態は、受動遅延素子を採用するが、他の実装形態は、能動遅延素子を採用する。

【 0 0 5 5 】

受動遅延素子の例には、限定はしないが、定義された長さのワイヤ、および、定義された長さのワイヤのコイルの形態における遅延線が含まれる。受動遅延線はまた、キャパシタ、インダクタ、または他の受動構成要素を含み得る。いくつかの実装形態では、遅延素子は、ワイヤの長さを増すためにワイヤの経路に組み込まれる、ワイヤセグメントからなる。

【 0 0 5 6 】

したがって、いくつかの実装形態では、(たとえば、設計段階中に)ワイヤの物理的性質を定義することによって、遅延がワイヤのために与えられる。たとえば、あるワイヤは、別のワイヤよりも長い長さを有するように構成され得る。所望の遅延を与えるように適合され得る他の物理的性質には、ワイヤの幅、ワイヤの厚さ、それにおいてワイヤが静止する誘電体の誘電率、および、ワイヤから接地面までの距離が含まれる。

【 0 0 5 7 】

能動遅延素子の例には、限定はしないが、能動回路(たとえば、トランジスタ)を含む固定遅延線、およびプログラマブル遅延デバイスが含まれる。したがって、いくつかの実装形態では、遅延素子は、ワイヤ上で付与される遅延が動作条件の変化に直面して変更され得るように、調整可能であり得る。

【 0 0 5 8 】

能動遅延素子を採用する実装形態では、遅延は、初期設計基準に基づいて、かつ/または1つもしくは複数の動作要因に基づいて、動的に調整され得る。これらの動作要因には、限定はしないが、較正フィードバック、信号周波数、信号立上り/立下り時間、または経路の長さが含まれ得る。

【 0 0 5 9 】

図6は、受動遅延素子を組み込んでいるマルチワイヤシステム600の一例を示す。送信機602は、第1のワイヤ606と、第2のワイヤ608と、第3のワイヤ610とを介して、受信機604と通信する。第2のワイヤ608は、第2のワイヤ608の全長を増すために、ワイヤセグメント612とともに構成されている。したがって、追加の長さが第2のワイヤ608上に遅延を付与するので、ワイヤセグメント612は、受動遅延素子の一形態である。すなわち、ワイヤセグメント612の組込みによって、第2のワイヤ608の一端から他端までの全信号送信時間が増す。

【 0 0 6 0 】

図7は、遅延線を組み込んでいるマルチワイヤシステム700の一例を示す。送信機702は、第1のワイヤ706と、第2のワイヤ708と、第3のワイヤ710とを介して、受信機704と通信する。遅延線712は、第2のワイヤ708と直列である。遅延線712は、受動であっても能動であってもよく、第2のワイヤ708上に追加の遅延を付与する。したがって、遅延線712の組込みによって、第2のワイヤ708の一端から他端までの全信号送信時間が増す。

【 0 0 6 1 】

図8は、制御可能な遅延素子を組み込んでいるマルチワイヤ送信機802の一例を示す。送信機802は、第1のワイヤ804と、第2のワイヤ806と、第3のワイヤ808とを介して、データを送信する。遅延回路810は、第2のワイヤ806と直列である。遅延コントローラ812は、遅延回路810を通過する信号上に付与される遅延の量を制御する制御信号814を生成する。遅延コントローラ812がどのように制御信号814を生成することができるかの一例について、以下で図11とともに説明する。

【 0 0 6 2 】

図9は、制御可能な遅延素子を組み込んでいるマルチワイヤ受信機902の一例を示す。受信機902は、第1のワイヤ904と、第2のワイヤ906と、第3のワイヤ908とを介して、データを受信する。遅延回路910は、第2のワイヤ906と直列である。遅延コントローラ912は、遅延回路910を通過する信号上に付与される遅延の量を制御する制御信号914を生成する。遅延コントローラ912がどのように制御信号914を生成することができるかの一例について、以下で図11とともに説明する。

【 0 0 6 3 】

図10は、送信機1002と受信機1004との間のワイヤ経路に沿って制御可能な遅延素子を組み込んでいる、マルチワイヤ通信システム1000の一例を示す。送信機1002は、第1のワイヤ1006と、第2のワイヤ1008と、第3のワイヤ1010とを介して、受信機1004にデータを送信する。遅延回路1012は、第2のワイヤ1008と直列である。遅延コントローラ1014は、遅延回路1012を通過する信号上に付与される遅延の量を制御する制御信号1016を生成する。遅延コントローラ1014がどのように制御信号1016を生成することができるかの一例について、次に図11を参照しながら説明する。

【 0 0 6 4 】

図11は、遅延コントローラ1102が、プログラマブル遅延回路1106を制御するために、少なくとも1つの制御信号1104を生成する、遅延制御システム1100を示す。図示のように、遅延コントローラ1102は、遅延コントローラ1102がメモリデバイス1110から取り出す情報1108に基づいて、または、遅延コントローラ1102が能動動作1114から取り出す情報1112に基づいて、少なくとも1つの制御信号1104を生成することができる。他の実装形態では、遅延コントローラ1102は、他のソースから情報を受信することができる。

【 0 0 6 5 】

メモリデバイス1110は、いくつかの動作条件中にプログラマブル遅延回路1106によって使用されるべき遅延値(または、その指示)のリストを有する遅延テーブル1116を含む。たとえば、遅延テーブル1116は、特定のデータ転送レート、PVT(プロセス、電圧、および温度)条件、ワイヤの長さ、信号伝搬時間、アプリケーションなどのために使用されるべき遅延値をリストすることができる。遅延テーブル1116は、たとえば、経験的な研究に基づいて、または対応する条件ごとに最適な遅延を特定するシミュレーションに基づいて、生成され得る。したがって、所与の動作条件または構成について、遅延コントローラ1102は、遅延テーブル1116から適切な遅延値を選択することができる。

【 0 0 6 6 】

いくつかの態様では、上記で言及したアプリケーションは、マルチワイヤチャネルを介してデータを受信または送信中であるピアデバイス(たとえば、メモリデバイス、プロセッサ、I/Oデバイスなど)のタイプに関係する。ここで、異なるアプリケーションは、遅延がどのように設定されるべきかに影響を及ぼす異なる動作条件(たとえば、データレート、信号伝搬時間、またはワイヤの長さ)に対応し得る。他のタイプのアプリケーションが

、他の実装形態において、所望の遅延値を指定するために使用され得る。

【 0 0 6 7 】

メモリデバイス1110は、遅延値を決定するために遅延コントローラ1102によって使用されるべきパラメータ1118を含む。たとえば、パラメータ1118は、遅延コントローラ1102によって制御されるマルチワイヤシステムのための、現在のデータ転送レート、PVT(プロセス、電圧、および温度)条件、ワイヤの長さ、信号伝搬時間、アプリケーションなどをリストすることができる。この場合、所与の動作条件または構成では、遅延コントローラ1102は、パラメータ1118に基づいて、使用されるべき適切な遅延値を決定する(たとえば、指定されたアルゴリズムを使用して計算する)ことができる。パラメータ1118は、たとえば、静的パラメータ(たとえば、ワイヤの長さ)の場合はシステム初期化中に、または、動的パラメータの場合は能動動作中に、メモリデバイス1110内に記憶され得る。後者の場合の一例として、遅延コントローラ1102によって制御されるマルチワイヤシステムの構成要素(たとえば、センサー、処理回路、タイミングコントローラなど)は、パラメータ1118(たとえば、現在のデータレート、温度など)を生成し、パラメータ1118をメモリデバイス1110内に記憶することができる。

10

【 0 0 6 8 】

いくつかの実装形態では、能動動作1114は、現在の動作条件についての情報1112を遅延コントローラ1102に直接送る。たとえば、遅延コントローラ1102によって制御されるマルチワイヤシステムの構成要素(たとえば、センサー、処理回路、タイミングコントローラなど)は、動作条件(たとえば、現在のデータレート、温度など)の指示を生成し、指示を遅延コントローラ1102に送ることができる。上記で説明したように、次いで、遅延コントローラ1102は、現在の動作条件が与えられると、使用されるべき適切な遅延値を決定することができる。

20

【 0 0 6 9 】

較正機構もまた、遅延値を決定するために採用され得る。図12は、送信機1202がマルチワイヤチャネル1206を介して受信機1204にデータを送る、通信システム1200を示す。データプロセッサ1208は、入力データ1210を処理して、マルチワイヤチャネル1206を介して送信されるデータを生成する。本明細書で説明するように、ワイヤのうちの1つは、遅延コントローラ1214によって制御される遅延素子1212を含む。

30

【 0 0 7 0 】

受信機1204において、データプロセッサ1216は、マルチワイヤチャネル1206を介して受信されたデータを処理して、出力データ1218を与える。加えて、データプロセッサ1216は、受信されたデータに関する情報1220(たとえば、データ自体、またはデータのある特性)を、フィードバックコントローラ1222に与える。情報1220に基づいて、フィードバックコントローラ1222は、遅延コントローラ1214が遅延素子1212を制御するための制御信号1226を生成するために使用するフィードバック1224を、遅延コントローラ1214に送る。

40

【 0 0 7 1 】

いくつかの実装形態では、フィードバックコントローラ1222は、ループバック機能を提供する。たとえば、較正動作中に、データプロセッサ1208は、マルチワイヤチャネル1206を介して一連のパターンを送ることができる。適切なパターンの使用を通して、マルチワイヤチャネル1206上の信号伝搬時間が推定され得る。たとえば、比較的高いレートで送られたパターンは、対応する受信信号に関連付けられたジッタが高い場合、いくつかの誤差とともに受信され得る。したがって、遅延コントローラ1214は、(フィードバック1224を通してフィードバックされるような)受信機1204によって受信されたデータを、送信機1202によって送られたデータと比較して、誤差率を決定することができる。このために、データプロセッサ1208は、較正情報1228(たとえば、較正データパターン)を遅延コントローラ1214に送ることができる。次いで、遅延コントローラ1214は、較正動作中に遅延値を調整して、最低誤差率を生じる遅延値を決定することができる。

【 0 0 7 2 】

較正方式はまた、受信機においても採用され得る。図13は、マルチワイヤチャネル1304

50

を介してデータを受信する受信機1302を示す。本明細書で説明するように、ワイヤのうちの1つは、遅延コントローラ1308によって制御される遅延素子1306を含む。データプロセッサ1310は、受信されたデータを処理して、出力データ1312を与える。加えて、データプロセッサ1310は、受信されたデータに関する情報1314(たとえば、データ自体、またはデータのある特性)を、フィードバックコントローラ1316に与える。情報1314に基づいて、フィードバックコントローラ1316は、遅延コントローラ1308が遅延素子1306を制御するための制御信号1320を生成するために使用するフィードバック1318を、遅延コントローラ1308に送る。

【0073】

いくつかの実装形態では、フィードバックコントローラ1316は、ループバック機能を提供する。したがって、較正動作中に、送信機(図示せず)は、マルチワイヤチャネル1304を介して一連のパターンを送ることができる。この場合、対応する較正情報1322(たとえば、データパターン)は、受信機1302に前に与えられていることがある。したがって、遅延コントローラ1308は、(フィードバック1318を通してフィードバックされるような)受信機1302によって受信されたデータを、較正情報1322と比較することができる。再び、遅延コントローラ1308は、較正動作中に遅延値を調整して、最低誤差率を生じる遅延値を決定することができる。

【0074】

前の図では、遅延は、単一のワイヤ上に付与されるものとして図示されている。実際には、遅延は、複数のワイヤ上に付与され得る。たとえば、ワイヤのうちの1つまたは複数が、ワイヤのうちの少なくとも1つの他のワイヤと比較してより長い信号伝搬時間を有するように、異なる遅延が異なるワイヤ上に付与され得る。このようにして、対応するワイヤペアの各々の信号伝搬時間は、本明細書の教示に従って整合され得る。図14および図15は、各々が複数の遅延素子を採用する、送信機1402および受信機1502をそれぞれ示す。

【0075】

図14では、第1のワイヤ1404上の信号が、第1の遅延素子1406によって遅延され、第2のワイヤ1408上の信号が、第2の遅延素子1410によって遅延され、第3のワイヤ1412上の信号が、第3の遅延素子1414によって遅延される。この場合、遅延コントローラ1416は、第1の遅延素子1406、第2の遅延素子1410、または第3の遅延素子1414のうちの所与の1つにおける遅延を個々に制御する、いくつかの制御信号1418を生成する。

【0076】

図15では、第1のワイヤ1504上の信号が、第1の遅延素子1506によって遅延され、第2のワイヤ1508上の信号が、第2の遅延素子1510によって遅延され、第3のワイヤ1512上の信号が、第3の遅延素子1514によって遅延される。この場合、遅延コントローラ1516は、第1の遅延素子1506、第2の遅延素子1510、または第3の遅延素子1514のうちの所与の1つにおける遅延を個々に制御する、いくつかの制御信号1518を生成する。

【0077】

上述のように、本明細書の教示は、3つ以上のワイヤを採用するマルチワイヤチャネルに適用可能である。図16は、4ワイヤチャネル1600の一例を示す。送信機1602は、第1のワイヤ1606と、第2のワイヤ1608と、第3のワイヤ1610と、第4のワイヤ1612とを介して、受信機1604にデータを送る。第1のワイヤ1606、第2のワイヤ1608、第3のワイヤ1610、および第4のワイヤ1612の各々の特性インピーダンスは、第1の特性インピーダンス1614、第2の特性インピーダンス1616、および第3の特性インピーダンス1618、および第4の特性インピーダンス1620によってそれぞれ表される。第1のワイヤ1606、第2のワイヤ1608、第3のワイヤ1610、および第4のワイヤ1612は、同相モード電圧 V_{cm} に結合された、それぞれ第1の終端抵抗器1622、第2の終端抵抗器1624、第3の終端抵抗器1626、および第4の終端抵抗器1628によって、受信機1604においてそれぞれ終端される。

【0078】

4ワイヤチャネルでは、(たとえば、シンボルまたはビットの)所与のデータ転送のために、送信機は、ワイヤのうちの2つを駆動し、残りの2つのワイヤを高インピーダンス状態

10

20

30

40

50

(たとえば、フローティング)のままにする。次のデータ転送のために、送信機は再び、ワイヤのうちの2つを駆動し、残りのワイヤを高インピーダンス状態のままにする。3ワイヤチャンネルのように、任意の後続のデータ転送のために使用されるワイヤのペアは、前のデータ転送のために使用されたワイヤのペアとは異なっても同じであってもよい。

【0079】

第1のワイヤ1606、第2のワイヤ1608、第3のワイヤ1610、および第4のワイヤ1612を指すために、指示A、B、C、およびDを使用すると、チャンネル1600を介した所与の送信は、ワイヤペアA-Bが駆動されること、ワイヤペアA-Cが駆動されること、ワイヤペアA-Dが駆動されること、ワイヤペアB-Cが駆動されること、ワイヤペアB-Dが駆動されること、またはワイヤペアC-Dが駆動されることを伴い得る。したがって、より多数の潜在的な組合せのために、3ワイヤチャンネルと比較して、より多くの情報が4ワイヤチャンネルを介して送信され得ることがわかる。

【0080】

再び、しかしながら、異なるワイヤペアは異なる送信特性を有し得る。たとえば、ワイヤペアの各々のための対応するワイヤ間に存在し得る異なる距離のために、あるワイヤペアの信号伝搬時間は、別のワイヤペアの信号伝搬時間とは異なり得る。たとえば、基板上に並行してルーティングされた4つのワイヤでは、2つの外側のワイヤからなるワイヤペアは、図2の3つのワイヤの例におけるよりもなお一層離れることになることを諒解されたい。したがって、ジッタは、この例ではなお一層顕著になり得る。

【0081】

図17は、4つのワイヤ(たとえば、伝送線路)1702、1704、1706、および1708を含む回路1700を、簡略化された方法で示す。この単層の例に示すように、2つの中央のワイヤ1704および1706は、同じ長さであるが、2つの外側のワイヤ1702および1708よりも長い。このようにして中央のワイヤ1704および1706に遅延を追加することによって、回路1700における6つの一意のワイヤペアの各々の信号伝搬時間が、本明細書の教示に従って整合され得る。他の実装形態では、本明細書で説明する他の技法(たとえば、能動遅延素子、ワイヤの他の物理的特性を変更すること、多層を使用することなど)のうちの1つまたは複数を使用して、遅延が中央のワイヤ1704および1706に追加され得ることを諒解されたい。

【0082】

ジッタ問題は、一般的な n ワイヤシナリオについて存在し、ただし、「 n 」は3以上であることを諒解されたい。図18は、 n ワイヤチャンネル1800の一例を示す。送信機1802は、第1のワイヤ1806と、第2のワイヤ1808と、第 n のワイヤ1810までの任意の他のワイヤとを介して、受信機1804にデータを送る。

【0083】

n ワイヤチャンネル1800では、(たとえば、シンボルまたはビットの)所与のデータ転送のために、送信機1802は、ワイヤのうちの2つを駆動し、残りのワイヤを高インピーダンス状態(たとえば、フローティング)のままにする。任意の後続のデータ転送のために使用されるワイヤのペアは、前のデータ転送のために使用されたワイヤのペアとは異なっても同じであってもよい。再び、ワイヤペアの各々のための対応するワイヤ間に存在し得る異なる距離のために、あるワイヤペアの信号伝搬時間は、別のワイヤペアの信号伝搬時間とは異なり得る。したがって、ジッタは、 n ワイヤチャンネルにおいて著しい問題であり得る。

【0084】

本明細書で説明する技法は、一般に n チャンネルシナリオに拡張され得る。図19の通信システム1900に示すように、遅延素子1902は、各ワイヤに沿った任意の適切なロケーションにおいて、 n ワイヤのうちのいずれかに組み込まれ得る。1つまたは複数のワイヤに遅延を追加することによって、各ワイヤペアのための信号伝搬時間が整合され得る。たとえば、どのワイヤが遅延されるべきであるかと、(たとえば、より高次の「 n 」のための)その遅延の程度とを正確に記述する、経験的モデルがない場合に、これらのパラメータを特定するために、試行錯誤アルゴリズムまたは回帰ベースアルゴリズムが採用され得る。

【0085】

10

20

30

40

50

図20～図22は、5つのワイヤ(たとえば、伝送線路)を含む回路2000～2200の簡略化された例をそれぞれ示す。単層を利用する5ワイヤシナリオでは、中央の3つのワイヤが外側の2つのワイヤよりも長い。このようにして中央のワイヤに遅延を追加することによって、回路2000～2200のうちの所与の回路における一意のワイヤペアの各々の信号伝搬時間が、本明細書の教示に従って整合され得る。中央のワイヤがより長くされる厳密な量は、たとえば、シミュレーションによって決定され得る。他の実装形態では、本明細書で説明する他の技法(たとえば、能動遅延素子、ワイヤの他の物理的特性を変更すること、多層を使用することなど)のうちの1つまたは複数を使用して、遅延が中央のワイヤに追加され得ることを諒解されたい。図20～図22は、異なる相対的長さが中央のワイヤに追加された、3つの異なる例を示す。

10

【0086】

図20の回路2000は、ワイヤ2002、2004、2006、2008、および2010を含む。中央のワイヤ2004、2006、および2008は、2つの外側のワイヤ2002および2010よりも長い。この場合、中央のワイヤ2004および2008は同じ長さであるが、中央のワイヤ2006は異なる長さを有する。2つの外側のワイヤ2002および2010は、同じ長さを有する。

【0087】

図21の回路2100は、ワイヤ2102、2104、2106、2108、および2110を含む。中央のワイヤ2104、2106、および2108は、2つの外側のワイヤ2102および2110よりも長い。この場合、中央のワイヤ2104および2108は同じ長さであるが、中央のワイヤ2106は異なる長さを有する。2つの外側のワイヤ2102および2110は、同じ長さを有する。

20

【0088】

図22の回路2200は、ワイヤ2202、2204、2206、2208、および2210を含む。中央のワイヤ2204、2206、および2208は、2つの外側のワイヤ2202および2210よりも長い。この場合、中央のワイヤ2204、2206、および2208のすべてが同じ長さである。2つの外側のワイヤ2202および2210は、同じ長さを有する。

【0089】

上述のように、様々な特性が、マルチワイヤチャネルにおけるワイヤペアに関連付けられた信号伝搬時間を制御するために調整され得る。図23～図26は、これらの特性のうちのいくつかを示す。

【0090】

30

図23は、すべてのワイヤが互いから等距離であることを保証することによって、本明細書で説明するジッタ問題が軽減され得ることを示す。図23は、基板2302の異なる層上に実装された、A、B、およびCと示された3つのワイヤの側断面図2300を示す。詳細には、第1ワイヤAおよび第3のワイヤCは第1の層2304上にあり、第2のワイヤBは第2の層2306上にある。線2308によって表すように、各ワイヤは他のワイヤと等距離である。

【0091】

実際には、回路設計段階において、図23の正確な方法ですべてのワイヤをルーティングすることは、ルーティング制約のために困難であり得る。しかしながら、そのような手法は、少なくともワイヤ経路の一部分のために採用されることがあり、それによって、本明細書で説明する他の技法が、所望され得る任意の追加の遅延を追加するために使用される。有利には、そのような組み合わせられた手法によって、ワイヤに追加される必要がある遅延の量を低減することができ、その理由は、少なくとも部分的にバランスがとられるワイヤ上のタイミングスキューは、より低くなると期待され得るからである。

40

【0092】

図24は、基板2402上に実装された、A、B、およびCと示された3つのワイヤの側断面図2400を示す。ワイヤに関連付けられた信号伝搬時間は、接地面までのワイヤの距離に少なくとも部分的に依存する。したがって、回路設計段階において、接地面2408までの金属層2406(および、したがって、その層上のワイヤ)の距離2404は、金属層2406上の任意のワイヤ(この例では、ワイヤB)に遅延を追加するように制御され得る。さらに、本明細書で説明する他の技法が、所望され得る任意の追加の遅延を追加するために、図24の技法とともに

50

使用され得る。

【 0 0 9 3 】

図25は、基板2502上に実装された、A、B、およびCと示された3つのワイヤの側断面図2500を示す。ワイヤに関連付けられた信号伝搬時間は、ワイヤの厚さに少なくとも部分的に依存する。したがって、回路設計段階において、第1のワイヤAの厚さ2504、第2のワイヤBの厚さ2506、または第3のワイヤCの厚さ2508のうちのいずれか1つが、対応するワイヤに遅延を追加するように制御され得る。さらに、本明細書で説明する他の技法が、所望され得る任意の追加の遅延を追加するために、図25の技法とともに使用され得る。

【 0 0 9 4 】

図26は、基板2602上に実装された、A、B、およびCと示された3つのワイヤの側断面図2600を示す。ワイヤに関連付けられた信号伝搬時間は、ワイヤの幅に少なくとも部分的に依存する。したがって、回路設計段階において、第1のワイヤAの幅2604、第2のワイヤBの幅2606、または第3のワイヤCの幅2608のうちのいずれか1つが、対応するワイヤに遅延を追加するように制御され得る。さらに、本明細書で説明する他の技法が、所望され得る任意の追加の遅延を追加するために、図26の技法とともに使用され得る。

【 0 0 9 5 】

ワイヤのセットに関連付けられた信号伝搬時間もまた、ワイヤ間の間隔に少なくとも部分的に依存する。したがって、2つ以上のワイヤ間の間隔は、所与のワイヤに遅延を追加するように制御され得る。さらに、本明細書で説明する他の技法が、所望され得る任意の追加の遅延を追加するために、ワイヤ間隔とともに使用され得る。

【 0 0 9 6 】

次に、図27～図29を参照して、マルチワイヤシグナリングの追加の詳細について、(たとえば、C-PHYのための)3ワイヤチャネルとの関連で説明する。

【 0 0 9 7 】

図27は、A、B、およびCと示されたワイヤのトリオを使用するシステム2700を示す。プルアップ(pu)スイッチおよびプルダウン(pd)スイッチの使用を通して、送信されるべき各シンボルについて、ワイヤのうちの2つが反対レベルに駆動されるが、第3のワイヤが中間レベルに終端される。詳細には、スイッチpuaおよびpdaは、ワイヤAをそれぞれプルアップまたはプルダウンするために使用される。スイッチpubおよびpdbは、ワイヤBをそれぞれプルアップまたはプルダウンするために使用される。スイッチpucおよびpdcは、ワイヤCをそれぞれプルアップまたはプルダウンするために使用される。

【 0 0 9 8 】

受信機において、受信されたシンボル情報を復号するために、3つの演算増幅器がワイヤA、B、およびCに結合される。第1の演算増幅器2702は、ワイヤAとワイヤBとの間の差分を示す信号R_ABを生成する。第2の演算増幅器2704は、ワイヤBとワイヤCとの間の差分を示す信号R_BCを生成する。第3の演算増幅器2706は、ワイヤCとワイヤAとの間の差分を示す信号R_CAを生成する。

【 0 0 9 9 】

図27では、重要な信号伝搬時間は、スイッチから演算増幅器の入力までのワイヤ経路に対応する。したがって、本明細書で教示するような遅延素子は、これらの経路の任意のセクションに組み込まれ得る。

【 0 1 0 0 】

より詳細なドライバ回路2800を、図28に示す。概して、プルアップ制御信号(PUA、PUB、およびPUC)は、図27のプルアップ制御信号(pua、pub、およびpuc)に対応する。同様に、プルダウン制御信号(PDA、PDB、およびPDC)は、概して図27のプルダウン制御信号(pda、pdb、およびpdc)に対応する。

【 0 1 0 1 】

いくつかの態様では、ドライバ回路2800は、従来の自己直列終端(SST:self-series terminated)ドライバと同様である。図27のシステム2700と比較して、(制御信号PM[A,B,C]によって制御される)余分の直列抵抗分岐が追加されて、中間レベルワイヤ出力インピーダ

10

20

30

40

50

ンスが50オームに維持される。任意のスイッチMOSFETのインピーダンスにかかわらず、R/2Nは、インピーダンス整合のために50オームに等しく設定される。

【0102】

図29は、システム2700によって生成された波形の3つの例を示す。左側の波形は、3つのケースのワイヤA、B、およびC上で駆動された信号に対応する。右側の波形は、3つのケースの各々の演算増幅器2702～2706の出力に対応する。

【0103】

そのようなシグナリング方式の使用について、図30～図36において与えられたシステムレベルの説明とともに、より詳細に説明する。

【0104】

図30で、システム3000は、3ワイヤチャネルのサンプル実装形態に関連付けられた送信機構成要素、チャネル構成要素、および受信機構成要素を示す。エンコーダ3002は、C-PHYデータ3004を符号化し、符号化されたデータをプリドライバ3006に送る。事前駆動された信号は、ドライバI/O回路3008、3010、および3012によって外部バス上に駆動される。対応するパッド静電容量(Cp)が、外部バスのワイヤごとに示されている。遅延D1 3014、D2 3016、およびD3 3018は、3ワイヤチャネルのワイヤA、B、およびCのための伝搬遅延時間にそれぞれ対応する。PCBにおいて実装されたワイヤA、B、およびC上に付与された遅延に対応する追加のPCB遅延3020も、表される。受信セクションにおいて、対応するパッド静電容量(Cp)が、再び、バスのワイヤごとに示され、ならびに、終端回路のための終端抵抗器および共通静電容量(Ccomm)が示されている。ドライバ3022、3024、および3026は、図27のそれぞれの演算増幅器2702、2704、および2706に対応する。クロック発生器3028は、ドライバ3022、3024、および3026によって出力された信号からクロック信号RSYM_CLKを導出する。次いで、デコーダ3030は、送信側によって送信されたC-PHYデータに対応する信号(POLARITY、PHASE、およびSAME_PHASE)を生成する。図31および図34は、それぞれシステム3000の送信側および受信側の例をより詳細に示す。

【0105】

図31～図34は、複数のワイヤ(すなわち、M個のワイヤ)を伴う多相データ符号化および復号方法について説明する。M個のワイヤは、典型的に3つ以上のワイヤを含む。M個のワイヤは、回路板上で、または半導体集積回路(IC)デバイスの導電層内で、導電性トレースを含み得る。M個のワイヤは、複数の送信グループに分割され得、各グループは、送信されるべきデータのブロックの一部分を符号化する。データのビットが、M個のワイヤ上の位相遷移および極性変化において符号化される、N相符号化方式が定義される。一例では、3ワイヤシステムのためのN相符号化方式は、3つの位相状態と2つの極性とを含み得、6つの状態と各状態からの5つの可能な遷移とをもたらし得る。M個のワイヤからデータを抽出するために、確定的な電圧および/または電流の変化が検出され、復号され得る。復号は、独立したワイヤ、またはワイヤのペアに依拠せず、タイミング情報は、M個のワイヤにおける位相遷移および/または極性遷移から直接導出され得る。N相極性データ転送は、たとえば、電気的インターフェース、光学的インターフェースおよび無線周波数(RF)インターフェースなど、任意のシグナリングインターフェースに適用され得る。

【0106】

図31は、M=3およびN=3に対して構成されるMワイヤ、N相極性符号化送信機の一例を示す図3100である。3ワイヤ、3相符号化の例は、単に、本開示のいくつかの態様の説明を簡素化するために選択されているにすぎない。3ワイヤ、3相エンコーダに対して開示される原理および技法は、Mワイヤ、N相極性エンコーダの他の構成に適用され得る。

【0107】

N相極性符号化が使用されるとき、Mワイヤバス上の信号ワイヤ3110a、3110b、および3110cなどのコネクタは、駆動されないか、正に駆動されるか、または負に駆動され得る。非駆動信号ワイヤ3110a、3110b、または3110cは、高インピーダンス状態にあり得る。非駆動信号ワイヤ3110a、3110b、または3110cは、被駆動信号ワイヤ上に与えられる正電圧レベルと負電圧レベルとの間の実質的に中間に存在する電圧レベルに駆動され得る。非駆

10

20

30

40

50

動信号ワイヤ3110a、3110b、または3110cは、それを通して流れる電流を有し得ない。図31に示す例では、各信号ワイヤ3110a、3110b、および3110cは、ドライバ3108を使用して3つの状態(+1、-1、および0で示される)のうちの1つであり得る。一例では、ドライバ3108は、単一レベル電流モードドライバを含み得る。別の例では、ドライバ3108は、2つの信号3110aおよび3110bの上で反対の極性の電圧を駆動することができるが、第3の信号3110cは高インピーダンスにあり、かつ/または接地にプルされる。送信されるシンボル区間の各々に対して、少なくとも1つの信号が非駆動(0)状態にあり、一方、正(+1状態)に駆動された信号の数は、負(-1状態)に駆動された信号の数に等しく、それにより、受信機に流れる電流の合計は常にゼロである。連続したシンボル送信区間の各ペアに対して、少なくとも1つの信号ワイヤ3110a、3110b、または3110cは、2つのシンボル送信区間の中で異なる状態を有する。

10

【0108】

図31に示す例では、16ビットデータ3118がマッパー3102へ入力され、マッパー3102は、入力データ3118を、信号ワイヤ3110a、3110b、および3110cを介して連続的に送信するための7シンボル3112にマッピングする。7シンボル3112は、たとえば、並直列変換器3104を使用して直列化され得る。Mワイヤ、N相エンコーダ3106は、マッパーによって作成された7シンボル3112を1シンボルずつ受信し、各シンボル区間のための各信号ワイヤ3110a、3110b、および3110cの状態を計算する。エンコーダ3106は、入力シンボルならびに信号ワイヤ3110a、3110b、および3110cの前の状態に基づいて、信号ワイヤ3110a、3110b、および3110cの状態を選択する。

20

【0109】

Mワイヤ、N相符号化の使用により、いくつかのビットが複数のシンボルの中で符号化されることが可能になり、この場合、シンボル当たりのビットは整数でない。3ワイヤシステムの簡単な例では、同時に駆動され得る2つのワイヤの3つの利用可能な組合せが存在し、同時に駆動されるワイヤのペアに極性の2つの可能な組合せが存在し、6つの可能な状態が得られる。各遷移は現在の状態から発生するので、6つの状態のうちの5つは、遷移ごとに利用可能である。少なくとも1つのワイヤの状態が、各遷移において変化する必要がある。5つの状態に対して、 $\log_2(5) \approx 2.32$ ビットが、シンボルごとに符号化され得る。したがって、シンボル当たり2.32ビットを搬送する7つのシンボルが16.24ビットを符号化できるので、マッパーは、16ビットワードを受容し得、それを7つのシンボルに変換し得る。言い換えれば、5つの状態を符号化する7シンボルの組合せは、 $5^7(78,125)$ 通りの順列を有する。したがって、7シンボルが使用されて、16ビットとしての $2^{16}(65,536)$ 通りの順列を符号化し得る。

30

【0110】

図32は、円形の状態遷移図3250に基づく3相変調データ符号化方式を採用するシグナリング3200の一例を示す。データ符号化方式によれば、3相信号は、2方向に回転し得、3つのワイヤ3110a、3110b、および3110c上で送信され得る。3つの信号の各々は、ワイヤ3110a、3110b、3110c上で独立に駆動される。3つの信号の各々は3相信号を含み、各ワイヤ3110a、3110b、および3110c上の各信号は、他の2つのワイヤ3110a、3110b、および3110c上の信号に対して120度位相がずれている。任意の時点において、3つのワイヤ3110a、3110b、3110cの各々は、状態{+1、0、-1}のうちの異なる1つにある。任意の時点において、3ワイヤシステムにおける3つのワイヤ3110a、3110b、3110cの各々は、他の2つのワイヤとは異なる状態にある。3つを越えるワイヤが使用されるとき、ワイヤの2つ以上のペアは同じ状態にあってよい。図示されている符号化方式はまた、情報を、能動的に+1状態および-1状態に駆動される2つのワイヤ3110a、3110b、および/または3110cの極性に符号化する。極性は、示されている状態のシーケンスに関して3208において示される。

40

【0111】

図示されている3ワイヤの例における任意の位相状態において、ワイヤ3110a、3110b、3110cのうちの厳密に2つは、その位相状態に対して事実上差動信号である信号を搬送し、第3のワイヤ3110a、3110b、または3110cは駆動されない。各ワイヤ3110a、3110b、3110c

50

のための位相状態は、ワイヤ3110a、3110b、または3110cと、少なくとも1つの他のワイヤ3110a、3110b、および/または3110cとの間の電圧差によって、あるいはワイヤ3110a、3110b、または3110cにおける電流フローの方向または電流フローがないことによって、決定され得る。状態遷移図3250に示すように、3つの位相状態(S_1 、 S_2 および S_3)が定義される。信号は、位相状態 S_1 から位相状態 S_2 へ、位相状態 S_2 から位相状態 S_3 へ、および/または位相状態 S_3 から位相状態 S_1 へ、時計回りに循環することができ、信号は、位相状態 S_1 から位相状態 S_3 へ、位相状態 S_3 から位相状態 S_2 へ、および/または位相状態 S_2 から位相状態 S_1 へ、反時計回りに循環することができる。Nの他の値に関して、N個の状態間の遷移が、対応する状態図に従って随意に定義されて、状態遷移間の循環的な回転を得ることができる。

10

【0112】

3ワイヤ、3相通信リンクの例では、状態遷移における時計回りの回転($S_1 \sim S_2$)、($S_2 \sim S_3$)、および/または($S_3 \sim S_1$)は、論理1を符号化するために使用され得、状態遷移における反時計回りの回転($S_1 \sim S_3$)、($S_3 \sim S_2$)、および/または($S_2 \sim S_1$)は論理0を符号化するために使用され得る。したがって、1ビットは、各遷移において、信号が時計回りに「回転する」のかそれとも反時計回りに「回転する」のかを制御することによって符号化され得る。たとえば、論理1は、3つのワイヤ3110a、3110b、3110cが位相状態 S_1 から位相状態 S_2 へ遷移するときに符号化され得、論理0は、3つのワイヤ3110a、3110b、3110cが位相状態 S_1 から位相状態 S_3 へ遷移するときに符号化され得る。示されている簡単な3ワイヤの例では、回転の方向は、3つのワイヤ3110a、3110b、3110cのうちの遷移の前後で駆動されないものに基づいて、容易に決定され得る。

20

【0113】

情報はまた、駆動されるワイヤ3110a、3110b、3110cの極性、または2つのワイヤ3110a、3110b、3110cの間での電流フローの方向に符号化され得る。信号3202、3204、および3206は、3ワイヤ、3相リンクの中の各位相状態において、それぞれワイヤ3110a、3110b、3110cに印加される電圧レベルを示す。任意の時間において、第1のワイヤ3110a、3110b、3110cは、正電圧(たとえば、+V)に結合され、第2のワイヤ3110a、3110b、3110cは、負電圧(たとえば、-V)に結合され、第3のワイヤ3110a、3110b、3110cは、開回路であってよく、またはさもなければ駆動されなくてもよい。したがって、ある極性符号化状態は、第1および第2のワイヤ3110a、3110b、3110cの間での電流フロー、または第1および第2のワイヤ3110a、3110b、3110cの電圧極性によって決定され得る。いくつかの実施形態では、データの2ビットが各位相遷移3210において符号化され得る。デコードは、信号の位相回転の方向を決定して第1のビットを取得することができ、第2のビットは、信号3202、3204および3206のうちの2つの間での極性の違いに基づいて決定され得る。回転の方向を決定したデコードは、2つの能動コネクタ3110a、3110b、および/または3110cの間に印加されている電圧の現在の位相状態および極性、あるいは2つの能動ワイヤ3110a、3110b、および/または3110cを通る電流フローの方向を決定することができる。

30

【0114】

本明細書で説明する3ワイヤ、3相リンクの例では、データの1ビットは、3ワイヤ、3相リンクの中の回転または位相変化に符号化され得、追加のビットは、2つの駆動されるワイヤの極性に符号化され得る。いくつかの実施形態は、現在の状態から可能な状態のいずれかへの遷移を可能にすることによって、3ワイヤ、3相符号化システムの各遷移の中で2つを越えるビットを符号化する。3つの回転位相および各位相に対する2つの極性が与えられると、現在の任意の状態から5つの状態が利用可能であるような6つの状態が定義される。したがって、シンボル(遷移)当たり $\log_2(5) \approx 2.32$ ビットが存在し得、マッパーは16ビットワードを受容し得、それを7シンボルに変換し得る。

40

【0115】

図33は、3ワイヤ、3相通信リンクの例における6つの状態および30の可能な状態遷移を示す状態図3300である。図33は、すべての可能な状態3302、3304、3306、3312、3314、および3316を示すことによって、図32の状態遷移図3250を拡大している。これらの状態3302

50

、3304、3306、3312、3314、および3316は、図32の位相遷移図3250に示した位相状態 S_1 、 S_2 、および S_3 の正極性バージョンおよび負極性バージョンを含む。明快のために、位相/極性状態のセットは、アルファベット順にラベルが付けられており、 $\{+x, -x, +y, -y, +z, -z\}$ を含み、ただし、たとえば、 $+x$ および $-x$ は、同じ位相状態であるが異なる極性をもつ状態を表す。モデル状態要素3320に示すように、状態図3300における各状態3302、3304、3306、3312、3314、および3316は、ワイヤ3110a、3110b、および3110c上でそれぞれ送信される信号3202、3204、および3206の電圧状態を示すフィールド3322を含む。たとえば、状態3302($+x$)では、信号3202= $+1$ 、信号3204= -1 、および信号3206= 0 である。また、図33に示すものは、状態3302、3304、3306、3312、3314、および3316の間の5個の可能な遷移経路であり、例として、 $-x$ 状態3312と $-y$ 状態3314との間の遷移経路3324を含む。

10

【 0 1 1 6 】

図34は、3相PHYにおける受信機の一例を示すブロック概略図3400である。比較器3402およびデコーダ3404は、3つの伝送線路3412a、3412b、および3412cの各々の状態、ならびに前のシンボル期間中に送信された状態と比較した3つの伝送線路の状態の変化のデジタル表現を提供するように構成される。図示の例からわかるように、遷移の発生が比較器3402の出力に基づいてデコーダ3404によって検出かつ復号され得るように、各コネクタ3412a、3412b、または3412cの電圧が他の2つのコネクタ3412a、3412b、および/または3412cの電圧と比較されて、各コネクタ3412a、3412b、または3412cの状態を決定し得る。7つの連続した状態は、直並列変換器3406によって組み立てられ、直並列変換器3406は、FIFO3410内にバッファされ得る16ビットのデータを取得するためにデマッパ3408によって処理されるべき7シンボルのセットを作成する。

20

【 0 1 1 7 】

いくつかの態様は、電話、モバイルコンピューティングデバイス、アプライアンス、自動車用電子機器、アビオニクスシステムなど、デバイスのサブ構成要素を含み得る電子構成要素間に配備される通信リンクに適用可能であり得る。図35を参照すると、たとえば、Mワイヤ、N相符号化を採用する装置3500は、装置3500の動作を制御するように構成される処理回路3502を含み得る。処理回路3502は、ソフトウェアアプリケーションにアクセスし、それを実行し、装置3500内の論理回路および他のデバイスを制御することができる。一例では、装置3500は、RF通信トランシーバ3506を通じて、無線アクセスネットワーク(RAN)、コアアクセスネットワーク、インターネット、および/または別のネットワークと通信するワイヤレス通信デバイスを含み得る。通信トランシーバ3506は、処理回路3502に動作可能に結合され得る。処理回路3502は、特定用途向けIC(ASIC)3508などの1つまたは複数のICデバイスを含み得る。ASIC3508は、1つまたは複数の処理デバイス、論理回路などを含み得る。処理回路3502は、処理回路3502によって実行され得る命令およびデータを維持し得るプロセッサ可読ストレージ3512を含み得、かつ/またはそれに結合され得る。処理回路3502は、オペレーティングシステム、および、ワイヤレスデバイスのストレージ3512内に存在するソフトウェアモジュールの実行をサポートし可能にするアプリケーションプログラミングインターフェース(API)3510レイヤのうちの1つまたは複数によって制御され得る。ストレージ3512は、読取り専用メモリ(ROM)もしくはランダムアクセスメモリ(RAM)、電気消去可能プログラマブル読取り専用メモリ(EEPROM)、フラッシュメモリデバイス、または処理システム内およびコンピューティングプラットフォーム内で使用され得る任意のメモリデバイスを含み得る。処理回路3502は、装置3500を構成し動作させるために使用される動作パラメータおよび他の情報を保持することができるローカルデータベース3514を含み、かつ/またはそれにアクセスすることができる。ローカルデータベース3514は、データベースモジュールまたはサーバ、フラッシュメモリ、磁気媒体、EEPROM、光媒体、テープ、ソフトディスクまたはハードディスクなどのうちの1つまたは複数を使用して実装することができる。処理回路はまた、構成要素の中でも、アンテナ3522、ディスプレイ3524などの外部デバイス、ボタン3528およびキーパッド3526などのオペレータ制御に動作可能に結合される場合がある。

30

40

【 0 1 1 8 】

50

図36は、ワイヤレスモバイルデバイス、モバイル電話、モバイルコンピューティングシステム、ワイヤレス電話、ノートブックコンピュータ、タブレットコンピューティングデバイス、メディアプレーヤ、ゲーミングデバイスなどの装置のいくつかの態様を示すブロック概略図3600である。装置3600は、通信リンク3620を介してデータならびに制御情報を交換する複数のICデバイス3602および3630を含み得る。通信リンク3620は、互いに極近傍に配置されるか、または装置3600の異なる部分に物理的に配置される場合があるICデバイス3602および3630を接続するために使用され得る。一例では、通信リンク3620は、ICデバイス3602および3630を担持するチップキャリア、基板または回路板上に設けられ得る。別の例では、第1のICデバイス3602は、フリップフォンのキーパッドセクション内に配置され得、一方、第2のICデバイス3630は、フリップフォンのディスプレイセクション内に配置され得る。通信リンク3620の一部分は、ケーブル接続または光接続を含み得る。

【0119】

通信リンク3620は、複数のチャネル3622、3624および3626を含み得る。1つまたは複数のチャネル3626は双方向であり得、半二重モードおよび/または全二重モードで動作することができる。1つまたは複数のチャネル3622、3624は、単方向であり得る。通信リンク3620は、一方向においてより高い帯域幅を提供する非対称であり得る。本明細書で説明する一例では、第1の通信チャネル3622は順方向リンク3622と呼ばれることがあり、第2の通信チャネル3624は逆方向リンク3624と呼ばれることがある。ICデバイス3602および3630の両方が通信リンク3620上で送信かつ受信するように構成される場合でも、第1のICデバイス3602はホスト、マスタ、および/または送信機として指定され得、第2のICデバイス3630はクライアント、スレーブ、および/または受信機として指定され得る。一例では、順方向リンク3622は、第1のICデバイス3602から第2のICデバイス3630にデータを通信するときにより高いデータレートで動作することができ、逆方向リンク3624は、第2のICデバイス3630から第1のICデバイス3602にデータを通信するときにより低いデータレートで動作することができる。

【0120】

ICデバイス3602および3630は、各々、プロセッサ、あるいは他の処理回路もしくは処理デバイスおよび/またはコンピューティング回路もしくはコンピューティングデバイス3606、3636を含む場合がある。一例では、第1のICデバイス3602は、ワイヤレストランシーバ3604およびアンテナ3614を介するワイヤレス通信を維持することを含む、装置3600のコア機能を実行し得、一方、第2のICデバイス3630は、ディスプレイコントローラ3632を管理するかまたは動作させるユーザインターフェースをサポートし得、カメラコントローラ3634を使用してカメラまたはビデオの入力デバイスの動作を制御し得る。ICデバイス3602および3630のうちの1つまたは複数によってサポートされる他の特徴は、キーボード、音声認識構成要素、および他の入力デバイスまたは出力デバイスを含み得る。ディスプレイコントローラ3632は、液晶ディスプレイ(LCD)パネル、タッチスクリーンディスプレイ、インジケータなどの、ディスプレイをサポートする回路およびソフトウェアドライバを含む場合がある。記憶媒体3608および3638は、それぞれの処理回路3606および3636、ならびに/またはICデバイス3602および3630の他の構成要素によって使用される命令およびデータを保持するように適合された、一時的記憶デバイスおよび/または非一時的記憶デバイスを含み得る。各処理回路3606、3636ならびにその対応する記憶媒体3608および3638と、他のモジュールおよび回路との間の通信は、それぞれ、1つまたは複数のバス3612および3642によって容易にされ得る。

【0121】

逆方向リンク3624は、順方向リンク3622と同様の方法で動作され得る。順方向リンク3622および逆方向リンク3624は、比較可能な速度または異なる速度で送信することが可能であり得、速度は、データ転送レートおよび/またはクロックレートとして表され得る。順方向および逆方向のデータレートは、適用例に応じて桁数が実質的に同じであるか、または異なる場合がある。いくつかの適用例では、単一の双方向リンク3626は、第1のICデバイス3602と第2のICデバイス3630との間の通信をサポートし得る。順方向リンク3622およ

び/または逆方向リンク3624は、たとえば、順方向リンク3622および逆方向リンク3624が同じ物理接続を共有し、半二重様式で動作するとき、双方向モードで動作するように構成可能であり得る。

【0122】

いくつかの例では、逆方向リンク3624は、同期のために、制御のために、電力管理を容易にするために、かつ/または設計の簡単のために、順方向リンク3622からクロッキング信号を導出する。クロッキング信号は、順方向リンク3622上で信号を送信するために使用されるシンボルクロックの周波数を分割することによって取得される周波数を有し得る。シンボルクロックは、順方向リンク3622上で送信されるシンボル内で重畳されるか、またはさもなければ符号化され得る。シンボルクロックの派生物であるクロッキング信号の使用によって、送信機および受信機(トランシーバ3610、3640)の高速同期が可能になり、トレーニングおよび同期を可能にするためのフレーミングの必要なしに、データ信号の高速の開始および停止が可能になる。

10

【0123】

いくつかの例では、単一の双方向リンク3626は、第1の処理デバイス3602と第2の処理デバイス3630との間の通信をサポートすることができる。場合によっては、第1の処理デバイス3602および第2の処理デバイス3630は、処理デバイスと、ダイナミックランダムアクセスメモリ(DRAM)などのメモリデバイスとの間で送信されるデータ信号、アドレス信号、および制御信号の符号化および復号を提供する。

【0124】

20

一例では、バス3612および/または3642のうちの1つまたは複数は、Mワイヤ、N相符号化技法を使用して、ダブルデータレート(DDR)SDRAMへのアクセスを提供することができる。N相極性符号化デバイス3610および/または3640は、遷移ごとに複数のビットを符号化することができ、ワイヤの複数のセットは、SDRAMからのデータ、制御信号、アドレス信号などを送信かつ受信するために使用され得る。

【0125】

別の例では、通信リンク3620は、モバイルディスプレイデジタルインターフェース(MDDI)などの高速デジタルインターフェースを含み、1つまたは複数のデータリンク3622、3624、および3626は、N相極性符号化を使用することができる。トランシーバ3610および3640は、通信リンク3620上で送信されるデータを符号化かつ復号することができる。N相極性符号化の使用では、N相極性符号化データリンク3620においてより少ないドライバが能動であるので、高速データ転送がもたらされ、他のインターフェースの電力の半以下を消費し得る。N相極性符号化デバイス3610および/または3640は、バスを含み得るインターフェース上で遷移ごとに複数のビットを符号化することができる。一例では、3相および極性符号化の組合せは、ディスプレイリフレッシュのために810Mbpsでピクセルデータを配信する、フレームバッファなしで毎秒80フレームのLCDドライバICの、ワイドビデオグラフィックスアレイ(WVGA)をサポートするために使用され得る。

30

【0126】

本明細書で開示するいくつかの態様によれば、Mワイヤ、N相極性通信リンクの特性は、変化する動作要件および環境を受け入れるように、動的に修正され得る。たとえば、N相信号を送信するために使用されるワイヤの数は、より高い利用可能な帯域幅を取得するために増やすことができ、かつ/または、N相信号を送信するために使用されるワイヤの数は、ICデバイス3602および3630による電力消費を低減するために減らすことができる。ある方向にN相信号を送信するために使用されるワイヤの数は、他の方向にN相信号を送信するために使用されるワイヤの数とは無関係に適合され得る。物理レイヤドライバ3610および3640における受信回路および送信回路は、通信リンク3620が休止または電源投入後に起動されるとき、送信される制御情報を使用して構成され得る。制御情報は、あらかじめ定義されたプロトコルに従って送信され得、それによって、たとえば、通信リンク3620の構成を指定する制御メッセージを搬送するために、最小数のワイヤが起動される。制御メッセージは、代替または追加として、シャットダウンコマンド、ウェイクアップコマンドと

40

50

もに、および/または各送信に先立つプリアンブルにおいて送信され得る。いくつかの例では、通信リンク3620の構成は、トレーニングおよび/または同期シーケンス中に決定され得、それによって、受信物理レイヤドライバ3610または3640は、どのワイヤが能動的であるかを決定するために、N相信号に対応する遷移のために利用可能なワイヤまたは他の導体を監視する。

【0127】

図37は、本開示の1つまたは複数の態様を適用できる回路設計システム3700の一例を示す。システム3700は、ユーザディスプレイデバイス3704とユーザ入力デバイス3706とに通信可能に結合されたコンピュータ3702(たとえば、ワークステーション)を含む。コンピュータ3702はまた、コンピュータ3702によって生成された設計データがPCB、ICなどを製造する作製システム3710に転送されることを可能にするために、ネットワーク3708に通信可能に結合される。

10

【0128】

装置3702は、プロセッサ3712とメモリ3714とを含む。プロセッサ3712は、中央処理ユニット(CPU)、コプロセッサ、演算処理ユニット、グラフィックス処理ユニット(GPU)、デジタル信号プロセッサ(DSP)などの、任意の適切なタイプの処理ユニットであってよい。メモリ3714は、RAM、ROM、FLASH、ディスクドライブなどの、任意の適切なタイプのメモリ技術を含み得る。

【0129】

メモリ3714内に記憶され、かつ/またはプロセッサ3712によって実装されるルーティングプログラム3716およびシミュレーションモデル3718は、ユーザが本明細書の教示に従って回路設計を生成することを可能にする。たとえば、ユーザは、ディスプレイデバイス3704およびユーザ入力デバイスを使用して、回路構成要素を少なくとも1つの(たとえば、ICまたはPCBの)基板上に配置し、回路構成要素間にワイヤをルーティングし、本明細書で教示するように遅延を追加することができる。ユーザは、次いで、所望される回路構成要素を作り出すために、回路設計3720を作製システム3710に送ることができる。

20

【0130】

次に図38を参照すると、本開示の少なくとも1つの例による装置3800の選択構成要素を示すブロック図が示されている。装置3800は、外部バスインターフェース3802と、記憶媒体3804と、ユーザインターフェース3806と、メモリデバイス3808と、処理回路3810とを含む。処理回路は、外部バスインターフェース3802、記憶媒体3804、ユーザインターフェース3806、およびメモリデバイス3808の各々と電氣的に通信するように結合または配置される。

30

【0131】

外部バスインターフェース3802は、外部バス3812に対するインターフェースを装置3800の構成要素に提供する。外部バスインターフェース3802は、たとえば、信号ドライバ回路、信号受信機回路、増幅器、信号フィルタ、信号バッファ、またはシグナリングバスもしくは他のタイプのシグナリング媒体とインターフェースするために使用される他の回路のうちの1つまたは複数を含み得る。

【0132】

40

処理回路3810は、データの取得、処理、および/または送信を行い、データのアクセスおよび記憶を制御し、コマンドを発行し、他の所望の動作を制御するように構成される。処理回路3810は、少なくとも1つの例において、適切な媒体によって提供される所望のプログラミングを実装するように適合された回路を含み得る。場合によっては、処理回路3810は、プログラミングを実装することによって、またはプログラミングを実装することなく、所望の機能を実行するように適合された回路を含み得る。例として、処理回路3810は、1つもしくは複数のプロセッサ、1つもしくは複数のコントローラ、および/または、実行可能なプログラミングを実行するように、かつ/もしくは所望の機能を実行するように構成された他の構造として実装され得る。処理回路3810の例は、汎用プロセッサ、デジタル信号プロセッサ(DSP)、特定用途向け集積回路(ASIC)、フィールドプログラマブルゲー

50

トアレイ(FPGA)もしくは他のプログラマブル論理構成要素、個別ゲートもしくはトランジスタ論理、個別ハードウェア構成要素、または本明細書で説明する機能を実行するように設計されたそれらの任意の組合せを含み得る。汎用プロセッサは、マイクロプロセッサ、ならびに任意の従来のプロセッサ、コントローラ、マイクロコントローラ、またはステートマシンを含み得る。処理回路3810はまた、DSPとマイクロプロセッサとの組合せ、いくつかのマイクロプロセッサ、DSPコアと連携する1つもしくは複数のマイクロプロセッサ、ASICとマイクロプロセッサ、または任意の他の数の様々な構成などのコンピューティング構成要素の組合せとして実装され得る。処理回路3810のこれらの例は説明のためであり、本開示の範囲内の他の好適な構成も企図される。

【0133】

10

処理回路3810は、記憶媒体3804に記憶され得るプログラミングの実行を含めて処理するように適合される。本明細書で使用される「プログラミング」または「命令」という用語は、ソフトウェアと呼ばれるか、ファームウェアと呼ばれるか、ミドルウェアと呼ばれるか、マイクロコードと呼ばれるか、ハードウェア記述言語と呼ばれるか、またはそれ以外で呼ばれるかにかかわらず、限定はしないが、命令セット、命令、コード、コードセグメント、プログラムコード、プログラム、プログラミング、サブプログラム、ソフトウェアモジュール、アプリケーション、ソフトウェアアプリケーション、ソフトウェアパッケージ、ルーチン、サブルーチン、オブジェクト、実行ファイル、実行のスレッド、手順、関数などを含むように広く解釈されなければならない。

【0134】

20

場合によっては、処理回路3810は、信号伝搬時間を決定するためのモジュール3814、遅延を指定するためのモジュール3816、パラメータを決定するためのモジュール3818、駆動するためのモジュール3820、または復号するためのモジュール3822のうちの1つまたは複数を含み得る。

【0135】

信号伝搬時間を決定するためのモジュール3814は、信号伝搬時間についての情報を収集するように適合された回路および/またはプログラミング(たとえば、記憶媒体3804上に記憶された、信号伝搬時間を決定するためのモジュール3824)を含み得る。たとえば、いくつかの実装形態では、情報は、メモリデバイス3808から取り出されるか、または、信号伝搬時間を推定もしくは測定するプロセスを起動することによって収集される。次いで、信号伝搬時間の指示が出力される(たとえば、メモリデバイス3808内に記憶されるか、または別の構成要素に渡される)。

30

【0136】

遅延を指定するためのモジュール3816は、遅延を指定するために使用される情報を獲得するように適合された回路および/またはプログラミング(たとえば、記憶媒体3804上に記憶された、遅延を指定するためのモジュール3826)を含み得る。たとえば、いくつかの実装形態では、情報は、メモリデバイス3808(たとえば、図11のメモリデバイス1110)から、または能動プロセス(たとえば、図11の能動動作1114)から取り出される。次いで、遅延値が、(たとえば、図11の遅延コントローラ1102に関連して上記で説明したように)情報に基づいて決定される。次いで、遅延の指示が出力される(たとえば、メモリデバイス3808内に記憶されるか、または別の構成要素に渡される)。

40

【0137】

パラメータを決定するためのモジュール3818は、パラメータ情報を獲得するように適合された回路および/またはプログラミング(たとえば、記憶媒体3804上に記憶された、パラメータを決定するためのモジュール3828)を含み得る。たとえば、いくつかの実装形態では、情報は、メモリデバイス3808(たとえば、図11のメモリデバイス1110)から、または能動プロセス(たとえば、図11の能動動作1114)から取り出される。

【0138】

駆動するためのモジュール3820は、データがマルチワイヤチャネル上へ駆動されることを引き起こすように適合された回路および/またはプログラミング(たとえば、記憶媒体38

50

04上に記憶された、駆動するためのモジュール3830)を含み得る。たとえば、いくつかの実装形態では、チャンネルを介して送られるべき情報が取得され、情報がドライバ回路に送られる。

【0139】

復号するためのモジュール3822は、マルチワイヤチャンネルを介して受信された情報を復号するように適合された回路および/またはプログラミング(たとえば、記憶媒体3804上に記憶された、復号するためのモジュール3832)を含み得る。たとえば、いくつかの実装形態では、受信された情報は、(たとえば、図27のように)異なるワイヤ上で受信された信号を比較することによって復号される。

【0140】

記憶媒体3804は、プログラミング、電子データ、データベース、または他のデジタル情報を記憶するための、1つまたは複数のプロセッサ可読デバイスを表す場合がある。記憶媒体3804はまた、プログラミングを実行するときに処理回路3810によって操作されるデータを記憶するために使用され得る。記憶媒体3804は、可搬型または固定式記憶デバイスと、光記憶デバイスと、プログラミングの記憶、収容、および/または搬送が可能な様々なその他の媒体とを含む、処理回路3810によってアクセスすることが可能な任意の利用可能な媒体であってもよい。限定ではなく例として、記憶媒体3804は、磁気記憶デバイス(たとえば、ハードディスク、フロッピーディスク、磁気ストリップ)、光記憶媒体(たとえば、コンパクトディスク(CD)、デジタル多用途ディスク(DVD))、スマートカード、フラッシュメモリデバイス(たとえば、カード、スティック、キードライブ)、ランダムアクセスメモリ(RAM)、読取り専用メモリ(ROM)、プログラマブルROM(PROM)、消去可能PROM(EPROM)、電氣的消去可能PROM(EEPROM)、レジスタ、取外し可能なディスク、および/またはプログラミングを記憶するための他の媒体、ならびにそれらの任意の組合せなどのプロセッサ可読記憶媒体を含み得る。したがって、いくつかの実装形態では、記憶媒体は、非一時的(たとえば、有形の)記憶媒体であってよい。

【0141】

記憶媒体3804は、処理回路3810が記憶媒体3804から情報を読み取り、記憶媒体3804に情報を書き込むことができるように、処理回路3810に結合され得る。すなわち、記憶媒体3804が少なくとも処理回路3810によってアクセス可能であるように、記憶媒体3804が、処理回路3810に結合されてよく、記憶媒体3804が処理回路3810と一体である例、および/または記憶媒体3804が処理回路3810と分離している例を含む。

【0142】

記憶媒体3804によって記憶されているプログラミングは、処理回路3810によって実行されたときに、処理回路3810に、本明細書で説明する様々な機能および/または処理ステップのうちの1つまたは複数を実行させる。たとえば、記憶媒体3804は、信号伝搬時間を決定するためのモジュール3824、遅延を指定するためのモジュール3826、パラメータを決定するためのモジュール3828、駆動するためのモジュール3830、または復号するためのモジュール3832のうちの1つまたは複数を含み得る。したがって、本開示の1つまたは複数の態様によれば、処理回路3810は、本明細書で説明する装置のいずれかまたはすべてのためのプロセス、関数、ステップ、および/またはルーチンのうちのいずれかまたはすべてを(記憶媒体3804と連携して)実行するように適合される。処理回路3810に關係して本明細書で使用する「適合される」という用語は、処理回路3810が、(記憶媒体3804と連携して)本明細書に記載する様々な特徴による特定のプロセス、機能、ステップおよび/またはルーチンを実行するように構成されること、使用されること、実装されること、および/またはプログラムされることのうちの1つまたは複数を行うことを指す場合がある。

【0143】

メモリデバイス3808は、1つまたは複数のメモリデバイスを表すことができ、上に記載したメモリ技術のうちのいずれかまたは任意の他の適切なメモリ技術を含み得る。メモリデバイス3808は、装置3800の構成要素のうちの1つまたは複数によって使用される他の情報とともに、遅延関連情報を記憶することができる。メモリデバイス3808はまた、処理回

10

20

30

40

50

路3810または装置3800の何らかの他の構成要素によって操作されるデータを記憶するために使用され得る。いくつかの実装形態では、メモリデバイス3808および記憶媒体3804は、共通のメモリ構成要素として実装される。

【0144】

ユーザインターフェース3806は、ユーザが装置3800と対話することを可能にする機能を含む。たとえば、ユーザインターフェース3806は、1つまたは複数のユーザ出力デバイス(たとえば、ディスプレイデバイスなど)および1つまたは複数のユーザ入力デバイス(たとえば、キーボード、触覚入力デバイスなど)とインターフェースすることができる。

【0145】

上記を念頭において、本開示によるマルチワイヤシグナリングに関する動作の例について、図39～図42のフローチャートに関連してより詳細に説明する。便宜上、図39～図42の動作(または、本明細書で論じ、もしくは教示するいずれかの他の動作)について、特定の構成要素によって実行されるものとして説明する場合がある。しかしながら、様々な実装形態において、これらの動作が、他のタイプの構成要素によって実行されてもよく、かつ異なる数の構成要素を使用して実行されてもよいことを諒解されたい。また、本明細書において説明する動作のうちの1つまたは複数が、所与の実装形態において採用されない場合があることも諒解されたい。

10

【0146】

図39は、本開示のいくつかの態様による遅延を指定するためのプロセス3900を示す。本開示の範囲内の様々な態様では、プロセス3900は、遅延指定動作をサポートすることが可能な任意の好適な装置によって実装され得る。

20

【0147】

いくつかの実装形態では、プロセス3900は、処理システム(たとえば、図38の処理回路3810)内で行われ、処理システムは、通信デバイスまたは何らかの他の好適な装置内に配置され得る。たとえば、マルチワイヤチャネルに関連付けられた遅延コントローラは、プロセス3900を実行して、マルチワイヤチャネルのワイヤ上に付与される遅延を動的に調整し、それによって、マルチワイヤチャネルのワイヤペアの信号伝搬時間を制御することができる。

【0148】

他の実装形態では、プロセス3900は、回路設計システム(たとえば、図37に示した回路設計システム3700)内で行われる。たとえば、マルチワイヤチャネルのワイヤは、いくつかの動作条件下でいくつかの信号伝搬時間を有するように設計され、製造され得る。したがって、マルチワイヤチャネルのワイヤ上に付与される遅延を、設計プロセス中に指定することができ、それによって、後続の動作中にマルチワイヤチャネルのワイヤペアの信号伝搬時間を制御することができる。

30

【0149】

ブロック3902で、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間が決定される。この決定が行われる方法は、いくつかの態様では、このプロセスが製造プロセス中に実行されるか、製造プロセス後に実行されるかに依存し得る。

【0150】

製造プロセス中に、シミュレーションツールを使用して、回路設計ツールを使用して作成されたマルチワイヤチャネルのための各一意の差動ペアの信号伝搬時間を推定することができる。そのようなシミュレーションツールは、限定はしないが、信号周波数、信号立上り時間、信号立下り時間、基板の誘電率(ϵ_r)、ワイヤから接地面までの距離、ワイヤ経路不連続性、ワイヤの幅、およびワイヤの厚さなど、様々なパラメータを考慮に入れることができる。

40

【0151】

製造プロセス後に、遅延コントローラまたは他の同様の構成要素は、実際の動作条件下でマルチワイヤチャネルのワイヤに関連付けられた信号伝搬時間を決定(たとえば、測定)することができる。たとえば、送信機は、ワイヤを介して受信機にデータを送ることがで

50

き、受信機は、データを送信機にループバックすることができる。対応するラウンドトリップ時間(および、適用可能な場合、受信機における既知の遅延)に基づいて、送信機は、所与のワイヤを介した信号伝搬時間を決定することができる。別の例として、送信機は、ワイヤを介して受信機に既知のデータパターンを送ることができる。次いで、受信機は、(たとえば、比較的高いレートで受信信号をサンプリングすることによって)いくつかのワイヤが他のワイヤよりも長い信号伝搬時間を有するか否かを決定することができる。

【0152】

ブロック3904で、複数のワイヤの各ワイヤペアに関連付けられた信号伝搬時間が、誤差限界内で互いに等しいように、ワイヤのうちの少なくとも1つに結合された少なくとも1つの遅延素子のための遅延が指定される。複数のワイヤが3つのワイヤと3つのワイヤペアとからなる、いくつかの実装形態では、少なくとも1つの遅延素子は、3つのワイヤのうちの中央のワイヤに結合された遅延素子からなる。しかしながら、本明細書で説明するように、遅延素子は、マルチワイヤバスに沿った様々なロケーションにおいて配置されてよく、異なる数の遅延素子が異なる実装形態において使用され得る。

10

【0153】

所与のワイヤ上に付与されるべき遅延は、(ブロック3902で決定されるような)他のワイヤの信号伝搬時間に従って指定(たとえば、選択)され得る。たとえば、信号特性化技法を使用して、所与の差動ペアのための信号伝搬時間は、個々のワイヤの信号伝搬時間(または、関連付けられた特性インピーダンス)に基づいて決定され得る。したがって、すべてのワイヤペアが実質的に同じ信号伝搬時間を有することを保証するために、所与のワイヤに追加されるべき遅延の値が決定され得る。

20

【0154】

実際には、異なるワイヤペアのための信号伝搬時間は、正確に等しくないことがある。むしろ、異なるワイヤペアのための信号伝搬時間がすべて、定義された誤差限界内であるように、遅延が指定され得る。そのような誤差限界は、異なる実装形態では異なる方法で定義され得る。たとえば、いくつかの実装形態では、誤差限界は、割合(たとえば、1%、2%など)として定義される。したがって、この場合、異なるワイヤペアの信号伝搬時間がすべて、互いの定義された割合内に入るように、遅延が指定され得る。別の例として、いくつかの実装形態では、誤差限界は、離散時間(たとえば、1ps、2psなど)として定義される。したがって、この場合、異なるワイヤペアの信号伝搬時間がすべて、定義された時間範囲内に入るように、遅延が指定され得る。

30

【0155】

いくつかの実装形態では、遅延の指定は、遅延素子を制御することを伴う。たとえば、各遅延素子がプログラマブル遅延を有する実装形態では、遅延の指定は、各遅延素子のプログラマブル遅延を制御することを伴う。

【0156】

いくつかの実装形態では、遅延の指定は、各遅延素子の物理的特性を指定することを含む。たとえば、結果としてワイヤ上で付与される遅延が、対応するマルチワイヤチャネルのすべてのワイヤペアが実質的に同じ信号伝搬時間を有することを保証するように、ワイヤセグメントの長さが指定され得る。

40

【0157】

したがって、回路設計プロセスのいくつかの実装形態中に、遅延の指定は、物理的特性を表す回路記述を生成することを伴う。たとえば、設計ツールは、ワイヤの長さ、厚さ、または幅のうちの1つまたは複数を指定することができる。

【0158】

製造プロセスのいくつかの実装形態中に、遅延の指定は、物理的特性を具現化する(たとえば、PCBまたはICダイ上の)回路を生成することを伴う。たとえば、作製システムは、指定された長さ、厚さ、または幅のうちの1つまたは複数を有するワイヤを有する回路を生成することができる。

【0159】

50

図40は、本開示のいくつかの追加の態様による遅延を指定するためのプロセス4000を示す。プロセス4000は、通信デバイスまたは何らかの他の好適な装置内に配置され得る処理回路3810(図38)内で行われ得る。たとえば、マルチワイヤチャネルに関連付けられた遅延コントローラは、図39のプロセス3900とともにプロセス4000を実行することができる。当然、本開示の範囲内の様々な態様では、プロセス4000は、遅延指定動作をサポートすることが可能な任意の好適な装置によって実装され得る。

【0160】

ブロック4002で、パラメータが決定される。たとえば、パラメータは、能動プロセス(たとえば、パラメータ測定プロセス)中にメモリから取り出されるか、または生成され得る。パラメータは、異なる実装形態において異なる形態をとり得る。いくつかの実装形態では、パラメータは、ワイヤの長さ、ワイヤペアに関連付けられた信号伝搬時間、ワイヤによって搬送される信号の信号周波数、そのための信号がワイヤを介して送信されるアプリケーション、またはプロセス、電圧、および温度(PVT)条件のうちの少なくとも1つである。

10

【0161】

ブロック4004で、少なくとも1つの遅延素子のための遅延が、ブロック4002で決定されたパラメータに基づいて指定される。たとえば、信号特性化技法を使用して、所与の差動ペアのための信号伝搬時間が、(たとえば、パラメータに少なくとも部分的に基づいて、個々のワイヤの信号伝搬時間、または関連付けられた特性インピーダンスを導出することによって)パラメータに基づいて決定され得る。したがって、すべてのワイヤペアが実質的に同じ信号伝搬時間を有することを保証するために、所与のワイヤに追加されるべき遅延の値が決定され得る。

20

【0162】

図41は、本開示のいくつかの態様によるマルチワイヤチャネルを駆動するためのプロセス4100を示す。プロセス4100は、通信デバイスまたは何らかの他の好適な装置内に配置され得る処理回路3810(図38)内で行われ得る。具体的には、プロセス4100は、マルチワイヤチャネルを介してデータを送信する装置によって実行され得る。当然、本開示の範囲内の様々な態様では、プロセス4100は、マルチワイヤ動作をサポートすることが可能な任意の好適な装置によって実装され得る。

【0163】

ブロック4102で、遅延が、送信機において少なくとも1つの遅延素子のために指定される。いくつかの実装形態では、ブロック4102の動作は、プロセス3900および/またはプロセス4000を採用する。

30

【0164】

ブロック4104で、データが、マルチワイヤチャネルを介したデータ転送のために取得される。たとえば、送信機は、処理システム、メモリデバイス、RF受信機、または何らかの他の構成要素など、システムの別の構成要素からデータを受信することができる。

【0165】

本明細書で使用するデータという用語は、通信され得る任意のタイプの情報を広く指す。したがって、データは、限定はしないが、制御情報、アプリケーションデータ(たとえば、ユーザデータ)、コマンド、アドレスなどを含み得る。

40

【0166】

典型的に、所与のデータ転送は、クロックサイクル中に、またはクロック信号の遷移とともに、データの定義されたセットを送信することを伴う。たとえば、1つまたは複数のシンボルまたはビットは、マルチワイヤチャネルのデュアルデータレート実装形態において、各クロック遷移とともに送信され得る。

【0167】

ブロック4106で、特定のデータ転送について、マルチワイヤチャネルのワイヤのワイヤペアのうちの特定の1つが駆動され、それによって、1つおきのワイヤが高インピーダンス状態である。たとえば、図31および図34に示すように、3ワイヤチャネルでは、ワイヤの

50

うちの2つが駆動され、第3のワイヤがフローティングのままにされる。4ワイヤチャンネルでは、ワイヤのうちの2つが駆動され、他の2つのワイヤがフローティング(開)のままにされる。

【0168】

図42は、本開示のいくつかの態様によるマルチワイヤチャンネルを介してデータを受信するためのプロセス4200を示す。プロセス4200は、通信デバイスまたは何らかの他の好適な装置内に配置され得る処理回路3810(図38)内で行われ得る。具体的には、プロセス4200は、マルチワイヤチャンネルを介してデータを受信する装置によって実行され得る。当然、本開示の範囲内の様々な態様では、プロセス4200は、マルチワイヤ動作をサポートすることが可能な任意の好適な装置によって実装され得る。

10

【0169】

ブロック4202で、遅延が、受信機において少なくとも1つの遅延素子のために指定される。いくつかの実装形態では、ブロック4202の動作は、プロセス3900および/またはプロセス4000を採用する。

【0170】

ブロック4204で、データ転送のための受信が開始される。たとえば、いくつかの実装形態では、受信機は、送信機から「データ書込み」コマンドを受信し、マルチワイヤチャンネルからのデータにおけるクロッキングを開始する。別の例として、いくつかの実装形態では、受信機は、常にいくつかのクロックサイクル上で受信する。

20

【0171】

再び、本明細書で使用するデータという用語は、通信され得る任意のタイプの情報を広く指す。したがって、ブロック4204のデータ転送は、限定はしないが、制御情報、アプリケーションデータ(たとえば、ユーザデータ)、コマンド、アドレスなどを受信することを含み得る。

【0172】

ブロック4206で、データ転送のために受信された情報が復号される。ここで、情報は、複数のワイヤのワイヤペアのうちの特定の1つが駆動されていること、および、複数のワイヤのうちの1つおきのワイヤが高インピーダンス状態であることに基づいて復号される。たとえば、いくつかの実装形態では、受信機は、図34に示すマッピング、および/または図35に示す状態に従って、情報を復号する。受信機は、他の実装形態では、他のタイプの復号を採用することができる。

30

【0173】

図に示す構成要素、ステップ、特徴、および/または機能のうちの1つまたは複数を、単一の構成要素、ステップ、特徴、もしくは機能に再配置し、かつ/または組合せ、あるいはいくつかの構成要素、ステップ、または機能の中に具現化することができる。また、本明細書で開示する新規の特徴から逸脱することなく追加の要素、構成要素、ステップ、および/または機能が追加され得る。図に示す装置、デバイス、および/または構成要素は、本明細書で説明する方法、特徴、またはステップのうちの1つまたは複数を実行するように構成され得る。本明細書で説明する新規のアルゴリズムはまた、効率的にソフトウェアで実装されてもよく、かつ/またはハードウェアに埋め込まれてもよい。

40

【0174】

開示した方法におけるステップの具体的な順序または階層は、例示的なプロセスの例示であることを理解されたい。設計の選好に基づいて、方法におけるステップの具体的な順序または階層は再構成され得ることを理解されたい。添付の方法クレームは、様々なステップの要素を例示的な順序で提示したものであり、クレーム内で具体的に記載されない限り、提示された具体的な順序または階層に限定されることを意図するものではない。本開示から逸脱することなく、追加の要素、構成要素、ステップ、および/または機能が追加されることもあり、または利用されないことがある。

【0175】

本開示の特徴について、いくつかの実装形態および図面に関して説明した場合があるが

50

、本開示のすべての実装形態は、本明細書で説明した有利な特徴のうちの1つまたは複数を含み得る。言い換えれば、1つまたは複数の実装形態について、いくつかの有利な特徴を有するものとして説明した場合があるが、そのような特徴のうちの1つまたは複数は、本明細書で説明した様々な実装形態のいずれかに従って使用されてもよい。同様に、例示的な実装形態について、デバイスの実装形態、システムの実装形態、または方法の実装形態として本明細書で説明した場合があるが、そのような例示的な実装形態が様々なデバイス、システム、および方法において実装され得ることを理解されたい。

【0176】

また、少なくともいくつかの実装形態について、フローチャート、流れ図、構造図、またはブロック図として示されるプロセスとして説明したことに留意されたい。フローチャートは動作を逐次プロセスとして説明する場合があるが、動作の多くを並列にまたは同時に実行することができる。さらに、動作の順序は、並べ替えられてもよい。プロセスは、その動作が完了するときに終了する。プロセスは、方法、関数、手順、サブルーチン、サブプログラムなどに対応し得る。プロセスが関数に対応するとき、その終了は、呼出し側関数またはメイン関数への関数の戻りに対応する。本明細書で説明する様々な方法は、機械可読記憶媒体、コンピュータ可読記憶媒体、および/またはプロセッサ可読記憶媒体に記憶され、1つまたは複数のプロセッサ、機械、および/またはデバイスによって実行され得る、プログラミング(たとえば、命令および/またはデータ)によって、部分的にまたは完全に実装され得る。

【0177】

さらに、本明細書で開示した実装形態に関して説明した様々な例示的な論理ブロック、モジュール、回路、およびアルゴリズムステップは、ハードウェア、ソフトウェア、ファームウェア、ミドルウェア、マイクロコード、またはそれらの任意の組合せとして実装されてもよいことが当業者には諒解されよう。この互換性を明確に示すために、様々な例示的な構成要素、ブロック、モジュール、回路、およびステップについて、全般的にそれらの機能に関して上記で説明した。そのような機能がハードウェアとして実装されるかソフトウェアとして実装されるかは、特定の適用例および全体的なシステムに課された設計制約に依存する。

【0178】

本開示内で、「例示的」という語は、「一例、事例、または例示としての役割を果たすこと」を意味するために使用される。「例示的」として本明細書で説明する任意の実装形態または態様は、必ずしも本開示の他の態様よりも好ましいまたは有利であると解釈されるべきではない。同様に、「態様」という用語は、本開示のすべての態様が、説明される特徴、利点、または動作モードを含むことを必要としない。「結合された」という用語は、本明細書では、2つの物体間の直接的または間接的な結合を指すために使用される。たとえば、物体Aが物体Bに物理的に接触し、物体Bが物体Cに接触する場合、物体Aと物体Cとは、互いに物理的に直接接触していない場合でも、それでも互いに結合されていると見なすことができる。たとえば、第1のダイがパッケージ内の第2のダイに物理的に直接接触していなくても、第1のダイは、第2のダイに結合されている可能性がある。「回路(circuit)」および「回路(circuitry)」という用語は広義に使用され、電子回路のタイプに関する制限なく、接続され、構成されると、本開示で説明した機能の実行を可能にする電気デバイスおよびワイヤのハードウェア実装形態と、プロセッサによって実行されると、本開示で説明した機能の実行を可能にする情報および命令のソフトウェア実装形態の両方を含むものとする。

【0179】

本明細書で使用する「決定する」という用語は、多種多様なアクションを包含する。たとえば、「決定する」ことは、計算すること(calculating、computing)、処理すること、導出すること、調査すること、ルックアップすること(たとえば、テーブル、データベース、または別のデータ構造をルックアップすること)、確認することなどを含み得る。さらに、「決定する」ことは、受信すること(たとえば、情報を受信すること)、アクセスす

ること(たとえば、メモリ内のデータにアクセスすること)などを含み得る。さらに、「決定する」ことは、解決すること、選択すること、選ぶこと、確立することなど含み得る。

【0180】

上記の説明は、本明細書で説明する様々な態様を当業者が実践できるようにするために与えられている。これらの態様に対する様々な変更形態は、当業者に容易に明らかになり、本明細書で規定する一般原理は、他の態様に適用される場合がある。したがって、特許請求の範囲は、本明細書に示された態様に限定されるものではなく、特許請求の範囲の文言と整合するすべての範囲を与えられるものであり、単数形の要素への言及は、「唯一無二の」と明記されていない限り、「唯一無二の」を意味するものではなく、「1つまたは複数の」を意味するものである。別段に明記されていない限り、「いくつか(some)」という用語は、1つまたは複数を指す。項目のリスト「のうちの少なくとも1つ」について言及する句は、単一のメンバーを含むそれらの項目の任意の組合せを指す。一例として、「a、b、またはcのうちの少なくとも1つ」は、a、b、c、aおよびb、aおよびc、bおよびc、ならびにa、bおよびcを含むことが意図される。当業者に知られているまたは後で当業者に知られることになる、本開示全体にわたって説明する様々な態様の要素の構造的および機能的なすべての均等物は、参照により本明細書に明確に組み込まれ、特許請求の範囲によって包含されることが意図される。その上、本明細書において開示されるものは、そのような開示が特許請求の範囲において明示的に列挙されているかどうかにかかわらず、公に供されることは意図されていない。いかなるクレーム要素も、「のための手段」という句を使用して要素が明確に列挙されていない限り、または方法クレームの場合、「のためのステップ」という句を使用して要素が列挙されていない限り、米国特許法第112条第6項の規定に基づいて解釈されるべきではない。

【0181】

したがって、本明細書で説明し、添付の図面に示す例に関連する様々な特徴は、本開示の範囲から逸脱することなく、異なる例および実装形態において実装され得る。したがって、いくつかの特定の構成および配置について説明し、添付の図面において図示したが、説明した実装形態への様々な他の追加および変更、ならびに実装形態からの削除が当業者には明らかであるので、そのような実装形態は例示にすぎず、本開示の範囲を制限するものではない。したがって、本開示の範囲は、以下の特許請求の範囲の文言、および法的均等物によってのみ決定される。

【符号の説明】

【0182】

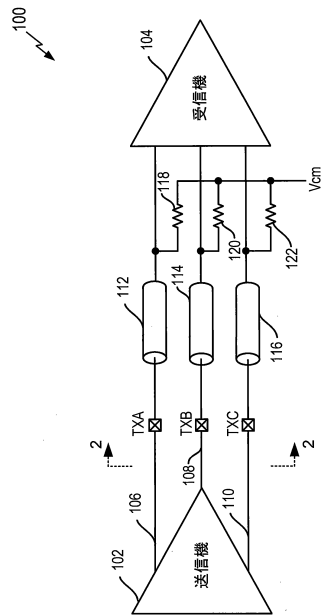
- 100 マルチワイヤチャネル、チャネル
- 102、602、702、1002、1202、1402、1602、1802 送信機
- 104、604、704、1004、1204、1302、1502、1604、1804 受信機
- 106、418、606、706、804、904、1006、1404、1504、1606、1806 第1のワイヤ
- 108、420、608、708、806、906、1008、1408、1508、1608、1808 第2のワイヤ
- 110、422、610、710、808、908、1010、1412、1512、1610 第3のワイヤ
- 112、1614 第1の特性インピーダンス
- 114、1616 第2の特性インピーダンス
- 116、1618 第3の特性インピーダンス
- 118、1622 第1の終端抵抗器
- 120、1624 第2の終端抵抗器
- 122、1626 第3の終端抵抗器
- 202 基板
- 204 誘電材料
- 206 接地面
- 300、500 アイパターン
- 302 幅
- 400、1200、1900 通信システム

402	3ワイヤ送信機、送信機	
404	3ワイヤ受信機、受信機	
406	第1の遅延素子、遅延素子	
408	第2の遅延素子、遅延素子	
410	第3の遅延素子、遅延素子	
412	第1のドライバ	
414	第2のドライバ	
416	第3のドライバ	
424	第1の受信機回路	
426	第2の受信機回路	10
428	第3の受信機回路	
430	出力ラッチ	
432	入力ラッチ	
502	ジッタの幅	
600、700	マルチワイヤシステム	
612	ワイヤセグメント	
712	遅延線	
802	マルチワイヤ送信機、送信機	
810、910、1012	遅延回路	
812、912、1014、1102、1214、1308、1416、1516	遅延コントローラ	20
814、914、1016、1104、1226、1320、1418、1518	制御信号	
902	マルチワイヤ受信機、受信機	
1000	マルチワイヤ通信システム	
1100	遅延制御システム	
1106	プログラマブル遅延回路	
1108、1112、1220、1314	情報	
1110、3808	メモリデバイス	
1114	能動動作	
1116	遅延テーブル	
1118	パラメータ	30
1206、1304	マルチワイヤチャネル	
1208、1216、1310	データプロセッサ	
1210	入力データ	
1212、1306、1902	遅延素子	
1218、1312	出力データ	
1222、1316	フィードバックコントローラ	
1224、1318	フィードバック	
1228、1322	較正情報	
1406、1506	第1の遅延素子	
1410、1510	第2の遅延素子	40
1414、1514	第3の遅延素子	
1600	4ワイヤチャネル、チャネル	
1612	第4のワイヤ	
1620	第4の特性インピーダンス	
1628	第4の終端抵抗器	
1700、2000、2100、2200	回路	
1702、1704、1706、1708、2002、2004、2006、2008、2010、2102、2104、2106、2108、2110、2202、2204、2206、2208、2210	ワイヤ	
1800	nワイヤチャネル	
1810	第nのワイヤ	50

2302、2402、2502、2602	基板	
2304	第1の層	
2306	第2の層	
2308	線	
2404	距離	
2406	金属層	
2408	接地面	
2504	第1のワイヤAの厚さ	
2506	第2のワイヤBの厚さ	
2508	第3のワイヤCの厚さ	10
2604	第1のワイヤAの幅	
2606	第2のワイヤBの幅	
2608	第3のワイヤCの幅	
2700、3000	システム	
2702	第1の演算増幅器、演算増幅器	
2704	第2の演算増幅器、演算増幅器	
2706	第3の演算増幅器、演算増幅器	
2800	ドライバ回路	
3002	エンコーダ	
3004	C-PHYデータ	20
3006	ブリドライバ	
3008、3010、3012	ドライバI/O回路	
3014	遅延D1	
3016	遅延D2	
3018	遅延D3	
3020	PCB遅延	
3022、3024、3026、3108	ドライバ	
3028	クロック発生器	
3030	デコーダ	
3102	マッパー	30
3104	並直列変換器	
3106	Mワイヤ、N相エンコーダ、エンコーダ	
3110a、3110b	信号ワイヤ、非駆動信号ワイヤ、信号、ワイヤ、能動コネクタ、能動ワイヤ	
3110c	信号ワイヤ、非駆動信号ワイヤ、第3の信号、ワイヤ、能動コネクタ、能動ワイヤ	
3112	7シンボル	
3118	16ビットデータ、入力データ	
3200	シグナリング	
3202、3204、3206	信号	40
3210	位相遷移	
3250	状態遷移図	
3300	状態図	
3302、3304、3306、3316	状態	
3312	状態、-x状態	
3314	状態、-y状態	
3320	モデル状態要素	
3322	フィールド	
3324	遷移経路	
3402	比較器	50

3404	デコーダ	
3406	直並列変換器	
3408	デマッパ	
3410	FIFO	
3412a、3412b、3412c	伝送線路、コネクタ	
3500、3600、3800	装置	
3502、3810	処理回路	
3506	RF通信トランシーバ、通信トランシーバ	
3508	特定用途向けIC(ASIC)	
3510	アプリケーションプログラミングインターフェース(API)	10
3512	プロセッサ可読ストレージ、ストレージ	
3514	ローカルデータベース	
3522、3614	アンテナ	
3524	ディスプレイ	
3526	キーパッド	
3528	ボタン	
3602	ICデバイス、第1のICデバイス、第1の処理デバイス	
3604	ワイヤレストランシーバ	
3606、3636	プロセッサ、あるいは他の処理回路もしくは処理デバイスおよび/またはコンピューティング回路もしくはコンピューティングデバイス	20
3608、3638、3804	記憶媒体	
3610、3640	トランシーバ、N相極性符号化デバイス、物理レイヤドライバ、受信物理レイヤドライバ	
3612、3642	バス	
3620	通信リンク、N相極性符号化データリンク	
3622	チャネル、第1の通信チャネル、順方向リンク	
3624	チャネル、第2の通信チャネル、逆方向リンク	
3626	チャネル、双方向リンク	
3630	ICデバイス、第2のICデバイス、第2の処理デバイス	
3632	ディスプレイコントローラ	30
3634	カメラコントローラ	
3700	回路設計システム、システム	
3702	コンピュータ、装置	
3704	ユーザディスプレイデバイス、ディスプレイデバイス	
3706	ユーザ入力デバイス	
3708	ネットワーク	
3710	作製システム	
3712	プロセッサ	
3714	メモリ	
3716	ルーティングプログラム	40
3718	シミュレーションモデル	
3720	回路設計	
3802	外部バスインターフェース	
3806	ユーザインターフェース	
3812	外部バス	
3814、3824	信号伝搬時間を決定するためのモジュール	
3816、3826	遅延を指定するためのモジュール	
3818、3828	パラメータを決定するためのモジュール	
3820、3830	駆動するためのモジュール	
3822、3832	復号するためのモジュール	50

【図 1】



【図 2】

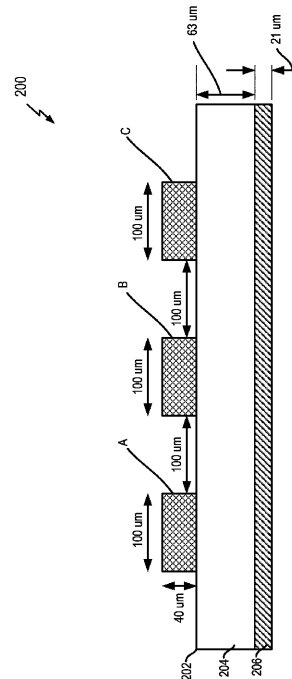
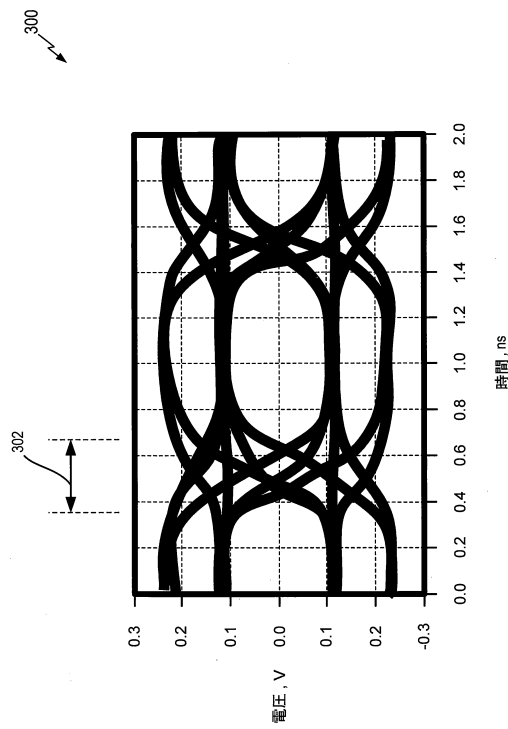
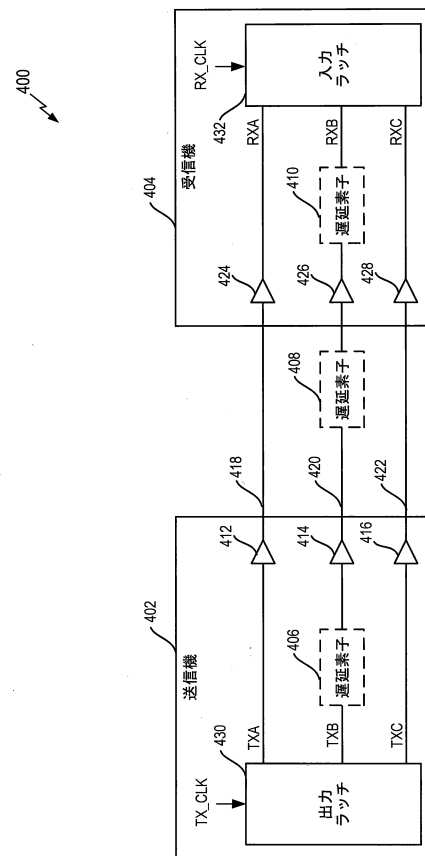


FIG. 2

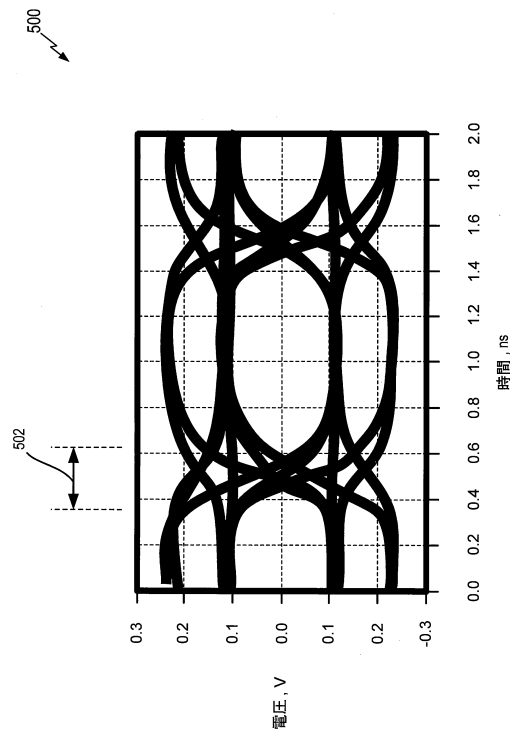
【図 3】



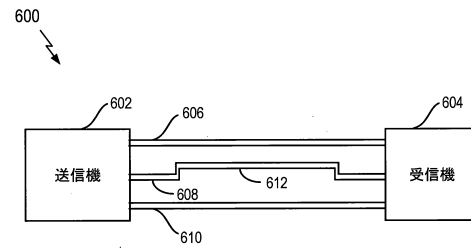
【図 4】



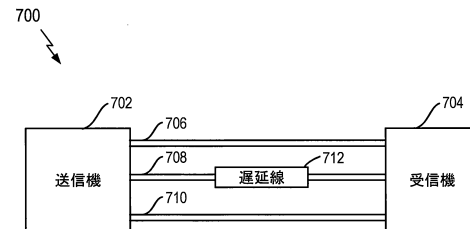
【図 5】



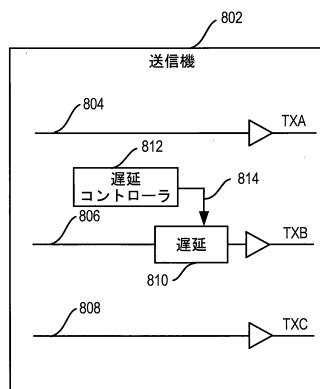
【図 6】



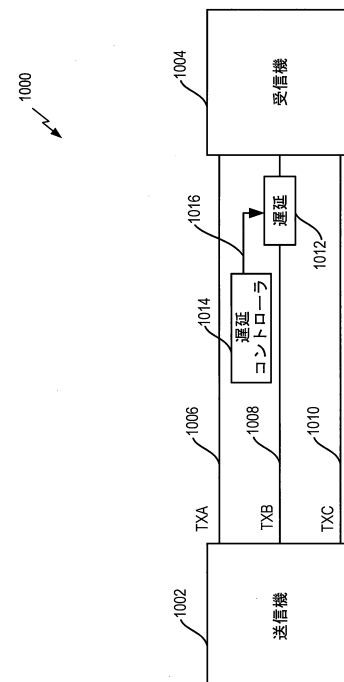
【図 7】



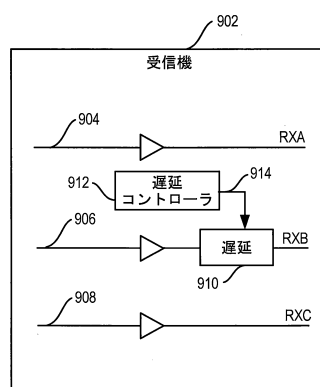
【図 8】



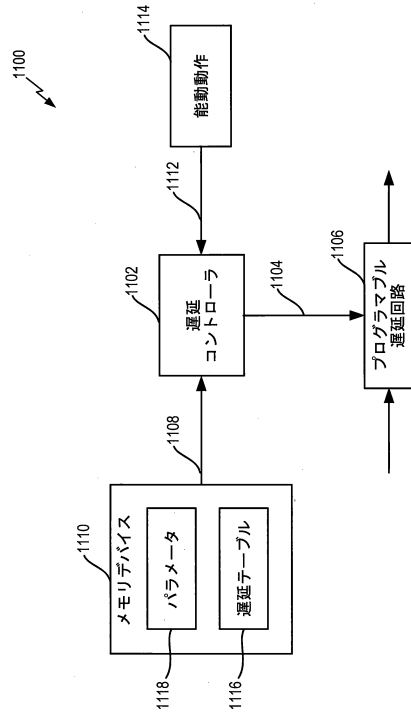
【図 10】



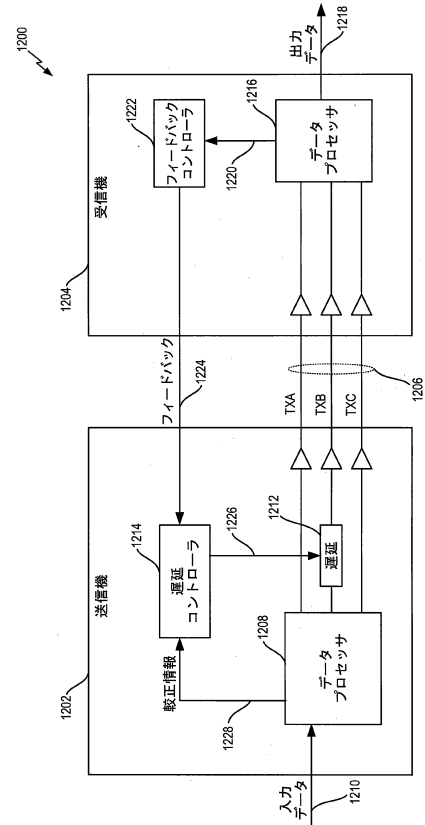
【図 9】



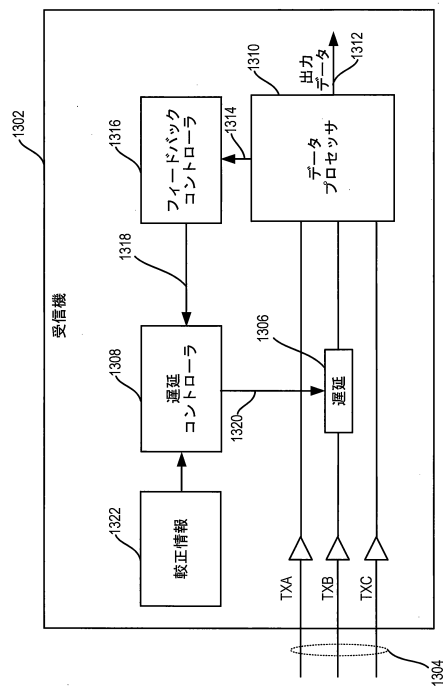
【図 1 1】



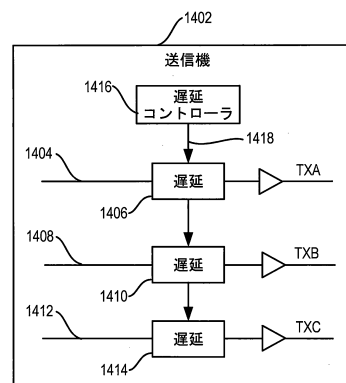
【図 1 2】



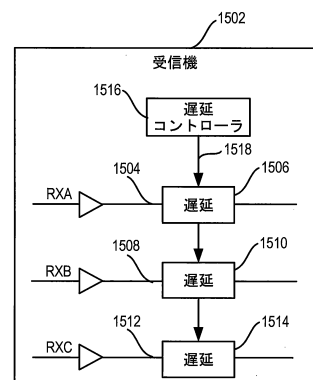
【図 1 3】



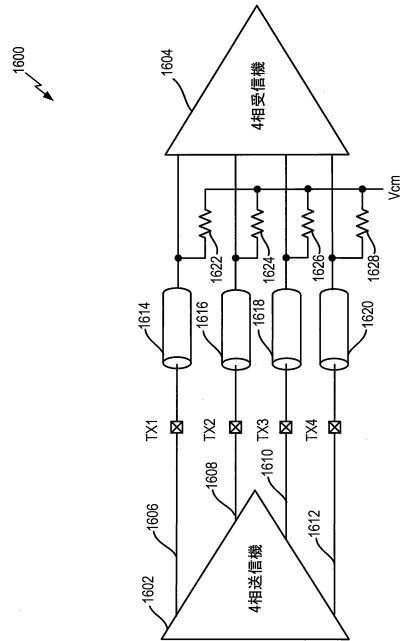
【図 1 4】



【図 1 5】



【図 16】



【図 17】

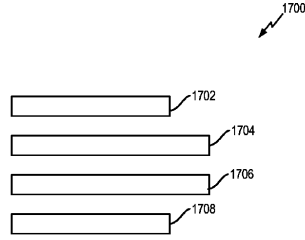
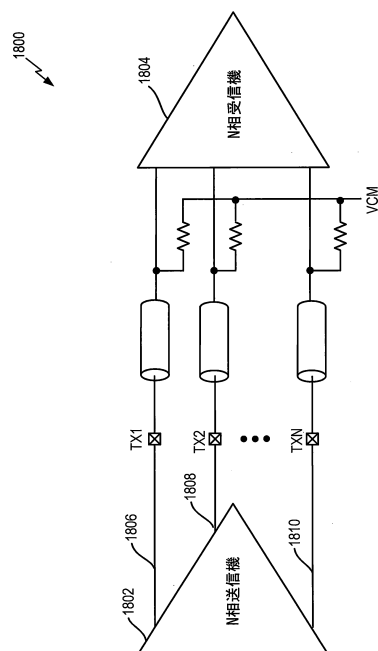
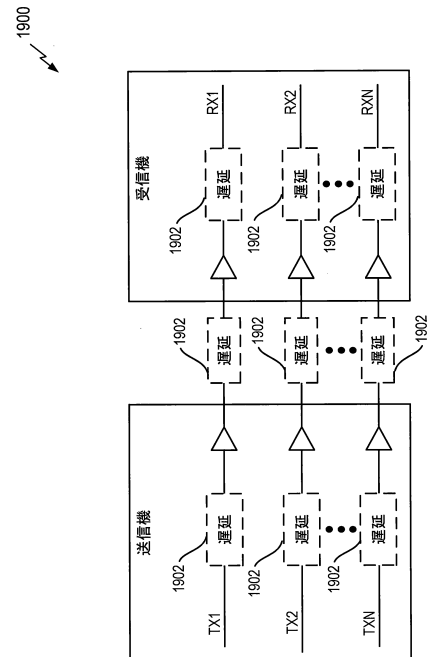


FIG. 17

【図 18】



【図 19】



【図 20】

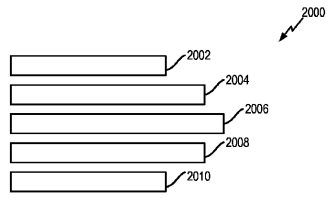


FIG. 20

【図 21】

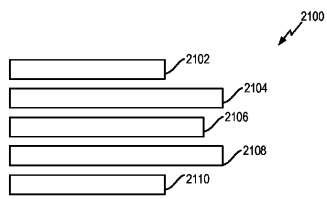


FIG. 21

【図 22】

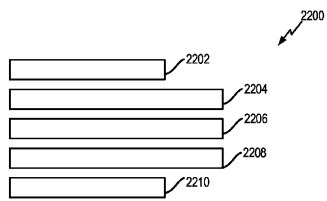


FIG. 22

【図 24】

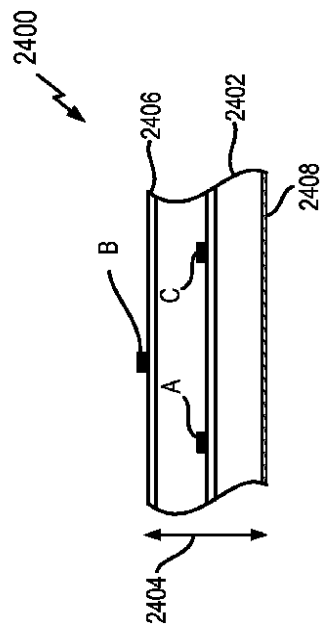


FIG. 24

【図 23】

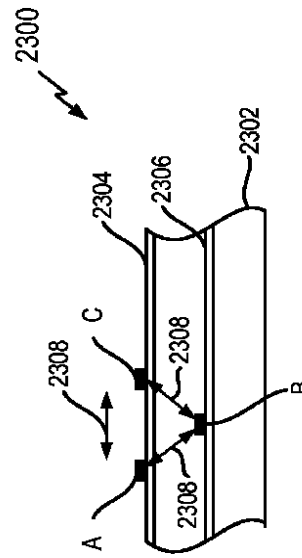


FIG. 23

【図 25】

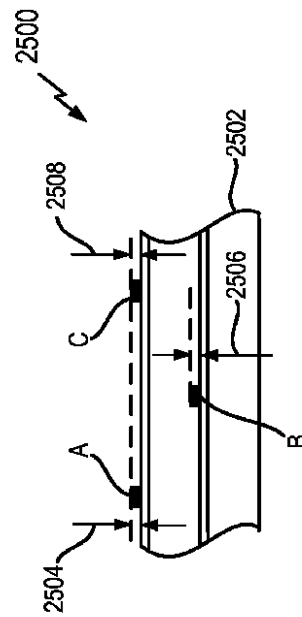
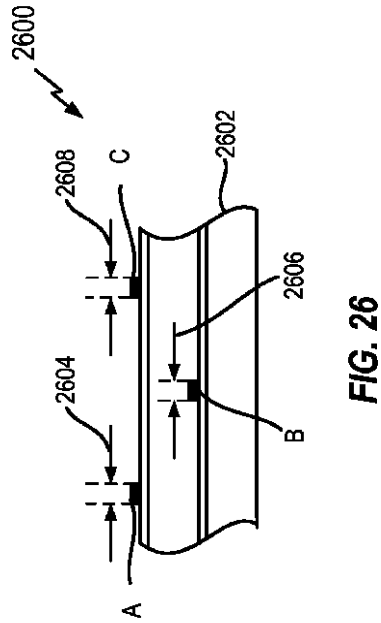
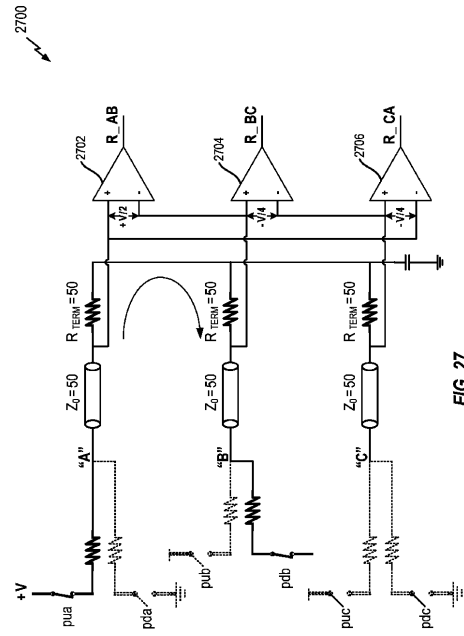


FIG. 25

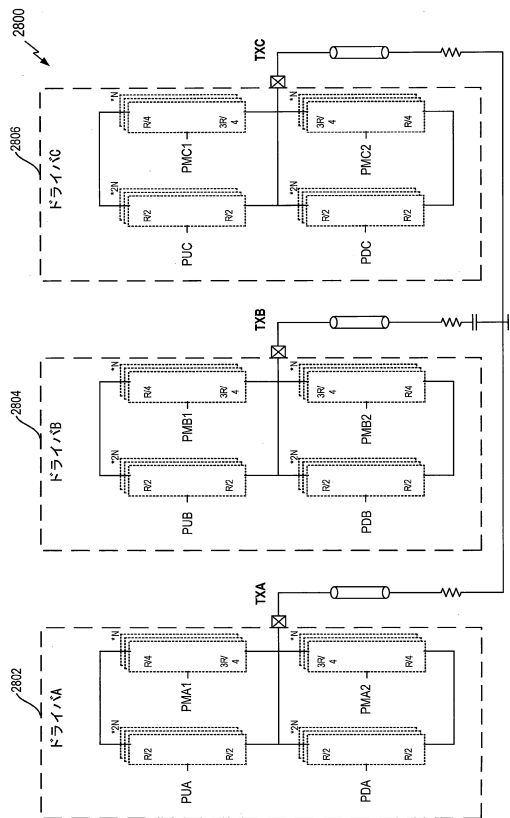
【図 26】



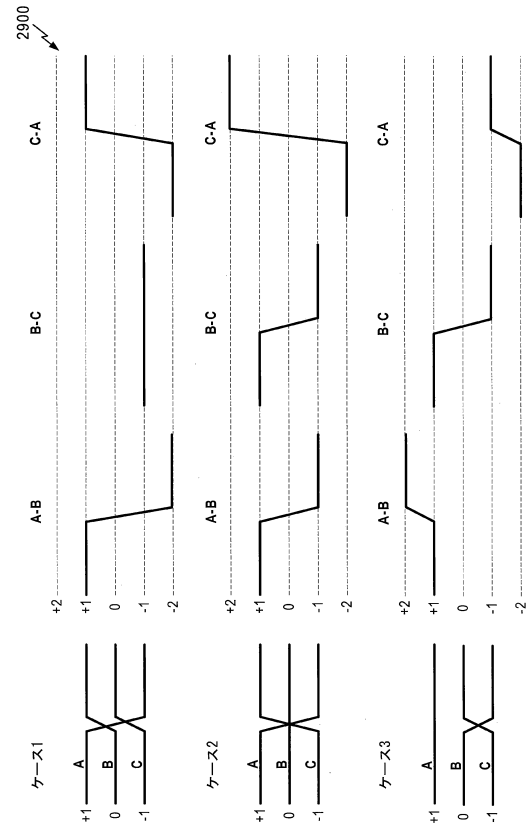
【図 27】



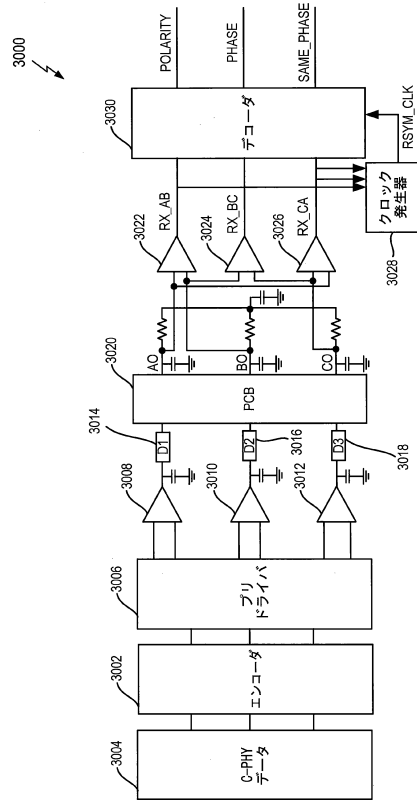
【図 28】



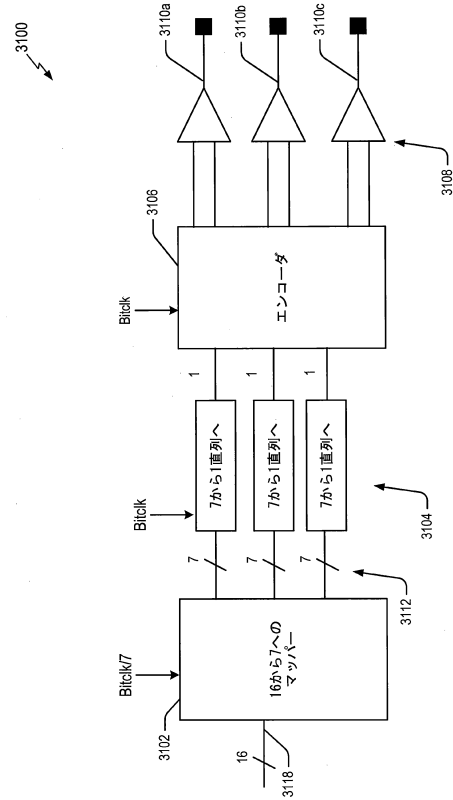
【図 29】



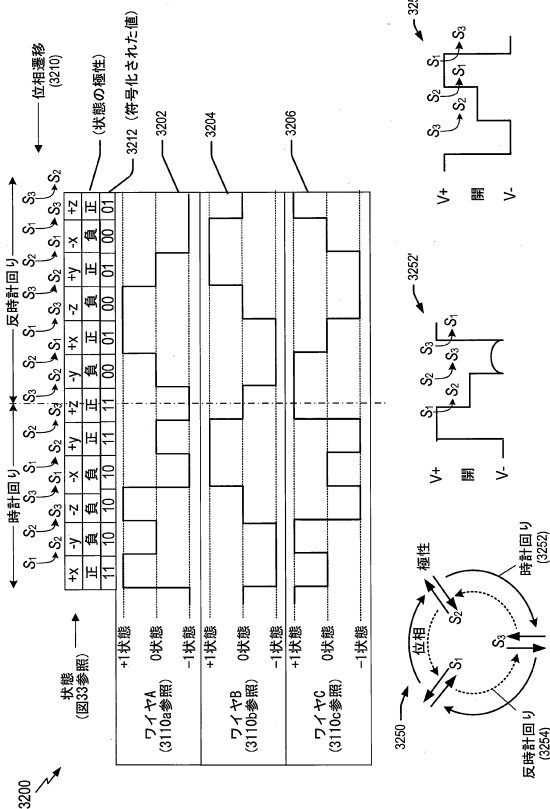
【図 30】



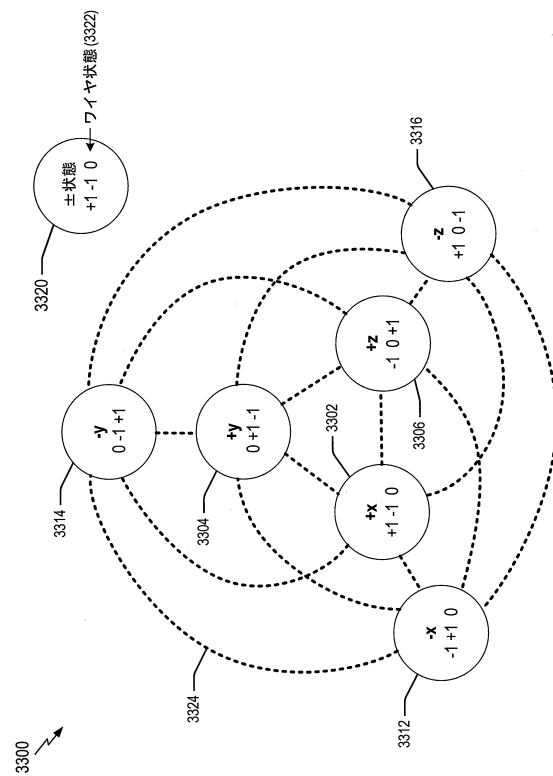
【図 31】



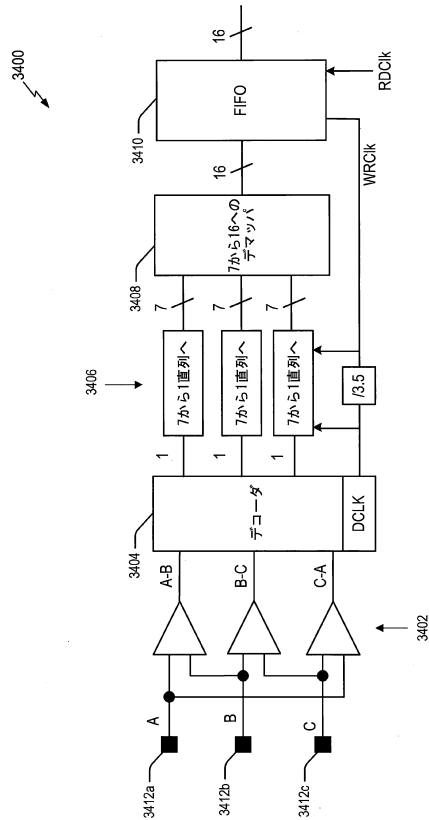
【図 32】



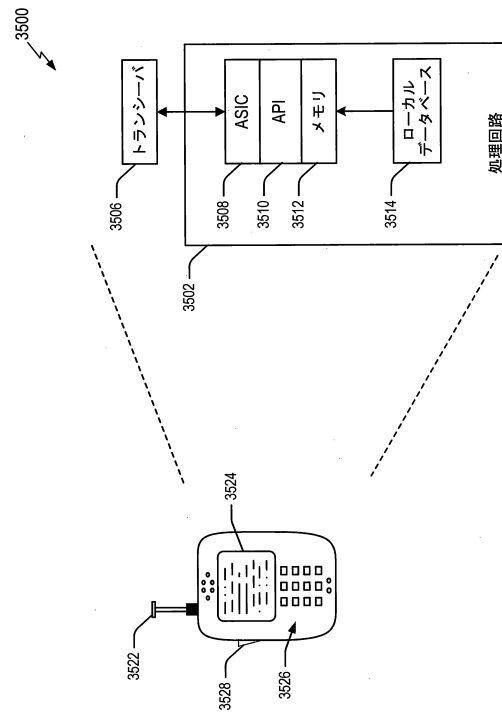
【図 33】



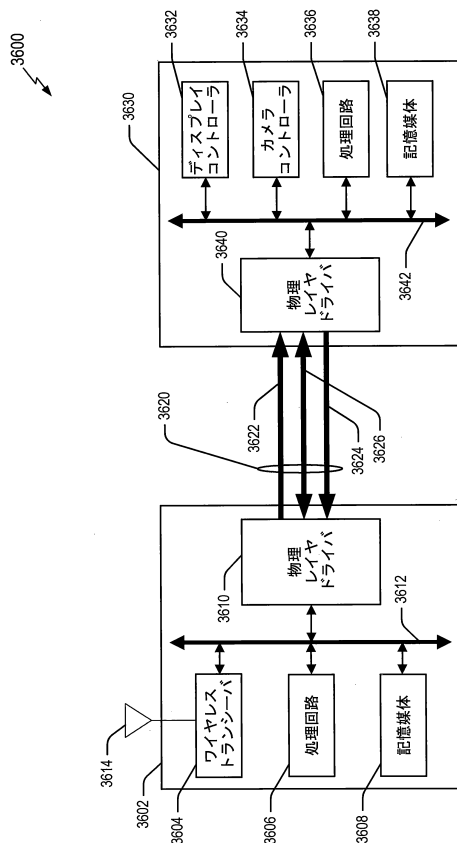
【図 3 4】



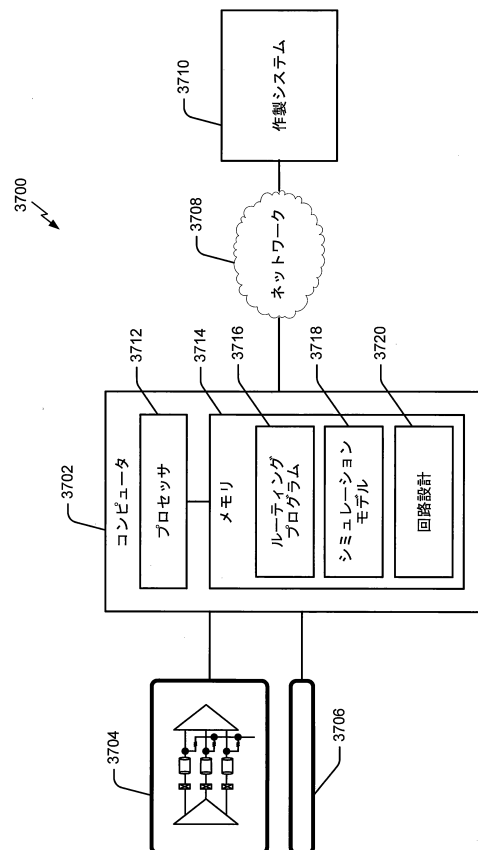
【図 3 5】



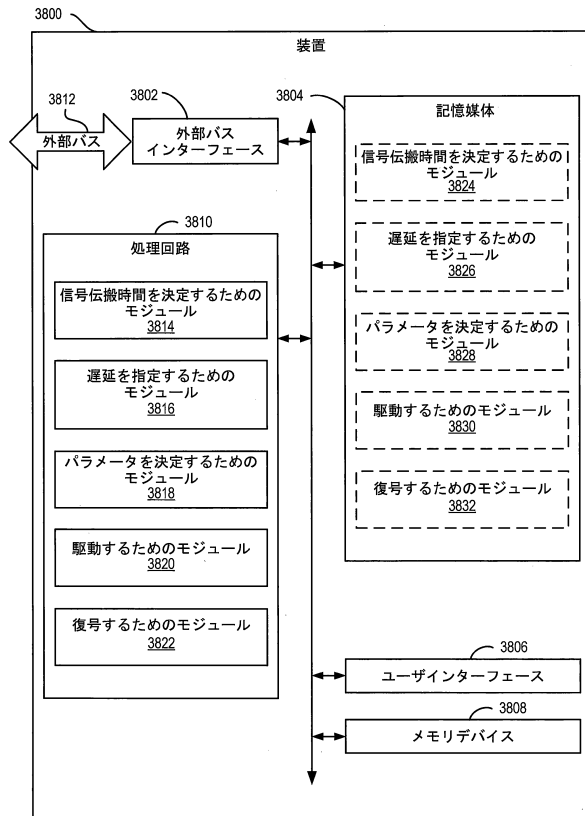
【図 3 6】



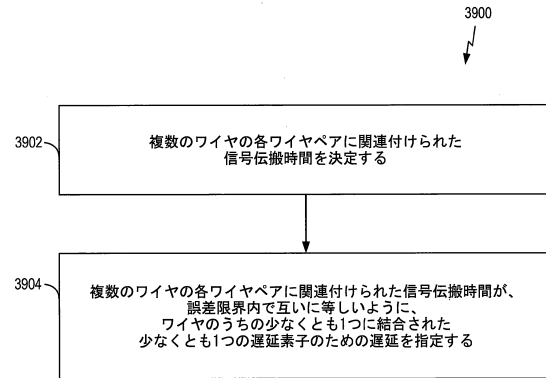
【図 3 7】



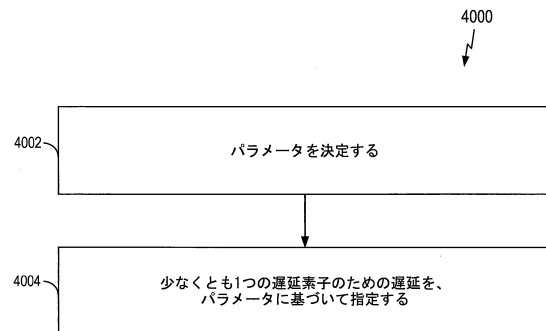
【図 38】



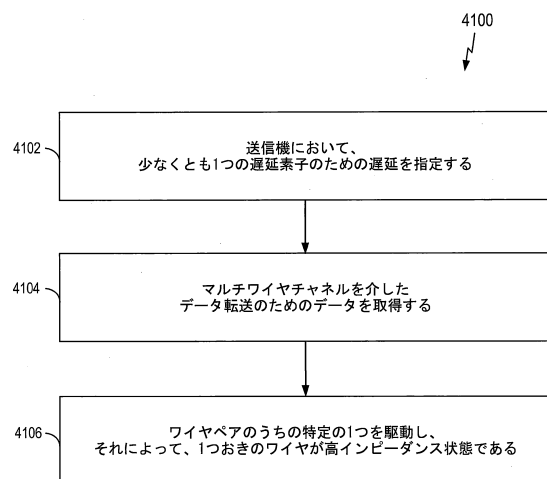
【図 39】



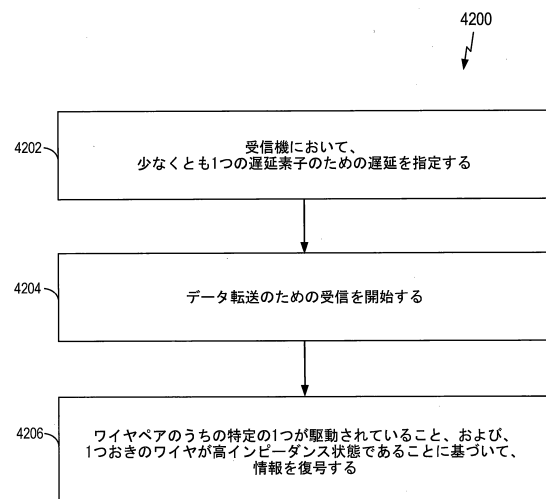
【図 40】



【図 41】



【図 42】



フロントページの続き

- (72)発明者 アルン・チャンドラ・クンドゥ
アメリカ合衆国・カリフォルニア・92121-1714・サン・ディエゴ・モアハウス・ドライ
ヴ・5775
- (72)発明者 ジョージ・アラン・ウィリー
アメリカ合衆国・カリフォルニア・92121-1714・サン・ディエゴ・モアハウス・ドライ
ヴ・5775
- (72)発明者 チュルキュ・イ
アメリカ合衆国・カリフォルニア・92121-1714・サン・ディエゴ・モアハウス・ドライ
ヴ・5775

審査官 阿部 弘

- (56)参考文献 特開2008-294795(JP,A)
特開平11-112485(JP,A)
特開昭59-103424(JP,A)
米国特許出願公開第2008/0205439(US,A1)
特開2006-270133(JP,A)
特開2010-233225(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H04L 7/00
H04L 25/02