

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-208041

(P2007-208041A)

(43) 公開日 平成19年8月16日(2007.8.16)

(51) Int. Cl. F I テーマコード (参考)
 HO 1 L 33/00 (2006.01) HO 1 L 33/00 N 5 FO 4 1

審査請求 未請求 請求項の数 10 O L (全 18 頁)

(21) 出願番号 特願2006-25649 (P2006-25649)
 (22) 出願日 平成18年2月2日(2006.2.2)

(71) 出願人 000190688
 新光電気工業株式会社
 長野県長野市小島田町80番地
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (72) 発明者 白石 晶紀
 長野県長野市小島田町80番地 新光電気
 工業株式会社内
 (72) 発明者 田口 裕一
 長野県長野市小島田町80番地 新光電気
 工業株式会社内
 (72) 発明者 春原 昌宏
 長野県長野市小島田町80番地 新光電気
 工業株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置及び半導体装置の製造方法

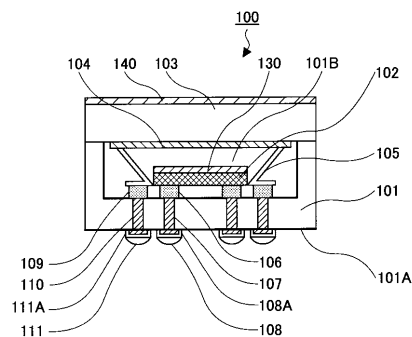
(57) 【要約】

【課題】本発明は屈折率の異なる境界面における光の全反射を防止することを課題とする。

【解決手段】半導体装置100は、基板101に発光素子102が実装されている。発光素子102は、上面に光の反射を防止する光反射防止膜130が形成されている。そのため、発光素子102の内部から外部に放射された光が発光素子102の上面(屈折率の境界面)を通過して進行する際に、屈折率の差によって光の全反射が起きることが防止される。また、発光素子102上には、光透過性を有するガラスよりなる平板状のカバー103が設置され、当該カバー103の上面にも光の反射を防止する光反射防止膜140が形成されている。そのため、発光素子102からの光がカバー103を透過して屈折率の大きいガラス製のカバー103から屈折率の小さい空気へ進行する過程で全反射することが防止される。

【選択図】 図1

実施例1による半導体装置を示す図



【特許請求の範囲】**【請求項 1】**

基板に光機能素子を実装されてなる半導体装置であって、
前記光機能素子上には光透過性を有するカバーが設置され、
少なくとも前記カバーまたは前記光機能素子の何れかに光の反射を防止する光反射防止膜が形成されていることを特徴とする半導体装置。

【請求項 2】

前記カバーは、少なくともおもて面及び裏面の何れかに前記光反射防止膜が形成されていることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記光反射防止膜は、誘電体膜を多層コーティングして形成された透明膜であることを特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 4】

前記光機能素子は、光を発光する発光素子であり、
前記発光素子の側面を囲むように光を反射するリフレクタが配置されていることを特徴とする請求項 1 乃至 3 の何れかに記載の半導体装置。

【請求項 5】

前記光機能素子は、前記基板の凹部に実装され、前記凹部が前記カバーと前記基板が接合されて封止されていることを特徴とする請求項 4 に記載の半導体装置。

【請求項 6】

基板上に光機能素子を実装する工程と、
前記基板上に設置された前記光機能素子を、光透過性を有するカバーを用いて封止する工程と、
少なくとも前記カバーまたは前記光機能素子の何れかに光反射防止膜を形成する工程と、
を有することを特徴とする半導体装置の製造方法。

【請求項 7】

前記光反射防止膜は、誘電体膜を多層コーティングして形成された透明膜であることを特徴とする請求項 6 に記載の半導体装置の製造方法。

【請求項 8】

前記基板は、前記光機能素子を実装する凹部が形成され、
前記凹部の開口は、前記カバーを用いて封止されていることを特徴とする請求項 6 に記載の半導体装置の製造方法。

【請求項 9】

前記光機能素子は、光を発光する発光素子であり、
前記発光素子の側面を囲むように光を反射するリフレクタを配置する工程を有することを特徴とする請求項 6 に記載の半導体装置の製造方法。

【請求項 10】

前記リフレクタの上端を前記カバーに接合する工程と、
前記リフレクタの下端を前記光機能素子が載置された領域の周囲に接合して前記光機能素子を実装された空間を封止する工程と、
を有することを特徴とする請求項 9 に記載の半導体装置の製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は半導体装置及びその製造方法に係り、特に基板に発光素子または受光素子よりなる光機能素子を実装されてなる半導体装置及びその製造方法に関する。

【背景技術】**【0002】**

発光素子が基板に実装されてなる半導体装置には、様々な形状のものが提案されている

10

20

30

40

50

が、例えば発光素子がLED (light emitting diode) などの場合、その発光色の種類は限られている。そのため、所望の発光色を得るために、LEDの発光に対応して発光する蛍光体を用いて、LEDの発光と蛍光体の発光の混色を用いる場合がある。

【0003】

従来の発光素子を実装された半導体装置としては、例えば、基板の凹部に発光素子を実装し、凹部の上部開口をガラスなどの光学部材(ガラス)により封止し、光学部材の下面に形成された蛍光部材が発光素子からの光を受けて発光することで光学部材から出射される光強度を高めるように構成されたものがある(例えば、特許文献1を参照)。

【特許文献1】特開2003-110146号公報

【発明の開示】

10

【発明が解決しようとする課題】

【0004】

しかしながら、上記従来の半導体装置では、発光素子からの光が基板の凹部を覆う光学部材を透過して出射される過程で屈折率の異なる境界面を通過する際、例えば、屈折率の大きい光学部材(屈折率=1.5)から屈折率の小さい空気(屈折率=1.0)に進行する場合に境界面に対する光の入射角によって全反射が発生してしまい、光学部材を透過する光量が減少して光強度が低下するという問題があった。

【0005】

また、光の全反射は、光が屈折率の大きい媒質から屈折率の小さい媒質へ進行する際に発生する現象であるので、発光素子の内部から外部に光が放射される際にも発生するおそれがある。このような場合には、発光素子の上面に向けて光を放射させる構成であるのに、発光素子の内部に全反射した光が発光素子の側面から放射されてしまい、本来の発光面である発光素子の上面からの光強度が低下するという問題もあった。

20

【0006】

そこで、本発明では、上記の点に鑑み、上記問題を解決した半導体装置を提供することを統括的課題としている。

【課題を解決するための手段】

【0007】

上記課題を解決するため、本発明は以下のような手段を有する。

【0008】

30

本発明は、基板に光機能素子を実装されてなる半導体装置であって、前記光機能素子上には光透過性を有するカバーが設置され、少なくとも前記カバーまたは前記光機能素子の何れかに光の反射を防止する光反射防止膜が形成されていることを特徴とする。

【0009】

前記カバーは、少なくともおもて面及び裏面の何れかに前記光反射防止膜が形成されていることを特徴とする。

【0010】

前記光反射防止膜は、誘電体膜を多層コーティングして形成された透明膜であることを特徴とする。

【0011】

40

前記光機能素子は、光を発光する発光素子であり、前記発光素子の側面を囲むように光を反射するリフレクタが配置されていることを特徴とする。

【0012】

前記光機能素子は、前記基板の凹部に実装され、前記凹部が前記カバーと前記基板が接合されて封止されていることを特徴とする。

【0013】

また、本発明は、基板上に光機能素子を実装する工程と、前記基板上に設置された前記光機能素子を、光透過性を有するカバーを用いて封止する工程と、少なくとも前記カバーまたは前記光機能素子の何れかに光反射防止膜を形成する工程と、を有することを特徴とする。

50

【0014】

前記基板は、前記光機能素子を実装する凹部が形成され、前記凹部の開口は、前記カバーを用いて封止されていることを特徴とする。

【0015】

前記光機能素子は、光を発光する発光素子であり、前記発光素子の側面を囲むように光を反射するリフレクタを配置する工程を有することを特徴とする。

【0016】

前記リフレクタの上端を前記カバーに接合する工程と、前記リフレクタの下端を前記光機能素子が載置された領域の周囲に接合して前記光機能素子が実装された空間を封止する工程と、を有することを特徴とする。

10

【発明の効果】

【0017】

本発明によれば、光機能素子上には光透過性を有するカバーが設置され、少なくともカバーまたは光機能素子の何れかに光の反射を防止する光反射防止膜が形成されているため、光機能素子から放射された光、または外部から入射された光の入射角が臨界角より大きい場合でも光を反射せずに光機能素子またはカバーを透過して進行することができるので、光機能素子から出射される光量、または外部から入射される光量が増大して発光、受光の光強度をより高めることが可能になる。

【発明を実施するための最良の形態】

【0018】

以下、図面を参照して本発明を実施するための最良の形態について説明する。

20

【実施例1】

【0019】

図1は、本発明の実施例1による半導体装置100を模式的に示した断面図である。図1を参照するに、半導体装置100は、例えばSiよりなる基板101に、光機能素子として、例えばLEDよりなる発光素子102が実装されてなる半導体装置である。発光素子102は、サファイア(Al_2O_3)を基材としてP層、N層、電極などが形成されており、その上面には、光の反射を防止する光反射防止膜130が形成されている。この光反射防止膜130は、例えば、誘電体膜を積層した多層反射防止膜(EB C: electron beam coating)、あるいはARコ-ティング(anti-reflective coating)と呼ばれる反射防止処理が施され、真空蒸着等により形成された透明な薄膜である。

30

【0020】

そのため、発光素子102の内部から外部に放射された光が発光素子102の上面(屈折率の境界面)を通過して空气中を進行する際に、屈折率の差によって光の全反射が起きることが防止される。

【0021】

尚、本実施例では、発光素子102が基板101に実装される構成について説明しているが、発光素子のみではなく、例えば、受光素子を実装した構成の半導体装置にも本発明を適用することができるのは、勿論である。その場合、光反射防止膜130は、外部から入射された光の反射を防止して受光される光強度を高めることができる。

40

【0022】

ここで、光の全反射が発生する原理について説明する。例えば、屈折率の異なる物質Aと物質Bとの境界では、光の屈折が発生することが知られている。そして、物質A中を進行する光が、境界面の入射点に到達した場合、当該入射点における境界面に対する法線と、入射光線が形成する角度を入射角と呼ぶ。この入射角を、ある角度以上とした場合には、光が透過せず、いわゆる全反射が生じる。このとき、全反射が生じる入射角は、臨界角または全反射の臨界角と呼ばれている。この臨界角は、物質A、Bの屈折率の比によって決まる角度である。

【0023】

物質Aの屈折率 n_1 、物質Bの屈折率 n_2 、臨界角 f とした場合、屈折率と臨界角と

50

の関係は、次式(1)のように表される。

$$\sin f = n_2 / n_1 \cdots (1)$$

この場合、全反射が生じるためには、物質Aの屈折率 n_1 、物質Bの屈折率 n_2 は、次式(2)の条件を満たしていることが必要になる。

$$n_1 > n_2 \cdots (2)$$

従って、サファイア基板の屈折率(=1.8)に対して空気の屈折率(=1.0)が小さいので、発光素子102の内部から外部に放射された光は、境界面に対する入射角が上記臨界角 f より大きい角度である場合には、全反射となり、発光された光が入射角によって発光素子102の外部に進行することができなくなる。

【0024】

本実施例では、発光素子102の発光面(屈折率の境界面)となる上面に光反射防止膜130が形成されているので、発光素子102の内部から外部に進行する光は、入射角が上記臨界角以上になった場合でも、光反射防止膜130によって反射が防止されるため、上方に透過することができる。これにより、発光素子102自体の発光量が増加して発光面からの光強度が向上している。

【0025】

また、発光素子102上には光透過性の、例えばガラスよりなる平板状のカバー103が設置され、当該カバー103の上面にも光の反射を防止する光反射防止膜140が形成されている。この光反射防止膜140は、前述した光反射防止膜130と同様に、多層反射防止膜(EB C: electron beam coating)などからなり、光の反射を防止してカバー103を透過する光量を相対的に増大させることができる。そのため、発光素子102からの光がカバー103を透過して屈折率の大きいガラス製のカバー103から屈折率の小さい空気へ進行する過程で全反射することが防止される。これにより、カバー103の上方に進行する光の光強度を向上させることができる。

【0026】

本実施例においては、半導体装置100から放射される光の強度を高めるために、発光素子102の上面に光反射防止膜130に形成し、且つカバー103の上面にも光反射防止膜140を形成した構成例を説明しているが、本発明では、光反射防止膜130, 140の両方でも良いし、あるいは光反射防止膜130, 140の何れか一方のみを形成した構成として良い。また、カバー103の上面だけでなく下面にも光反射防止膜を形成する構成とすることにより、例えば、後述する蛍光体膜104がガラスよりも屈折率の大きい物質からなる場合には、光の透過率を高めて光強度を向上させることができる。

【0027】

尚、本実施例では、発光素子102が基板101に実装される構成について説明しているが、発光素子のみではなく、例えば、受光素子を実装した構成の半導体装置にも本発明を適用することができるのは、勿論である。その場合、光反射防止膜130, 140は、外部から入射された光の反射を防止して受光される光強度を高められる。

【0028】

さらに、カバー103の下面には、蛍光体膜104が形成されている。このため、本実施例による半導体装置100では、蛍光体膜または蛍光体を含む樹脂などが直接発光素子(LED)上に塗布されることがないため、前記発光素子102の放熱が良好となり、発光素子の発熱による品質低下の影響が抑制されている。

【0029】

また、前記蛍光体膜104が、前記発光素子102からの放熱や紫外線の照射などにより劣化する影響が抑制され、半導体装置を高品質とするとともに長寿命化をはかることが可能となっている。

【0030】

また、基板101には、発光素子102を実装する凹部101Bが形成され、凹部101Bの周囲がカバー103と接合されることで発光素子102が基板101上に封止される構造となっている。すなわち、基板101と前記カバー103によって、発光素子10

10

20

30

40

50

2が封止される空間が画成される構成となっている。このため、発光素子102が封止される空間を、例えば減圧状態としたり、または不活性ガスで満たすことが可能となり、発光素子102の品質の維持と長寿命化を図ることが可能となる。

【0031】

また、基板101とカバー103とが陽極接合により接続されていると、例えば樹脂などの有機材料により接合される場合にくらべて発光素子102が封止される空間が清浄に保持されるため、発光素子102の品質が良好となり、好ましい。

【0032】

また、発光素子102が封止される空間（前記凹部101B）には、発光素子102とともに発光素子102からの発光を反射するリフレクタ105が設置されている。このため本実施例による半導体装置100の発光効率が良いように構成されている。

10

【0033】

また、発光素子102は、例えばAuよりなるバンプ（Auスタッドバンプ）106上に設置され、当該発光素子102は、当該バンプ106を介して基板101の底面を貫通するように形成されるビアプラグ（貫通配線）107と電気的に接続されている。

【0034】

ビアプラグ107の、発光素子102が接続される側の反対側には、例えばNi/Auメッキ層よりなる接続層108Aが形成され、さらに当該接続層108Aに半田バンプ108が形成されている。すなわち、ビアプラグ107が形成されることによって、発光素子102と、当該発光素子102が封止される空間の外側の接続対象とを、容易に接続することが可能になっている。また、バンプ107とビアプラグ107の間にも、例えばNi/Auメッキ層よりなる接続層が形成されていてもよいが、本図では図示を省略している。

20

【0035】

また、リフレクタ105は、基板101を貫通するビアプラグ（放熱配線）110に接続されているため、当該リフレクタ105の放熱性が良好になっている。この場合、当該ビアプラグ110は、ビアプラグ107と同様の構造で構成される。

【0036】

例えば、前記ビアプラグ110は、バンプ（Auスタッドバンプ）109を介して基板101の底面を貫通するように形成されるビアプラグ110と接続されている。ビアプラグ110の、リフレクタ105が接続される側の反対側には、例えばNi/Auメッキ層よりなる接続層111Aが形成され、さらに当該接続層111Aに半田バンプ111が形成されている。この場合、リフレクタ105は、ビアプラグ110を介して冷却（放熱）が行われる。また、ビアプラグ110（半田バンプ111）が、例えばマザーボードなどに接続されて放熱性が良好となるように構成されるとさらに好適である。

30

【0037】

また、基板101が、例えばSiよりなると、基板101を微細な形状に加工することが容易となり、好ましい。例えば、Siはセラミックなどの材料に比べて微細加工が容易である特徴を有している。また、基板101がSiよりなると、ガラス（ホウケイ酸ガラス）よりなるカバー104との間で陽極接合を行うことも可能となる。

40

【0038】

また、基板101の表面は、酸化膜（シリコン酸化膜）101Aが形成され、例えば当該基板101と、ビアプラグ107、110との間や、バンプ106、109との間は絶縁されている。

【0039】

ここで、図2を参照して、発光素子102の製造方法の手順について説明する。図2に示されるように、まず、手順1において、所定の厚さを有するサファイアのウェーハを作成する。サファイアは、光の透過性及び耐熱性に優れており、特に青色の発光体に対しては、光が熱に変換されて高温に加熱されても劣化しにくいといった耐久性も有しているのでLED基板に適している。

50

【0040】

次の手順2において、気相成長法などの成膜形成法を用いてサファイア基板に窒素ガリウム(NGa)などの化合物による薄膜をエピタキシャル成長させてP型半導体、N型半導体を形成する。

【0041】

さらに、手順3において、P型半導体、N型半導体の夫々に電極を形成する。

【0042】

次の手順4において、サファイア基板の電極形成面と反対側の面(裏面)に光反射防止膜をコーティングする。例えば、光透過率の良い誘電体膜を多層コーティングした多層反射防止膜(EBC:electron beam coating)、あるいはARコーティング(anti-reflective coating)と呼ばれる反射防止処理を施して光反射防止膜を形成する。 10

【0043】

そして、手順5において、ダイシングによりサファイア基板上に形成された各発光素子毎に切断して個片化する。これで、光反射防止膜130が形成された発光素子102が得られる。尚、この発光素子102は、光反射防止膜130の形成面を上面として実装される。

【0044】

次に、上記の半導体装置100を製造する製造方法の一例について、図3A~図3Lに基づき、手順を追って説明する。ただし以下の図中、先に説明した部分には同一の参照符号を付し、説明を省略する場合がある。 20

【0045】

まず、図3Aに示す工程において、例えばSiよりなる基板101をエッチングしてパターンニングし、発光素子を設置するための凹部101Bと、ビアプラグ107、110を形成するための、基板101を貫通するビアホール107A、110Aを形成する。

【0046】

次に、図3Bに示す工程において、凹部101Bの内壁面やビアホール107A、110Aの内壁面を含む前記基板101の表面に、例えば熱CVD法などにより、酸化膜(シリコン酸化膜、または熱酸化膜と呼ぶ場合もある)101Aを形成する。

【0047】

次に、図3Cに示す工程において、例えばCuのメッキ法(例えばセミアディティブ法)により、ビアホール107A、110Aに、それぞれビアプラグ107、110を形成する。 30

【0048】

次に、図3Dに示す工程において、例えばメッキ法により、例えばNi/Auよりなる接続層106A、109A、108A、111Aを形成する。この場合、接続層106A、109Aは、それぞれビアプラグ107、110の凹部101Bの側に、接続層108A、111Aは、それぞれビアプラグ107、110の凹部101Bの反対側に形成される。

【0049】

次に、図3Eに示す工程において、接続層106A、109A上に、それぞれバンプ(Auスタッドバンプ)106、109を形成する。なお、本図以降では、接続層106A、109Aの図示を省略している。 40

【0050】

次に、図3Fに示す工程において、凹部101Bの周囲の凸部101Cの表面の酸化膜101Aを、例えばマスクエッチにより剥離する。本工程によって酸化膜が剥離された部分には後の工程においてガラスよりなるカバーが接合される。

【0051】

次に、図3Gに示す工程において、前述した手順1~5により光反射防止膜130が形成された発光素子102を、光反射防止膜130の形成面を上面として凹部101Bに設置する。この場合、例えば熱圧着、または超音波接合などを用いて、発光素子102とバ 50

ンプ106を電氣的に接合し、ランプ106を介して発光素子102とビアプラグ107が電氣的に接続されるように構成する。

【0052】

次に、図3Hに示す工程において、例えばFe、Ni、Coなどの合金の表面にAgまたはAlの反射膜が形成されてなるリフレクタ105を、凹部101Bに設置する。この場合、例えば熱圧着、または超音波接合などを用いて、リフレクタ105とランプ109を接合し、ランプ109を介してリフレクタ105とビアプラグ110が接続されるように構成する。

【0053】

次に、図3Iに示す工程において、例えばホウケイ酸ガラスよりなる、透過性を有する平板状のカバー103の上面に真空蒸着法などにより光透過率の良い誘電体膜を多層コーティングして光反射防止膜140を形成する。さらに、カバー103の下面に、蛍光体膜104をパターンニングして形成する。本実施例による半導体装置の製造方法では、上記のように、平板状のカバー103の上下面の夫々に光反射防止膜140、蛍光体膜104を形成しているため、光反射防止膜140、蛍光体膜104の膜厚の均一性を良好に保つことができる。そのために半導体装置の発光の強度や発光色の均一性を高めることができる。

10

【0054】

また、この場合、カバー103と基板101とが接合される部分には、蛍光体膜104を形成せず、カバー103と基板101が直接接触するように蛍光体膜がパターンニングされるのが好ましい。

20

【0055】

次に、図3Jに示す工程において、カバー103と基板101を、例えば陽極接合により接合し、発光素子102を基板101上で封止する構造が形成される。この場合、陽極接合は、カバー103と基板101との間に高電圧を印加し、カバー103と基板101を昇温して行う。

【0056】

上記の陽極接合が行われると、基板を構成するSiと、カバーを構成するガラス中の酸素が結合し、接合力が良好で安定した接合が行われる。また、樹脂材料を用いた接合と異なり、発光素子102が封止される空間を汚染するようなガス、不純物などが殆ど発生することがない。

30

【0057】

次に、図3Kに示す工程において、接続層108A、111Aにそれぞれ半田ランプ108、111を形成する。

【0058】

次に、図3Lに示す工程において、基板101とカバー103をダイシングにより切断し、個片化することで、先に説明した半導体装置100(図2を参照)が完成する。

【0059】

上記説明では、発光素子102上の光反射防止膜130は、個片化の前に形成した場合について説明したが、発光素子102を基板101に実装後に形成し、パターンニングする方法を用いても良い。

40

【0060】

また、カバー103上の光反射防止膜140は、ウェーハレベルパッケージの場合、パッケージ個片化の前に形成してもよいし、個片化後に形成する方法を用いても良い。

【0061】

また、カバー103の上面だけでなく側壁にも光反射防止膜を形成するようにしても良い。その場合は、カバー103を切断する際にカバー103のみハーフダイシングした後、カバー103の側面に誘電体膜を多層コーティングして光反射防止膜を形成するようにしても良い。

【実施例2】

50

【0062】

また、本発明による半導体装置は、実施例1に記載した構造に限定されず、例えば以下に説明するように、様々に構成することが可能である。

【0063】

図4は、本発明の実施例2による半導体装置200を模式的に示した断面図である。図2を参照するに、半導体装置200は、例えばSiよりなる基板201に、例えばLEDよりなる発光素子202が実装されてなる半導体装置である。発光素子202は、サファイア(Al_2O_3)を基材としてP層、N層、電極などが形成されており、その上面には、光の反射を防止する光反射防止膜230が形成されている。この光反射防止膜230は、例えば、多層反射防止膜(EBC: electron beam coating)、あるいはARコ-ティング(anti-reflective coating)と呼ばれる反射防止処理が施され、例えば真空蒸着等により形成された透明な薄膜である。

10

【0064】

また、発光素子202上には光透過性の、例えばガラスよりなる平板状のカバー203が設置され、当該カバー203の上面にも光の反射を防止する光反射防止膜240が形成されている。この光反射防止膜240は、前述した光反射防止膜230と同様に、多層反射防止膜(EBC: electron beam coating)などからなり、光の反射を防止してカバー103を透過する光量を相対的に増大させることができる。そのため、発光素子202からの光がカバー203を透過して屈折率の大きいガラス製のカバー203から屈折率の小さい空気へ進行する過程で全反射することが防止される。これにより、カバー203の上

20

【0065】

本実施例においては、半導体装置200から放射される光の強度を高めるために、発光素子202の上面に光反射防止膜230に形成し、且つカバー203の上面にも光反射防止膜240を形成した構成例を説明しているが、本発明では、光反射防止膜230, 240の両方でも良いし、あるいは光反射防止膜230, 240の何れか一方のみを形成した構成として良い。また、カバー203の上面だけでなく下面にも光反射防止膜を形成する構成とすることにより、例えば、後述する蛍光体膜204がガラスよりも屈折率の大きい物質からなる場合には、光の透過率を高めて光強度を向上させることができる。

【0066】

尚、本実施例では、発光素子202が基板201に実装される構成について説明しているが、発光素子のみではなく、例えば、受光素子を実装した構成の半導体装置にも本発明を適用することができるのは、勿論である。その場合、光反射防止膜230, 240は、外部から入射された光の反射を防止して受光される光強度を高めることができる。

30

【0067】

さらに、当該カバー203の下面には蛍光体膜204が形成されている。この場合、本実施例による、基板201、発光素子202、カバー203、および蛍光体膜204は、実施例1の場合の基板101、発光素子102、カバー103、および蛍光体膜104に相当し、本実施例による半導体装置200は、実施例1の半導体装置100と同様の効果を有する。

40

【0068】

すなわち、半導体装置200では、蛍光体膜または蛍光体を含む樹脂などが直接発光素子(LED)上に塗布されることがないため、発光素子202の放熱が良好となり、発光素子の発熱による品質低下の影響が抑制されている。

【0069】

また、蛍光体膜204が、発光素子202からの放熱や紫外線の照射などにより劣化する影響が抑制され、半導体装置を高品質とするとともに長寿命化をはかることが可能となっている。

【0070】

また、本実施例による半導体装置200では、略平板状の前記カバー203に、前記蛍

50

光体膜が、例えば印刷法により形成されているため、蛍光体膜の膜厚の均一性が良好である特徴を有している。すなわち、本実施例による半導体装置200では、平板状の前記カバー203に蛍光体膜204を形成しているため、例えば印刷法などを用いて、蛍光体膜204を膜厚の均一性を良好に形成することができる。さらに、本実施例による半導体装置では、前記発光素子202の側面に蛍光体膜を形成する必要がなく、そのために発光の強度や発光色の均一性が良好である特徴を有する。

【0071】

また、発光素子202は、例えばAuよりなるバンプ(Auスタッドバンプ)206上に設置され、当該発光素子202は、当該バンプ206を介して基板201の底面を貫通するように形成されるビアプラグ(貫通配線)207と電氣的に接続されている。

10

【0072】

ビアプラグ207の、発光素子202が接続される側の反対側には、例えばNi/Auメッキ層よりなる接続層208Aが形成され、さらに当該接続層208Aに半田バンプ208が形成されている。すなわち、ビアプラグ207が形成されることによって、発光素子202と、当該発光素子202が封止される空間の外側の接続対象とを、容易に接続することが可能になっている。また、バンプ207とビアプラグ207の間にも、例えばNi/Auメッキ層よりなる接続層が形成されていてもよいが、本図では図示を省略している。

【0073】

また、基板201の表面は、酸化膜(シリコン酸化膜)201Aが形成され、例えば当該基板201と、ビアプラグ207との間や、バンプ206との間は絶縁されている。

20

【0074】

本実施例による半導体装置200の場合、実施例1の半導体装置100と以下の点で相違しており、本実施例特有の効果有している。

【0075】

本実施例による半導体装置200は、発光素子202からの発光を反射するリフレクタ205(前記リフレクタ105に相当)を有するとともに、当該リフレクタ205が、基板201およびカバー203とともに、発光素子202を封止する封止空間201Bを画成している。

【0076】

この場合、リフレクタ205の一端は、基板201上に形成された、例えばAuよりなる接合層210により当該基板101に接合される。また、リフレクタ205の他の一端は、例えばAuよりなる接合層209により、カバー203に接合されている。すなわち、リフレクタ203が、基板101、およびカバー204の双方と接合されることで、発光素子202が封止される封止空間201Bが形成されている。

30

【0077】

このため、封止空間201Bを、例えば減圧状態としたり、または不活性ガスで満たすことが可能となり、発光素子202の品質の維持と長寿命化を図ることが可能となっている。

【0078】

また、基板201に、実施例1に記載したビアプラグ110に相当する放熱配線を形成し、リフレクタ205に接続することで、当該リフレクタ205の放熱性が良好となる構造(実施例1と同様の構造)としてもよい。

40

【0079】

本実施例による半導体装置200では、基板201の構造(形状)が基板101に比べて単純であり、当該基板201の加工が容易となる特徴を有している。また、リフレクタが外気に曝される構造であるため、半導体装置100と比べるとさらに放熱性が良好であるメリットがある。

【0080】

次に、上記の半導体装置200を製造する製造方法の一例について、図5A~図5Mに

50

基づき、手順を追って説明する。ただし以下の図中、先に説明した部分には同一の参照符号を付し、説明を省略する場合がある。

【0081】

まず、図5Aに示す工程において、例えばSiよりなる基板201をエッチングしてパターンニングし、ビアプラグ207を形成するための、基板201を貫通するビアホール207Aを形成する。

【0082】

次に、図5Bに示す工程において、ビアホール207Aの内壁面を含む基板201の表面に、例えば熱CVD法などにより、酸化膜(シリコン酸化膜、または熱酸化膜とよぶ場合もある)201Aを形成する。

【0083】

次に、図5Cに示す工程において、例えばCuのメッキ法(例えばセミアディティブ法)により、ビアホール207Aにビアプラグ207を形成する。

【0084】

次に、図5Dに示す工程において、ビアプラグ207に対して、例えばメッキ法により、例えばNi/Auよりなる接続層206A, 208Aを形成する。この場合、ビアプラグ207に対して、接続層206Aは後の工程で発光素子を実装される第1の側に、接続層208Aは当該第1の側の反対側の第2の側に形成される。また、基板201の第1の側には、後の工程においてリフレクタを接合するための、例えばAuよりなる接合層210をスパッタリング法またはメッキ法などにより、形成する。なお、本図以降では、接続層206A, 209Aの図示を省略している。

【0085】

次に、図5Eに示す工程において、前記接続層206A上に、パンプ(Auスタッドパンプ)206を形成する。

【0086】

次に、図5Fに示す工程において、例えばLEDよりなる発光素子202を、基板201上に設置する。この場合、例えば熱圧着、または超音波接合などを用いて、前述した手順1~5により光反射防止膜230が形成された発光素子202とパンプ206を電氣的に接合し、パンプ206を介して発光素子202とビアプラグ207が電氣的に接続されるように構成する。

【0087】

次に、図5Gに示す工程において、基板201をダイシングにより切断し、発光素子202が実装された基板201を個片化する。

【0088】

次に、図5Hに示す工程において、例えばホウケイ酸ガラスよりなる、平板状のカバー203の上面に、例えば、真空蒸着法により光透過率の良い誘電体膜を多層コーティングして光反射防止膜240を形成する。さらに、カバー203の下面に、蛍光体膜204をパターンニングして形成する。本実施例による半導体装置の製造方法では、上記のように、平板状のカバー203の上下面の夫々に光反射防止膜240、蛍光体膜204を形成しているため、光反射防止膜240、蛍光体膜204の膜厚の均一性を良好に保つことができる。そのために半導体装置200の発光の強度や発光色の均一性を高めることができる。

【0089】

次に、図5Iに示す工程において、カバー203に対して、後の工程においてリフレクタ209が接合されるための、例えばAuよりなる接合層209を、例えばスパッタリング法により、形成する。

【0090】

次に、図5Jに示す工程において、例えばFe、Ni、Coなどの合金の表面にAgまたはAlの反射膜が形成されてなるリフレクタ205の上端を、接合層209に接合する。この場合、例えば熱圧着、または超音波接合などを用いて、リフレクタ205と接合層209を接合する。

10

20

30

40

50

【0091】

次に、図5Kに示す工程において、カバー203に接合されたリフレクタ205の下端と、発光素子202が実装された基板201とを接合する。この場合、例えば熱圧着、または超音波接合などを用いて、リフレクタ205と接合層210を接合する。このようにして、発光素子202が封止される封止空間201Bが形成され、基板201上で発光素子202が封止される。

【0092】

次に、図5Lに示す工程において、接続層208Aに半田バンプ208を形成する。

【0093】

次に、図5Mに示す工程において、カバー203をダイシングにより切断し、個片化することで、先に説明した半導体装置200(図4参照)を形成することができる。 10

【0094】

本実施例より製造される半導体装置200は、基板201の構造(形状)が実施例1の基板101に比べて単純であるとともに、リフレクタが外気に曝される構造であるため、実施例1の半導体装置100と比べるとさらに放熱性が良好である特徴を有している。

【実施例3】

【0095】

図6は実施例3の半導体装置を示す図である。図6に示されるように、半導体装置300は、基板301上に発光素子302が接着層320を介して固着される。発光素子302の上面には、光反射防止膜330が形成されている。 20

【0096】

基板301は、上面から下面に貫通するビアプラグ307が形成されており、ビアプラグ307の下端が基板301の下面に形成された配線パターン308に電氣的に接続されている。さらに、ビアプラグ307の上端は、発光素子302の電極(図示せず)にボンディングワイヤ322を介して接続される。

【0097】

また、発光素子302が実装された基板301の上面には、例えばホウケイ酸ガラスよりなる、半球面形状のカバー303が接合層310を介して接合されている。このカバー303は、内側も半球面形状に形成されており、外周面には光反射防止膜340が形成され、内周面には蛍光体膜304が形成されている。 30

【0098】

上記光反射防止膜330, 340は、前述した実施例1, 2と同様に、例えば、真空蒸着法などにより光透過率の良い誘電体膜を多層コーティングして形成された透明膜である。従って、この光反射防止膜330, 340は、前述した実施例1, 2と同様に、多層反射防止膜(EBC: electron beam coating)などからなり、光の反射を防止して発光素子302、カバー303を透過する光量を相対的に増大させることができる。そのため、発光素子302からの光がカバー303を透過して屈折率の大きいガラス製のカバー303から屈折率の小さい空気へ進行する過程で全反射することが防止される。これにより、カバー303から外部に進行する光の光強度を向上させることができる。 40

【0099】

本実施例においては、半導体装置300から放射される光の強度を高めるために、発光素子302の上面に光反射防止膜330に形成し、且つカバー303の上面にも光反射防止膜340を形成した構成例を説明しているが、本発明では、光反射防止膜330, 340の両方でも良いし、あるいは光反射防止膜330, 340の何れか一方のみを形成した構成として良い。また、半球面形状とされたカバー303の外周面だけでなく内周面にも光反射防止膜を形成する構成とすることにより、例えば、蛍光体膜304がガラスよりも屈折率の大きい物質からなる場合には、光の透過率を高めて光強度を向上させることができる。 40

【0100】

尚、本実施例では、発光素子302が基板301に実装される構成について説明してい 50

るが、発光素子のみではなく、例えば、受光素子を実装した構成の半導体装置にも本発明を適用することができるのは、勿論である。その場合、光反射防止膜 330, 340 は、外部から入射された光の反射を防止して受光される光強度を高めることができる。

【0101】

以上、本発明を好ましい実施例について説明したが、本発明は上記の特定の実施例に限定されるものではなく、特許請求の範囲に記載した要旨内において様々な変形・変更が可能である。

【産業上の利用可能性】

【0102】

尚、上記実施例では、LEDよりなる発光素子を例に挙げて説明したが、これに限らず、LED以外の発光素子を実装された半導体装置にも適用できるのは言うまでもない。 10

【0103】

また、上記実施例では、真空蒸着法を用いた多層反射防止膜 (EBC: electron beam coating) や AR コーティング (anti-reflective coating) と呼ばれる反射防止処理により光反射防止膜が形成される場合について説明したが、これに以外の薄膜形成方法を用いて光反射防止膜を形成しても良いのは勿論である。

【0104】

また、上記実施例では、発光素子を封止するカバーが平板状のものと半球形状のものを一例として挙げたが、カバーの形状は、これに限らず、例えば、凸レンズ状のものやあるいは有底円筒形状のもの等でも良いのは勿論である。 20

【図面の簡単な説明】

【0105】

【図1】本発明の実施例1による半導体装置を示す図である。

【図2】発光素子102の製造方法の手順を示す図である。

【図3A】図1の半導体装置の製造方法を示す図(その1)である。

【図3B】図1の半導体装置の製造方法を示す図(その2)である。

【図3C】図1の半導体装置の製造方法を示す図(その3)である。

【図3D】図1の半導体装置の製造方法を示す図(その4)である。

【図3E】図1の半導体装置の製造方法を示す図(その5)である。

【図3F】図1の半導体装置の製造方法を示す図(その6)である。 30

【図3G】図1の半導体装置の製造方法を示す図(その7)である。

【図3H】図1の半導体装置の製造方法を示す図(その8)である。

【図3I】図1の半導体装置の製造方法を示す図(その9)である。

【図3J】図1の半導体装置の製造方法を示す図(その10)である。

【図3K】図1の半導体装置の製造方法を示す図(その11)である。

【図3L】図1の半導体装置の製造方法を示す図(その12)である。

【図4】実施例2による半導体装置を示す図である。

【図5A】図4の半導体装置の製造方法を示す図(その1)である。

【図5B】図4の半導体装置の製造方法を示す図(その2)である。

【図5C】図4の半導体装置の製造方法を示す図(その3)である。 40

【図5D】図4の半導体装置の製造方法を示す図(その4)である。

【図5E】図4の半導体装置の製造方法を示す図(その5)である。

【図5F】図4の半導体装置の製造方法を示す図(その6)である。

【図5G】図4の半導体装置の製造方法を示す図(その7)である。

【図5H】図4の半導体装置の製造方法を示す図(その8)である。

【図5I】図4の半導体装置の製造方法を示す図(その9)である。

【図5J】図4の半導体装置の製造方法を示す図(その10)である。

【図5K】図4の半導体装置の製造方法を示す図(その11)である。

【図5L】図4の半導体装置の製造方法を示す図(その12)である。

【図5M】図4の半導体装置の製造方法を示す図(その13)である。 50

【図6】実施例3による半導体装置を示す図である。

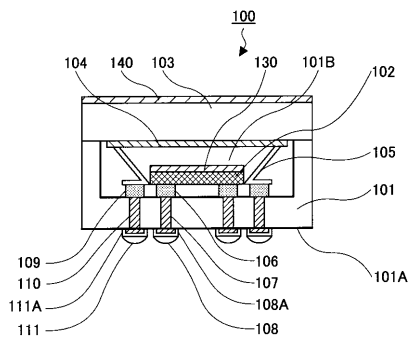
【符号の説明】

【0106】

- 100, 200, 300 半導体装置
- 101, 201, 301 基板
- 102, 202, 302 発光素子
- 103, 203, 303 カバー
- 104, 204, 304 蛍光体膜
- 105, 205 リフレクタ
- 130, 140, 230, 240, 330, 340 光反射防止膜

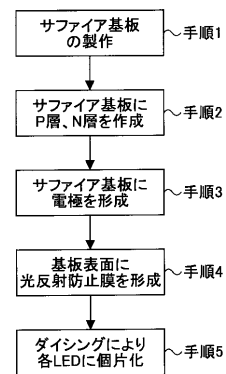
【図1】

実施例1による半導体装置を示す図



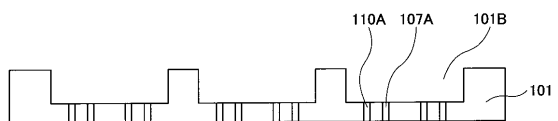
【図2】

発光素子102の製造方法の手順を示す図



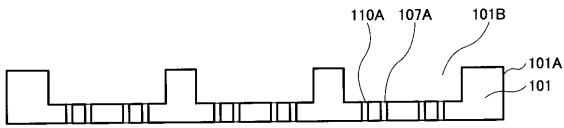
【図3A】

図1の半導体装置の製造方法を示す図(その1)



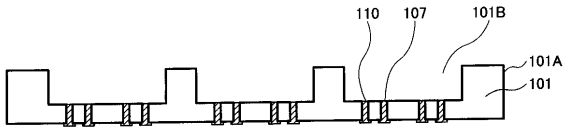
【 図 3 B 】

図1の半導体装置の製造方法を示す図(その2)



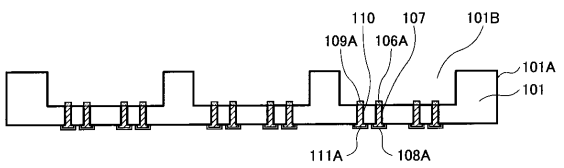
【 図 3 C 】

図1の半導体装置の製造方法を示す図(その3)



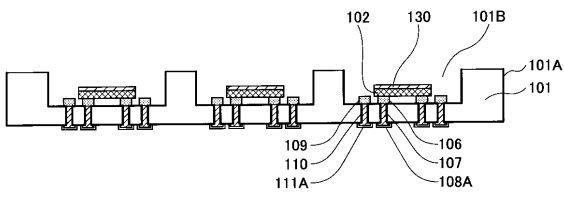
【 図 3 D 】

図1の半導体装置の製造方法を示す図(その4)



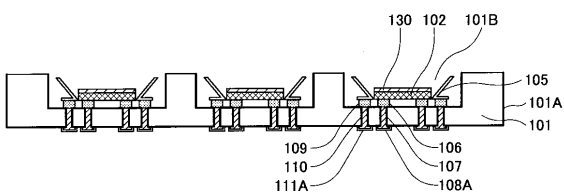
【 図 3 G 】

図1の半導体装置の製造方法を示す図(その7)



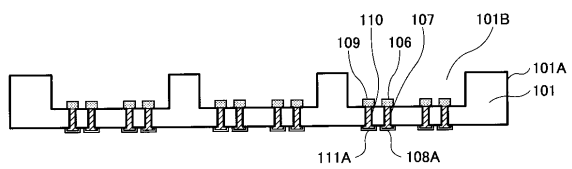
【 図 3 H 】

図1の半導体装置の製造方法を示す図(その8)



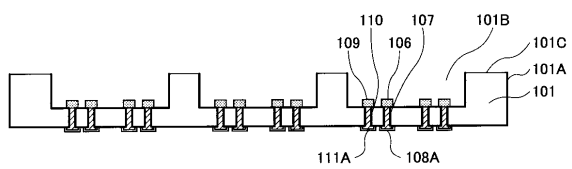
【 図 3 E 】

図1の半導体装置の製造方法を示す図(その5)



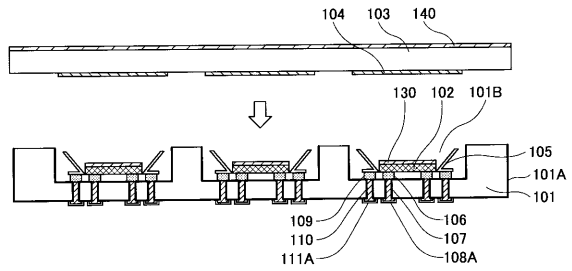
【 図 3 F 】

図1の半導体装置の製造方法を示す図(その6)



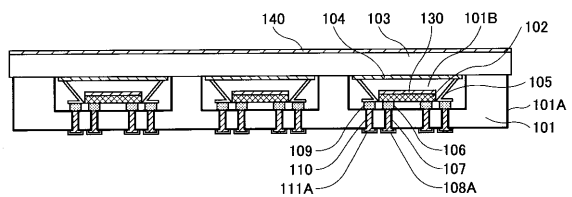
【 図 3 I 】

図1の半導体装置の製造方法を示す図(その9)



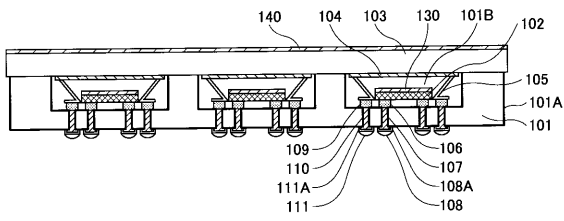
【 図 3 J 】

図1の半導体装置の製造方法を示す図(その10)



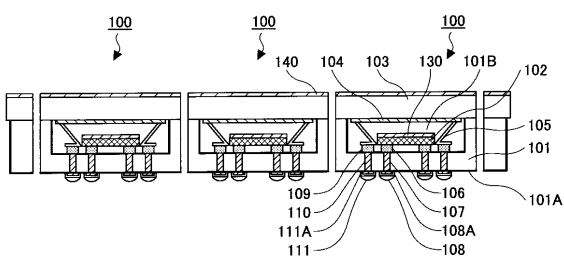
【 図 3 K 】

図1の半導体装置の製造方法を示す図(その11)



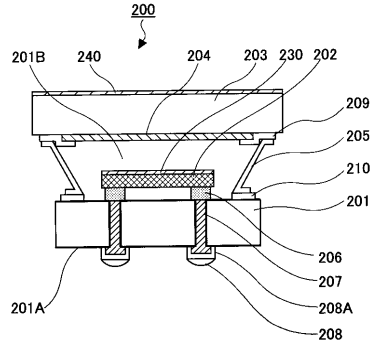
【 図 3 L 】

図1の半導体装置の製造方法を示す図(その12)



【 図 4 】

実施例2による半導体装置を示す図



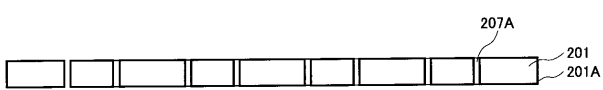
【 図 5 A 】

図4の半導体装置の製造方法を示す図(その1)



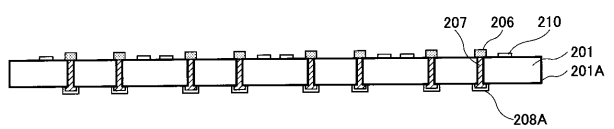
【 図 5 B 】

図4の半導体装置の製造方法を示す図(その2)



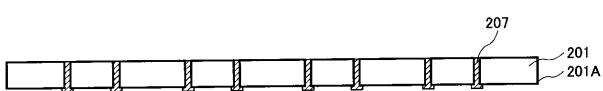
【 図 5 E 】

図4の半導体装置の製造方法を示す図(その5)



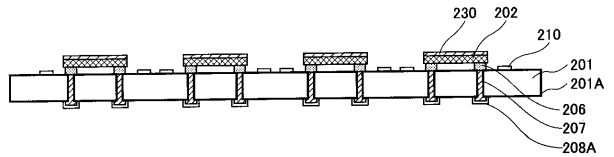
【 図 5 C 】

図4の半導体装置の製造方法を示す図(その3)



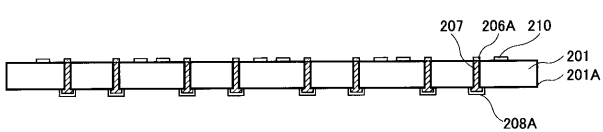
【 図 5 F 】

図4の半導体装置の製造方法を示す図(その6)



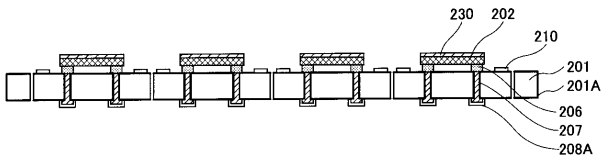
【 図 5 D 】

図4の半導体装置の製造方法を示す図(その4)



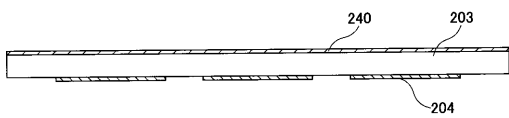
【 図 5 G 】

図4の半導体装置の製造方法を示す図(その7)



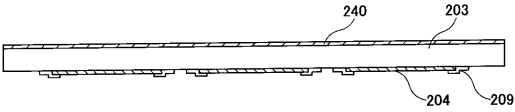
【 図 5 H 】

図4の半導体装置の製造方法を示す図(その8)



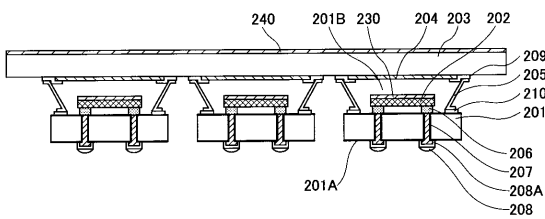
【 図 5 I 】

図4の半導体装置の製造方法を示す図(その9)



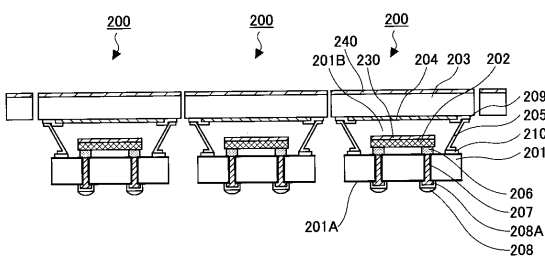
【 図 5 L 】

図4の半導体装置の製造方法を示す図(その12)



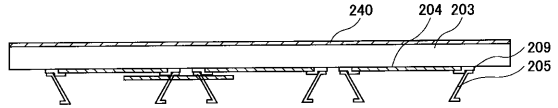
【 図 5 M 】

図4の半導体装置の製造方法を示す図(その13)



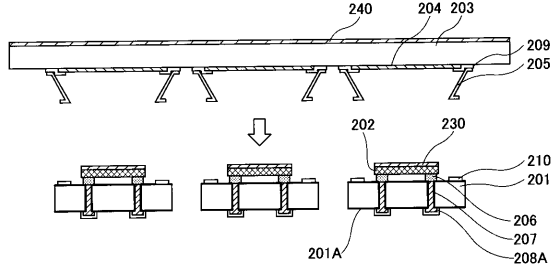
【 図 5 J 】

図4の半導体装置の製造方法を示す図(その10)



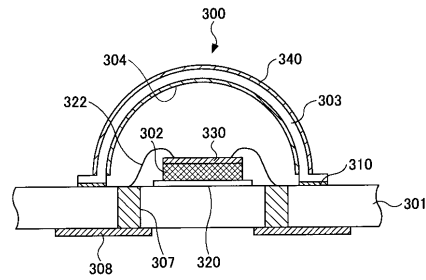
【 図 5 K 】

図4の半導体装置の製造方法を示す図(その11)



【 図 6 】

実施例3による半導体装置を示す図



フロントページの続き

- (72)発明者 坂口 秀明
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 小泉 直幸
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 村山 啓
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 東 光敏
長野県長野市小島田町80番地 新光電気工業株式会社内
- Fターム(参考) 5F041 AA04 DA03 DA09 DA61 DA78 EE25