

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5496540号
(P5496540)

(45) 発行日 平成26年5月21日(2014.5.21)

(24) 登録日 平成26年3月14日(2014.3.14)

(51) Int.Cl.

F 1

H01L 27/12 (2006.01)

H01L 27/12

B

H01L 21/02 (2006.01)

H01L 27/12

R

H01L 21/20 (2006.01)

H01L 21/20

請求項の数 6 (全 18 頁)

(21) 出願番号 特願2009-100931 (P2009-100931)
 (22) 出願日 平成21年4月17日 (2009.4.17)
 (65) 公開番号 特開2009-283922 (P2009-283922A)
 (43) 公開日 平成21年12月3日 (2009.12.3)
 審査請求日 平成24年1月18日 (2012.1.18)
 (31) 優先権主張番号 特願2008-113320 (P2008-113320)
 (32) 優先日 平成20年4月24日 (2008.4.24)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 加藤 翔
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 烏海 聰志
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 井坂 史人
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

審査官 綿引 隆

最終頁に続く

(54) 【発明の名称】半導体基板の作製方法

(57) 【特許請求の範囲】

【請求項 1】

単結晶半導体基板にイオンを照射して前記単結晶半導体基板中に損傷領域を形成し、
 前記単結晶半導体基板上に絶縁層を形成し、
 前記絶縁層と支持基板を密着させて前記単結晶半導体基板と前記支持基板を貼り合わせ
 、
 前記損傷領域において前記単結晶半導体基板を分離させることにより、前記支持基板上
 に第1の単結晶半導体層を形成し、

前記第1の単結晶半導体層上に、結晶性を有する第1の半導体層を形成し、
 前記第1の半導体層上に、前記第1の半導体層とは異なる条件により前記第1の半導体
 層に比較して低い結晶性を有する第2の半導体層を形成し、
 热処理により前記第1の半導体層及び前記第2の半導体層の結晶性を向上させて、第2
 の単結晶半導体層を形成することを特徴とする半導体基板の作製方法。

【請求項 2】

単結晶半導体基板にイオンを照射して前記単結晶半導体基板中に損傷領域を形成し、
 支持基板上に絶縁層を形成し、
 前記単結晶半導体基板と前記絶縁層を密着させて前記単結晶半導体基板と前記支持基板
 を貼り合わせ、
 前記損傷領域において前記単結晶半導体基板を分離させることにより、前記支持基板上
 に第1の単結晶半導体層を形成し、

10

20

前記第1の単結晶半導体層上に、結晶性を有する第1の半導体層を形成し、前記第1の半導体層上に、前記第1の半導体層とは異なる条件により前記第1の半導体層に比較して低い結晶性を有する第2の半導体層を形成し、

熱処理により前記第1の半導体層及び前記第2の半導体層の結晶性を向上させて、第2の単結晶半導体層を形成することを特徴とする半導体基板の作製方法。

【請求項3】

請求項1または請求項2において、

前記イオンとして、水素を含む原料ガスにより生成されるイオンを用いることを特徴とする半導体基板の作製方法。

【請求項4】

請求項1乃至3のいずれか一において、

前記第1の半導体層に比較して水素濃度が高くなるように前記第2の半導体層を形成することを特徴とする半導体基板の作製方法。

【請求項5】

請求項1乃至4のいずれか一において、

前記第1の半導体層を、その厚さが10nm以上50nm以下となるように形成し、

前記第2の半導体層を、その厚さが300nm以上となるように形成することを特徴とする半導体基板の作製方法。

【請求項6】

請求項1乃至5のいずれか一において、

前記第1の半導体層を、シラン系ガスに対する水素ガスの流量比を50倍以上とするプラズマ化学気相成長法により形成することを特徴とする半導体基板の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

技術分野は、半導体基板の作製方法に関する。

【背景技術】

【0002】

近年では、高性能デバイス用の半導体装置向けにSOI(Silicon On Insulator)基板が用いられている。絶縁層上に形成された薄い単結晶シリコン層の特長を生かすことで、集積回路中のトランジスタ同士を完全に分離して形成することができ、またトランジスタを完全空乏型とすることができますため、高集積、高速駆動、低消費電力など付加価値の高い半導体集積回路が実現できる。

【0003】

上記のようなSOI基板を製造する方法の1つに、水素イオン注入と剥離を組み合わせた、いわゆる水素イオン注入剥離法が知られている。水素イオン注入剥離法の代表的な工程を以下に示す。

【0004】

はじめに、シリコン基板に水素イオンを注入することによって、基板表面から所定の深さにイオン注入層を形成する。次に、ベース基板(支持基板)となる別のシリコン基板を酸化して酸化シリコン層を形成する。その後、水素イオンを注入したシリコン基板と、ベース基板となる別のシリコン基板の酸化シリコン層とを密着させて、2枚のシリコン基板を貼り合わせる。そして、加熱処理を行うことにより、イオン注入層において一方のシリコン基板を分割して薄い単結晶シリコン層を形成する。

【0005】

上述のような方法で形成される単結晶シリコン層は、通常、50nm乃至300nm程度であって、非常に薄い。このため、上述のような方法で形成される単結晶シリコン層は、高集積、高速駆動、低消費電力が要求されるトランジスタの用途には極めて適している。一方で、パワーデバイスや光電変換装置などの用途を考える場合、耐圧の向上、光電変換効率の向上などの観点から、単結晶シリコン層に対して一定の厚さが要求されることにな

10

20

30

40

50

る。

【0006】

イオン注入剥離法を用いて形成される単結晶シリコン層の厚さは、主に、イオン注入の際の加速電圧に依存する。加速電圧を小さくすればイオン注入層は浅い領域に形成されるため、単結晶シリコン層は薄くなる。反対に、加速電圧を大きくすれば、単結晶半導体層は厚くなる。

【0007】

のことから、単結晶半導体層を厚くするためには、単純に加速電圧を大きくすれば良いことが分かる。しかしながら、現実には、加速電圧を大きくして厚い単結晶半導体層を形成することは容易ではない。これは、量産に適した（大電流が実現可能な装置）イオンの注入装置を用いる場合、その制限から、加速電圧を一定以上に大きくすることが困難であることによる。電流が小さい装置を用いる場合には加速電圧を高めることができだが、所定のイオン注入量を得るためにには時間を要することになり、生産性の面で好ましくない。また、100kVを超える高電圧でイオンを加速させる場合には、有害な放射線が発生することもあり、安全性の面で問題がある。

10

【0008】

上述のような問題を解消するため、エピタキシャル成長によって単結晶半導体層を厚膜化する方法が検討されている（例えば、特許文献1参照）。

【先行技術文献】

20

【特許文献】

【0009】

【特許文献1】特開2000-30995号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

特許文献1に記載の方法は、水素イオン注入剥離法を用いて形成した単結晶半導体層に対して、CVD（Chemical Vapor Deposition）法などの方法を用いて単結晶半導体層を気相成長（気相エピタキシャル成長）させるというものである。しかしながら、このような方法で単結晶半導体層を形成する場合、その成膜速度を一定以上に高めることが難しい。これは、半導体装置の量産を考える場合には大きな問題となる。

30

【0011】

上述のような問題点に鑑み、量産に適した方法で半導体基板を提供することを目的の一とする。または、資源を有効に活用しつつ、優れた特性の半導体基板を提供することを目的の一とする。

【課題を解決するための手段】

【0012】

明細書等（少なくとも明細書、特許請求の範囲、図面を含む）において開示する発明の一態様では、固相成長（固相エピタキシャル成長）法を用いることで、生産性良く半導体基板を作製する。より具体的には、次のような工程により半導体基板を作製する。まず、単結晶半導体基板を薄片化して形成した単結晶半導体層に対し、結晶性が高い半導体層を薄く形成する。そして、この結晶性が高い半導体層上に、結晶性が低い半導体層を厚く形成する。その後、上述の積層構造に対して加熱処理などを施して、固相成長による厚い単結晶半導体層を形成する。

40

【0013】

上記の「結晶性が高い半導体層」は、シラン系ガスと水素との混合ガスを用いて、プラズマCVD法により形成することができる。例えば、シラン系ガスに対して、流量比で50倍以上、好ましくは100倍以上の水素を含ませることで形成することができる。なお、上記「結晶性が高い半導体層」は、薄片化して形成された単結晶半導体層の結晶性の影響を大きく受けることになるため、上記の作製方法を特に気相成長（気相エピタキシャル成

50

長)法と呼ぶこともできる。しかし、その結晶性は単結晶であることに限定されず、後に形成される「結晶性が低い半導体層」との関係において結晶性が高ければよい。

【0014】

「結晶性が低い半導体層」は、どのような方法を用いて形成しても良い。例えば、上記「結晶性が高い半導体層」と同様に、シラン系ガスと水素との混合ガスを用いて、プラズマCVD法により形成することができる。この場合、上記の「結晶性が高い半導体層」の場合と比較して、成膜速度が高い条件を用いることが好ましい。例えば、シラン系ガスに対して、流量比で2倍以上20倍以下(好ましくは5倍以上15倍以下)の水素を含ませた原料ガスを用いて形成することができる。

【0015】

開示する発明の一態様である半導体基板の作製方法の詳細は以下の通りである。

【0016】

開示する発明の一態様である半導体基板の作製方法の一は、単結晶半導体基板にイオンを照射して単結晶半導体基板中に損傷領域を形成し、単結晶半導体基板上に絶縁層を形成し、絶縁層と支持基板を密着させて単結晶半導体基板と支持基板を貼り合わせ、損傷領域において単結晶半導体基板を分離させることにより、支持基板上に第1の単結晶半導体層を形成し、第1の単結晶半導体層上に第1の半導体層を形成し、第1の半導体層上に、第1の半導体層とは異なる条件により第2の半導体層を形成し、固相成長法により、第1の半導体層及び第2の半導体層の結晶性を向上させて、第2の単結晶半導体層を形成することを特徴としている。

【0017】

開示する発明の一態様である半導体基板の作製方法の他の一は、単結晶半導体基板にイオンを照射して単結晶半導体基板中に損傷領域を形成し、支持基板上に絶縁層を形成し、単結晶半導体基板と絶縁層を密着させて単結晶半導体基板と支持基板を貼り合わせ、損傷領域において単結晶半導体基板を分離させることにより、支持基板上に第1の単結晶半導体層を形成し、第1の単結晶半導体層上に第1の半導体層を形成し、第1の半導体層上に、第1の半導体層とは異なる条件により第2の半導体層を形成し、固相成長法により、第1の半導体層及び第2の半導体層の結晶性を向上させて、第2の単結晶半導体層を形成することを特徴としている。

【0018】

上記において、第2の半導体層の結晶性より第1の半導体層の結晶性が高くなるように、第1の半導体層及び第2の半導体層を形成することが好ましい。また、第2の半導体層の水素濃度より第1の半導体層の水素濃度が低くなるように、第1の半導体層及び第2の半導体層を形成することが好ましい。

【0019】

また、上記において、第1の半導体層は、その厚さが10nm以上100nm以下となるように形成され、第2の半導体層は、その厚さが300nm以上となるように形成されることが好ましい。

【0020】

また、上記イオンとして、水素を含む原料ガスにより生成されるイオンを用いると良い。また、第1の半導体層の形成は、シラン系ガスに対する水素ガスの流量比を50倍以上とするプラズマ化学気相成長法により行われることが好ましい。

【0021】

また、上記において、第1の単結晶半導体層の下部に、導電性材料を含む層や、不純物元素を含有する半導体層を設けても良い。

【0022】

なお、明細書等において、単結晶とは、結晶構造が一定の規則性を持って形成されており、どの部分においても結晶軸が一定の方向を向いているものをいう。もっとも、開示する発明の一態様において、欠陥や格子歪みなどの規則性の乱れを除外するものではない。

【発明の効果】

10

20

30

40

50

【0023】

開示する発明の一態様では、結晶性が低い半導体層（又は水素濃度が高い半導体層）を形成し、これを固相成長させることで、単結晶半導体層を厚膜化している。これにより、気相成長のみにより単結晶半導体層を形成する場合と比較して、成膜速度を高めることが可能であり、半導体基板の生産性が向上する。また、本発明では、単結晶半導体基板を薄片化して形成した単結晶半導体層上に結晶性半導体層（バッファー層と呼んでも良い）を形成した後、結晶性が低い半導体層（例えば非晶質半導体層など）を形成している。これにより、固相成長の際の加熱処理などにおける半導体層の剥離を防止することができる。つまり、十分な厚さを有する単結晶半導体層を歩留まり良く形成することができる。

【0024】

10

また、開示する発明の一態様では、単結晶半導体基板から単結晶半導体層を厚く分離する必要がないため、イオン照射の際の加速電圧に起因する諸問題を解消することができる。また、単結晶半導体層を分離した後の単結晶半導体基板は繰り返し利用することができるため、半導体基板の製造コストを抑えることができる。

【0025】

このように、開示する発明の一態様によって、優れた特性を有する半導体基板を生産性良く提供することができる。

【図面の簡単な説明】**【0026】**

20

【図1】半導体基板の作製工程を示す図である。

【図2】半導体基板の作製工程を示す図である。

【図3】半導体基板の作製工程を示す図である。

【図4】半導体基板の作製工程を示す図である。

【図5】実施例における観察結果を示す図である。

【発明を実施するための形態】**【0027】**

以下、実施の形態について、図面を用いて詳細に説明する。但し、発明は以下に示す実施の形態の記載内容に限定されず、明細書等において開示する発明の趣旨から逸脱することなく形態および詳細を様々に変更し得ることは当業者にとって自明である。また、異なる実施の形態に係る構成は、適宜組み合わせて実施することが可能である。なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を用い、その繰り返しの説明は省略する。

30

【0028】**(実施の形態1)**

本実施の形態では、開示する発明の一態様に係る半導体基板の作製方法の一例について、図1乃至図3を参照して説明する。

【0029】

はじめに、支持基板100を用意する（図1（A）参照）。支持基板100には、液晶表示装置などに使用されている透光性を有するガラス基板を用いることができる。ガラス基板としては、歪み点が580以上680以下（好ましくは、600以上700以下）であるものを用いると良い。また、ガラス基板は無アルカリガラス基板であることが好ましい。無アルカリガラス基板には、例えば、アルミニシリケートガラス、アルミニホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられている。

40

【0030】

なお、支持基板100としては、ガラス基板の他、セラミック基板、石英基板やサファイア基板などの絶縁体でなる基板、珪素などの半導体でなる基板、金属やステンレスなどの導電体でなる基板などを用いることもできる。

【0031】

本実施の形態においては示さないが、支持基板100の表面に絶縁層を形成しても良い。該絶縁層を設けることにより、支持基板100に不純物（アルカリ金属やアルカリ土類金

50

属など)が含まれている場合には、当該不純物が半導体層へ拡散することを防止できる。絶縁層は単層構造でも良いし積層構造でも良い。絶縁層を構成する材料としては、酸化シリコン、窒化シリコン、酸化窒化シリコン、窒化酸化シリコンなどを挙げることができる。

【0032】

ここで、酸化窒化物とは、その組成において、窒素よりも酸素の含有量(原子数)が多いものを示し、例えば、酸化窒化シリコンとは、酸素が50原子%以上70原子%以下、窒素が0.5原子%以上15原子%以下、シリコンが25原子%以上35原子%以下、水素が0.1原子%以上10原子%以下の範囲で含まれるものという。また、窒化酸化物とは、その組成において、酸素よりも窒素の含有量(原子数)が多いものを示し、例えば、窒化酸化シリコンとは、酸素が5原子%以上30原子%以下、窒素が20原子%以上55原子%以下、シリコンが25原子%以上35原子%以下、水素が10原子%以上25原子%以下の範囲で含まれるものという。但し、上記範囲は、ラザフォード後方散乱法(RBS: Rutherford Backscattering Spectrometry)や、水素前方散乱法(HFS: Hydrogen Forward Scattering)を用いて測定した場合のものである。また、構成元素の含有比率の合計は100原子%を超えない。

10

【0033】

次に、単結晶半導体基板110を用意する。単結晶半導体基板110としては、例えば、シリコン、ゲルマニウム、シリコングルマニウム、炭化シリコンなどの第4属元素でなる半導体基板を用いることができる。もちろん、ガリウムヒ素、インジウムリンなどの化合物半導体でなる基板を用いてもよい。本実施の形態においては、単結晶半導体基板110として、単結晶シリコン基板を用いることとする。単結晶半導体基板110のサイズに制限は無いが、例えば、8インチ(200mm)、12インチ(300mm)、18インチ(450mm)といった円形の半導体基板を、矩形に加工して用いることができる。

20

【0034】

上記の単結晶半導体基板110に対して各種処理を施して、損傷領域114、絶縁層116を形成する(図1(B)参照)。各種処理の詳細については図3を用いて後に説明する。なお、損傷領域114はイオンが導入された領域であり、該領域において単結晶半導体基板110を分離することが可能になる。このため、損傷領域114が形成される深さにより、単結晶半導体基板110から分離される単結晶半導体層の厚さが決定されることになる。本発明においては、損傷領域114を単結晶半導体基板110の表面から50nm以上300nm以下の深さに形成する。

30

【0035】

また、絶縁層116は、貼り合わせに係る層であるから、その表面は、高い平坦性を有することが好ましい。このような絶縁層116としては、例えば、有機シランガスを用いて化学気相成長法により形成される酸化シリコン膜を用いることができる。

【0036】

その後、上記の支持基板100と単結晶半導体基板110とを貼り合わせる(図1(C)参照)。具体的には、支持基板100及び絶縁層116の表面を超音波洗浄などの方法で洗浄した後、支持基板100の表面と絶縁層116の表面とが接触するように配置する。そして、支持基板100の表面と絶縁層116の表面とが貼り合わせられるように、加圧処理を施す。貼り合わせのメカニズムとしては、ファン・デル・ワールス力が関わるメカニズムや、水素結合が関わるメカニズムなどが考えられる。

40

【0037】

なお、上記の貼り合わせを行う前に、支持基板100又は絶縁層116の表面を酸素プラズマ処理又はオゾン処理して、その表面を親水性にしても良い。この処理によって、支持基板100又は絶縁層116の表面に水酸基が付加されるため、貼り合わせに係る界面に水素結合を形成することができる。

【0038】

50

次に、貼り合わせられた支持基板 100 及び単結晶半導体基板 110 に対して加熱処理を施して、貼り合わせを強化する。この際の加熱温度は、損傷領域 114 における分離が進行しない温度とする必要がある。例えば、400 未満、好ましくは 300 以下とすることができる。加熱処理時間については特に限定されず、処理速度と貼り合わせ強度との関係から最適な条件を適宜設定すればよい。本実施の形態においては、200、2 時間の加熱処理を施すこととする。ここで、貼り合わせに係る領域にマイクロ波を照射して、貼り合わせに係る領域のみを局所的に加熱することも可能である。なお、貼り合わせ強度に問題がない場合は、上記加熱処理を省略しても良い。

【0039】

次に、単結晶半導体基板 110 を、損傷領域 114 にて、第 1 の単結晶半導体層 120 と単結晶半導体基板 130 とに分離する(図 1(D)参照)。単結晶半導体基板 110 の分離は、加熱処理により行う。該加熱処理の温度は、支持基板 100 の耐熱温度を目安にすることができる。例えば、支持基板 100 としてガラス基板を用いる場合には、加熱温度は 400 以上 650 以下とすることが好ましい。なお、上記加熱温度の上限は、支持基板 100 の耐熱性に応じて適宜設定することが可能である。例えば、支持基板 100 が 750 までの熱処理に耐えるのであれば、750 以下の温度で加熱処理を行えばよい。本実施の形態においては、600、2 時間の加熱処理を施すこととする。

10

【0040】

上述のような加熱処理を行うことにより、損傷領域 114 に形成された微小な空孔の体積変化が生じ、損傷領域 114 に亀裂が生ずる。その結果、損傷領域 114 において単結晶半導体基板 110 が分離する。絶縁層 116 は支持基板 100 と貼り合わせられているので、支持基板 100 上には単結晶半導体基板 110 から分離された第 1 の単結晶半導体層 120 が残存することになる。また、この加熱処理で、支持基板 100 と絶縁層 116 の貼り合わせに係る界面が加熱されるため、当該界面に共有結合が形成され、支持基板 100 と絶縁層 116 の結合力が一層向上する。なお、分離後の単結晶半導体基板 130 は、再生処理を行った後、再利用することができる。再生処理後の単結晶半導体基板 130 は、単結晶半導体層を得るために基板として用いてもよいし、その他の用途に用いても良い。単結晶半導体層を得るために基板として用いる場合には、1 枚の単結晶半導体基板から複数の半導体基板を作製することができるようになる。

20

【0041】

上述のようにして形成された半導体基板において、第 1 の単結晶半導体層 120 の表面には、分離工程やイオン照射工程による欠陥が存在し、また、その平坦性は損なわれている。そこで、第 1 の単結晶半導体層 120 の欠陥修復処理又は表面平坦化処理を行っても良い。なお、以下に示す欠陥修復処理又は表面平坦化処理は必須の工程ではない。

30

【0042】

欠陥修復処理や、表面平坦化処理としては、例えば、レーザ光照射を用いることができる。レーザ光を第 1 の単結晶半導体層 120 の上方から照射することで、第 1 の単結晶半導体層 120 上部が溶融し、その後、冷却、固化することで、欠陥が修復され、また、表面の平坦性が向上する。レーザ光の照射の際には、支持基板の耐熱温度の範囲内での加熱処理を伴うようにしても良い。支持基板を加熱することにより、欠陥の低減を効果的に進めることができる。

40

【0043】

なお、上記レーザ光の照射による第 1 の単結晶半導体層 120 の溶融は、部分溶融とする。完全溶融とする場合には、液相となった後の無秩序な核発生により微結晶化し、結晶性が低下する可能性が高まるためである。一方で、部分溶融させることにより、溶融されていない固相部分から結晶成長が進行する。これにより、半導体層中の欠陥を減少させることができる。ここで、完全溶融とは、第 1 の単結晶半導体層 120 が下部界面付近まで溶融されて、液相となることをいう。他方、部分溶融とは、この場合、第 1 の単結晶半導体層 120 の上部は溶融して液相となるが、下部は溶融せずに固相のままであることをいう。

50

【0044】

上記レーザ光の照射には、パルス発振レーザ光（パルスレーザ光）を用いることが好ましい。高エネルギーのパルスレーザ光を用いることで、部分溶融状態を作り出すことが容易となるためである。発振周波数は、1 Hz 以上 10 MHz 以下程度とすることが好ましい。より好ましくは、10 Hz 以上 1 MHz 以下である。上述のパルスレーザ光の発振器としては、Ar レーザ、Kr レーザ、エキシマ（ArF、KrF、XeCl）レーザ、CO₂ レーザ、YAG レーザ、YVO₄ レーザ、YLF レーザ、YAlO₃ レーザ、GdVO₄ レーザ、Y₂O₃ レーザ、ルビーレーザ、アレキサンドライトレーザ、Ti : サファイアレーザ、銅蒸気レーザ、金蒸気レーザ等を用いることができる。なお、部分溶融させるためにはパルスレーザ光を用いることが好ましいが、本発明はこれに限定して解釈されるものではない。すなわち、連続発振レーザ光（CW レーザ光）の使用を除外するものではない。なお、CW レーザ光の発振器としては、Ar レーザ、Kr レーザ、CO₂ レーザ、YAG レーザ、YVO₄ レーザ、YLF レーザ、YAlO₃ レーザ、GdVO₄ レーザ、Y₂O₃ レーザ、ルビーレーザ、アレキサンドライトレーザ、Ti : サファイアレーザ、ヘリウムカドミウムレーザ等がある。

【0045】

レーザ光の波長は、第1の単結晶半導体層120に吸収される波長とする必要がある。その波長は、レーザ光の表皮深さ（skin depth）などを考慮して決定すればよい。例えば、250 nm 以上 700 nm 以下の範囲とすることができます。また、レーザ光のエネルギー密度は、レーザ光の波長、レーザ光の表皮深さ、第1の単結晶半導体層120の膜厚などを考慮して決定することができる。レーザ光のエネルギー密度は、例えば、300 mJ / cm² 以上 800 mJ / cm² 以下の範囲とすればよい。なお、上記エネルギー密度の範囲は、第1の単結晶半導体層120の膜厚を200 nm 程度とし、パルスレーザ光の発振器として XeCl エキシマレーザー（波長：308 nm）を用いた場合の一例である。

【0046】

レーザ光の照射は、大気雰囲気のような酸素を含む雰囲気、または窒素雰囲気のような不活性雰囲気で行うことができる。不活性雰囲気中でレーザ光を照射するには、気密性のあるチャンバー内でレーザ光を照射し、このチャンバー内の雰囲気を制御すればよい。チャンバーを用いない場合は、レーザ光の被照射面に窒素ガスなどの不活性ガスを吹き付けることで、窒素雰囲気を形成することもできる。

【0047】

なお、窒素などの不活性雰囲気でレーザ光の照射を行う方が、大気雰囲気で行うよりも第1の単結晶半導体層120の平坦性を向上させる効果は高い。また、大気雰囲気よりも不活性雰囲気の方がクラックやリッジの発生を抑える効果が高く、レーザ光の使用可能なエネルギー密度の範囲が広くなる。なお、レーザ光の照射は、真空中で行ってもよい。真空中でレーザ光を照射した場合には、不活性雰囲気における照射と同様の効果を得ることができる。

【0048】

なお、本実施の形態においては、レーザ光の照射により欠陥の回復、表面の平坦化等を行う例について説明しているが、開示する発明の一態様はこれに限定されない。例えば、第1の単結晶半導体層120の表面をエッチング処理して欠陥を除去し、平坦性を向上させても良い。エッチング処理以外にも、例えば、CMP（Chemical Mechanical Polishing）などの研磨処理を適用することができる。

【0049】

以上により、単結晶半導体基板110から分離して形成された第1の単結晶半導体層120を有する半導体基板を作製することができる。なお、以下の説明においては、上記の欠陥修復処理又は表面平坦化処理を施していない半導体基板を用いる場合について説明する（図1（E）参照）。

【0050】

10

20

30

40

50

次に、第1の単結晶半導体層120上に第1の半導体層122Aをエピタキシャル成長（気相成長、気相エピタキシャル成長）させる（図2（A）参照）。すなわち、第1の半導体層122Aは、第1の単結晶半導体層120の結晶性の影響を受けた半導体層である。ここで、第1の半導体層122Aは、第1の単結晶半導体層120に合わせて材料を選択し、形成すればよい。第1の半導体層122Aとしてシリコン層を形成する場合には、例えば、シラン系ガス（代表的にはシラン）と水素ガスとの混合ガスを原料として、プラズマCVD法により形成することができる。また、第1の半導体層122Aは、5nm以上100nm以下、好ましくは10nm以上50nm以下程度の厚さとなるように形成する。

【0051】

10

上記原料ガスは、シラン系ガスに対する水素ガスの流量比を50倍以上（好ましくは100倍以上）とする混合ガスである。例えば、シラン（SiH₄）を4sccm、水素を400scmで混合させて用いれば良い。水素ガスの流量を高めることにより、結晶性の高い半導体層を形成することができる。これにより、半導体層中の水素含有量を低減することができる。

【0052】

なお、シラン系ガスとしては、上記のシランを用いることに限定されず、ジシラン（Si₂H₆）その他を用いても良い。また、上記の原料ガスには、希ガスを添加してもよい。

【0053】

20

プラズマCVD法を用いて第1の半導体層122Aを形成する際のその他の条件は、周波数が10MHz乃至200MHz、電力が5W以上50W以下、チャンバー内圧力が10Pa以上10³Pa以下、電極間隔（平行平板型の場合）が15mm以上30mm以下、支持基板100の温度が200以上400以下であり、代表的には、それぞれ、60MHz、15W、100Pa、20mm、280である。なお、上記の成膜条件は一例に過ぎず、開示する発明の一態様はこれに限定して解釈されるものではない。ここで重要な点は、第1の半導体層122Aとして結晶性の高い半導体層（又は水素濃度が低い半導体層、水素含有量が小さい半導体層）を形成することであるから、この目的を達成することができれば、どのような形成方法で第1の半導体層122Aを形成しても構わない。

【0054】

30

なお、第1の半導体層122Aのエピタキシャル成長を行う前に、第1の単結晶半導体層120表面に形成されている自然酸化層などは除去しておくことが好ましい。これは、第1の単結晶半導体層120の表面に酸化層が存在する場合には、第1の単結晶半導体層120の結晶性を受けたエピタキシャル成長を進行させることができず、第1の半導体層122Aの結晶性が低下してしまうためである。ここで、上記の酸化層の除去は、フッ酸系の溶液などを用いて行うことができる。

【0055】

次に、第1の半導体層122A上に第2の半導体層122Bを形成する（図2（B）参照）。ここで、第2の半導体層122Bは、第1の半導体層122Aに合わせて材料を選択し、形成する。また、第2の半導体層122Bは、200nm以上（好ましくは400nm以上）の厚さとなるように形成する。この場合においても、第1の半導体層122A表面に形成されている酸化層は除去しておくことが好ましい。

40

【0056】

第2の半導体層122Bは、第1の半導体層122Aと比較して結晶性が低い半導体層とする。または、第2の半導体層122Bは、第1の半導体層122Aと比較して水素濃度が高い半導体層（水素含有量が大きい半導体層）とする。このような第2の半導体層122Bとしては、例えば、非晶質半導体層を形成すればよい。

【0057】

第2の半導体層122Bの形成方法は任意であるが、少なくとも第1の半導体層122Aより成膜速度が高い条件で形成することが好ましい。例えば、シラン系ガス（代表的にはシラン）と水素ガスとの混合ガスを原料として、プラズマCVD法により第2の半導体層

50

122Bを形成する場合には、シラン系ガスに対する水素ガスの流量比を2倍以上20倍以下（好ましくは5倍以上15倍以下）とすればよい。また、周波数を10MHz乃至200MHz、電力を5W以上50W以下、チャンバー内圧力を10Pa以上 10^3 Pa以下、電極間隔（平行平板型の場合）を15mm以上30mm以下、支持基板100の温度を200以上400以下とする。代表的には、シラン(SiH₄)の流量を25sccm、水素の流量を150sccm、周波数を27MHz、電力を30W、圧力を66.6Pa、電極間隔を25mm、基板温度を280とする。なお、上記の成膜条件は一例に過ぎず、開示する発明の一態様はこれに限定して解釈されるものではない。ここで重要な点は、第2の半導体層122Bとして結晶性は低くとも（又は水素濃度が高くとも）成膜速度の高い半導体層を形成することであるから、この目的を達成することができれば、どのような形成方法で第2の半導体層122Bを形成しても構わない。

10

【0058】

その後、熱処理を行い、固相エピタキシャル成長による第2の単結晶半導体層124を形成する（図2（C）参照）。なお、第1の半導体層122Aは第2の単結晶半導体層124の下層領域124Aに対応し、第2の半導体層122Bは第2の単結晶半導体層124の上層領域124Bに対応する。

【0059】

上記の熱処理は、RTA（Rapid Thermal Anneal）、炉（ファーネス）、ミリ波加熱装置などの熱処理装置を用いて行うことができる。熱処理装置の加熱方式としては抵抗加熱式、ランプ加熱式、ガス加熱式、電磁波加熱式などが挙げられる。レーザビームの照射や、熱プラズマジェットの照射を行っても良い。

20

【0060】

一般的に、炉は外熱式であり、チャンバー内と被処理物は熱的に平衡状態となる。一方、RTAは、被処理物に直接エネルギーを与えることで瞬間的な加熱（急速加熱）を行うものであり、チャンバー内と被処理物は熱的に非平衡状態である。RTA装置としては、ランプ加熱式のRTA（LRTA；Lamp Rapid Thermal Anneal）装置、加熱された気体を用いるガス加熱式のRTA（GRTA；Gas Rapid Thermal Anneal）装置、又はランプ加熱式とガス加熱式の両方を備えたRTA装置等が挙げられる。

【0061】

30

RTA装置を用いる場合には、処理温度500以上750以下、処理時間0.5分以上10分以下とすることが好ましい。炉を用いる場合は、処理温度500以上650以下、処理時間1時間以上4時間以下とすることが好ましい。もちろん、支持基板100の耐熱温度が許せばこの限りではない。

【0062】

以上により、第1の単結晶半導体層120と第2の単結晶半導体層124の積層構造が形成される。ここで、第2の単結晶半導体層124を厚く（例えば、500nm以上）形成するために、気相成長法のみを用いることは、成膜速度の点から好ましくない。一方で、成膜速度の問題を解決するため固相成長法のみを用いて第2の単結晶半導体層124を形成する場合には、熱処理に起因する半導体層の剥離の問題が生じることになる。これは、成膜直後の半導体層（例えば、非晶質半導体層）が多量の水素を含有することに起因するものと考えられる。

40

【0063】

本実施の形態では、気相成長により第1の半導体層122A（結晶性が高い半導体層、水素濃度が低い半導体層、または成膜速度が低い製法による半導体層）を薄く形成した後、第2の半導体層122B（結晶性が低い半導体層、水素濃度が高い半導体層、または成膜速度が高い製法による半導体層）を厚く形成し、その後、固相成長を行うことで第2の単結晶半導体層124を形成している。これにより、成膜速度を確保しつつ、半導体層の剥離の問題を解消することができる。つまり、生産性良く、且つ、歩留まり良く、所定の厚さを有する単結晶半導体層を形成することができる。

50

【 0 0 6 4 】

このように、単結晶半導体層上に結晶性の高い半導体層と結晶性の低い半導体層の積層構造を形成し、その後固相成長させることで剥離の問題が低減されるのは、隣接する層同士の結晶性の差が小さくなることで、界面における原子同士の結合が強化され、密着性が高まることによると考えられる。

【 0 0 6 5 】

なお、本実施の形態においては、単結晶半導体層（第1の単結晶半導体層120）と結晶性が低い半導体層（第2の半導体層122B）との間に結晶性が高い半導体層（第1の半導体層122A）を一層形成しているが、上述の理由を考えた場合、本発明をこれに限定して解釈する必要はない。つまり、単結晶半導体層と結晶性が低い半導体層との間に、結晶性が異なる半導体層を複数設ける構成としても良い。例えば、単結晶半導体層上に、結晶性が高い半導体層を形成し、その上に結晶性がやや高い半導体層を形成し、その上に結晶性が低い半導体層を形成する。このような構成とすることで、密着性をより向上させることができある。10

【 0 0 6 6 】

また、界面における密着力という観点からは、上記積層構造は、できるだけ大気などに触れないように形成することが好ましい。例えば、第1の半導体層122Aと第2の半導体層122Bを同一のチャンバー内で連続的に成膜しても良い。

【 0 0 6 7 】

以上により、厚膜化された単結晶半導体層を有する半導体基板を作製することができる。20
なお、本実施の形態においては第1の単結晶半導体層120の表面に平坦化処理を施していないため、第2の単結晶半導体層124の表面は、第1の単結晶半導体層120の表面の影響を強く受けたものとなっている。このため、必要がある場合には、第2の単結晶半導体層124の表面を平坦化しても良い。

【 0 0 6 8 】

また、本実施の形態では、支持基板100上に絶縁層116を介して第1の単結晶半導体層120及び第2の単結晶半導体層124を形成する方法について説明しているが、本発明はこれに限定して解釈されるものではない。例えば、第1の単結晶半導体層120の下部に各種の機能を持たせた層（以下、機能層と呼ぶ）を設けても良い。例えば、導電性材料を含む層や、不純物元素を含有する層（不純物元素を含有する半導体層）などを機能層として形成することができる。30

【 0 0 6 9 】

次に、図3を用いて、本実施の形態において用いる単結晶半導体基板110の加工方法について説明する。

【 0 0 7 0 】

まず、単結晶半導体基板110を用意する（図3（A）参照）。単結晶半導体基板110の詳細については、図1の説明部分を参照することができるため、ここでは省略する。

【 0 0 7 1 】

単結晶半導体基板110を洗浄した後、単結晶半導体基板110の表面に絶縁層112を形成する。絶縁層112を設けない構成とすることもできるが、後のイオン照射の際の単結晶半導体基板110の汚染及び表面の損傷を防ぐためには、絶縁層112を設けることが好ましい。絶縁層112の厚さは10nm以上400nm以下とするといい。40

【 0 0 7 2 】

絶縁層112を構成する材料としては、酸化シリコン、窒化シリコン、酸化窒化シリコン、窒化酸化シリコンなどを挙げることができる。絶縁層112の形成方法としては、CVD法、スパッタ法、単結晶半導体基板110の酸化（又は窒化）による方法などがある。

【 0 0 7 3 】

次に、絶縁層112を介して、電界で加速されたイオンであるイオンビーム140を単結晶半導体基板110に照射し、単結晶半導体基板110の表面から所定の深さの領域に、損傷領域114を形成する（図3（B）参照）。損傷領域114が形成される領域の深さ50

は、イオンビーム 140 の加速エネルギーとイオンビーム 140 の入射角によって制御することができる。なお、損傷領域 114 は、イオンの平均侵入深さと同程度の深さの領域に形成されることになる。

【0074】

上述の損傷領域 114 が形成される深さにより、単結晶半導体基板 110 から分離される単結晶半導体層の厚さが決定される。損傷領域 114 が形成される深さは、単結晶半導体基板 110 の表面から 500 nm 以下であり、好ましくは 400 nm 以下であり、より好ましくは 50 nm 以上 300 nm 以下である。損傷領域 114 を浅く形成することで、分離後の単結晶半導体基板が厚く残存するため、単結晶半導体基板の繰り返し利用回数を増加させることができる。ただし、損傷領域 114 を浅く形成する場合には、加速電圧を低くすることになるため、生産性などについての考慮が必要となる。10

【0075】

上記イオンの照射は、イオンドーピング装置やイオン注入装置を用いて行うことができる。イオン注入装置では、ソースガスを励起してイオン種を生成し、生成されたイオン種を質量分離して、所定の質量を有するイオン種を被処理物に照射する。イオンドーピング装置は、プロセスガスを励起してイオン種を生成し、生成されたイオン種を質量分離せずに被処理物に照射する。なお、質量分離機構を備えているイオンドーピング装置では、イオン注入装置と同様に、質量分離を伴うイオンの照射を行うこともできる。

【0076】

イオンドーピング装置を用いる場合のイオンの照射工程は、例えば、以下の条件で行うことができる。20

- ・ 加速電圧 10 kV 以上 100 kV 以下 (好ましくは 30 kV 以上 80 kV 以下)
- ・ ドーズ量 $1 \times 10^{16} / \text{cm}^2$ 以上 $4 \times 10^{16} / \text{cm}^2$ 以下
- ・ ビーム電流密度 $2 \mu\text{A} / \text{cm}^2$ 以上 (好ましくは $5 \mu\text{A} / \text{cm}^2$ 以上、より好ましくは $10 \mu\text{A} / \text{cm}^2$ 以上)

【0077】

イオンドーピング装置を用いる場合、イオン照射工程のソースガスには水素を含むガスを用いることができる。該ガスを用いることによりイオン種として H^+ 、 H_2^+ 、 H_3^+ を生成することができる。水素ガスをソースガスとして用いる場合には、 H_3^+ を多く照射することが好ましい。具体的には、例えば、イオンビーム 140 に、 H^+ 、 H_2^+ 、 H_3^+ の総量に対して H_3^+ イオンが 70 % 以上含まれるようにすることが好ましい。また、 H_3^+ イオンの割合を 80 % 以上とすることがより好ましい。このように H_3^+ の割合を高めておくことで、損傷領域 114 に $1 \times 10^{20} \text{ atoms} / \text{cm}^3$ 以上の濃度で水素を含ませることが可能である。これにより、損傷領域 114 における分離が容易になる。また、 H_3^+ イオンを多く用いることで、 H^+ 、 H_2^+ を用いる場合よりもイオンの照射効率が向上する。つまり、イオン照射にかかる時間を短縮することができる。なお、ここでは H_3^+ を多く用いる場合について説明しているが、 H^+ や H_2^+ の割合を高めて用いても問題はない。30

【0078】

イオン注入装置を用いる場合には、質量分離により、 H_3^+ イオンが注入されるようになることが好ましい。もちろん、 H^+ や H_2^+ を注入してもよい。ただし、イオン注入装置を用いる場合には、イオン種を選択して注入するため、イオンドーピング装置を用いる場合と比較して、イオン照射の効率が低下する場合がある。40

【0079】

イオン照射工程のソースガスには水素を含むガスの他に、ヘリウムやアルゴンなどの希ガス、フッ素ガスや塩素ガスに代表されるハロゲンガス、フッ素化合物ガス（例えば、 BF_3 ）などのハロゲン化合物ガスから選ばれた一種または複数種類のガスを用いることができる。ソースガスにヘリウムを用いる場合は、質量分離を行わないことで、 He^+ イオンの割合が高いイオンビーム 140 を作り出すことができる。このようなイオンビーム 140 を用いることで、損傷領域 114 を効率よく形成することができる。50

【0080】

また、複数回の照射工程を行うことで、損傷領域114を形成することもできる。この場合、イオン照射工程毎にソースガスを異ならせても良いし、同じソースガスを用いてもよい。例えば、ソースガスとして希ガスを用いてイオン照射を行った後、水素を含むガスをソースガスとして用いてイオン照射を行うことができる。また、初めにハロゲンガス又はハロゲン化合物ガスを用いてイオン照射を行い、次に、水素ガスを含むガスを用いてイオン照射を行うこともできる。

【0081】

上記の損傷領域114を形成した後、絶縁層112を除去し、絶縁層116を形成する(図3(C)参照)。絶縁層116は、貼り合わせに係る層であるから、その表面は、高い平坦性を有することが好ましい。このような絶縁層116としては、例えば、有機シランガスを用いて化学気相成長法により形成される酸化シリコン層を用いることができる。また、窒化シリコン層を用いても良い。

10

【0082】

ここで、絶縁層112を除去するのは、上記イオンの照射によって絶縁層112が損傷する可能性が高いためである。したがって、イオンの照射による絶縁層112の損傷が問題とならない場合には、絶縁層112上に絶縁層116を形成しても良い。又は、絶縁層112を絶縁層116として用いることもできる。

【0083】

以上により、図1(B)に示される半導体基板が得られる。

20

【0084】**(実施の形態2)**

本実施の形態では、第1の単結晶半導体層の下部に、電極(又は配線)として機能する導電層を設ける場合について図4を参照して説明する。なお、実施の形態1と重複する部分についての詳細は省略する。

【0085】

まず、単結晶半導体基板110を用意する(図4(A)参照)。単結晶半導体基板110の詳細については、実施の形態1を参照することができるため、ここでは省略する。

【0086】

単結晶半導体基板110を洗浄した後、単結晶半導体基板110の表面に絶縁層112を形成する。絶縁層112の詳細についても実施の形態1と同様である。

30

【0087】

次に、絶縁層112を介して、電界で加速されたイオンでなるイオンビーム140を単結晶半導体基板110に照射し、単結晶半導体基板110の表面から所定の深さの領域に、損傷領域114を形成する(図4(B)参照)。詳細については実施の形態1を参照すればよい。

【0088】

上記の損傷領域114を形成した後、絶縁層112を除去し、導電層118を形成する(図4(C)参照)。導電層118は、後の工程における熱処理に耐え得るものとする必要がある。このため、導電層118は、高融点金属材料を用いて形成することが好ましい。例えば、チタン、モリブデン、タングステン、タンタル、クロム、ニッケルなどを用いることができる。また、前述の金属材料と、金属材料の窒化物との積層構造としても良い。例えば、窒化チタン層とチタン層の積層構造、窒化タンタル層とタンタル層の積層構造、窒化タングステン層とタングステン層の積層構造などを用いることができる。なお、導電層118は、蒸着法やスパッタリング法を用いて形成することができる。また、電極(又は配線)として用いる場合には、その厚さを100nm以上とすることが好ましい。

40

【0089】

次に、導電層118上に絶縁層116を形成する(図4(D)参照)。絶縁層116は、貼り合わせに係る層であるから、その表面は、高い平坦性を有することが好ましい。このような絶縁層116としては、例えば、有機シランガスを用いて化学気相成長法により形

50

成される酸化シリコン層を用いることができる。また、窒化シリコン層を用いても良い。

【0090】

絶縁層116を形成した後の工程については、実施の形態1と同様である（図1及び図2参照）。

【0091】

なお、図4においては、単結晶半導体基板110上に絶縁層112を形成した後、イオンを照射して損傷領域114を形成し、その後、絶縁層112を除去して、導電層118及び絶縁層116を形成する場合について説明しているが、本発明はこれに限定されない。

【0092】

例えば、単結晶半導体基板の表面上に導電層を形成し、該導電層の表面にイオンを照射して単結晶半導体基板の所定の深さの領域に損傷領域を形成した後、導電層上に絶縁層を形成することもできる。このように、イオン照射の前に導電層を形成することで、導電層を保護層として機能させることができ、絶縁層112を別途設ける必要がなく、工程の短縮につながる。

【0093】

以上により、単結晶半導体層の下部に電極（又は配線）として機能する導電層を有する半導体基板を提供することができる。なお、上記の導電層は、電極（又は配線）として機能させることに限定されない。例えば、その遮光機能を利用して、遮光層として用いても良い。また、上記導電層の形成と同様の方法で、不純物元素を含有する半導体層を形成しても良い。本実施の形態は、実施の形態1と組み合わせて用いることができる。

10

20

【実施例1】

【0094】

本実施例では、開示する発明の一態様である方法を用いてガラス基板上に形成された単結晶シリコン層の特性について、図5を用いて説明する。

【0095】

まず、上記実施の形態において説明した方法を用いて、ガラス基板上に単結晶シリコン層を形成する。本実施例では、厚さ0.7mmのガラス基板上に、厚さ50nmの酸化シリコン層と、厚さ50nmの窒化酸化シリコン層と、厚さ120nmの単結晶シリコン層からなる積層構造を形成した。そして、その後、上記単結晶シリコン層上に、結晶性が高いシリコン層と、結晶性が低いシリコン層を順に形成した。

30

【0096】

結晶性が高いシリコン層の作製条件は、以下の通りである。

- ・成膜法：プラズマCVD
- ・原料ガス：シラン（4sccm）+水素（400sccm）
- ・電力（周波数）：15W（60MHz）
- ・圧力：100Pa
- ・電極間隔：20mm
- ・ガラス基板温度：280
- ・膜厚：20nm

【0097】

40

また、結晶性が低いシリコン層の作製条件は、以下の通りである。

- ・成膜法：プラズマCVD
- ・原料ガス：シラン（25sccm）+水素（150sccm）
- ・電力（周波数）：30W（27MHz）
- ・圧力：6.6.6Pa
- ・電極間隔：25mm
- ・ガラス基板温度：280
- ・膜厚：480nm

【0098】

上記結晶性が低いシリコン層を作製した段階で、半導体層の特性を観察した。具体的には

50

、顕微鏡による半導体層の表面観察、ラマンスペクトル観察、E B S P (E l e c t r o n Back Scattering Pattern) 観察を行った。

【 0 0 9 9 】

その後、固相成長（固相エピタキシャル成長）により、結晶性が高いシリコン層と結晶性が低いシリコン層を単結晶化した。具体的には、ガス加熱式の R T A (G R T A ; Gas Rapid Thermal Anneal) 装置を用いて、650 、6分の熱処理を行った。なお、本実施例で形成した結晶性が高いシリコン層は、極めて単結晶シリコンに近い性質を有しているため、上記の加熱処理によって結晶性が大きく変化することはない。もちろん、結晶性が高いシリコン層が単結晶シリコンに近い性質を有しない場合には、固相成長により単結晶化されることになる。また、この段階では、上記シリコン層の剥離は発生しなかった。上記の熱処理後、再度、表面観察、ラマンスペクトル観察、E B S P 観察を行った。
10

【 0 1 0 0 】

図5に上記観察結果をまとめて示す。左列は熱処理前の観察結果であり、右列は熱処理後の観察結果である。これらの比較から、加熱処理の前後において、シリコン層の特性が大きく変化していることが分かる。例えば、加熱処理後のラマンスペクトルのピーク波数は 519.1 cm⁻¹ であり、また、そのピークが急峻である（半値全幅で 5.33 cm⁻¹）。さらに、E B S P 観察より、結晶の配列が十分に整っており、実質的に単結晶化していることが分かる。

【 0 1 0 1 】

以上の観察結果から、本発明において示した方法を用いることで、優れた特性の半導体基板を提供できると言える。
20

（比較例）

【 0 1 0 2 】

比較のため、単結晶シリコン層に結晶性が低いシリコン層を直接形成して加熱処理を行った。なお、本比較例では、結晶性が高いシリコン層と結晶性が低いシリコン層の積層構造に代えて、結晶性が低いシリコン層（膜厚：500 nm）を用いているが、それ以外の条件については、実施例1と同じ条件を採用した。

【 0 1 0 3 】

加熱処理の結果、本比較例において、結晶性が低いシリコン層の剥離が発生した。これは、単結晶シリコン層と、結晶性が低いシリコン層との密着性が低いためと考えられる。本比較例によって、開示する発明の一態様である作製方法の有効性が確認できる。
30

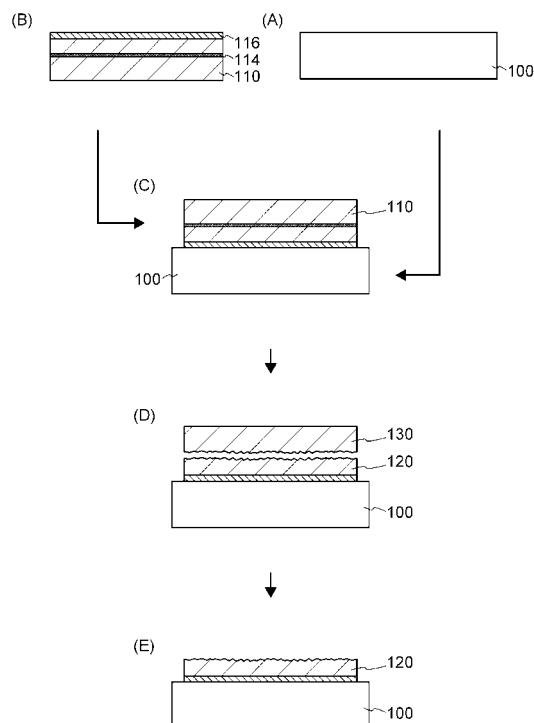
【 符号の説明 】

【 0 1 0 4 】

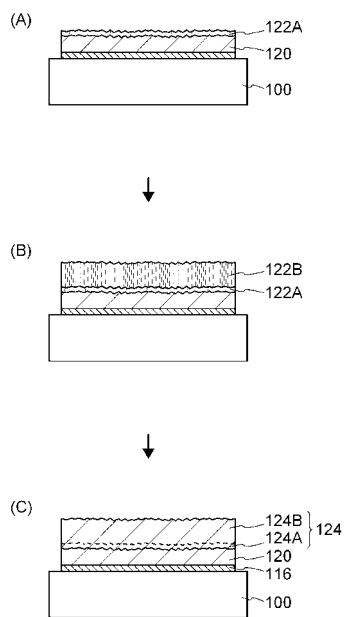
- 1 0 0 支持基板
- 1 1 0 単結晶半導体基板
- 1 1 2 絶縁層
- 1 1 4 損傷領域
- 1 1 6 絶縁層
- 1 1 8 導電層
- 1 2 0 単結晶半導体層
- 1 2 2 A 半導体層
- 1 2 2 B 半導体層
- 1 2 4 単結晶半導体層
- 1 2 4 A 下層領域
- 1 2 4 B 上層領域
- 1 3 0 単結晶半導体基板
- 1 4 0 イオンビーム

40

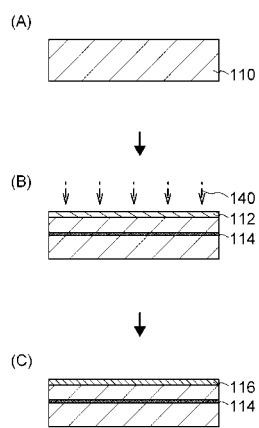
【図1】



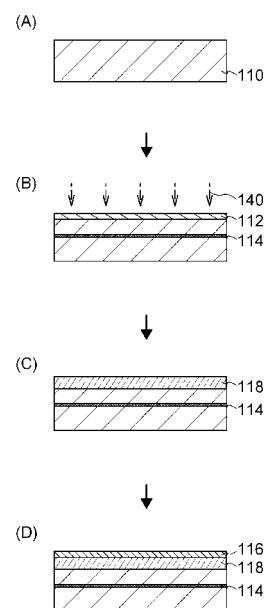
【図2】



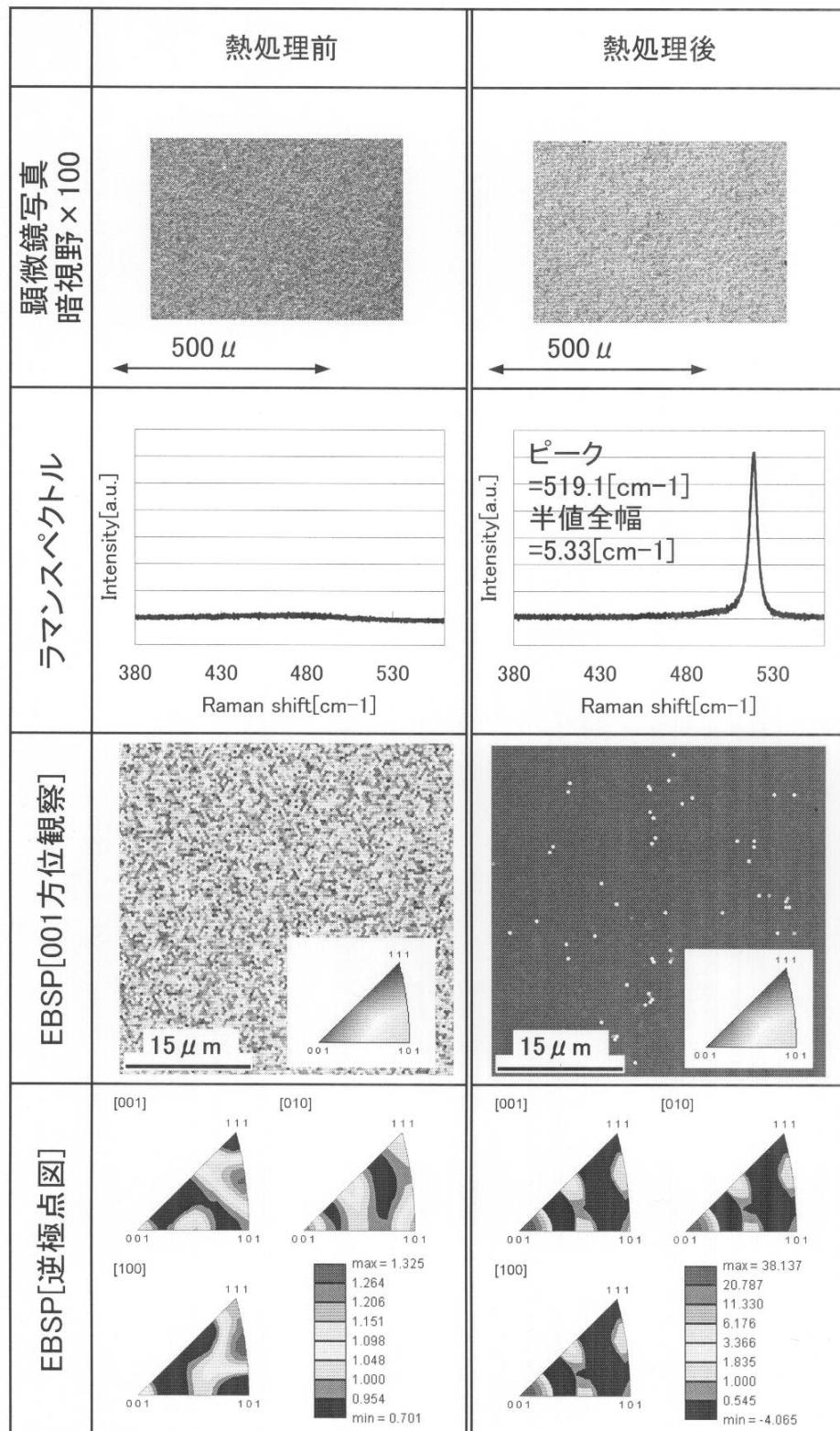
【図3】



【図4】



【図5】



フロントページの続き

(56)参考文献 特開昭61-202417(JP,A)
特開2001-196573(JP,A)
特開昭62-048014(JP,A)
特開平11-074209(JP,A)
特開平02-100315(JP,A)
特開平03-101121(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/02
H01L 21/20
H01L 27/12