

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4208083号
(P4208083)

(45) 発行日 平成21年1月14日(2009.1.14)

(24) 登録日 平成20年10月31日(2008.10.31)

(51) Int.Cl.	F 1
B23K 35/30	(2006.01) B23K 35/30 310A
B23K 35/14	(2006.01) B23K 35/14 A
B23K 35/40	(2006.01) B23K 35/40 340D
H05K 3/34	(2006.01) H05K 3/34 505A
	H05K 3/34 512C

請求項の数 7 (全 9 頁)

(21) 出願番号	特願2005-179333 (P2005-179333)
(22) 出願日	平成17年6月20日 (2005.6.20)
(65) 公開番号	特開2006-110626 (P2006-110626A)
(43) 公開日	平成18年4月27日 (2006.4.27)
審査請求日	平成20年6月18日 (2008.6.18)
(31) 優先権主張番号	特願2004-269300 (P2004-269300)
(32) 優先日	平成16年9月16日 (2004.9.16)
(33) 優先権主張国	日本国 (JP)

早期審査対象出願

(73) 特許権者	000166948 シチズンファインテックミヨタ株式会社 長野県北佐久郡御代田町大字御代田410 7番地5
(72) 発明者	小畠 元樹 長野県北佐久郡御代田町大字御代田410 7番地5 シメオ精密株式会社内
(72) 発明者	水間 功 長野県北佐久郡御代田町大字御代田410 7番地5 シメオ精密株式会社内
(72) 発明者	堀金 良彦 長野県北佐久郡御代田町大字御代田410 7番地5 シメオ精密株式会社内

最終頁に続く

(54) 【発明の名称】 Au-Sn 合金積層ハンダ及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

実装基板の被接合部に形成した Au - Sn 合金から成るハンダ膜であって、このハンダ膜は Au - Sn 合金の薄膜を複数の層に積層して形成したことを特徴とする Au - Sn 合金積層ハンダ。

【請求項 2】

前記 Au - Sn 合金積層ハンダの 1 層当たりの厚みが 0.5 μ m 以下であることを特徴とする請求項 1 記載の Au - Sn 合金積層ハンダ。

【請求項 3】

前記 Au - Sn 合金積層ハンダの 1 層当たりの厚みが、さらに好ましくは、0.2 μ m 以下であることを特徴とする請求項 1 記載の Au - Sn 合金積層ハンダ。 10

【請求項 4】

前記 Au - Sn 合金積層ハンダにおいて、Au - Sn 合金ハンダ膜を構成する結晶の粒径が 0.2 μ m 以下であることを特徴とする請求項 1 乃至請求項 3 記載の Au - Sn 合金積層ハンダ。

【請求項 5】

前記 Au - Sn 合金積層ハンダにおいて、Au 組成比が 65 ~ 80 重量パーセント、Sn の組成比が 20 ~ 35 重量パーセントであることを特徴とする請求項 1 乃至請求項 4 記載の Au - Sn 合金積層ハンダ。

【請求項 6】

A u - S n 合金の薄膜を複数の層に積層して形成する A u - S n 合金積層ハンダの製造方法において、前記 A u - S n 合金の薄膜は蒸着法により A u - S n 合金を蒸発源として、複数回に分けて積層形成することを特徴とする A u - S n 合金積層ハンダの製造方法。

【請求項 7】

請求項 6 記載の A u - S n 合金積層ハンダの製造方法において、前記 A u - S n 合金の薄膜は、 A u と S n とをそれぞれ蒸発源とする二源蒸着法により複数回に分けて積層形成することを特徴とする A u - S n 合金積層ハンダの製造方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

10

本発明は、半導体素子や抵抗など電子要素を実装する際のハンダ付け技術に関し、更に詳しくは実装基板へ形成する A u - S n 合金積層ハンダ及びその製造方法に関する。

【背景技術】

【0 0 0 2】

近年、電子機器の小型化とともに環境対策として鉛成分を含まないハンダ付け技術が求められている。そこで、 L E D などの半導体素子あるいは抵抗などの電子要素を、実装基板であるサブマウント基板へ実装する際のハンダ付けには A u - S n 共晶ハンダが用いられている。例えば半導体レーザーの分野では、バルク材によるハンダを用いたのでは素子の溶着が位置精度、操作性、コストの面から好ましくないものとなる。そこで、接合箇所に予めハンダ接合に適した下地電極膜を形成して、その上に薄膜タイプの A u - S n ハンダを成膜する方式が考えられる。

20

【0 0 0 3】

このようなハンダ膜は数 μm 程度の薄膜であることから、一般には真空系の成膜プロセスが用いられる。一方、メッキ法に代表されるウェットプロセスでも A u - S n ハンダ膜を製造する種々の方法が提案されているが、薄膜の膜厚制御が難しい為に 10 μm 以上のハンダ膜に用いられるのが一般的である。

【0 0 0 4】

A u - S n の薄膜 (1 ~ 5 μm) を作製する場合、 A u と S n とを別々の蒸発源から飛ばして堆積させる二源同時蒸着法や、蒸着材料を予め A u - S n 合金とし、この合金材料を飛ばして堆積させる一源蒸着法や、あるいは A u 薄膜と S n 薄膜とを交互に積層して多層膜を形成する積層蒸着法も提案されている。(例えば、特許文献 1、特許文献 2 を参照)

30

【0 0 0 5】

図 2 は従来の A u - S n 単層ハンダの構成を示す実装基板の拡大断面図である。図 2 において、 1 は窒化アルミニウム (A l N) から成る実装基板を示しており、 2 は A l N 基板 1 との密着を得るための T i 、 A l N 基板 1 へのハンダの浸食を防ぐ P t 、ハンダとの密着や濡れを得る A u が薄膜電極として構成された T i / P t / A u 層である。 5 3 は A l N 基板 1 上に形成された所望の厚さ d (例え d = 5 μm) の A u - S n 単層ハンダを示している。

【特許文献 1】特許 3 3 0 3 2 2 7 号公報 (第 2 - 3 項、図 1)

40

【特許文献 2】特開 2 0 0 1 - 2 3 7 5 3 3 号公報 (第 3 - 4 項、図 1)

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 6】

しかし、従来の合金単層ハンダでは、例えば 1 つの蒸発源から A u - S n 合金材料を電子ビーム蒸着法によって飛ばし A u - S n 単層薄膜を形成していた。この場合、 A u - S n 単層薄膜の内部での深さ方向で組成の偏りが大きくなり、均一な A u - S n 合金にはならない。その結果、ハンダの融解温度や融解時間の違い、不均一な融解状態など、ハンダ特性にばらつきを生じていた。このような A u - S n 合金ハンダ膜を有する実装基板であるサブマウント基板に半導体素子を実装する場合、接合強度のばらつきや接合不良を発生し

50

ていた。

【0007】

また、例えばレーザーダイオードの実装工程では、高速で加熱しハンダを短時間に融解させて、実装する工程が求められている。第一の理由は品質で、長時間の加熱はレーザーダイオードの発光素子を劣化させる為である。第二の理由はコストで、レーザーダイオードの価格競争は非常に激しく組立工程の時間短縮も重要な課題となっている。短時間にハンダを融解させる為に必要な条件として、第一にハンダ膜の組成制御が挙げられる。Au-Snハンダは、AuとSnの組成比によって融点が異なることから、融点の低い共晶点付近の組成が用いられる。Au-Sn合金の共晶点は、Auが80重量パーセント付近と10重量パーセント付近の2箇所が存在するが、一般的には耐久性において信頼性の高いAu 80重量パーセント付近の組成が選択されている。しかしながら、Au 80重量パーセント付近のAu-Snハンダ膜を作製した際にも、高速で加熱し短時間でハンダ膜を融解させて半導体素子を実装する場合には、ハンダの融解性に差が生じているのが実情である。一般的に、融点のみを問題にする場合、合金の組成が重要な要因となるが、融解時間を含めてコントロールする場合は合金を構成する結晶の大きさも重要な要因となる。Au-Sn合金の状態図によると、Au 80重量パーセントのAu-Sn合金はAu₅Sn結晶とAuSn結晶で構成される。それぞれの結晶には共晶点よりも高い融点がある為、共晶点温度280℃に達した場合でも、各結晶が徐々に融解しながら全体と混合していく段階が有り、その後、最終的に全体が完全に融解することとなる。その為、各結晶粒径が小さい程、短時間に融解させることが可能となるが、実際の蒸着による成膜工程の中で結晶粒径を安定的に小さくコントロールすることは非常に難しい管理となる。一般的に、成膜時の基板温度を低くコントロールすることで結晶の成長を抑えることは可能であるが、数μmの膜厚形成は蒸着法では比較的厚い膜である為に、膜形成には数時間を必要とし、その間、基板温度を低くコントロールすることは非常に難しく、装置としても大掛かりで複雑になってしまう。

【0008】

他方、Au薄膜とSn薄膜とを交互に積層して多層膜を形成する方法では、操作性が煩雑であることや、膜厚や層数制御が煩雑であることや、成膜中におけるSnの結晶化が膜質を疎化させたり融解しAuに浸食したりしてハンダを劣化させるなどの問題があった。

【0009】

本発明は、このような従来の問題を解決する為になされたものであり、その目的は、組成に偏りがなく、且つ、高速加熱し融点に到達後は短時間で融解させることができ可能なAu-Sn合金積層ハンダ及びその製造方法を提供することである。

【課題を解決するための手段】

【0010】

本発明は、組成に偏りがなく、且つ、高速加熱で融点に到達後は短時間で融解させることができ可能なAu-Sn合金積層ハンダを提供する為に、その膜構造と製造法は以下の特徴を有する。

【0011】

本発明のAu-Sn合金積層ハンダは、実装基板の被接合部に形成したAu-Sn合金から成るハンダ膜であって、このハンダ膜はAu-Sn合金の薄膜を複数の層に積層して形成したことを特徴とする。また、Au-Sn合金積層ハンダの1層当たりの厚みは、0.5μm以下、さらに好ましくは、0.2μm以下であること、Au-Sn合金ハンダ膜を構成する結晶の粒径が0.2μm以下であること、Au-Sn合金積層ハンダにおけるAu組成比が65～80重量パーセント、Snの組成比が20～35重量パーセントであることを特徴としている。

【0012】

本発明のAu-Sn合金積層ハンダの製造方法は、Au-Sn合金を蒸発源として蒸着法により複数回に分けて積層形成することを特徴とする。または、AuとSnとを蒸発源とする2源蒸着法により複数回に分けて積層形成することを特徴としている。

10

20

30

40

50

【発明の効果】

【0013】

本発明によれば、実装基板の被接合部に形成したAu-Sn合金から成るハンダ膜であって、このハンダ膜はAu-Sn合金の薄膜を複数の層に積層し形成したので、1層の中で微妙に組成の偏りを生じた場合も、ハンダ膜全体で上面から下面までの相対的な組成の傾斜は生じにくく、結果として融解特性も安定したハンダ膜となった。

【0014】

本発明のAu-Sn合金積層ハンダ膜は、1層の厚みを薄く構成する程、構成する結晶の成長を抑えて、微細な結晶による緻密なハンダが得られる為、高速で融点以上の温度に加熱した際に完全融解するまでの時間が短縮される傾向が現れる。その中で、1層の厚みを0.5μm以下に形成したAu-Sn合金積層ハンダ膜では、高速加熱で融点到達後1~2秒程度で融解し、且つばらつきも小さい為、半導体素子を高速で実装する工程において有利なハンダ膜となった。更に、1層の厚みを0.2μm以下にして結晶の粒径を0.2μm以下に制御したハンダ膜では、高速加熱で融点到達後、融解開始から1秒以下の瞬時に融解させることが可能となる。その結果、半導体素子を実装する工程のスピードアップに特に有効なハンダ膜を提供することが可能となった。

10

【0015】

また、本発明のAu-Sn合金積層ハンダにおいて、Au-Sn合金の組成を所望の組成で且つ均一にコントロールすることが可能である。特に、Au組成比が65~80重量パーセント、Snの組成比が20~35重量パーセントの範囲で選択して用いることにより、Au-Sn合金積層ハンダ膜の下地に形成されたAu層や、実装する半導体素子表面に形成されたAu層の影響を受けた際にも、融解したAu-Snハンダの組成が共晶点に近い側に影響される為、安定した融解状態を保つことが可能になる。また、本発明のAu-Sn合金積層ハンダの表面にAu層を設けることによって、Au-Snハンダの酸化を防止し、使用時には常に安定した融解特性を得られるようになった。

20

【0016】

本発明のAu-Sn合金積層ハンダの製造方法におけるAu-Sn合金を複数回に分けて蒸着する製造方法によって、前述のように、ハンダ膜全体で上面から下面までの組成は均一な組成となることと、蒸着時のAu-Sn結晶の成長を各層で停止させ、1層当たりの厚みを薄くするほど結晶の粒径を小さくコントロールすることが可能となった。

30

【0017】

また、本発明のAu-Sn合金積層ハンダの製造方法におけるAuとSnとを蒸発源とする二源蒸着法による製造方法においては、1層内の組成ばらつきも非常に小さく、融解特性もより均一なハンダ膜となる。

【発明を実施するための最良の形態】

【0018】

本発明のAu-Snハンダ膜はAu-Sn合金を複数の層に積層したことを特徴とし、その結果、高速で昇温加熱した際に、融解開始後から短時間で完全に融解し、且つ安定している。まず、実施例1では本発明のAu-Sn合金積層ハンダの基本的な構成について説明する。次に実施例2では、本発明のAu-Sn合金積層ハンダの数種類の積層構成を用いて、高速の融解に適した積層条件を説明する。

40

【実施例1】

【0019】

本発明の第1の実施の形態を図面に基づいて詳細に説明する。図1は本発明の実施の形態であるAu-Sn合金積層ハンダを示す実装基板の拡大断面図である。図1において、3はAu-Sn合金積層ハンダである。Au-Sn合金積層ハンダ3は第1次合金層3a、第2次合金層3b、第3次合金層3c、第4次合金層3d及び第5次合金層3eを順に積層したものである。その他の構成は背景技術で説明したものと同じものであるから、同じ構成要素には同じ符号と名称を付して説明を省略する。また、図には示さないが、Au-Sn合金積層ハンダ3の酸化を防止し融解特性を安定に保つ為に、最表面にAu膜を形成

50

することは有効な手段である。その場合は、第5次合金層3eの上に、Au膜を形成することが可能である。

【0020】

次に、本発明の実施の形態のAu-Sn合金積層ハンダ3の製造方法について説明する。電子ビーム蒸着装置には1つの電子銃と5つのハースを備える。各ハースには狙う膜厚(例えばd=3.5μmとした場合にはd1=d2=d3=d4=d5=0.7μm)に必要な量のAu-Sn合金を投入しておく。初めに装置を真空に保持した状態で第1のハースに電子ビームを放射してAlN基板1上に厚さd1の第1次合金層3aを被着させて第1の電子ビーム放射を終了する。第1の電子ビーム放射を終えたらハースライナーを回転させて第2のハースに切り換える。第2の電子ビーム放射に移行して第1次合金層3a上に厚さd2の第2次合金層3bを被着させる。以下同様にして順番に第3次合金層3c、第4次合金層3d及び第5次合金層3eを積層して5層(d1+d2+d3+d4+d5)の薄膜合金層から成る厚さdのAu-Sn合金積層ハンダ3を形成する。なお、本実施の形態では積層ハンダを5層としたが、所望の厚さdに応じて積層数は適宜選択することができる。また、各々の厚さd1、d2、d3、d4及びd5も適宜選択できる。また、Au-Sn合金積層ハンダ3の最表面にAu層を形成する場合は、必要量のAuをセットしたハースをさらに別に準備し、第5次合金層3eの被着を終了した後、Auをセットしたハースに切り換えて電子ビーム放射し、第5次合金層3eの上にAu層を形成することができる。図には示さないが、実際の製品に於いては、Au-Sn合金積層ハンダの酸化を防止し融解特性を安定させる為に、第5次合金層の上に更に酸化防止のAu層を設けることは有効な手段である。

10

【0021】

前記製造方法では積層数に合わせた数のハースを準備しているが、蒸着材料を補給する方式のひとつの選択肢であって、様々な方法からの選択が可能である。例えば、ハースの近傍に予め蒸着材料の補給機構を設け、1層の成膜が終了する毎に材料を補給し、順次所望の層数まで積層することも可能である。その際、補給材料の供給量によって1層の厚みを制御することとなる。

20

【0022】

また、蒸着材料の加熱方式としては電子ビーム方式のほかに抵抗加熱方式も可能である。その際の加熱はポートタイプを用いた直接加熱方式やセラミック製るつぼの周囲にタンゲステンワイヤヒータを巻いた間接加熱方式などから選択が可能である。また、蒸着材料の供給は、積層数に合わせて蒸着材料をセットしたポートを準備することも可能であるし、前記の様に材料補給機構を設けて1層毎に材料を補給し、順次積層していくことも可能である。

30

【0023】

また、Au-Sn合金ハンダの組成は、共晶点の1つであるAuが80重量パーセント付近の組成を用いるか、好ましくは、Auが65~80重量パーセントの範囲のAu-Sn合金を用いる。Au-Snハンダ膜を形成した実装基板と半導体素子との実装においては、Au-Snハンダ膜の下地にはAu膜が形成され、更に、半導体素子の被実装面にもAu膜が形成されている場合が多い。よって融解したハンダ膜は、下地のAu膜と被実装体表面のAu膜の影響を受け、Au-Snハンダ膜の組成よりも高いAu重量パーセントのハンダとなる。よって、予め下地膜のAuや被実装部品表面Au膜の影響を含めてAu組成が80重量パーセントになるように、Au-Snハンダ膜の組成を、Auが80~65重量パーセント範囲で設計することが好ましい。(但し、Auが65重量パーセントより小さいAu-Snハンダでは、Auが80~65重量パーセントの場合とはAu-Sn結晶の種類が異なる為、下地Au膜や被実装体表面Au膜の影響を受けてもAu 80重量パーセントの共晶点280の融点は示さない。)

40

【0024】

予め所望の組成に調整したAu-Sn合金を蒸発源とした一源蒸着法を示したが、AuとSnとをそれぞれ蒸発源とする二源蒸着法も可能である。二源蒸着の場合のメリットは

50

、一源蒸着法と比較して1層内の組成ばらつきを更に小さくすることが可能である。その場合、それぞれの蒸着材料の蒸発速度と被着体となる基板上に形成されるAu-Sn合金組成との相関を調査し、補正等を加えて基板上に形成されるAu-Sn合金の組成を管理することとなる。材料の補給においては、1層毎の蒸発源を準備したり1層毎に材料補給を行う方式の他に、Auの蒸発源となるハースとSnの蒸発源となるハースは各1個ずつとして、1層の積層厚毎に蒸発源の加熱を停止し、基板を冷却後2層目の蒸着を行い、順次、繰り返して設定の積層数まで蒸着を行うことも可能である。蒸着材料の加熱方式は、前記一源蒸着法と同様に電子ビーム法及び抵抗加熱方法から選択が可能である。

【実施例2】

【0025】

10

次に、本発明のAu-Sn合金積層ハンダを高速で加熱し融点に達した後、より短時間で融解させる為に好ましい、第2の実施の形態を説明する。本発明のAu-Sn合金積層ハンダは、Au-Sn合金の薄膜を複数に積層したことを特徴としているが、1層あたりの膜厚を小さくすることにより、成膜時の結晶粒の成長を小さく抑え緻密な膜を構成し、高速加熱時の融点到達後の融解時間を短時間にする効果が見られる。

【0026】

試料として、1層の厚みが異なる総膜厚4μmのAu-Sn合金積層ハンダ層を作製した。詳細には、従来の単層、1層1μmを4層、1層0.5μmを8層、1層0.2μmを20層及び1層0.1μmを40層のAu-Sn合金積層ハンダ膜の試料1～5を作製した。基板及び下地膜は、実施例1、図1と同様の形態とした。Au-Sn合金層の組成はAu75重量パーセントとし、二源蒸着法により作製した。各試料を3サンプルずつ約380付近まで約7秒で高速昇温し、Au-Snハンダ膜が融解開始し完全に融解するまでの時間を測定した。Au75重量パーセントのAuSn合金の融点は、状態図によると340付近であるが、実際に融点まで正確に高速加熱し、正確に融点温度を保持するの困難である為、融点よりもやや高い380付近まで加熱し保持した。融解の開始時点は、上面からの観察画像において、Au-Snハンダ膜表面に形状変化が生じた時点を融解開始時とし、表面が滑らかな完全な液体として確認できた時点で融解の終了とした。尚、試験時の酸化を防止する為、窒素雰囲気で試験を実施した。試験結果を表1に示した。

【0027】

【表1】

20

30

1層厚み (μm)	合計層数	融解時間(秒)		
		サンプル1	サンプル2	サンプル3
試料1	4.0	1	10以上	10以上
試料2	1.0	4	5	7
試料3	0.5	8	1	2
試料4	0.2	20	1以下	1以下
試料5	0.1	40	1以下	1以下

40

表1の結果より、1層の厚み1μmの試料2では、融解に5～7秒の範囲で融解は完了し、実装の工程に用いるハンダとしては実用的な特性が得られた。また、1層の厚みが0.5μmの試料3では、1～2秒で融解し良好なハンダ膜が得られた。さらに、1層の厚み、0.2μmの試料4と0.1μmの試料5は1秒以下で瞬時に融解し、非常に良好な融解特性が得られた。一方、従来の単層のハンダ膜である試料1は、融解に10秒以上費やし、実装を行う量産工程には実用が難しいハンダであった。

【0028】

また、各ハンダ膜を構成する結晶粒を電子顕微鏡で分析したところ、融解特性が特に良

50

好であった1層0.2μmのハンダ膜では、最大で0.2μm以下の結晶粒径であった。1層0.5μmのハンダ膜では最大で0.4μm程度の結晶粒径であった。更に、単層のハンダ膜では、粒径1μm以上の結晶が多く、粒径2~3μm程度の結晶も確認された。いずれのハンダ膜も、各1層の膜厚付近までは、最大粒径の結晶が成長する傾向が見られた。よって、1層の膜厚をより小さく管理することにより、最大の結晶粒径を1層の厚み以下に管理し、融点到達後の融解時間の短いハンダ膜を作製することが可能となる。

【0029】

本実施例の傾向は、総膜厚が異なる場合にも同様な傾向が見られた。前記同様にAu75重量パーセントで1層が0.2μmのAu-Sn合金ハンダ膜であって、10層からなる総膜厚2μm、15層からなる総膜厚3μm、25層からなる総膜厚5μmのAu-Sn合金積層ハンダをそれぞれ作製し、前記と同様の高速加熱試験を行った。前記同様の高速加熱条件において、いずれのAu-Sn合金積層ハンダも融点到達後1秒以下で瞬時に融解することが確認できた。よって、本発明のAu-Sn合金積層ハンダは総膜厚が異なる場合においても、1層あたりの膜厚を小さく管理して積層することにより、高速加熱条件における融点到達後の融解時間を短くすることが可能である。

【0030】

半導体素子の実装工程では、組立ラインで素早くハンダを融解させ実装が行われる為、短時間で安定して融解するハンダが有利である。よって、1層1μm以下のAu-Sn合金積層ハンダ膜であれば、融解時間がほぼ10秒以下に管理できる為、実装の工程に使用することが可能である。好ましくは1層0.5μm以下、さらに好ましくは、1層0.2μm以下のAu-Sn合金積層ハンダ膜であれば、数秒間でハンダを融解できる為、実装工程ではさらに有利である。

【産業上の利用可能性】

【0031】

本発明のAu-Sn合金積層ハンダ及びその製造方法は各種半導体素子やその他の電子要素のハンダ付けに広く適用できるものである。

【図面の簡単な説明】

【0032】

【図1】本発明の実施の形態であるAu-Sn合金積層ハンダを適用した実装基板の主要部拡大断面図である。

30

【図2】従来のAu-Sn単層ハンダを適用した実装基板の主要部拡大図である。

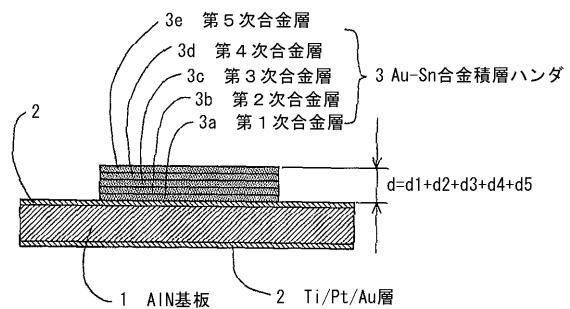
【符号の説明】

【0033】

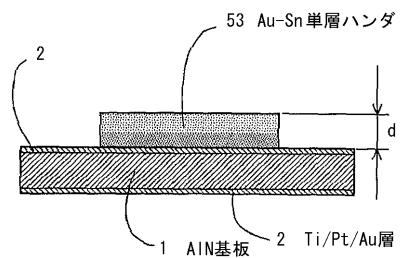
- 1 A1N基板
- 3 Au-Sn合金積層ハンダ
- 3 a 第1次合金層
- 3 b 第2次合金層
- 3 c 第3次合金層
- 3 d 第4次合金層
- 3 e 第5次合金層

40

【図1】



【図2】



フロントページの続き

(72)発明者 土屋 純二

長野県北佐久郡御代田町大字御代田 4107 番地5 シメオ精密株式会社内

審査官 鈴木 賀

(56)参考文献 特開平10-006073 (JP, A)

(58)調査した分野(Int.Cl., DB名)

B23K 35/00 - 35/40