

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6455174号
(P6455174)

(45) 発行日 平成31年1月23日(2019. 1. 23)

(24) 登録日 平成30年12月28日(2018. 12. 28)

(51) Int.Cl.

F I

G O 1 C 19/5776 (2012. 01)

G O 1 C 19/5776

H O 3 B 5/20 (2006. 01)

H O 3 B 5/20

A

H O 3 B 5/04 (2006. 01)

H O 3 B 5/04

E

請求項の数 18 (全 36 頁)

(21) 出願番号 特願2015-10023 (P2015-10023)
 (22) 出願日 平成27年1月22日(2015. 1. 22)
 (65) 公開番号 特開2016-133470 (P2016-133470A)
 (43) 公開日 平成28年7月25日(2016. 7. 25)
 審査請求日 平成30年1月16日(2018. 1. 16)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区新宿四丁目1番6号
 (74) 代理人 100104710
 弁理士 竹腰 昇
 (74) 代理人 100090479
 弁理士 井上 一
 (74) 代理人 100124682
 弁理士 黒田 泰
 (72) 発明者 樋口 哲平
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
 (72) 発明者 牧 克彦
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

(54) 【発明の名称】 回路装置、電子機器、移動体及び物理量検出装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、
 前記クロック信号に基づく動作信号により動作する回路を有し、物理量トランスデューサーからの検出信号が入力される検出回路と、
 を含み、
 前記クロック信号生成回路は、
 前記物理量トランスデューサーと回路装置とが接続される前において、前記発振回路の発振周波数を調整可能な第1の周波数調整部と、
 前記物理量トランスデューサーと回路装置とが接続された状態において、前記発振回路の前記発振周波数を調整可能な第2の周波数調整部と、
 を含むことを特徴とする回路装置。

【請求項2】

請求項1に記載の回路装置において、
 前記発振回路は、C R 発振回路であり、
 前記第1の周波数調整部は、前記C R 発振回路の可変抵抗回路であることを特徴とする回路装置。

【請求項3】

請求項2に記載の回路装置において、

前記ＣＲ発振回路は、増幅回路を有し、
前記可変抵抗回路は、前記増幅回路の信号を前記増幅回路の入力ノードに帰還する抵抗回路であることを特徴とする回路装置。

【請求項４】

請求項２又は３に記載の回路装置において、
前記可変抵抗回路は、
直列接続される複数の抵抗素子と、
前記複数の抵抗素子の各抵抗素子に対して各ヒューズ素子が並列に設けられる複数のヒューズ素子と、
を含むことを特徴とする回路装置。

10

【請求項５】

請求項４に記載の回路装置において、
前記可変抵抗回路は、
前記複数の抵抗素子に直列接続される基準抵抗素子と、
前記基準抵抗素子に対して並列に設けられ、ヒューズカット前の前記発振周波数の第１の測定モードにおいてオフになり、前記ヒューズカット前の前記発振周波数の第２の測定モードにおいてオンになるトリミング用補助スイッチと、
を含むことを特徴とする回路装置。

【請求項６】

請求項１乃至５のいずれか一項に記載の回路装置において、
前記発振回路は、ＣＲ発振回路であり、
前記第２の周波数調整部は、前記ＣＲ発振回路の可変容量回路であることを特徴とする回路装置。

20

【請求項７】

請求項６に記載の回路装置において、
前記ＣＲ発振回路は、増幅回路を有し、
前記可変容量回路は、前記増幅回路の出力ノードに設けられることを特徴とする回路装置。

【請求項８】

請求項１乃至７のいずれか一項に記載の回路装置において、
電源電圧を生成し、前記電源電圧を前記発振回路に供給する電圧生成回路を含み、
前記電圧生成回路は、
前記発振回路の前記発振周波数の温度特性を補償する電源電圧を生成することを特徴とする回路装置。

30

【請求項９】

請求項８に記載の回路装置において、
前記電源電圧が固定電圧の場合の前記発振周波数は、正の温度特性を有し、
前記電圧生成回路は、
トランジスタの仕事関数差に基づいて、負の温度特性を有する前記電源電圧を生成して、前記発振回路の電源として供給することを特徴とする回路装置。

40

【請求項１０】

請求項８又は９に記載の回路装置において、
前記電圧生成回路は、
前記回路装置に接続される前記物理量トランスデューサーが第１の物理量トランスデューサーである場合には、前記電源電圧として第１の電圧を供給し、
前記回路装置に接続される前記物理量トランスデューサーが、前記第１の物理量トランスデューサーとは駆動周波数が異なる第２の物理量トランスデューサーである場合には、前記電源電圧として前記第１の電圧と異なる第２の電圧を供給することを特徴とする回路装置。

【請求項１１】

50

請求項 1 乃至 1 0 のいずれか一項に記載の回路装置において、
前記検出回路は、

前記動作信号であるサンプリングクロック信号に基づいて、入力信号のサンプリング動作を行う A / D 変換回路を含むことを特徴とする回路装置。

【請求項 1 2】

請求項 1 乃至 1 1 のいずれか一項に記載の回路装置において、
前記検出回路は、

前記動作信号である動作クロック信号に基づいて、デジタル信号処理を行うデジタル信号処理部を含むことを特徴とする回路装置。

【請求項 1 3】

請求項 1 乃至 1 2 のいずれか一項に記載の回路装置において、

前記物理量トランスデューサからのフィードバック信号を受けて、前記物理量トランスデューサを駆動する駆動回路を含むことを特徴とする回路装置。

【請求項 1 4】

請求項 1 3 に記載の回路装置において、

前記発振回路の前記発振周波数を f_{os} とし、前記物理量トランスデューサの駆動周波数を f_{dr} とし、 i を 1 以上の整数とし、 j を 1 以上の整数とし、前記動作信号の周波数を f_{os} / i とした場合に、 $j \times f_{dr} = f_{os} / i$ となるように前記発振周波数 f_{os} が設定されることを特徴とする回路装置。

【請求項 1 5】

請求項 1 4 に記載の回路装置において、

k を 1 以上の整数とした場合に、 $j \times f_{dr} = k \times f_{os} / i$ となるように前記発振周波数 f_{os} が設定されることを特徴とする回路装置。

【請求項 1 6】

請求項 1 乃至 1 5 のいずれか一項に記載の回路装置を含むことを特徴とする電子機器。

【請求項 1 7】

請求項 1 乃至 1 5 のいずれか一項に記載の回路装置を含むことを特徴とする移動体。

【請求項 1 8】

物理量トランスデューサと回路装置を有する物理量検出装置の製造方法であって、

発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、前記クロック信号に基づく動作信号により動作する回路を有し、前記物理量トランスデューサからの検出信号が入力される検出回路と、を含む前記回路装置を製造する工程と、

前記物理量トランスデューサと前記回路装置とが接続される前において、前記発振回路の発振周波数を調整する第 1 の周波数調整工程と、

前記物理量トランスデューサと前記回路装置とが接続された状態において、前記発振回路の前記発振周波数を調整する第 2 の周波数調整工程と、

を含むことを特徴とする物理量検出装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、回路装置、電子機器、移動体及び物理量検出装置の製造方法等に関する。

【背景技術】

【0002】

従来より、物理量トランスデューサからの検出信号に基づいて物理量を検出する回路装置が知られている。ジャイロセンサーを例にとれば、回路装置は物理量として角速度等を検出する。ジャイロセンサーは、例えばデジタルカメラ、スマートフォン等の電子機器や車、飛行機等の移動体に組み込まれ、検出された角速度等の物理量を用いて、手振れ補正、姿勢制御、GPS 自律航法等が行われる。ジャイロセンサーの回路装置の従来技術としては例えば特許文献 1、特許文献 2 に開示される技術が知られている。

10

20

30

40

50

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2008-139287号公報

【特許文献2】特開2009-162645号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献1の従来技術では、検出回路を、物理量トランスデューサーを駆動する駆動回路の駆動信号に基づく信号により動作させているが、駆動信号の駆動周波数はそれほど高くない（例えば50～150KHz）。このため、例えば検出回路にA/D変換回路やDSP部（デジタル信号処理部）などの物理量の検出用の回路を設けた場合に、これらの回路の高速動作の実現が難しいという問題がある。

10

【0005】

この場合に、発振回路を有するクロック信号生成回路を回路装置に設け、このクロック信号生成回路により高速のクロック信号を生成する手法を採用すれば、これらの回路の高速動作の実現が可能になる。

【0006】

しかしながら、この手法を採用すると、物理量トランスデューサーと回路装置を接続して、物理量検出装置として構成した場合に、物理量トランスデューサーを駆動する駆動信号の駆動周波数成分が、クロック信号生成回路により生成されたクロック信号に基づく信号により動作する回路に対して影響を及ぼし、検出性能が劣化する可能性がある。

20

【0007】

なお、特許文献2には、回路装置にCR発振回路を設け、このCR発振回路により異常検知回路のクロック信号を生成する手法が開示されているが、特許文献2においてクロック信号に基づく信号により動作する回路は、A/D変換回路やDSP部などの物理量の検出用の回路ではない。

【0008】

本発明の幾つかの態様によれば、物理量トランスデューサーの駆動周波数成分が、クロック信号生成回路により生成されたクロック信号に基づく信号により動作する回路を有する検出回路に対して影響を及ぼすことによって発生する検出性能の劣化を低減できる回路装置、電子機器、移動体及び物理量検出装置の製造方法等を提供できる。

30

【課題を解決するための手段】

【0009】

本発明は、上述の課題の少なくとも一部を解決するためになされたものであり、以下の形態または態様として実現することが可能である。

【0010】

本発明の一態様は、発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、前記クロック信号に基づく動作信号により動作する回路を有し、物理量トランスデューサーからの検出信号が入力される検出回路と、を含み、前記クロック信号生成回路は、前記物理量トランスデューサーと回路装置とが接続される前において、前記発振回路の発振周波数を調整可能な第1の周波数調整部と、前記物理量トランスデューサーと回路装置とが接続された状態において、前記発振回路の前記発振周波数を調整可能な第2の周波数調整部と、を含む回路装置に係する。

40

【0011】

本発明の一態様によれば、発振回路を有するクロック信号生成回路により生成されたクロック信号に基づく動作信号により、検出回路の回路が動作する。そして、このようなクロック信号を生成するクロック信号生成回路の発振回路の発振周波数の周波数調整として、物理量トランスデューサーと回路装置とが接続される前において、第1の周波数調整部による発振周波数の調整が行われる。更に、物理量トランスデューサーと回路装置とが

50

接続された状態において、第2の周波数調整部による発振周波数の調整が行われる。このようにすれば、クロック信号に基づく動作信号により動作する検出回路の回路が、物理量トランスデューサーと回路装置とが接続されたことにより、検出性能の劣化の可能性がある場合にも、第2の周波数調整部により発振周波数を調整することで、当該検出性能の劣化を低減できるようになる。

【0012】

また本発明の一態様では、前記発振回路は、CR発振回路であり、前記第1の周波数調整部は、前記CR発振回路の可変抵抗回路であってもよい。

【0013】

このようにすれば、可変抵抗回路の抵抗値を調整することで、物理量トランスデューサーと回路装置とが接続される前の状態において、CR発振回路の発振周波数の粗調整等を実現できるようになる。

10

【0014】

また本発明の一態様では、前記CR発振回路は、増幅回路を有し、前記可変抵抗回路は、前記増幅回路の信号を前記増幅回路の入力ノードに帰還する抵抗回路であってもよい。

【0015】

このように増幅回路の信号を増幅回路の入力ノードに帰還する可変抵抗回路の抵抗値を調整することで、回路装置と物理量トランスデューサーが接続される前の状態において、CR発振回路の発振周波数を適正に調整することが可能になる。

【0016】

20

また本発明の一態様では、前記可変抵抗回路は、直列接続される複数の抵抗素子と、前記複数の抵抗素子の各抵抗素子に対して各ヒューズ素子が並列に設けられる複数のヒューズ素子と、を含んでもよい。

【0017】

このようにすれば、回路装置と物理量トランスデューサーが接続される前の状態において、可変抵抗回路の各ヒューズ素子を切断することで、CR発振回路の発振周波数を調整して、ターゲット発振周波数に設定できるようになる。

【0018】

また本発明の一態様では、前記可変抵抗回路は、前記複数の抵抗素子に直列接続される基準抵抗素子と、前記基準抵抗素子に対して並列に設けられ、ヒューズカット前の前記発振周波数の第1の測定モードにおいてオフになり、前記ヒューズカット前の前記発振周波数の第2の測定モードにおいてオンになるトリミング用補助スイッチと、を含んでもよい。

30

【0019】

このようにすれば、ヒューズカット前の第1の測定モードでは、トリミング用補助スイッチをオフにし発振周波数を測定し、第2の測定モードではトリミング用補助スイッチをオンにして発振周波数を測定できるようになる。そして、このようにして測定された発振周波数を用いて、複数のヒューズ素子をいずれをカットするかを決定できるようになる。

【0020】

また本発明の一態様では、前記発振回路は、CR発振回路であり、前記第2の周波数調整部は、前記CR発振回路の可変容量回路であってもよい。

40

【0021】

このようにすれば、可変容量回路の容量値を調整することで、物理量トランスデューサーと回路装置とが接続された後の状態において、CR発振回路の発振周波数の微調整等を実現できるようになる。

【0022】

また本発明の一態様では、前記CR発振回路は、増幅回路を有し、前記可変容量回路は、前記増幅回路の出力ノードに設けられてもよい。

【0023】

このように増幅回路の出力ノードに設けられる可変容量回路の容量値を調整することで

50

、回路装置と物理量トランスデューサーが接続された後の状態において、C R 発振回路の発振周波数を適正に調整することが可能になる。

【 0 0 2 4 】

また本発明の一態様では、電源電圧を生成し、前記電源電圧を前記発振回路に供給する電圧生成回路を含み、前記電圧生成回路は、前記発振回路の前記発振周波数の温度特性を補償する電源電圧を生成してもよい。

【 0 0 2 5 】

このようにすれば、温度変化があった場合にも、その温度変化による発振周波数の変動を打ち消すような電源電圧を発振回路に供給することで、温度変化による発振周波数の変動を効果的に低減できるようになる。

10

【 0 0 2 6 】

また本発明の一態様では、前記電源電圧が固定電圧の場合の前記発振周波数は、正の温度特性を有し、前記電圧生成回路は、トランジスタの仕事関数差に基づいて、負の温度特性を有する前記電源電圧を生成して、前記発振回路の電源として供給してもよい。

【 0 0 2 7 】

このようにすれば、C R 発振回路の発振周波数の正の温度特性の少なくとも一部が、電源電圧の負の温度特性により打ち消されることで、温度変動に対する発振周波数の変動を低減できるようになる。

【 0 0 2 8 】

また本発明の一態様では、前記電圧生成回路は、前記回路装置に接続される前記物理量トランスデューサーが第 1 の物理量トランスデューサーである場合には、前記電源電圧として第 1 の電圧を供給し、前記回路装置に接続される前記物理量トランスデューサーが、前記第 1 の物理量トランスデューサーとは駆動周波数が異なる第 2 の物理量トランスデューサーである場合には、前記電源電圧として前記第 1 の電圧と異なる第 2 の電圧を供給してもよい。

20

【 0 0 2 9 】

このようにすれば、回路装置に接続される物理量トランスデューサーが第 1 の物理量トランスデューサーである場合と第 2 の物理量トランスデューサーである場合とで、異なる電源電圧を C R 発振回路に供給して、発振回路の発振周波数を異なる周波数に設定できるようになる。

30

【 0 0 3 0 】

また本発明の一態様では、前記検出回路は、前記動作信号であるサンプリングクロック信号に基づいて、入力信号のサンプリング動作を行う A / D 変換回路を含んでもよい。

【 0 0 3 1 】

このようにすれば、クロック信号生成回路により生成されたクロック信号に基づくサンプリングクロック信号を、A / D 変換回路に供給して、A / D 変換回路にサンプリング動作を行わせることが可能になる。

【 0 0 3 2 】

また本発明の一態様では、前記検出回路は、前記動作信号である動作クロック信号に基づいて、デジタル信号処理を行うデジタル信号処理部を含んでもよい。

40

【 0 0 3 3 】

このようにすれば、クロック信号生成回路により生成されたクロック信号に基づく動作クロック信号を、デジタル信号処理部に供給して、デジタル信号処理部に各種のデジタル信号処理を行わせることが可能になる。

【 0 0 3 4 】

また本発明の一態様では、前記物理量トランスデューサーからのフィードバック信号を受けて、前記物理量トランスデューサーを駆動する駆動回路を含んでもよい。

【 0 0 3 5 】

このようにすれば、物理量トランスデューサーからのフィードバック信号に基づき、駆動回路により物理量トランスデューサーを駆動しながら、物理量トランスデューサーから

50

の検出信号に基づく検出回路の検出処理を実現できるようになる。

【0036】

また本発明の一態様では、前記発振回路の前記発振周波数を f_{os} とし、 i を 1 以上の整数とし、 j を 1 以上の整数とし、前記動作用信号の周波数を f_{os}/i とした場合に、 $j \times f_{dr} = f_{os}/i$ となるように前記発振周波数 f_{os} が設定されてもよい。

【0037】

このようにすれば、駆動周波数の高調波成分や基本波成分と動作用信号の周波数成分との干渉を避けた周波数に、発振周波数を設定できるようになる。

【0038】

また本発明の一態様では、 k を 1 以上の整数とした場合に、 $j \times f_{dr} = k \times f_{os}/i$ となるように前記発振周波数 f_{os} が設定されてもよい。 10

【0039】

このようにすれば、駆動周波数の高調波成分や基本波成分と動作用信号の高調波成分や基本波成分との干渉を避けた周波数に、発振周波数を設定できるようになる。

【0040】

本発明の他の態様は、上記のいずれかに記載の回路装置を含む電子機器に関係する。

【0041】

本発明の他の態様は、上記のいずれかに記載の回路装置を含む移動体に関係する。

【0042】

本発明の他の態様は、物理量トランスデューサーと回路装置を有する物理量検出装置の製造方法であって、発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、前記クロック信号に基づく動作用信号により動作する回路を有し、前記物理量トランスデューサーからの検出信号が入力される検出回路と、を含む前記回路装置を製造する工程と、前記物理量トランスデューサーと前記回路装置とが接続される前において、前記発振回路の発振周波数を調整する第 1 の周波数調整工程と、前記物理量トランスデューサーと前記回路装置とが接続された状態において、前記発振回路の前記発振周波数を調整する第 2 の周波数調整工程と、を含む物理量検出装置の製造方法に関係する。 20

【0043】

本発明の他の一態様によれば、クロック信号生成回路が有する発振回路の発振周波数の周波数調整として、物理量トランスデューサーと回路装置とが接続される前において、第 1 の周波数調整工程による発振周波数の調整が行われる。更に、物理量トランスデューサーと回路装置とが接続された状態において、第 2 の周波数調整工程による発振周波数の調整が行われる。このようにすれば、クロック信号に基づく動作用信号により動作する検出回路が、物理量トランスデューサーと回路装置とが接続されたことによる影響を受けて、検出性能が劣化する可能性がある場合にも、第 2 の周波数調整工程により発振周波数を調整することで、当該検出性能の劣化を低減できるようになる。 30

【図面の簡単な説明】

【0044】

【図 1】本実施形態の回路装置の構成例。

【図 2】本実施形態の回路装置の具体的な構成の一例。 40

【図 3】クロック信号生成回路の構成例。

【図 4】本実施形態の回路装置、電子機器、ジャイロセンサー（物理量検出装置）の構成例。

【図 5】本実施形態の回路装置の詳細な構成例。

【図 6】クロック信号に基づく動作用信号による検出回路の動作の説明図。

【図 7】干渉周波数についての説明図。

【図 8】干渉周波数を避けた周波数に発振周波数を設定する手法の説明図。

【図 9】クロック信号生成回路の詳細な構成例。

【図 10】図 10 (A) は電源電圧固定時の発振周波数の温度特性、図 10 (B) は電源電圧生成回路により生成された電源電圧の温度特性を示す図。 50

【図 1 1】発振周波数の変動率の温度特性を示す図。

【図 1 2】ヒューズカット前の発振周波数とヒューズターゲット値及びヒューズ値との関係を示す図。

【図 1 3】図 1 3 (A)、図 1 3 (B) はトリミング用補助スイッチを用いた発振周波数の調整手法の説明図。

【図 1 4】トリミング用補助スイッチを用いた発振周波数の調整手法の説明図。

【図 1 5】本実施形態の調整手法を用いた場合における、ヒューズカット前の発振周波数とヒューズターゲット値及びヒューズ値との関係を示す図

【図 1 6】本実施形態の物理量検出装置の製造方法を説明するフロー図。

【図 1 7】発振周波数の粗調整である第 1 の周波数調整についての説明図。

【図 1 8】発振周波数の微調整である第 2 の周波数調整についての説明図。

【図 1 9】検出回路の詳細な構成例。

【図 2 0】移動体の一具体例としての自動車の構成を概略的に示す概念図。

【発明を実施するための形態】

【 0 0 4 5 】

以下、本発明の好適な実施の形態について詳細に説明する。なお以下に説明する本実施形態は特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

【 0 0 4 6 】

1. 回路装置

図 1 に本実施形態の回路装置（検出装置）の基本的な構成例を示す。本実施形態の回路装置は、検出回路 6 0 とクロック信号生成回路 1 5 0 を含む。この回路装置と物理量トランスデューサ 1 8 により物理量検出装置（センサーデバイス）が構成される。なお本実施形態の回路装置、物理量検出装置は図 1 の構成に限定されず、その構成要素の一部を省略したり、他の構成要素を追加するなどの種々の変形実施が可能である。

【 0 0 4 7 】

クロック信号生成回路 1 5 0 は、発振回路 1 9 0 を有し、この発振回路 1 9 0 によりクロック信号を生成する。即ち発振回路 1 9 0 の発振動作によりクロック信号を生成する。発振回路 1 9 0 としては、抵抗と容量を用いて発振する C R 発振回路などを用いることができる。

【 0 0 4 8 】

検出回路 6 0 には、物理量トランスデューサ 1 8 からの検出信号が入力される。そして検出回路 6 0 は、物理量トランスデューサ 1 8 からの検出信号に基づいて物理量（所望信号）の検出処理を行う。また検出回路 6 0 は、クロック信号生成回路 1 5 0 により生成されたクロック信号に基づく動作信号により動作する回路を有する。図 1 では、クロック信号に基づく動作信号により動作する回路として、A / D 変換回路 1 0 0 と D S P 部 1 1 0（デジタル信号処理部）が、検出回路 6 0 に設けられている。

【 0 0 4 9 】

なお、クロック信号に基づく動作信号により動作する回路は、これらの回路には限定されない。例えば動作信号により動作する回路として、A / D 変換回路 1 0 0 と D S P 部 1 1 0 の一方のみを設けてもよいし、A / D 変換回路 1 0 0 と D S P 部 1 1 0 とは異なる物理量の検出用の回路を設けてもよい。

【 0 0 5 0 】

またクロック信号に基づく動作信号は、クロック信号を分周した信号であってもよいし、クロック信号と同一周波数の信号（クロック信号自体又はクロック信号をバッファリングした信号）であってもよい。

【 0 0 5 1 】

例えば図 1 では、クロック信号に基づく動作信号は、A / D 変換回路 1 0 0 のサンプリングクロック信号や D S P 部 1 1 0 の動作クロック信号である。これらのサンプリングクロック信号、動作クロック信号は、クロック信号を分周した信号である。例えば A / D

10

20

30

40

50

変換回路１００は、動作信号であるサンプリングクロック信号に基づいて、入力信号のサンプリング動作を行う。そして、サンプリングクロック信号に基づいてサンプリングされた信号のＡ／Ｄ変換を行う。またＤＳＰ部１１０は、動作信号である動作クロック信号に基づいて、デジタル信号処理を行う。例えばデジタル信号処理として、デジタルフィルタ処理（ローパスフィルタ処理等）を行う。或いは各種のデジタル補正処理を行う。

【００５２】

そして本実施形態ではクロック信号生成回路１５０は、第１の周波数調整部１９１と第２の周波数調整部１９２を有する。第１の周波数調整部１９１は、物理量トランスデューサ１８と回路装置とが接続される前において、発振回路１９０の発振周波数を調整可能な周波数調整部である。第２の周波数調整部１９２は、物理量トランスデューサ１８と回路装置とが接続された状態において、発振回路１９０の発振周波数を調整可能な周波数調整部である。

10

【００５３】

第１の周波数調整部１９１が行う第１の周波数調整は、例えば発振回路１９０の発振周波数の粗調整である。第２の周波数調整部１９２が行う第２の周波数調整は、例えば発振周波数の微調整である。例えば第２の周波数調整は第１の周波数調整よりも調整分解能が高い。また例えば第１の周波数調整の調整範囲は広く、第２の周波数調整の調整範囲は第１の周波数調整の調整範囲よりも狭い。

【００５４】

20

例えば回路装置のチップは半導体ウェハをダイシングすることで形成される。この回路装置と物理量トランスデューサ１８は、物理量検出装置（センサデバイス）のパッケージに収納される。そして回路装置の端子と物理量トランスデューサ１８の端子とが金属製のワイヤー等により電氣的に接続される。即ち、物理量検出装置は、パッケージと、物理量トランスデューサ１８と、物理量トランスデューサ１８に接続されて物理量トランスデューサ１８と共にパッケージに収納される回路装置（半導体チップ）と、により構成される。第１の周波数調整部１９１が行う第１の周波数調整は、このような回路装置と物理量トランスデューサ１８の接続前に行われる発振周波数の調整である。一方、第２の周波数調整部１９２が行う第２の周波数調整は、回路装置と物理量トランスデューサ１８の接続後に行われる発振周波数の調整である。

30

【００５５】

例えば第１の周波数調整は、半導体ウェハの状態での検査において行われる。例えば、複数の回路装置が形成された半導体ウェハが製造され、この半導体ウェハの状態で、テスターにより各回路装置のパッドへのプロービングが行われて、各回路装置の検査が実行される。そして、この検査において、例えば各回路装置の発振周波数が測定され、第１の周波数調整部１９１による発振周波数の調整（粗調整）が行われる。この発振周波数の調整は、例えば後述するヒューズカットなどにより実現できる。なお第１の周波数調整は、回路装置と物理量トランスデューサ１８の接続前に行われるものであればよく、このような半導体ウェハの状態で行われる発振周波数の調整には限定されない。

【００５６】

40

このようにして第１の周波数調整が行われた後、半導体ウェハのダイシングが行われ、各回路装置のチップが分離される。そして、回路装置と物理量トランスデューサ１８がパッケージに収納される共に電氣的に接続されて、物理量検出装置が製造される。この物理量検出装置のモジュール検査において、第２の周波数調整部１９２による第２の周波数調整が行われる。即ち、粗調整であった第１の周波数調整に対して、微調整の第２の周波数調整が行われる。具体的には、例えば後述するように、駆動周波数が測定され、干渉周波数を避けた周波数に、発振回路１９０の発振周波数を設定する第２の周波数調整が行われる。

【００５７】

発振回路１９０は後述するように例えばＣＲ発振回路である。なおＣＲ発振回路とは異

50

なる方式の発振回路を採用してもよい。例えば別の振動子（水晶振動子等）を利用して発振回路 190 の発振動作を実現してもよい。発振回路 190 として C R 発振回路を用いる場合には、第 1 の周波数調整は、例えば C R 発振回路の抵抗値の調整により実現でき、第 2 の周波数調整は、例えば C R 発振回路の容量値の調整により実現できる。なお第 1 の周波数調整を容量値の調整により実現し、第 2 の周波数調整を抵抗値の調整により実現したり、第 1、第 2 の周波数調整の一方を、容量値や抵抗値以外の回路定数パラメータ（例えば電源電圧値）の調整により実現するなどの種々の変形実施が可能である。

【0058】

図 2 に回路装置の具体的な構成の一例を示す。図 2 では回路装置は駆動回路 30 を有する。また回路装置には記憶部 130 が更に設けられている。

10

【0059】

駆動回路 30 は、物理量トランスデューサ 18 からのフィードバック信号 D I を受けて、物理量トランスデューサ 18 を駆動する。例えば駆動回路 30 は、物理量トランスデューサ 18 からのフィードバック信号 D I を受けて、矩形波や正弦波の駆動信号 D Q を物理量トランスデューサ 18 に出力する。これにより物理量トランスデューサ 18 は一定の駆動周波数で駆動されるようになり、例えば駆動周波数に応じた周波数で振動等するようになる。

【0060】

記憶部 130 は発振周波数の周波数調整値を記憶する。例えば第 2 の周波数調整部 192 による発振周波数の周波数調整値を記憶する。即ち、物理量トランスデューサ 18 と回路装置が接続された状態で行われる第 2 の周波数調整の周波数調整値を記憶する。例えば記憶部 130 は不揮発性メモリにより構成できる。不揮発性メモリとしては、例えば E P R O M、E E P R O M、或いはフラッシュメモリなどを用いることができる。E P R O M としては、例えば O T P（ワンタイム P R O M）などを用いることができ、O T P としては、例えば M O N O S（Metal-Oxide-Nitride-Oxide-Silicon）などを用いることができる。なお記憶部 130 として不揮発性メモリ以外の記憶装置（例えばヒューズを用いた記憶装置等）を採用してもよい。

20

【0061】

例えば物理量トランスデューサ 18 と回路装置とがパッケージに収納された物理量検出装置のモジュール検査で、駆動回路 30 の駆動周波数が測定される。そして、後述する干渉周波数を避けた周波数に発振回路 190 の発振周波数を調整する周波数調整値が求められ、記憶部 130 に記憶される。この場合に、記憶部 130 を不揮発性メモリにより構成すれば、物理量検出装置への電源供給が停止された場合にも、記憶部 130 には周波数調整値の情報が保持される。そして次の電源投入時に、この周波数調整値を記憶部 130 から読み出すことで、第 2 の周波数調整部 192 による発振周波数の調整を実現できる。

30

【0062】

図 3 にクロック信号生成回路 150 の構成例を示す。図 3 では、図 1、図 2 の発振回路 190 が C R 発振回路 170 により実現されている。なおクロック信号生成回路 150 は図 3 の構成に限定されず、その構成要素の一部を省略したり、他の構成要素を追加するなどの種々の変形実施が可能である。

40

【0063】

電圧生成回路 160 は電源電圧 V D O S を生成して、C R 発振回路 170 に供給する。例えば後述するように仕事関数差に基づく電源電圧 V D O S を生成して供給する。

【0064】

C R 発振回路 170 は、キャパシタ C と、可変抵抗回路 196 と、可変容量回路 197 と、増幅回路 180（バッファ回路）を有する。C R 発振回路 170 は、電源電圧 V D O S が供給されて動作して、クロック信号 C L K（発振信号）を生成する。具体的には C R 発振回路 170 は、キャパシタと抵抗で構成される R C 回路を用いて、信号を入力に帰還して発振信号を生成する。そして、生成された発振信号を波形整形した信号がクロ

50

ック信号CLKとして出力される。

【0065】

増幅回路180（反転増幅回路）はインバーター回路IV0、IV1、IV2を有する。インバーター回路IV1の出力は、キャパシターCを介して、増幅回路180の入力ノードNIに帰還される。インバーター回路IV2の出力は、可変抵抗回路196（R）を介して、増幅回路180の入力ノードNIに帰還される。インバーター回路IV0の入力が増幅回路180の入力になる。

【0066】

インバーター回路IV2から出力される発振信号はインバーター回路IV3により波形整形されて、矩形波のクロック信号CLKとして出力される。例えば発振信号は、立ち上がりエッジ及び立ち下がりエッジが鈍った波形となっている。インバーター回路IV3は、このような波形の発振信号を、立ち上がりエッジ及び立ち下がりエッジが急峻な矩形波に、波形整形する。なお、インバーター回路IV3の後段に分周回路を設け、クロック信号CLKを分周することで得られた1又は複数のクロック信号を出力するようにしてもよい。

10

【0067】

このように図3では、図1、図2の発振回路190がCR発振回路170により実現される。そして図1、図2の第1の周波数調整部191が、CR発振回路170の可変抵抗回路196により実現される。またCR発振回路170は、増幅回路180を有し、可変抵抗回路196は、増幅回路180の信号を増幅回路180の入力ノードNIに帰還する抵抗回路になっている。

20

【0068】

また図3では、図1、図2の第2の周波数調整部192は、CR発振回路170の可変容量回路197により実現される。またCR発振回路170は、増幅回路180を有し、可変容量回路197は、増幅回路180の出力ノードNQに設けられる。即ち、可変容量回路197の容量の一端が増幅回路180の出力ノードNQに接続される。

【0069】

なお可変抵抗回路196や可変容量回路197の接続構成は図3に限定されず、種々の変形実施が可能である。例えば図3では、増幅回路180の最終段のインバーター回路IV2の出力を、可変抵抗回路196を介して増幅回路180の入力ノードNIに帰還している。しかし、例えば増幅回路180の1段目のインバーター回路IV0の出力を、可変抵抗回路196を介して増幅回路180の入力ノードNIに帰還する構成にしてもよい。また可変容量回路197の接続位置も図3の位置に限定されず、RC回路の容量値を変更できる接続構成であれば、種々の変形実施が可能である。

30

【0070】

そして図3では、物理量トランスデューサー18と回路装置とが接続される前において、CR発振回路170の発振周波数が、第1の周波数調整部191である可変抵抗回路196により調整される。即ち、可変抵抗回路196は、その抵抗値が可変に調整可能な回路になっており、可変抵抗回路196の抵抗値を変化させることで、RC回路の抵抗値が変化して、CR発振回路170の発振周波数が調整される。

40

【0071】

一方、物理量トランスデューサー18と回路装置とが接続された状態において、CR発振回路170の発振周波数が、第2の周波数調整部192である可変容量回路197により調整される。即ち、可変容量回路197は、その容量値が可変に調整可能な回路になっており、可変容量回路197の容量値を変化させることで、RC回路の容量値が変化して、発振回路170の発振周波数が調整される。

【0072】

このようにすることで、本実施形態では、物理量トランスデューサー18と回路装置とが接続される前の状態での、発振周波数の第1の周波数調整（粗調整）と、物理量トランスデューサー18と回路装置とが接続された状態での、発振周波数の第2の周波数調整（

50

微調整)を実現できる。

【0073】

例えば物理量トランスデューサー18により物理量を検出するこれまでの回路装置では、検出回路60が有する回路において、物理量トランスデューサー18の駆動周波数に起因する干渉により検出性能が劣化する可能性があった。即ち、検出回路60は、クロック信号生成回路150により生成されたクロック信号に基づく信号(サンプリングクロック信号、動作クロック信号)により動作する回路であるA/D変換回路100やDSP部110を有する。そして、これらの回路を有する検出回路60に対して、物理量トランスデューサー18の駆動周波数に起因する干渉の影響が及び、検出回路60の検出性能の劣化等が生じる可能性がある。例えば回路装置に物理量トランスデューサー18が接続されると、駆動回路30の駆動周波数成分と、検出回路60の動作周波数との干渉により、検出回路60の検出性能が劣化する場合がある。

10

【0074】

この点、本実施形態によれば、物理量トランスデューサー18と回路装置が接続された後にも、第2の周波数調整部192による発振周波数の第2の周波数調整が可能になる。従って、この第2の周波数調整により、発振回路190の発振周波数を微調整することで、物理量トランスデューサー18の駆動周波数に起因する干渉による検出回路60の検出性能の劣化を低減することが可能になる。

【0075】

例えば検出回路60側へ駆動周波数成分が回り込むと、駆動周波数成分と、クロック信号に基づく動作信号(サンプリングクロック信号等)の周波数成分とが一致してしまうという干渉周波数の問題が生じる可能性がある。このような干渉周波数の問題が生じると、検出回路60の検出値のばらつき等が発生し、検出性能が劣化する。

20

【0076】

本実施形態によれば、このような場合にも、第2の周波数調整部192による第2の周波数調整により、干渉周波数を避けた周波数に発振周波数を設定することが可能になり、上記のような検出性能の劣化を低減できる。

【0077】

特に駆動回路30により物理量トランスデューサー18を駆動する場合には、物理量トランスデューサー18の素子ばらつきにより、駆動周波数にもばらつきが生じる。このため、駆動周波数成分に基づく干渉周波数にもばらつきによる変動が生じる。また発振回路190の発振周波数も、温度変化により変動する。このように駆動周波数や発振周波数が変動した場合にも、本実施形態によれば、粗調整である第1の周波数調整の後に、微調整である第2の周波数調整を行うことで、干渉周波数を避けた周波数への発振周波数の設定が容易になるという利点がある。

30

【0078】

また本実施形態では、発振回路190を有するクロック信号生成回路150を回路装置に設け、生成されたクロック信号に基づく動作信号により、検出回路60のA/D変換回路100やDSP部110を動作させている。従って、駆動回路30の駆動信号に基づく信号によりこれらの回路を動作させる場合に比べて、回路の高速動作を実現できる。

40

【0079】

即ち、従来では、駆動回路30の駆動信号に基づく信号により、検出回路60の回路を動作させており、駆動信号の周波数はそれほど高くないため(例えば50~150kHz)、当該回路の高速動作を実現できなかった。例えばA/D変換回路100の高速なA/D変換動作や、DSP部110の高速なデジタル信号処理を実現できなかった。

【0080】

この点、本実施形態では、クロック信号生成回路150の発振回路190により、例えば5MHz以上というような高速な原振クロックを生成し、この原振クロックを分周したサンプリングクロック信号や動作クロック信号を用いて、A/D変換回路100やDSP部110を動作させることができる。従って、これらの各回路での処理を高速に終了させ

50

たり、駆動信号に基づく信号では実現できなかった処理を実現することなどが可能になる。

【 0 0 8 1 】

そして、このような回路動作の高速化のために、クロック信号生成回路 1 5 0 のクロック信号に基づく動作信号により、検出回路 6 0 の回路を動作させると、駆動信号に基づく信号により、検出回路 6 0 の回路を動作させる場合には発生していなかった問題が生じる可能性がある。例えば後に詳述するように、駆動信号の周波数成分と、サンプリングクロック信号等の動作信号の周波数成分との干渉の問題が生じ、検出回路 6 0 の検出性能の劣化等の問題を招く。

【 0 0 8 2 】

この点、本実施形態では、物理量トランスデューサ 1 8 と回路装置の接続前の第 1 の周波数調整に加えて、物理量トランスデューサ 1 8 と回路装置の接続後の第 2 の周波数調整が可能になっている。従って、物理量トランスデューサ 1 8 と回路装置とが接続されたことによる影響を受けて、検出性能が劣化する可能性がある場合にも、発振周波数の第 2 の周波数調整により回避することが可能になる。従って、検出回路 6 0 の回路の高速動作を実現しながら、物理量トランスデューサ 1 8 と回路装置とが接続されたことによる、検出回路 6 0 の回路に及ぼす検出性能の劣化の影響についても、低減できるようになる。

【 0 0 8 3 】

2 . 電子機器、ジャイロセンサー、回路装置の詳細な構成

図 4 に、本実施形態の回路装置 2 0、この回路装置 2 0 を含むジャイロセンサー 5 1 0 (広義には物理量検出装置)、このジャイロセンサー 5 1 0 を含む電子機器 5 0 0 の詳細な構成例を示す。

【 0 0 8 4 】

なお回路装置 2 0、電子機器 5 0 0、ジャイロセンサー 5 1 0 は図 4 の構成に限定されず、その構成要素の一部を省略したり、他の構成要素を追加するなどの種々の変形実施が可能である。また本実施形態の電子機器 5 0 0 としては、デジタルカメラ、ビデオカメラ、スマートフォン、携帯電話機、カーナビゲーションシステム、ロボット、ゲーム機、時計、健康器具、或いは携帯型情報端末等の種々の機器を想定できる。また以下では、物理量トランスデューサが圧電型の振動片 (振動ジャイロ) であり、センサーがジャイロセンサーである場合を例にとり説明するが、本発明はこれに限定されない。例えばシリコン基板などから形成された静電容量検出方式の振動ジャイロや、角速度情報と等価な物理量や角速度情報以外の物理量を検出する物理量トランスデューサ等にも本発明は適用可能である。

【 0 0 8 5 】

電子機器 5 0 0 はジャイロセンサー 5 1 0 と処理部 5 2 0 を含む。またメモリー 5 3 0、操作部 5 4 0、表示部 5 5 0 を含むことができる。処理部 5 2 0 (C P U、M P U 等) はジャイロセンサー 5 1 0 等の制御や電子機器 5 0 0 の全体制御を行う。また処理部 5 2 0 は、ジャイロセンサー 5 1 0 により検出された角速度情報 (広義には物理量) に基づいて処理を行う。例えば角速度情報に基づいて、手ぶれ補正、姿勢制御、G P S 自律航法などのための処理を行う。メモリー 5 3 0 (R O M、R A M 等) は、制御プログラムや各種データを記憶したり、ワーク領域やデータ格納領域として機能する。操作部 5 4 0 はユーザーが電子機器 5 0 0 を操作するためのものであり、表示部 5 5 0 は種々の情報をユーザーに表示する。

【 0 0 8 6 】

ジャイロセンサー 5 1 0 (物理量検出装置) は、振動片 1 0 と回路装置 2 0 を含む。図 4 の振動片 1 0 (広義には物理量トランスデューサ) は、水晶などの圧電材料の薄板から形成される音叉型の圧電振動片であり、駆動用振動片 1 1、1 2 と、検出用振動片 1 6、1 7 を有する。駆動用振動片 1 1、1 2 には駆動端子 2、4 が設けられ、検出用振動片 1 6、1 7 には検出端子 6、8 が設けられている。

10

20

30

40

50

【0087】

回路装置20は、駆動回路30、検出回路60、記憶部130、制御部140、クロック信号生成部150を含む。なお、これらの構成要素の一部を省略したり、他の構成要素を追加するなどの種々の変形実施が可能である。

【0088】

駆動回路30は、駆動信号（駆動電圧）を出力して振動片10を駆動する。そして振動片10からフィードバック信号を受け、これにより振動片10を励振させる。検出回路60は、駆動信号により駆動される振動片10から検出信号（検出電流、電荷）を受け、検出信号から、振動片10に印加された物理量に応じた所望信号（コリオリ力信号）を検出（抽出）する。

10

【0089】

具体的には、駆動回路30からの交流の駆動信号（駆動電圧）が駆動用振動片11の駆動端子2に印加される。すると逆圧電効果によって駆動用振動片11が振動を開始し、音叉振動により駆動用振動片12も振動を開始する。この時、駆動用振動片12の圧電効果によって発生する電流（電荷）が、駆動端子4からフィードバック信号として駆動回路30にフィードバックされる。これにより振動片10を含む発振ループが形成される。

【0090】

駆動用振動片11、12が振動すると、検出用振動片16、17が図4に示す方向に振動速度 v で振動する。すると、検出用振動片16、17の圧電効果によって発生する電流（電荷）が、検出信号（第1、第2の検出信号）として検出端子6、8から出力される。すると、検出回路60は、この振動片10からの検出信号を受け、コリオリ力に応じた信号である所望信号（所望波）を検出する。即ち、検出軸19を中心に振動片10（ジャイロセンサー）が回転すると、振動速度 v の振動方向と直交する方向にコリオリ力 F_c が発生する。例えば検出軸19を中心に回転したときの角速度を ω とし、振動片の質量を m とし、振動片の振動速度を v とすると、コリオリ力は $F_c = 2m \cdot v \cdot \omega$ と表される。従って検出回路60が、コリオリ力に応じた信号である所望信号を検出することで、ジャイロセンサーの回転角速度 ω を求めることができる。そして求められた角速度 ω を用いることで、処理部520は、手振れ補正、姿勢制御、或いはGPS自律航法等のための種々の処理を行うことができる。

20

【0091】

制御部140は、クロック信号生成回路150からのクロック信号に基づいて、各種の制御処理を行う。例えばクロック信号（クロック信号を分周した信号）に基づいて駆動回路30及び検出回路60を制御する。

30

【0092】

また制御部140は、記憶部130への周波数調整値の書き込み処理（記憶処理）や、記憶部130からの周波数調整値の読み出し処理も行う。

【0093】

クロック信号生成回路150は、パワーオンリセット解除によって動作イネーブル状態に設定されて、制御部140に対してクロック信号を供給する。そしてクロック信号の供給によって動作を開始した制御部140が、駆動回路30、検出回路60を起動して、これらの回路の動作を開始させる。

40

【0094】

検出回路60はA/D変換回路100とDSP部110を有する。A/D変換回路100は、クロック信号生成回路150からのクロック信号に基づくサンプリングクロック信号により、入力信号のサンプリング動作を行って、A/D変換を実行する。例えばアナログの検出信号（所望信号）をデジタル信号（デジタルデータ）に変換する。DSP部110は、A/D変換回路100からのデジタル信号を受け、デジタル信号に対してデジタル信号処理を行う。このDSP（Digital Signal Processing）部110は、クロック信号生成回路150からのクロック信号に基づく動作クロック信号により動作して、フィルター処理等の各種のデジタル信号処理を実行する。

50

【0095】

なお図4では、振動片10が音叉型である場合の例を示しているが、本実施形態の振動片10はこのような構造に限定されない。例えばT字型やダブルT字型等であってもよい。また振動片10の圧電材料は水晶以外であってもよい。

【0096】

図5に本実施形態の回路装置20の更に詳細な構成例を示す。回路装置20は、振動片10（物理量トランスデューサー）からのフィードバック信号DIを受けて、振動片10を駆動する駆動回路30と、振動片10からの検出信号IQ1、IQ2を受けて、所望信号を検出する検出回路60を含む。また回路装置20は、制御部140、クロック信号生成回路150を含む。更に、電源電圧VDDが入力される電源端子TVDDと、レギュレーター回路22と、バッファ回路24を含むことができる。

10

【0097】

電源端子TVDDには、例えば外部電源電圧VDDが入力される。この電源電圧VDDはレギュレーター回路22やバッファ回路24に供給される。電源端子TVDDは例えば回路装置（ICチップ）におけるパッドである。

【0098】

レギュレーター回路22は、電源端子TVDDから供給される電源電圧VDDを降圧する電圧調整を行う。そして電圧調整により得られたレギュレート電源電圧VDDLを、動作電源電圧として駆動回路30及び検出回路60に供給する。またレギュレーター回路22は、レギュレート電源電圧VDDLを制御部140、クロック信号生成回路150に供給する。例えば外部からの電源電圧VDDとして2.7V～3.3Vの電圧が供給された場合に、レギュレーター回路22は、この電源電圧VDDを降圧する電圧調整を行って、例えば1.8Vの一定電圧のレギュレート電源電圧VDDLを駆動回路30、検出回路60、制御部140、クロック信号生成回路150に供給する。

20

【0099】

そして図3に示すクロック信号生成回路150の電圧生成回路160は、このレギュレート電源電圧VDDLに基づいて電源電圧VDDOSを生成する。例えばレギュレート電源電圧VDDLを更に降圧した電源電圧VDDOSを生成する。

【0100】

バッファ回路24には、電源電圧VDDが供給される。この電源電圧VDDはバッファ回路24の高電位側電源電圧として用いられる。そしてバッファ回路24は、駆動回路30からの駆動信号DQを受けて、駆動信号DQの振幅を増加させた高振幅の駆動信号（増幅駆動信号）DQBを振動片10（物理量トランスデューサー）に出力する。例えば駆動信号DQの振幅を第1の振幅とした場合に、第1の振幅よりも大きい第2の振幅の駆動信号DQBを振動片10に出力する。この場合に駆動信号DQ、DQBは矩形波の信号であってもよいし、正弦波の信号であってもよい。

30

【0101】

駆動回路30は、振動片10からのフィードバック信号DIが入力される増幅回路32と、自動ゲイン制御を行うゲイン制御回路40と、駆動信号DQを振動片10に出力する駆動信号出力回路50を含む。また同期信号SYCを検出回路60に出力する同期信号出力回路52を含む。なお、駆動回路30の構成は図5に限定されず、これらの構成要素の一部を省略したり、他の構成要素を追加するなどの種々の変形実施が可能である。

40

【0102】

増幅回路32（I/V変換回路）は、振動片10からのフィードバック信号DIを増幅する。例えば振動片10からの電流の信号DIを電圧の信号DVに変換して出力する。この増幅回路32は、キャパシター、抵抗素子、演算増幅器などにより実現できる。

【0103】

駆動信号出力回路50は、増幅回路32による増幅後の信号DVに基づいて、駆動信号DQを出力する。例えば駆動信号出力回路50が、矩形波（又は正弦波）の駆動信号を出力する場合には、駆動信号出力回路50はコンパレータ等により実現できる。

50

【0104】

ゲイン制御回路40(AGC)は、駆動信号出力回路50に制御電圧DSを出力して、駆動信号DQの振幅を制御する。具体的には、ゲイン制御回路40は、信号DVを監視して、発振ループのゲインを制御する。例えば駆動回路30では、ジャイロセンサーの感度を一定に保つために、振動片10(駆動用振動片)に供給する駆動電圧の振幅を一定に保つ必要がある。このため、駆動振動系の発振ループ内に、ゲインを自動調整するためのゲイン制御回路40が設けられる。ゲイン制御回路40は、振動片10からのフィードバック信号DIの振幅(振動片の振動速度 v)が一定になるように、ゲインを可変に自動調整する。このゲイン制御回路40は、増幅回路32の出力信号DVを全波整流する全波整流器や、全波整流器の出力信号の積分処理を行う積分器などにより実現される。

10

【0105】

同期信号出力回路52は、増幅回路32による増幅後の信号DVを受け、同期信号SYC(参照信号)を検出回路60に出力する。この同期信号出力回路52は、正弦波(交流)の信号DVの2値化処理を行って矩形波の同期信号SYCを生成するコンパレータや、同期信号SYCの位相調整を行う位相調整回路(移相器)などにより実現できる。

【0106】

検出回路60は、増幅回路61、同期検波回路81、A/D変換回路100、DSP部110を含む。増幅回路61は、振動片10からの第1、第2の検出信号IQ1、IQ2を受けて、差動の信号増幅や電荷-電圧変換を行う。同期検波回路81は、駆動回路30からの同期信号SYCに基づいて同期検波を行う。A/D変換回路100は、同期検波後の信号のA/D変換を行う。DSP部110はA/D変換回路100からのデジタル信号に対してデジタルフィルタ処理やデジタル補正処理などのデジタル信号処理を行う。

20

【0107】

制御部140は、回路装置20の制御処理を行う。この制御部140は、ロジック回路(ゲートアレイ等)やプロセッサ等により実現できる。回路装置20での各種のスイッチ制御やモード設定等はこの制御部140により行われる。

【0108】

3. 干渉周波数

振動片10を駆動して角速度等の物理量を検出する回路装置においては、振動片10の駆動周波数と、検出回路60のA/D変換回路100のサンプリングクロック信号等(動作信号)との干渉により検出性能が劣化する可能性がある。例えば、駆動周波数成分とA/D変換回路100のサンプリング周波数成分とが一致する干渉周波数において、角速度コードのばらつき等が発生し、検出性能が劣化する。

30

【0109】

なお、本実施形態では、駆動周波数の基本波成分(基本周波数成分)や高調波成分(高調波周波数成分)を、駆動周波数成分と呼び、A/D変換回路100のサンプリング周波数の基本周波数成分及び高調波周波数成分を、サンプリング周波数成分と呼ぶこととする。

【0110】

図6は、検出回路60に供給されるA/D変換回路100のサンプリングクロック信号やDSP部110の動作クロック信号についての説明図である。

40

【0111】

図6に示すように、振動片10は駆動周波数 f_{dr} で駆動される。また同期検波回路81は、この駆動周波数 f_{dr} の同期信号に基づいて同期検波処理を行う。この駆動周波数 f_{dr} には、振動片10の個体差によるばらつきがある。

【0112】

ここで、本実施形態の比較例の手法として、検出回路60のA/D変換回路100やDSP部110等についても、駆動周波数 f_{dr} の駆動信号に基づく信号により動作させる手法が考えられる。しかしながら、この比較例の手法では、駆動周波数 f_{dr} が例えば100KHz程度である場合に、駆動信号に基づく信号は100KHz以下となるため、A

50

/D変換回路100やDSP部110の高速動作を実現できない。

【0113】

このため本実施形態では、発振回路190を有するクロック信号生成回路150を設け、生成されたクロック信号に基づく動作信号により、A/D変換回路100やDSP部110等を動作させる手法を採用している。例えば図6では、発振周波数 f_{os} のクロック信号を i 分周し、分周により得られたサンプリング周波数 $f_{sm} = f_{os} / i$ のサンプリングクロック信号に基づいて、A/D変換回路100を動作させる。また、発振周波数 f_{os} のクロック信号を分周することにより得られたクロック周波数 f_{dsp} の動作クロック信号に基づいて、DSP部110を動作させる。

【0114】

このような本実施形態の回路装置においては、駆動信号の周波数との干渉を原因とする角速度コードのばらつきの問題が発生する可能性がある。

【0115】

図7は干渉周波数についての説明図である。図7の横軸は発振周波数であり、縦軸は角速度コードばらつきの大きさを示したものである。駆動周波数成分と検出回路60側の動作周波数との干渉を原因とする角速度コードばらつきの問題が生じる。

【0116】

例えば発振回路190の発振周波数を f_{os} とし、 i 、 j 、 k を1以上の整数とし、サンプリングクロック信号等の動作信号の周波数を f_{os} / i とする。 $i = 2$ の場合は、 i はクロック信号の分周比に相当し、 f_{os} / i は、分周比 i で分周されたサンプリングクロック信号等の動作信号の周波数になる。

【0117】

この場合に干渉周波数は $j \times f_{dr} = k \times f_{os} / i$ が成り立つときの発振周波数である。即ち、干渉周波数を f_{in} とすると、 $f_{os} = f_{in}$ の場合に、 $j \times f_{dr} = k \times f_{os} / i$ の関係式が成り立つ。

【0118】

例えば図7のI1に示す干渉周波数では、 $1 \times f_{dr} = f_{sm} = f_{os} / i$ が成り立っている。例えばI1の干渉周波数を $f_{os} = f_{in1}$ とすると、 $1 \times f_{dr} = f_{os} / i = f_{in1} / i$ が成り立つ。これは $j \times f_{dr} = k \times f_{os} / i$ の関係式(干渉条件)において、 $j = 1$ 、 $k = 1$ の場合に相当する。

【0119】

またI2に示す干渉周波数では、 $2 \times f_{dr} = f_{sm} = f_{os} / i$ が成り立っている。例えばI2に示す干渉周波数を $f_{os} = f_{in2}$ とすると、 $2 \times f_{dr} = f_{os} / i = f_{in2} / i$ が成り立つ。これは $j \times f_{dr} = k \times f_{os} / i$ の関係式において、 $j = 2$ 、 $k = 1$ の場合に相当する。

【0120】

またI3に示す干渉周波数では、 $3 \times f_{dr} = f_{sm} = f_{os} / i$ が成り立っている。例えばI3に示す干渉周波数を $f_{os} = f_{in3}$ とすると、 $3 \times f_{dr} = f_{os} / i = f_{in3} / i$ が成り立つ。これは $j \times f_{dr} = k \times f_{os} / i$ の関係式において、 $j = 3$ 、 $k = 1$ の場合に相当する。

【0121】

I4に示す干渉周波数では、 $3 \times f_{dr} = 2 \times f_{sm} = 2 \times f_{os} / i$ が成り立っている。例えばI4に示す干渉周波数を $f_{os} = f_{in4}$ とすると、 $3 \times f_{dr} = 2 \times f_{os} / i = 2 \times f_{in4} / i$ が成り立つ。これは $j \times f_{dr} = k \times f_{os} / i$ の関係式において、 $j = 3$ 、 $k = 2$ の場合に相当する。

【0122】

I5に示す干渉周波数では、 $5 \times f_{dr} = 2 \times f_{sm} = 2 \times f_{os} / i$ が成り立っている。例えばI5に示す干渉周波数を $f_{os} = f_{in5}$ とすると、 $5 \times f_{dr} = 2 \times f_{os} / i = 2 \times f_{in5} / i$ が成り立つ。これは $j \times f_{dr} = k \times f_{os} / i$ の関係式において、 $j = 5$ 、 $k = 2$ の場合に相当する。

10

20

30

40

50

【 0 1 2 3 】

このように干渉周波数においては、 $j \times f_{dr} = k \times f_{sm} = k \times f_{os} / i$ の関係式で表される干渉条件が成り立つ。ここで、 $j \times f_{dr}$ は、駆動周波数 f_{dr} の高調波成分($j = 2$)や基本波成分($j = 1$)に相当する。また $f_{sm} = f_{os} / i$ は、A/D変換回路100のサンプリング周波数(広義には動作信号の周波数)である。従って、干渉条件である $j \times f_{dr} = k \times f_{os} / i$ は、駆動周波数 f_{dr} の高調波成分($j = 2$)や基本波成分($j = 1$)が、サンプリング周波数 f_{os} / i の k 倍に一致するという条件になる。

【 0 1 2 4 】

なお、図7に示す干渉周波数での角速度コードばらつきは、A/D変換回路100の入力信号に混入した不要信号の周波数成分(駆動周波数成分)が、A/D変換回路100のサンプリング動作により、信号帯域に折り返すことなどが原因で発生する。従って、干渉周波数での角速度コードばらつきは、実際には、 $j \times f_{dr}$ と $k \times f_{sm}$ とが完全に一致する場合ではなく、 $j \times f_{dr}$ と $k \times f_{sm}$ の周波数差 f が十分に小さい場合に、顕著に現れる。具体的には、周波数差 f が、所望信号の周波数帯域である信号帯域の周波数(例えば200Hz~10Hz)よりも低い場合には、周波数差 f による折り返しノイズが信号帯域に現れるため、角速度コードばらつき(揺れ)の問題が生じることになる。周波数差 f が大きい場合には、DSP部110の帯域制限用のローパスフィルタにより、折り返しノイズは十分に低減されるため、角速度コードばらつきも発生しないようになる。このように、本実施形態において避けるべき干渉周波数は、所与の周波数幅(信号帯域幅、 f)を有するものと言うことができる。

【 0 1 2 5 】

そして本実施形態では、発振回路190の発振周波数を、このような干渉周波数を避けた周波数に設定する手法を採用している。即ち、発振周波数を f_{os} とし、 i 、 j を1以上の整数とし、動作信号の周波数を f_{os} / i とした場合に、 $j \times f_{dr} = f_{os} / i$ となるように発振周波数 f_{os} を設定する。動作信号の周波数 f_{os} / i は、A/D変換回路100のサンプリングクロック信号やDSP部110の動作クロック信号(出力データレート)の周波数である。

【 0 1 2 6 】

このように、 $j \times f_{dr} = f_{os} / i$ となるように発振周波数 f_{os} を設定すれば、図7のI1、I2、I3に示す干渉周波数を避けた周波数に、発振周波数 f_{os} を設定できるようになる。従って、I1、I2、I3に示す大きな値の角速度コードばらつきの発生を低減できるようになり、検出性能の劣化を低減できる。

【 0 1 2 7 】

更に本実施形態では、 k を1以上の整数とした場合に、 $j \times f_{dr} = k \times f_{os} / i$ となるように発振周波数 f_{os} を設定することが望ましい。即ち、図7のI1、I2、I3に示すような $k = 1$ の場合の干渉周波数のみならず、I4、I5に示すような $k = 2$ の場合の干渉周波数についても避けた周波数に、発振周波数 f_{os} を設定する。このようにすれば、I1、I2、I3に示すような大きな値の角速度コードばらつきの発生のみならず、I4、I5に示すような比較的小さな値の角速度コードばらつきの発生についても防止できるようになる。

【 0 1 2 8 】

そして本実施形態では、このような $j \times f_{dr} = k \times f_{os} / i$ となる発振周波数 f_{os} の調整を、図1の第2の周波数調整部192等による周波数調整により実現している。例えば図3の可変容量回路197の容量値の調整等により実現している。

【 0 1 2 9 】

例えば駆動信号に基づく信号により、検出回路60の回路を動作させる比較例の手法では、図7に示すような干渉周波数の問題は生じない。

【 0 1 3 0 】

これに対して本実施形態では、検出回路60の回路の高速動作を実現するために、発振

10

20

30

40

50

回路 190 を有するクロック信号生成回路 150 を設け、生成されたクロック信号に基づく動作信号により、検出回路 60 の回路 (A/D 変換回路、DSP 部) を動作させている。そして駆動信号の駆動周波数と、発振回路 190 の発振周波数とは、別個独立のものであり、相関性がない。このため図 7 に示すような干渉周波数の問題が発生してしまう。そして、このような干渉周波数の問題を解消するために、本実施形態では以下に説明するような発振周波数の調整手法を採用している。

【0131】

図 8 は本実施形態の発振周波数の調整手法の説明図である。図 8 において横軸は駆動周波数であり、縦軸は周波数調整のターゲット発振周波数である。

【0132】

図 8 において IL1、IL2 は図 7 で説明した干渉周波数のラインである。この干渉周波数ライン IL1、IL2 上では、角速度コードばらつきの問題が発生する。また図 8 では、振動片 A と振動片 B の例が示されている。振動片 A と振動片 B とでは、駆動周波数 (ティピカル値) が異なっている。例えば回路装置とペアとなってパッケージに組み込まれる振動片として、2 種類の振動片 A、B がある。駆動周波数が異なる振動片 A、B を用いることで例えば多軸ジャイロセンサーにおける軸間干渉の低減等も可能になる。

【0133】

図 8 に示すように振動片 A、B の駆動周波数には個体差があり、振動片 A の駆動周波数は RDA の範囲でばらつき、振動片 B の駆動周波数は RDB の範囲でばらつく。RDA は、振動片 A の駆動周波数のティピカル値 fda を中心とする駆動周波数のばらつきの範囲である。RDB は、振動片 B の駆動周波数のティピカル値 fdb を中心とする駆動周波数のばらつき範囲である。

【0134】

そして、回路装置に振動片 A と振動片 B のいずれが接続されたかに応じて (いずれの振動片と回路装置とで物理量検出装置が構成されたかに応じて)、図 8 の RCA の範囲の粗調整を行う。この粗調整は、図 3 の電圧生成回路 160 が供給する電源電圧 VDO S の電圧調整により実現する。図 8 では電源電圧 VDO S の電圧調整により、例えば 500 KHz / ステップでの発振周波数の粗調整が可能になる。

【0135】

例えば回路装置に接続される振動片が振動片 A (広義には第 1 の物理量トランスデューサー) である場合には、電圧生成回路 160 は電源電圧 VDO S として第 1 の電圧を供給する。一方、回路装置に接続される振動片が、振動片 A とは駆動周波数が異なる振動片 B (広義には第 2 の物理量トランスデューサー) である場合には、電圧生成回路 160 は電源電圧 VDO S として第 1 の電圧と異なる第 2 の電圧を供給する。

【0136】

具体的には、振動片 A は振動片 B に比べて駆動周波数が低い。このため、回路装置に振動片 A が接続されて物理量検出装置が構成される場合には、振動片 A の低い駆動周波数に対応して、発振周波数の調整範囲も低い周波数範囲に設定することが望ましい。従って、振動片 A が接続される場合には、電圧生成回路 160 は、電源電圧 VDO S として、第 2 の電圧に比べて低い第 1 の電圧を、CR 発振回路 170 (広義には発振回路 190) に供給する。こうすることで、CR 発振回路 170 の発振周波数が低くなり、振動片 A の低い駆動周波数に対応して、発振周波数の調整範囲を低い周波数範囲に設定できるようになる。

【0137】

一方、振動片 B は振動片 A に比べて駆動周波数が高い。このため、回路装置に振動片 B が接続されて物理量検出装置が構成される場合には、振動片 B の高い駆動周波数に対応して、発振周波数の調整範囲も高い周波数範囲に設定することが望ましい。従って、振動片 B が接続される場合には、電圧生成回路 160 は、電源電圧 VDO S として、第 1 の電圧に比べて高い第 2 の電圧を、CR 発振回路 170 に供給する。こうすることで、CR 発振回路 170 の発振周波数が高くなり、振動片 B の高い駆動周波数に対応して、発振周波数

10

20

30

40

50

の調整範囲を高い周波数範囲に設定できるようになる。

【0138】

また図8において、VL Aは振動片Aの場合の発振周波数の調整ラインであり、VL Bは振動片Bの場合の発振周波数の調整ラインである。例えば振動片Aが回路装置に接続された場合には、調整ラインVL Aを用いて発振周波数を調整する。この調整ラインVL Aは、干渉周波数ラインIL 1とIL 2の中間に設定されるラインである。

【0139】

図8のR D Aに示すように、振動片Aの駆動周波数には個体差によるばらつきが存在する。一方、振動片Aに回路装置が接続されて、物理量検出装置としてパッケージされた状態においては、駆動周波数を測定することで、振動片Aの駆動周波数を一意に特定できる。そして測定された駆動周波数が $f_{dr} = f_{d1}$ である場合には、図8に示すように、 $f_{dr} = f_{d1}$ と調整ラインVL Aとから、ターゲット発振周波数 f_{t1} を求める。例えば $f_{dr} = f_{d1}$ のラインと調整ラインVL Aの交点から、ターゲット発振周波数 f_{t1} を求めることができる。そして発振周波数が $f_{os} = f_{t1}$ に設定されるように、第2の周波数調整部192により周波数調整を行う。具体的には、発振周波数が $f_{os} = f_{t1}$ に設定されるように、可変容量回路197の容量値を調整する。

【0140】

また、測定された駆動周波数が $f_{dr} = f_{d2}$ である場合には、 $f_{dr} = f_{d2}$ と調整ラインVL Aとから、ターゲット発振周波数 f_{t2} を求める。そして発振周波数が $f_{os} = f_{t2}$ に設定されるように、第2の周波数調整部192（可変容量回路197）により周波数調整を行う。

【0141】

同様に、図8のR D Bに示すように、振動片Bの駆動周波数には個体差によるばらつきが存在するが、振動片Bに回路装置が接続された状態においては、駆動周波数を測定することで、振動片Bの駆動周波数を一意に特定できる。そして測定された駆動周波数が $f_{dr} = f_{d3}$ である場合には、 $f_{dr} = f_{d3}$ と調整ラインVL Bとから、ターゲット発振周波数 f_{t3} を求める。そして発振周波数が $f_{os} = f_{t3}$ に設定されるように、第2の周波数調整部192（可変容量回路197）により周波数調整を行う。

【0142】

以上のようにすることで本実施形態では、干渉周波数を避けた周波数に発振周波数 f_{os} を設定できるようになる。即ち、第2の周波数調整部192（可変容量回路197）による周波数調整により、 $j \times f_{dr} - k \times f_{os} / i$ となるように発振周波数 f_{os} を設定できる。

【0143】

そして図8に示すように、発振周波数の調整ラインVL A、VL Bは干渉周波数ラインIL 1、IL 2の中間に位置する。従って、後述する図11のように、温度変化によって発振周波数が変動した場合にも、図7で説明した干渉周波数による角速度コードばらつきの発生を低減できるようになる。例えば駆動周波数が $f_{dr} = f_{d1}$ である場合には、温度変化による発振周波数の変動が、周波数範囲RS 1内に収まっていれば、干渉周波数ラインIL 1、IL 2との干渉を回避できる。駆動周波数が $f_{dr} = f_{d2}$ である場合には、温度変化による発振周波数の変動が、周波数範囲RS 2内に収まっていれば、干渉周波数ラインIL 1、IL 2との干渉を回避できる。 $f_{dr} = f_{d3}$ の場合も同様である。

【0144】

4．クロック信号生成回路の詳細な構成

次に図9を用いてクロック信号生成回路150の詳細な構成例を説明する。図9には、電圧生成回路160や、CR発振回路170を構成する増幅回路180、可変抵抗回路196及び可変容量回路197の詳細な構成例が示されている。

【0145】

電圧生成回路160は演算増幅器OPA、抵抗素子RB 1、RB 2、RB 3、スイッチ素子SB 1、SB 2を有する。抵抗素子RB 1、RB 2、RB 3は、電源電圧V D O Sの

10

20

30

40

50

出力ノードとVSSのノードの間に直列接続される。演算増幅器OPAの反転入力端子(第1の端子)は、演算増幅器OPAの出力ノードに接続される。演算増幅器OPAの非反転入力端子(第2の端子)は、スイッチ素子SB1を介して抵抗素子RB1とRB2の接続ノードに接続されると共に、スイッチ素子SB2を介して抵抗素子RB2とRB3の接続ノードに接続される。演算増幅器OPAの反転入力端子と非反転入力端子の間には、仕事関数差に基づく電圧が発生している。

【0146】

図8で説明した電源電圧に基づく粗調整(RCA)は、スイッチ素子SB1、SB2のオン・オフ制御により実現される。例えば回路装置に振動片Aが接続される場合には、スイッチ素子SB2をオンにして、スイッチ素子SB1をオフにする。こうすることで、電源電圧VDDが低い第1の電圧に設定されて、CR発振回路170の発振周波数は低くなる。これにより図8の調整ラインVLAでの発振周波数の調整が可能になる。

10

【0147】

一方、回路装置に振動片Bが接続される場合には、スイッチ素子SB1をオンにして、スイッチ素子SB2をオフにする。こうすることで、電源電圧VDDが高い第2の電圧に設定されて、CR発振回路170の発振周波数は高くなる。これにより調整ラインVLBでの発振周波数の調整が可能になる。

【0148】

増幅回路180は、NAND回路NA、インバーター回路IV1、IV2を有する。インバーター回路IV1の出力は、キャパシターCを介して、増幅回路180の入力ノードNIに帰還される。インバーター回路IV2の出力は、可変抵抗回路196を介して、増幅回路180の入力ノードNIに帰還される。NAND回路NAの第1の入力が、増幅回路180の入力になり、NAND回路NAの第2の入力にはイネーブル信号ENが入力される。イネーブル信号ENがHレベルになるとCR発振回路170が動作イネーブル状態に設定され、イネーブル信号ENがLレベルになると動作ディスエーブル状態に設定される。

20

【0149】

可変抵抗回路196は、直列接続される複数の抵抗素子R1~R6と、複数の抵抗素子R1~R6の各抵抗素子に対して各ヒューズ素子が並列に接続される複数のヒューズ素子FU1~FU6(広義にはスイッチ素子)を有する。例えばヒューズ素子FU1は抵抗素子R1と並列に接続され、ヒューズ素子FU2は抵抗素子R2と並列に接続される。ヒューズ素子FU3~FU6と抵抗素子R3~R6の接続構成も同様である。また可変抵抗回路196は、複数の抵抗素子R1~R6に直列接続される基準抵抗素子R7を有する。即ち、複数の抵抗素子R1~R6及び基準抵抗素子R7は、増幅回路180の出力ノードNQと入力ノードNIとの間に直列接続される。

30

【0150】

可変容量回路197は、可変容量素子CV1~CV4と容量制御電圧出力回路BC1~BC4を有する。可変容量素子CV1~CV4の一端は、増幅回路180の出力ノードNQに接続され、他端は容量制御電圧出力回路BC1~BC4の出力に接続されている。可変容量素子CV1~CV4は、容量制御電圧出力回路BC1~BC4が出力した容量制御電圧により容量が変化する素子である。可変容量素子CV1~CV4は例えばバリキャップ(バラクター)などにより実現できる。可変容量回路197は、例えばバイナリーに重みづけられた可変容量素子のアレイにより実現することができ、この場合には容量制御電圧による制御はハイレベルとローレベルの2値制御になる。この可変容量回路197によれば例えば30KHz/ステップでの発振周波数の微調整が可能になる。

40

【0151】

電圧生成回路160は、トランジスタの仕事関数差に基づいて、例えば負の温度特性(第1の温度特性)を有する電源電圧VDDを生成して、CR発振回路170の増幅回路180の電源として供給する。例えば電圧生成回路160(レギュレーター回路)には高電位側の電源電圧VDDLと低電位側の電源電圧VSS(GND)が供給される。そし

50

て電圧生成回路 160 は、第 1 のトランジスタと、第 1 のトランジスタとはゲート電極の導電性が異なる第 2 のトランジスタを有する。例えば第 1 のトランジスタのゲート電極が N 型である場合には、第 2 のトランジスタのゲート電極は P 型となっている。そして電圧生成回路 160 は、第 1、第 2 のトランジスタの仕事関数差に対応する電圧を、電源電圧 V_{DOS} として供給する。即ち、異種ゲートの仕事関数差に基づく電源電圧 V_{DOS} を供給する。仕事関数差に基づく電源電圧 V_{DOS} は、例えば負の温度特性を有しており、温度が上昇すると電源電圧 V_{DOS} は低くなる。

【0152】

具体的には電圧生成回路 160 の演算増幅器 OPA は、差動部と出力部を有する。差動部は、カレントミラー回路と、差動対を構成する第 1、第 2 のトランジスタと、電流源を有する。そして、差動対を構成する第 1 のトランジスタは、第 2 のトランジスタとはゲート電極の導電性が異なるトランジスタになっている。例えば第 1 のトランジスタのゲート電極は N 型であり、第 2 のトランジスタのゲート電極は P 型となっている。例えば第 1 のトランジスタと第 2 のトランジスタは、基板の不純物濃度やチャネルの不純物濃度は同じであるが、ゲート電極の導電性が異なっており、ゲート電極の不純物濃度が異なっている。

【0153】

例えば MOS トランジスタのしきい値電圧は、 $V_{th} = \phi_{ms} - Q_{ss} / C_{ox} + 2\phi_F + Q_D / C_{ox}$ と表すことができる。ここで ϕ_{ms} は、ゲート電極と基板の仕事関数差であり、 Q_{ss} は酸化膜内の固定電荷であり、 C_{ox} はゲート酸化膜の単位面積当たりの容量であり、 ϕ_F はフェルミ準位であり、 Q_D は空乏層内の電荷である。第 1 のトランジスタの N 型ゲート電極の不純物濃度と、第 2 のトランジスタの P 型ゲート電極の不純物濃度の設定により、デプレッション型の第 1 のトランジスタのしきい値電圧 V_{TN} は例えば $-0.52V$ に設定される。一方、エンハンスメント型の第 2 のトランジスタのしきい値電圧 V_{TP} は例えば $0.45V$ に設定される。これにより、演算増幅器 OPA の反転入力端子と非反転入力端子の間には、仕事関数差に基づく電圧 $V_{OF} = V_{TP} - V_{TN} = 0.97V$ が発生するようになる。従って、この仕事関数差に基づく電圧 V_{OF} によって設定される電源電圧 V_{DOS} は、電源電圧 V_{DDL} が変動した場合にも一定の電圧になると共に、負の温度特性を有するようになる。

【0154】

一方、CR 発振回路 170 の発振周波数は、電源電圧 V_{DOS} が固定電圧（一定）の場合には正の温度特性を有する。即ち、電源電圧 V_{DOS} が固定となる条件では、温度が上昇すると発振周波数は高くなる。

【0155】

例えば NAND 回路 NA やインバータ回路 IV1、IV2 の各回路の信号遅延の影響を除外した場合の CR 発振回路 170 の発振周波数を f_0 とする。すると CR 発振回路 170 の発振周波数 f_0 は、一般的には下式（1）のように表される。

【0156】

$$f_0 = 1 / (2 \cdot 2 \times C \times R) \quad (1)$$

本実施形態では、抵抗 R（R1～R7）として負の温度特性の抵抗を使用している。例えば抵抗 R（R1～R7）としてポリシリコン抵抗等を使用する。ポリシリコン抵抗は負の温度特性を有するため、温度が上昇すると抵抗 R の抵抗値は低くなる。従って、温度が上昇すると、発振周波数 $f_0 = 1 / (2 \cdot 2 \times C \times R)$ は高くなる。即ち、NAND 回路等の各回路の信号遅延の影響を除外した発振周波数 f_0 は正の温度特性を有する。

【0157】

また NAND 回路 NA、インバータ回路 IV1、IV2 の各回路を構成する MOS のトランジスタのしきい値電圧は負の温度特性を有しており、温度が上昇するとしきい値電圧は低下する。しきい値電圧が低下すると、NAND 回路等の各回路での信号の遅延時間は短くなり、CR 発振回路 170 の発振周波数は上昇する。例えば各回路の負荷容量を C_L とし、ドレイン電流を I_D とし、電源電圧を V_{DOS} とし、所定係数を k とすると、

各回路での遅延時間は下式(2)のように表すことができる。

【0158】

$$t_d = k \{ (C_L \times V_{DOS}) / I_D \} \quad (2)$$

上式(2)より、温度が上昇して、しきい値電圧が低下すると、ドレイン電流 I_D が増加することで、遅延時間 t_d は短くなり、電源電圧 V_{DOS} が固定の場合の発振周波数は上昇する。

【0159】

図10(A)は、電源電圧 V_{DOS} が固定の場合の発振周波数の温度特性(シミュレーション結果)を示す図である。上述したように、温度が上昇すると、抵抗 R ($R_1 \sim R_7$)の抵抗値が低くなって $f_0 = 1 / (2 \cdot 2 \times C \times R)$ が高くなると共に、NAND回路等の各回路の遅延時間 t_d が短くなる。従って、図10(A)に示すように、電源電圧 V_{DOS} が固定の場合のCR発振回路170の発振周波数は、温度が上昇すると高くなり、正の温度特性を有する。

【0160】

図10(B)は、電源電圧 V_{DOS} の温度特性(シミュレーション結果)を示す図である。上述したように本実施形態では、電圧生成回路160が、トランジスタの仕事関数差に基づいて負の温度特性の電源電圧 V_{DOS} を生成する。従って、図10(B)に示すように、電源電圧 V_{DOS} は温度が上昇すると減少し、負の温度特性を有する。

【0161】

図11は、CR発振回路170の発振周波数の変動率(実機測定結果)を示す図である。本実施形態では、図10(A)のように電源電圧 V_{DOS} が固定の場合に発振周波数が正の温度特性を有するCR発振回路170に対して、図10(B)に示すように負の温度特性の電源電圧 V_{DOS} を供給する。このようにすれば、CR発振回路170の単体での発振周波数が持つ正の温度特性(図10(A))を、電源電圧 V_{DOS} の負の温度特性(図10(B))で打ち消すことが可能になる。これにより図11に示すように、温度変動に対する発振周波数の変動率を低く抑えることができる。このように本実施形態によれば、発振周波数の適正な温度補償が可能になり、温度変動に対する周波数の変動率が低いクロック信号を供給できるようになる。

【0162】

例えば従来では、発振周波数の温度補償を実現するために、基準電圧生成回路や発振回路の増幅回路に加えて、演算増幅器等の他の回路要素を別途設ける必要があった。このため、消費電力や回路規模の増加を招くという問題があった。

【0163】

これに対して本実施形態では、CR発振回路170に対して、図10(B)のような負の温度特性の電源電圧 V_{DOS} を供給する電圧生成回路160を設けるだけで、発振周波数の温度補償を実現できる。従って、消費電力や回路規模の増加を抑えながら発振周波数の温度補償を実現できるようになる。

【0164】

即ち、一般的な温度補償は、正負の異なる温度特性の回路素子を組み合わせることで実現される。これに対して本実施形態では、電源電圧固定時のCR発振回路170の発振周波数が図10(A)のような正の温度特性を有することに着目し、この正の温度特性を打ち消す(相殺する)ような負の温度特性の電源電圧 V_{DOS} をCR発振回路170に供給している。このような負の温度特性の電源電圧 V_{DOS} はトランジスタの仕事関数差を利用して、小さな回路規模の簡素な回路構成で生成できるため、回路規模の増加を最小限に抑えることができる。また仕事関数差を利用することで、電源電圧変動に対する発振周波数の変動も低く抑えることができる。即ち、電源電圧 V_{DDL} が変動した場合にも、仕事関数差に基づく電源電圧 V_{DOS} の変動を最小限にできる。従って、このような仕事関数差に基づく負の温度特性の電源電圧 V_{DOS} の供給により、CR発振回路170の正の温度特性を相殺すれば、温度変動に対する発振周波数の変動のみならず、電源電圧変動に対する発振周波数の変動も最小限に抑えることが可能になる。

【 0 1 6 5 】

また C R 発振回路 1 7 0 は、例えば水晶等の振動片を用いた発振回路に比べて、起動時間が短く、安定した高速のクロック信号を早期に供給できるという利点がある。従って、C R 発振回路 1 7 0 により生成されたクロック信号を用いて、回路装置の動作信号を生成すれば、回路装置の起動や動作速度の高速化を実現できる。

【 0 1 6 6 】

5 . 可変抵抗回路を用いた発振周波数の調整

次に可変抵抗回路 1 9 6 を用いた発振周波数の調整手法について説明する。発振周波数の調整については、半導体ウェハプロセスによるトランジスタや抵抗などの素子ばらつきに対して、可変抵抗回路 1 9 6 を用いて所望の発振周波数に調整することを目的としている。

10

【 0 1 6 7 】

図 9 の可変抵抗回路 1 9 6 の抵抗素子 R 1 ~ R 6 の抵抗値は例えばバイナリーで重み付けされている。例えば R 1 ~ R 6 の各抵抗素子は、1 又は複数のユニット抵抗により構成されている。例えば R 1 は $2^0 = 1$ 個の抵抗ユニットで構成され、R 2 は直列接続された $2^1 = 2$ 個の抵抗ユニットにより構成され、R 3 は直列接続された 2^2 個の抵抗ユニットにより構成される。同様に、R 4、R 5、R 6 は、各々、直列接続された 2^3 個、 2^4 個、 2^5 個の抵抗ユニットにより構成される。従って、ユニット抵抗の抵抗値を R U とすると、R 1 の抵抗値は $2^0 \times R U (= R U)$ 、R 2 の抵抗値は $2^1 \times R U (= 2 \times R U)$ 、R 3 の抵抗値は $2^2 \times R U$ 、R 4 の抵抗値は $2^3 \times R U$ 、R 5 の抵抗値は $2^4 \times R U$ 、R 6 の抵抗値は $2^5 \times R U$ に設定される。

20

【 0 1 6 8 】

一方、R 7 は、基準となる発振周波数を設定するための基準抵抗素子であり、R 7 の抵抗値である基準抵抗値を R B とすると、R B は例えば R 6 と同程度の抵抗値に設定できる。このように設定することで、可変抵抗回路 1 9 6 の抵抗値を所定範囲内（例えば R B ~ R B + R U \times ($2^6 - 1$) の範囲）で可変に設定できるようになる。

【 0 1 6 9 】

図 9 に示すように、F U 1 ~ F U 6 の各ヒューズ素子は、R 1 ~ R 6 の各抵抗素子と並列に設けられている。そしてヒューズカット前においては、全てのヒューズ素子 F U 1 ~ F U 6 が非カット状態となっている。従って、可変抵抗回路 1 9 6 の抵抗値は、R 7 の基準抵抗値 R B（正確には、R B + ヒューズ素子等の寄生抵抗値）に設定される。そして、この状態で C R 発振回路 1 7 0 の発振周波数が計測される。計測された発振周波数を f r とすると、例えば下式 (3) に示すように f r の一次式で表されるトリミング式によりヒューズ値が計算される。なお a、b は定数である。

30

【 0 1 7 0 】

$$\text{ヒューズ値} = a \times f r + b \quad (3)$$

計算されたヒューズ値に基づいて、ヒューズ素子 F U 1 ~ F U 6 のいずれをカット（トリミング）するかが決定される。例えばトリミング式で計算されたヒューズ値に基づいて、ヒューズ F U 1、F U 3、F U 4、F U 5 がカットされたとする。この場合には、可変抵抗回路 1 9 6 の抵抗値は、R B + R 1 + R 3 + R 4 + R 5（+ 寄生抵抗値）になる。

40

【 0 1 7 1 】

具体的にはヒューズ値（整数に変換した後のヒューズ値）をバイナリー表現のデータに変換することで、カットするヒューズ素子を決定できる。例えばヒューズ値 = 1 = 2^0 であれば、ヒューズ素子 F U 1 をカットし、ヒューズ値 = 2 = 2^1 であれば、ヒューズ素子 F U 2 をカットする。また、ヒューズ値 = 3 = $2^0 + 2^1$ であれば、ヒューズ素子 F U 1 及び F U 2 をカットし、ヒューズ値 = 4 = 2^2 であれば、ヒューズ素子 F U 3 をカットし、ヒューズ値 = 5 = $2^0 + 2^2$ であれば、ヒューズ素子 F U 1 及び F U 3 をカットする。即ち、ヒューズ F U 1 がバイナリー表現のヒューズ値の L S B に相当し、ヒューズ F U 2 が L S B の次のビットに相当し、ヒューズ F U 3 がその次のビットに相当する。同様にヒューズ F U 6 はバイナリー表現のヒューズ値の M S B に相当する。そしてヒューズ値の L

50

S B が 1 であれば、ヒューズ F U 1 をカットし、0 であればカットしない。L S B の次のビットが 1 であれば、ヒューズ F U 2 をカットし、0 であればカットしない。

【 0 1 7 2 】

図 1 2 は、ヒューズカット前に測定された発振周波数 f_r と、ヒューズターゲット値及びトリミング式 (式 (3)) で計算されたヒューズ値との関係を示す図である。

【 0 1 7 3 】

例えば図 1 2 は、プロセス条件を振ったシミュレーションを行って、発振周波数をターゲット周波数に設定するヒューズターゲット値 (ヒューズ値のターゲット値) を求めたものである。図 1 2 の F T 1 (黒丸) は、ヒューズカット前の発振周波数が $f_r = f_a$ である場合の、ヒューズターゲット値である。また、図 1 2 の T R 1 は、ヒューズターゲット値 F T 1 に対して設定されたヒューズターゲット範囲である。ターゲット周波数が例えば 4 M H z である場合には、ヒューズターゲット範囲 T R 1 は、発振周波数が例えば 4 M H z $\pm 5 \%$ になる範囲に対して設定される。即ち、特定のプロセス条件でヒューズカット前の発振周波数が $f_r = f_a$ である場合には、ヒューズ値がヒューズターゲット範囲 T R 1 内に入っていれば、発振周波数は 4 M H z $\pm 5 \%$ の範囲に収まることになる。

【 0 1 7 4 】

図 1 2 の B 1、B 2、B 3、B 4 に示すように、プロセス条件に応じてヒューズターゲット値は変化する。

【 0 1 7 5 】

例えば図 1 2 の B 1 は、増幅回路 1 8 0 のトランジスタのしきい値電圧が高く、可変抵抗回路 1 9 6 の抵抗値やキャパシタ C の容量値が大きいというプロセス条件に対応するヒューズターゲット値である。即ち、当該プロセス条件で行ったヒューズターゲット値のシミュレーション結果である。この場合には、ヒューズカット前の発振周波数 f_r は低い周波数になっており、発振周波数をターゲット周波数に設定するヒューズ値は小さな値となる。従って、ヒューズ値が小さな値になる設定 (カットされるヒューズの数が多い) でヒューズをカットすることで、発振周波数をターゲット周波数に近づけることができる。

【 0 1 7 6 】

一方、図 1 2 の B 4 は、増幅回路 1 8 0 のトランジスタのしきい値電圧が低く、可変抵抗回路 1 9 6 の抵抗値やキャパシタ C の容量値が小さいというプロセス条件に対応するヒューズターゲット値である。この場合には、ヒューズカット前の発振周波数 f_r は高い周波数になっており、発振周波数をターゲット周波数に設定するヒューズ値は大きな値となる。従って、ヒューズ値が大きな値になる設定 (カットされるヒューズの数が多い) でヒューズをカットすることで、発振周波数をターゲット周波数に近づけることができる。

【 0 1 7 7 】

そして上式 (3) のヒューズ値のトリミング式の係数 a、b は、図 1 2 のヒューズターゲット値のシミュレーション結果に基づき設定できる。

【 0 1 7 8 】

しかしながら、図 1 2 の A 1、A 2 に示すように、トリミング式から求められたヒューズ値が、ヒューズターゲット範囲 (ターゲット周波数 $\pm 5 \%$) から外れてしまう場合がある。例えばヒューズカット前の発振周波数が $f_r = f_a$ である場合のヒューズ値 (白丸) は、ヒューズターゲット値 F T 1 (黒丸) のヒューズターゲット範囲 T R 1 (4 M H z $\pm 5 \%$) から外れている。これは、上式 (3) のトリミング式は f_r の一次式であり、図 1 2 の B 1、B 2、B 3、B 4 に示すようにプロセス条件を振った場合のヒューズターゲット値は、このような一次式のトリミング式で正確にフィッティングすることができないからである。即ち、トランジスタのしきい値電圧のばらつき等が原因で、B 1、B 2、B 3、B 4 の各プロセス条件に対応する一次式の切片の値が、各プロセス条件ごとに異なった値になるからである。

【 0 1 7 9 】

10

20

30

40

50

従って、上式(3)のトリミング式を用いて、ヒューズカット前の発振周波数 f_r に基づきヒューズ値を求め、求められたヒューズ値に基づきカットするヒューズを決定する手法では、発振周波数を所望のヒューズターゲット範囲 ($4\text{MHz} \pm 5\%$) に収めることが難しいという問題がある。

【0180】

このような問題を解決するために本実施形態では図13(A)に示すようなトリミング用補助スイッチ $SWAX$ を設けている。例えば図13(A)において、可変抵抗回路196は、直列接続される複数の抵抗素子 $R_1 \sim R_6$ 及び基準抵抗素子 R_7 と、複数の抵抗素子 $R_1 \sim R_6$ の各抵抗素子に対して各ヒューズ素子が並列に設けられる複数のヒューズ素子 $FU_1 \sim FU_6$ を有する。そしてトリミング用補助スイッチ $SWAX$ は、基準抵抗素子 R_7 に対して並列に設けられる。

10

【0181】

このトリミング用補助スイッチ $SWAX$ は、図13(A)に示すように、ヒューズカット前の発振周波数の第1の測定モードにおいてオフになる。これにより、出力ノード NQ と入力ノード NI との間に、基準抵抗素子 R_7 及びヒューズ素子 $FU_1 \sim FU_6$ が直列に接続された状態を実現できる。

【0182】

一方、トリミング用補助スイッチ $SWAX$ は、図13(B)に示すように、ヒューズカット前の発振周波数の第2の測定モードにおいてオンになる。これにより出力ノード NQ と入力ノード NI との間に、ヒューズ素子 $FU_1 \sim FU_6$ 及びトリミング用補助スイッチ $SWAX$ が直列に接続された状態を実現できる。

20

【0183】

例えばヒューズカット前の第1の測定モード(図13(A))での発振周波数を f_{r1} とし、ヒューズカット前の第2の測定モード(図13(B))での発振周波数を f_{r2} とする。この場合に、 f_{r1} 及び f_{r2} の一次式により表される下式(4)のトリミング式によりヒューズ値を計算する。なお c 、 d 、 e は定数である。

【0184】

$$\text{ヒューズ値} = c \times f_{r1} + d \times f_{r2} + e \quad (4)$$

上式(4)のトリミング式で計算されたヒューズ値に基づいて図14に示すようにヒューズをカットする。図14ではヒューズ FU_1 、 FU_3 、 FU_4 、 FU_5 がカットされている。

30

【0185】

以上の本実施形態の手法によれば、図13(A)、図13(B)に示すように、基準抵抗素子 R_7 が接続状態である場合と非接続状態である場合の2つの状態において、ヒューズカット前の発振周波数 f_{r1} 、 f_{r2} を測定できる。従って、図13(B)のように、増幅回路180のトランジスタのしきい値電圧とキャパシタ C の容量の特性で決まる発振周波数 f_{r2} を測定できる。これにより、トランジスタのしきい値電圧のばらつきに起因するヒューズ値のばらつきを適正に補正できる。この結果、トリミング式の計算値に基づきヒューズ素子をカットした場合の発振周波数を、ターゲット周波数範囲に収めることが容易になる。

40

【0186】

例えば図15は、本実施形態の調整手法を用いた場合における、ヒューズカット前の発振周波数とヒューズ値との関係を示す図である。図15のヒューズ値は上式(4)のトリミング式で計算された値である。

【0187】

例えば発振周波数 f_a に対応するヒューズ値は、図12では A_1 に示すようにヒューズターゲット範囲 TR_1 から外れていたが、図15では C_1 に示すようにヒューズターゲット範囲 TR_1 内に収まっている。従って本実施形態の調整手法によれば、上式(4)のトリミング式でヒューズ値を計算し、計算されたヒューズ値に基づいてヒューズをカットすることで、発振周波数を、所望のヒューズターゲット範囲 ($4\text{MHz} \pm 5\%$) に収めるこ

50

とが可能になる。

【0188】

即ち本実施形態では、トランジスタのしきい値電圧のばらつき等が原因で、図15のD1、D2、D3、D4の各プロセス条件に対応する一次式の切片の値が、各プロセス条件ごとに異なった値になる場合にも、ヒューズターゲット値により近いヒューズ値を計算して、ヒューズをカットできる。つまり、上式(4)のトリミング式を用いることで、ヒューズ値をヒューズターゲット値に対して、よりフィッティングさせることが可能になり、発振周波数を、所望のヒューズターゲット範囲($4\text{MHz} \pm 5\%$)に収めることができるようになる。従って、より精度が高い発振周波数の調整手法を実現できる。

【0189】

6. 物理量検出装置の製造方法

次に物理量トランスデューサーと回路装置を有する物理量検出装置の製造方法(発振周波数の調整方法)について図16のフロー図を用いて説明する。

【0190】

まず、半導体ウェハ(回路装置)を製造する(ステップS1)。即ち、公知の製造方法により、半導体ウェハの基板(シリコン基板)に、回路装置(半導体チップ)を構成するトランジスタや抵抗素子や容量素子等の回路素子や、配線を形成する。即ち、成膜、現像、露光、レジスト塗布、エッチング、レジスト剥離、不純物注入等の製造工程により回路素子や配線を形成し、これにより複数の回路装置が形成された半導体ウェハが製造される。

【0191】

次に半導体ウェハの状態での検査を行う(ステップS2)。具体的には、各回路装置の発振回路190の発振周波数を測定する(ステップS3)。例えば半導体ウェハの回路装置へのプロービングを行って、発振周波数を測定する。そして発振周波数をターゲット発振周波数に設定する周波数調整値を求める(ステップS4)。例えば図13(A)~図15等で説明した手法により、周波数調整値としてヒューズ値を求める。そして求められた周波数調整値(ヒューズ値)に基づいて、ヒューズをカットする(ステップS5)。即ち、図14に示すように、ヒューズ値で特定されるヒューズ素子をカットする。このようにして半導体ウェハでの検査が行われた後、半導体ウェハのダイシングが行われて、回路装置のチップが製造される。

【0192】

次に、振動片10(物理量トランスデューサー)と回路装置(IC)のパッケージング後の検査を行う(ステップS6)。即ち、振動片10と回路装置を接続してパッケージに収納することで構成される物理量検出装置のモジュール検査を行う。具体的には、まず駆動周波数を測定する(ステップS7)。つまり、回路装置と接続された振動片10の駆動周波数の実測値を測定する。そして、干渉周波数を避けた発振周波数に設定する周波数調整値を求める(ステップS8)。

【0193】

即ち図8で説明したように、測定された駆動周波数(f_{d1} 、 f_{d2} 、 f_{d3})を用いて、干渉周波数を避けることができるターゲット発振周波数(f_{t1} 、 f_{t2} 、 f_{t3})を求める。そして、求められたターゲット発振周波数に設定するための周波数調整値を求める。具体的には、ターゲット発振周波数に設定するための周波数調整値として、可変容量回路197の容量調整値を求める。そして、求められた周波数調整値(容量調整値)を記憶部130に記憶する(ステップS9)。例えば記憶部130は不揮発性メモリーであり、この不揮発性メモリーに周波数調整値を書き込む。こうすることで、回路装置の電源投入時等に、記憶部130である不揮発性メモリーから周波数調整値が読み出され、この周波数調整値により発振回路190の発振周波数の調整が行われるようになる。具体的には、周波数調整値である容量調整値に基づいて、可変容量回路197の容量値が調整されることで、干渉周波数を避けた周波数に発振周波数が設定される。

【0194】

以上のように本実施形態の製造方法では、検出回路 60、クロック信号生成回路 150等を有する回路装置が製造される(図 16のステップ S1)。次に、振動片 10(物理量トランスデューサー)と回路装置とが接続される前において、発振回路 190の発振周波数を調整する第 1の周波数調整が行われる(ステップ S3、S4、S5)。この第 1の周波数調整は第 1の周波数調整部 191(可変抵抗回路 196)により行われる。例えば図 17に、第 1の周波数調整での周波数調整値(ヒューズ値)と発振周波数の関係を示す。図 17に示すように、第 1の周波数調整では、発振周波数の調整範囲は広いが、発振周波数の調整ステップは粗く、発振周波数の粗調整を実現できる。

【0195】

次に、振動片 10と回路装置とが接続された状態において、発振回路 190の発振周波数を調整する第 2の周波数調整が行われる(ステップ S7、S8)。この第 2の周波数調整は第 2の周波数調整部 192(可変容量回路 197)により行われる。例えば図 18に、第 2の周波数調整での周波数調整値(容量調整値)と発振周波数の関係を示す。図 18に示すように、第 2の周波数調整では、発振周波数の調整範囲は狭いが、発振周波数の調整ステップは細かく、発振周波数の微調整を実現できる。

【0196】

以上のようにすることで、本実施形態によれば、振動片 10の駆動周波数成分が、クロック信号に基づく信号により動作する回路を有する検出回路に対して、影響を及ぼすことによって発生する検出性能の劣化を、低減できる物理量検出装置の製造が可能になる。

【0197】

7. 検出回路

図 19に検出回路 60の詳細な構成例を示す。図 19は全差動スイッチングミキサー方式の検出回路 60の例である。

【0198】

Q/V変換回路 62、64(電荷-電圧変換回路)には振動片 10からの差動の第 1、第 2の検出信号 IQ1、IQ2が入力される。そして Q/V変換回路 62、64は振動片 10で発生した電荷(電流)を電圧に変換する。これらの Q/V変換回路 62、64は帰還抵抗を有する連続型の電荷-電圧変換回路である。

【0199】

ゲイン調整アンプ 72、74は、Q/V変換回路 62、64の出力信号 QA1、QA2をゲイン調整して増幅する。ゲイン調整アンプ 72、74は、いわゆるプログラマブルゲインアンプであり、設定されたゲインで信号 QA1、QA2を増幅する。例えば A/D変換回路 100の電圧変換範囲に適合する振幅の信号に増幅する。

【0200】

スイッチングミキサー 80は、駆動回路 30からの同期信号 SYCに基づいて差動の同期検波を行うミキサーである。具体的にはスイッチングミキサー 80では、ゲイン調整アンプ 72の出力信号 QB1が第 1の入力ノード NI1に入力され、ゲイン調整アンプ 74の出力信号 QB2が第 2の入力ノード NI2に入力される。そして駆動回路 30からの同期信号 SYCにより差動の同期検波を行って、差動の第 1、第 2の出力信号 QC1、QC2を第 1、第 2の出力ノード NQ1、NQ2に出力する。このスイッチングミキサー 80により、前段の回路(Q/V変換回路、ゲイン調整アンプ)が発生したノイズ(1/fノイズ)などの不要信号が高周波帯域に周波数変換される。また、コリオリ力に応じた信号である所望信号が直流信号に落とし込まれる。

【0201】

フィルター 92には、スイッチングミキサー 80の第 1の出力ノード NQ1からの第 1の出力信号 QC1が入力される。フィルター 94には、スイッチングミキサー 80の第 2の出力ノード NQ2からの第 2の出力信号 QC2が入力される。これらのフィルター 92、94は、例えば不要信号を除去(減衰)して所望信号を通過させる周波数特性を有するローパスフィルターである。例えばスイッチングミキサー 80により高周波帯域に周波数変換された 1/fノイズ等の不要信号は、フィルター 92、94により除去される。また

フィルター 92、94 は、例えばパッシブ素子（抵抗素子、キャパシター等）で構成されるパッシブフィルターである。

【0202】

A/D変換回路100は、フィルター92からの出力信号QD1とフィルター94からの出力信号QD2を受けて、差動のA/D変換を行う。具体的には、A/D変換回路100は、フィルター92、94をアンチエイリアシング用のフィルター（前置きフィルター）として、出力信号QD1、QD2のサンプリングを行ってA/D変換を行う。そして本実施形態では、フィルター92からの出力信号QD1及びフィルター94からの出力信号QD2は、アクティブ素子を介さずにA/D変換回路100に入力される。

【0203】

A/D変換回路100としては、例えばデルタシグマ型や逐次比較型などの種々の方式のA/D変換回路を採用できる。デルタシグマ型を採用する場合には、例えば1/fノイズ低減のためのCDS（Correlated double sampling）やチョッパーの機能などを有し、例えば2次のデルタシグマ変調器などにより構成されるA/D変換回路を用いることができる。また逐次比較型を採用する場合には、例えばDACの素子ばらつきよるS/N比の劣化を低減するDEM（Dynamic Element Matching）の機能などを有し、容量DAC及び逐次比較制御ロジックにより構成されるA/D変換回路を用いることができる。

【0204】

DSP部110は、各種のデジタル信号処理を行う。例えばDSP部110は、所望信号のアプリケーションに応じた帯域制限のデジタルフィルター処理や、A/D変換回路100等により発生したノイズを除去するデジタルフィルター処理を行う。また、ゲイン補正（感度調整）、オフセット補正などのデジタル補正処理を行う。

【0205】

なお本実施形態の回路装置20は全差動スイッチングミキサー方式の構成には限定されない。例えば離散型Q/V変換回路と当該離散型Q/V変換回路にダイレクトに接続されるA/D変換回路からなるダイレクトサンプリング方式の構成など、種々の構成を採用できる。

【0206】

図20に本実施形態の回路装置20を含む移動体の例を示す。本実施形態の回路装置20は、例えば、車、飛行機、バイク、自転車、或いは船舶等の種々の移動体に組み込むことができる。移動体は、例えばエンジンやモーター等の駆動機構、ハンドルや舵等の操舵機構、各種の電子機器を備えて、地上や空や海上を移動する機器・装置である。図20は移動体の具体例としての自動車206を概略的に示している。自動車206には、振動片10と回路装置20を有するジャイロセンサー510（センサー）が組み込まれている。ジャイロセンサー510は車体207の姿勢を検出することができる。ジャイロセンサー510の検出信号は車体姿勢制御装置208に供給されることができる。車体姿勢制御装置208は例えば車体207の姿勢に応じてサスペンションの硬軟を制御したり個々の車輪209のブレーキを制御したりすることができる。その他、こういった姿勢制御は二足歩行ロボットや航空機、ヘリコプター等の各種の移動体において利用されることができる。姿勢制御の実現にあたってジャイロセンサー510は組み込まれることができる。

【0207】

なお、上記のように本実施形態について詳細に説明したが、本発明の新規事項および効果から実体的に逸脱しない多くの変形が可能であることは当業者には容易に理解できるであろう。従って、このような変形例はすべて本発明の範囲に含まれるものとする。例えば、明細書又は図面において、少なくとも一度、より広義または同義な異なる用語（物理量検出装置、物理量トランスデューサー等）と共に記載された用語（ジャイロセンサー、振動片等）は、明細書又は図面のいかなる箇所においても、その異なる用語に置き換えることができる。また、回路装置や物理量検出装置や電子機器や移動体の構成、振動片の構造等も、本実施形態で説明したものに限定されず、種々の変形実施が可能である。

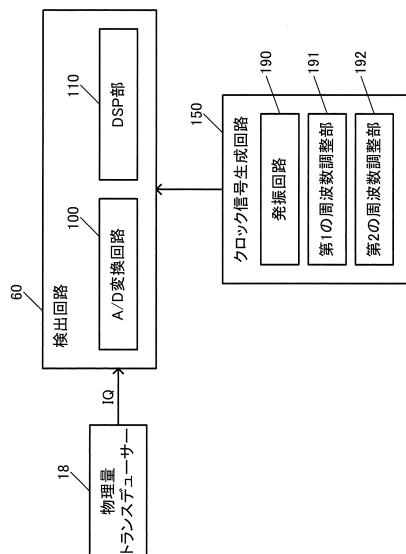
【符号の説明】

【 0 2 0 8 】

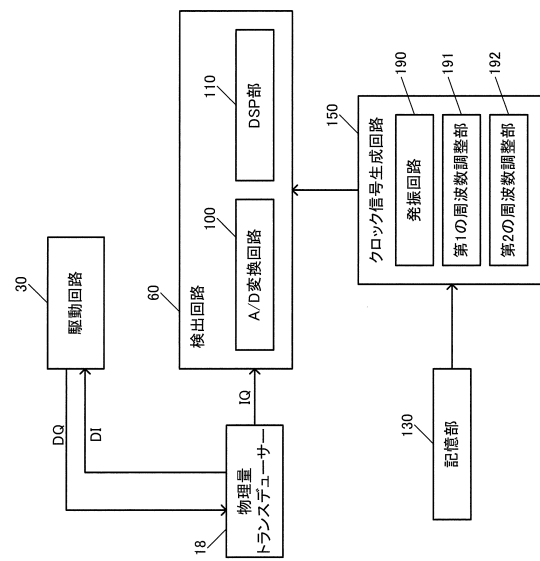
O P A 演算増幅器、C キャパシター、N A N A N D回路、
 I V 0 ~ I V 3 インバーター回路、R 1 ~ R 7、R B 1 ~ R B 3 抵抗素子、
 R 7 基準抵抗素子、F U 1 ~ F U 6 ヒューズ素子、C V 1 ~ C V 4 可変容量素子、
 B C 1 ~ B C 4 容量制御電圧出力回路、S W A X トリミング用補助スイッチ、
 1 0 振動片、1 8 物理量トランスデューサー、2 0 回路装置、
 2 2 レギュレーター回路、2 4 バッファー回路、3 0、駆動回路、
 3 2 増幅回路 (I / V 変換回路)、4 0 ゲイン制御回路、5 2 同期信号出力回路、
 6 0 検出回路、6 1 増幅回路、6 2、6 4 Q / V 変換回路、
 7 2、7 4 ゲイン調整アンプ、8 0 スwitchingミキサー、8 1 同期検波回路、
 9 0 フィルター部、9 2、9 4 フィルター、1 0 0 A / D 変換回路、
 1 1 0 D S P 部、1 3 0 記憶部、1 4 0 制御部、1 5 0 クロック信号生成回路、
 1 6 0 電圧生成回路、1 7 0 C R 発振回路、1 8 0 増幅回路、1 9 0 発振回路、
 1 9 1 第1の周波数調整部、1 9 2 第2の周波数調整部、
 1 9 6 可変抵抗回路、1 9 7 可変容量回路、
 2 0 6 移動体 (自動車)、2 0 7 車体、2 0 8 車体姿勢制御装置、2 0 9 車輪、
 5 0 0 電子機器、5 1 0 ジャイロセンサー、5 2 0 処理部、5 3 0 メモリー、
 5 4 0 操作部、5 5 0 表示部

10

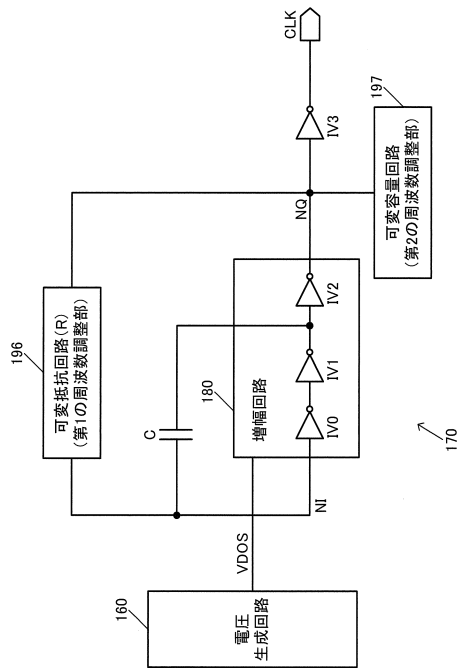
【 図 1 】



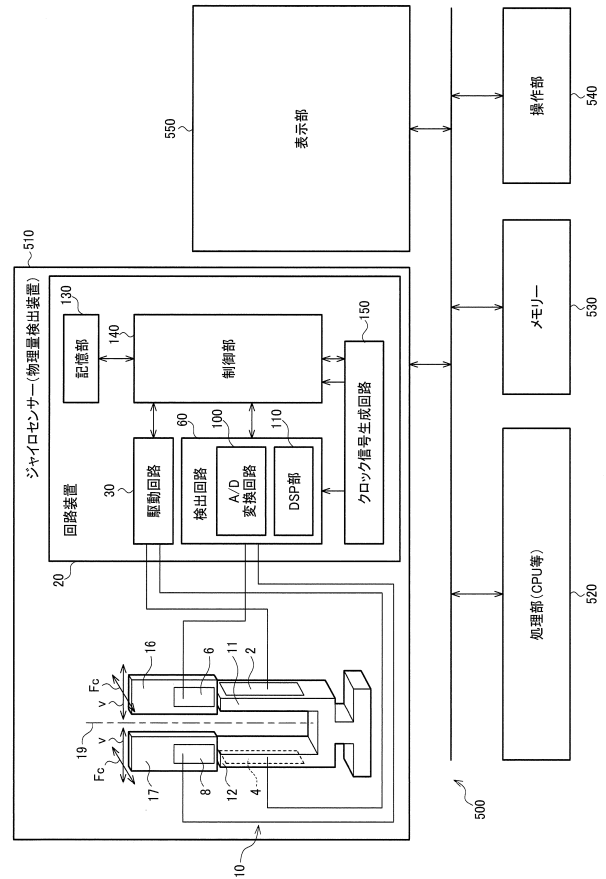
【 図 2 】



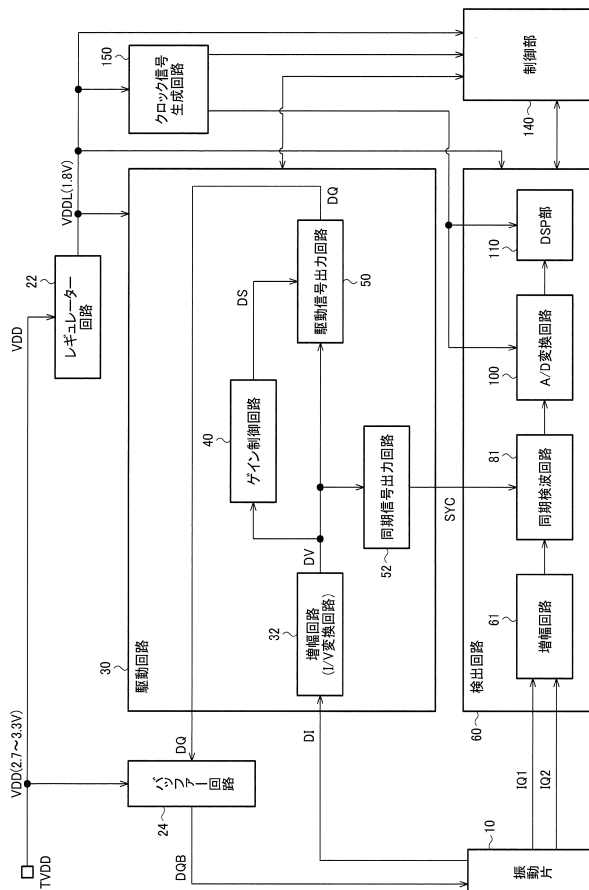
【図3】



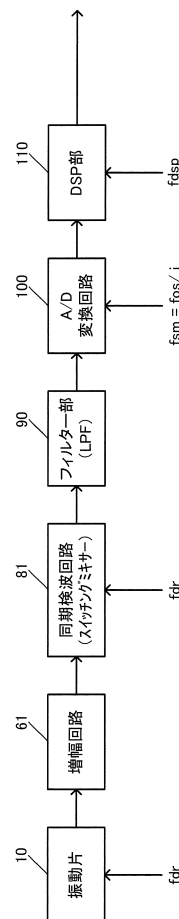
【図4】



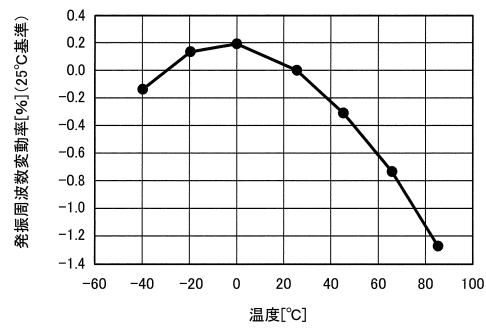
【図5】



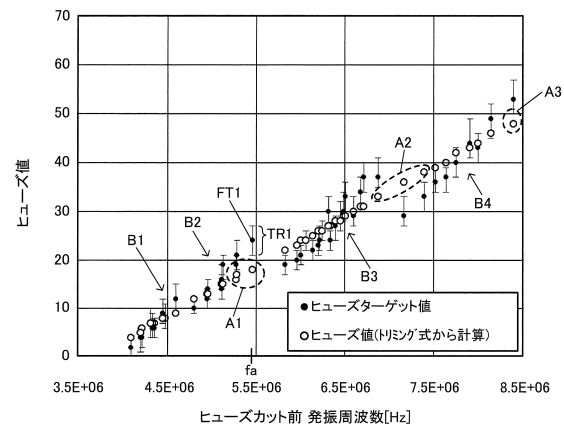
【図6】



【図 1 1】

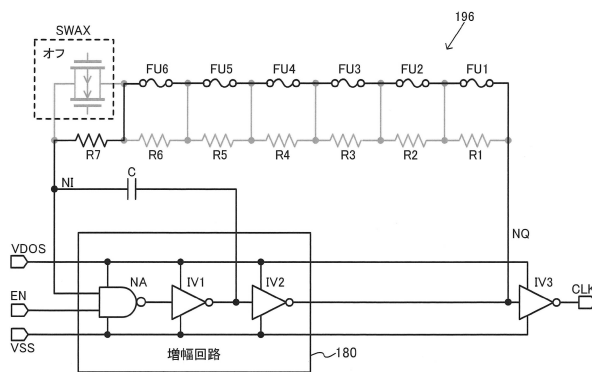


【図 1 2】



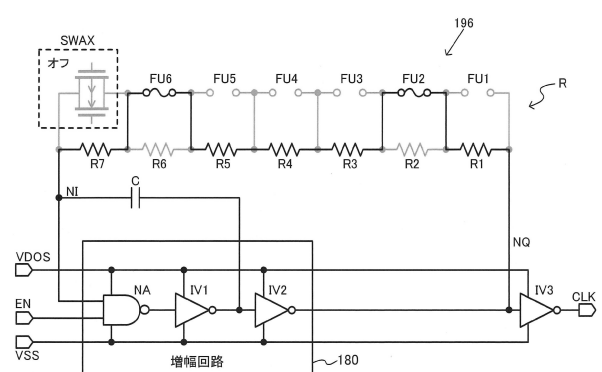
【図 1 3】

(A) ヒューズカット前 第1の測定モード

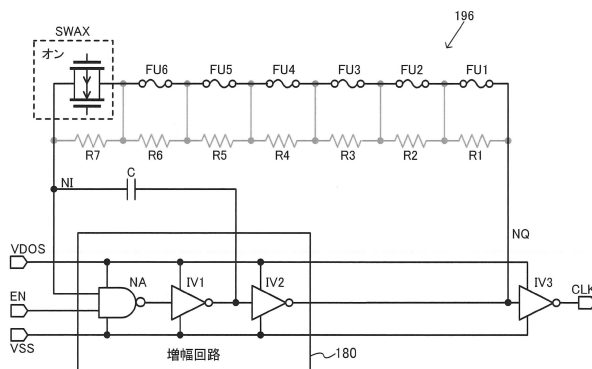


【図 1 4】

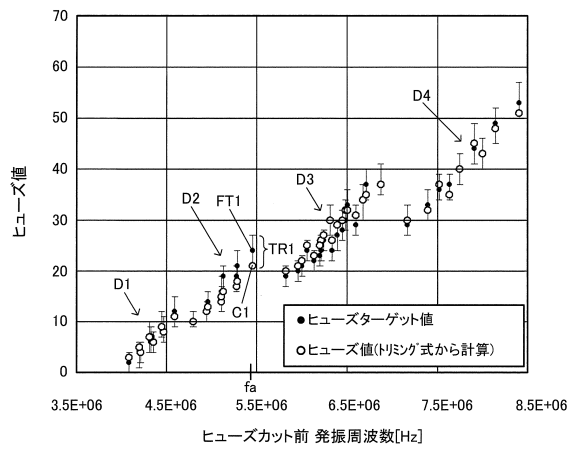
ヒューズカット後



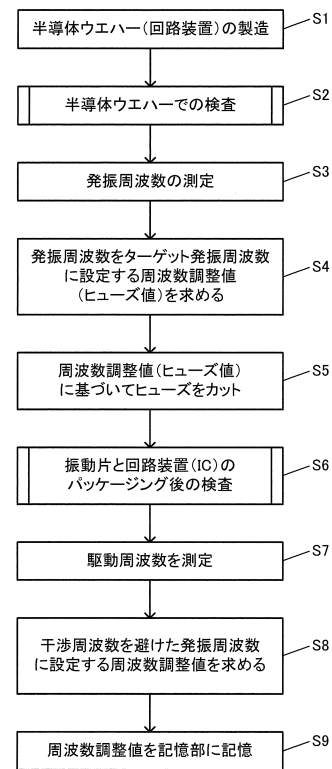
(B) ヒューズカット前 第2の測定モード



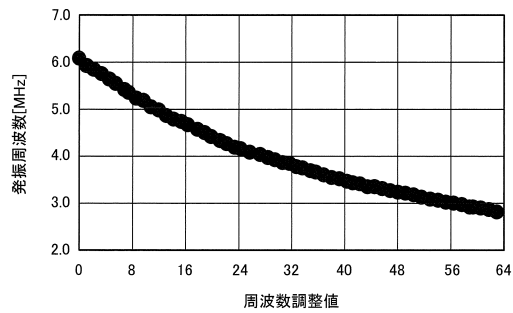
【図 15】



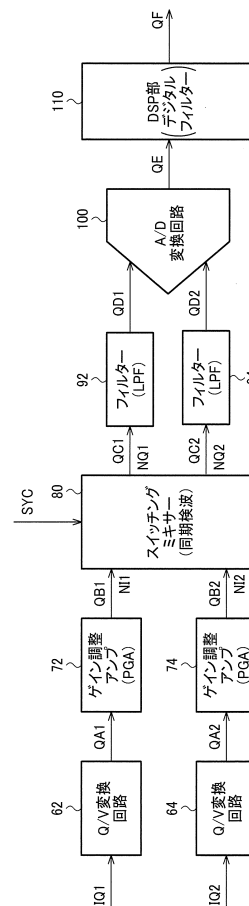
【図 16】



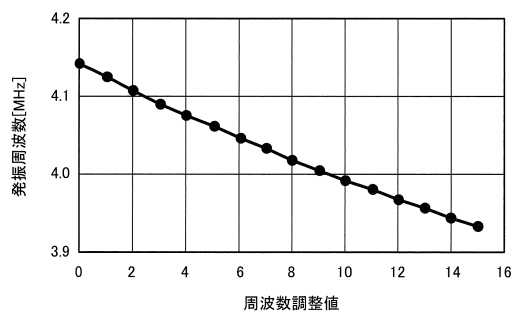
【図 17】



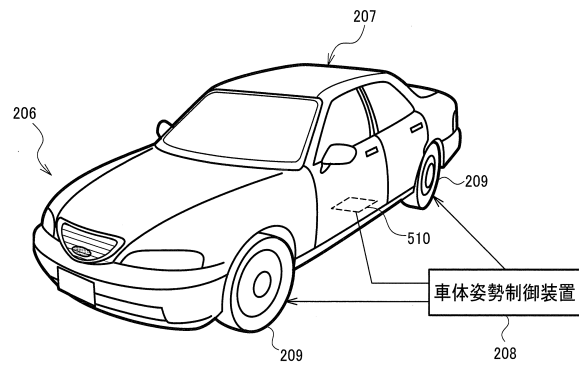
【図 19】



【図 18】



【図 20】



フロントページの続き

審査官 國田 正久

- (56)参考文献 特開 2 0 1 1 - 6 9 6 2 8 (J P , A)
国際公開第 2 0 0 6 / 1 2 9 7 1 2 (W O , A 1)
国際公開第 2 0 1 2 / 1 5 3 4 4 8 (W O , A 1)
米国特許出願公開第 2 0 0 8 / 0 1 2 6 0 1 5 (U S , A 1)

- (58)調査した分野(Int.Cl. , D B 名)
G 0 1 C 1 9 / 5 6 - 1 9 / 5 7 8 3
H 0 3 B 5 / 0 4
H 0 3 B 5 / 2 0