

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成21年12月17日(2009.12.17)

【公開番号】特開2007-129719(P2007-129719A)

【公開日】平成19年5月24日(2007.5.24)

【年通号数】公開・登録公報2007-019

【出願番号】特願2006-299307(P2006-299307)

【国際特許分類】

H 03 F 3/68 (2006.01)

H 03 F 3/70 (2006.01)

【F I】

H 03 F 3/68 B

H 03 F 3/70

【手続補正書】

【提出日】平成21年10月29日(2009.10.29)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

入力及び出力を有する第1の演算トランスコンダクタンス(OTA)と、  
前記第1のOTAの出力に接続する入力を有する第2のOTAと、  
前記第1のOTAの入力に接続する入力を有する第3のOTAと、  
前記第3のOTAの出力に接続する入力及び前記第2のOTAの前記入力に接続する出力  
を有する第4のOTAと、

キャパシタを前記第3のOTAの前記入力と第3のOTAの前記出力の少なくとも一方  
に選択的に接続するスイッチドキャパシタ回路と、  
を備える增幅器回路。

【請求項2】

前記第4のOTAの前記入力に接続する入力及び前記第4のOTAの前記出力に接続す  
る出力を有する抵抗を更に備える、請求項1に記載の増幅器回路。

【請求項3】

前記スイッチドキャパシタ回路が、  
前記第3のOTAの前記入力に接続する第1の端子を有する第1のスイッチと、  
前記第3のOTAの前記出力に接続する第1の端子を有する第2のスイッチと、  
前記第1のスイッチの第2の端子及び第2のスイッチの第2の端子に接続する一端を有  
するキャパシタと、  
を備える、請求項1に記載の増幅器回路。

【請求項4】

前記第1のOTAの前記入力に接続する一端、及び前記第2のOTAの前記出力に接続す  
る反対端を有するキャパシタを更に備える、請求項1に記載の増幅器回路。

【請求項5】

前記第1のOTAの前記出力と前記第2のOTAの前記入力との間に直列接続されたN  
台の追加のOTAを更に備える、請求項1に記載の増幅器回路。

【請求項6】

請求項1に記載の増幅器回路を備え、前記第1のOTAの前記入力へ入力されるスイッ

チドキヤパシティブ入力信号を生成する回路を更に備える、デジタル・アナログ変換器。

【請求項 7】

請求項1に記載の増幅器回路を備え、前記第1のO T Aの前記入力へ入力されるスイッチドキヤパシティブ入力信号を生成する回路を更に備える、アナログ・デジタル変換器。

【請求項 8】

請求項1に記載の増幅器回路を備え、前記第1のO T Aの前記入力へ入力されるスイッチドキヤパシティブ入力信号を生成する回路を更に備える、フィルタ。

【請求項 9】

前記スイッチドキヤパシティブ入力信号が第1及び第2のフェーズを含み、前記スイッチドキヤパシタ回路内のスイッチが前記スイッチドキヤパシティブ入力信号の前記第1及び第2のフェーズに基づいて切り替えられる、請求項6に記載のデジタル・アナログ変換器。

【請求項 10】

前記スイッチドキヤパシティブ入力信号が第1及び第2のフェーズを含み、前記スイッチドキヤパシタ回路内のスイッチが前記スイッチドキヤパシティブ入力信号の前記第1及び第2のフェーズに基づいて切り替えられる、請求項7に記載のアナログ・デジタル変換器。

【請求項 11】

前記スイッチドキヤパシティブ入力信号が第1及び第2のフェーズを含み、前記スイッチドキヤパシタ回路内のスイッチが前記スイッチドキヤパシティブ入力信号の前記第1及び第2のフェーズに基づいて切り替えられる、請求項8に記載のフィルタ。

【請求項 12】

差動モードで構成された、請求項1に記載の増幅器回路。

【請求項 13】

前記第1のO T Aの前記入力に接続する一端、及び前記第3のO T Aの前記入力に接続する反対端を有するキャパシタを更に備える、請求項1に記載の増幅器回路。