

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 17 年 4 月 21 日 (2005.4.21)

【公開番号】特開 2003-110093 (P2003-110093A)
 【公開日】平成 15 年 4 月 11 日 (2003.4.11)
 【出願番号】特願 2002-212807 (P2002-212807)
 【国際特許分類第 7 版】

H 0 1 L 27/10

【F I】

H 0 1 L 27/10 4 5 1

H 0 1 L 27/10 4 3 1

【手続補正書】

【提出日】平成 16 年 6 月 11 日 (2004.6.11)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

メモリセルであって、

P^- 領域と、

前記 P^- 領域を包囲する N^+ 領域であって、前記 P^- 領域および前記 N^+ 領域が柱状体を形成する、 N^+ 領域と、および

二値状態を格納することができる部分を含み、前記柱状体の一端に配置されたゲート酸化物とからなる、メモリセル。

【請求項 2】

前記ゲート酸化物が、トンネルゲート酸化物を含む、請求項 1 に記載のメモリセル。

【請求項 3】

前記二値状態を格納することができる前記ゲート酸化物の部分がトンネル接合であり、そのトンネル接合が前記柱状体の P^- 領域に接触する、請求項 2 に記載のメモリセル。

【請求項 4】

書込み電圧に応じて、前記トンネル接合にわたる抵抗が変化することができ、その抵抗の変化が、前記トンネル接合の前記二値状態の変化として読み取ることができる、請求項 3 に記載のメモリセル。

【請求項 5】

前記ゲート酸化物が不均一な厚みを有する、請求項 1 に記載のメモリセル。

【請求項 6】

前記ゲート酸化物の中央部分が、二値状態を格納することができる部分である、請求項 5 に記載のメモリセル。

【請求項 7】

前記ゲート酸化物が環状の断面を有し、その環状の断面が、環体の外側エッジに向かって大きくなる、請求項 5 に記載のメモリセル。

【請求項 8】

前記ゲート酸化物が、NMOS トランジスタ制御ゲートとして機能する、請求項 5 に記載のメモリセル。

【請求項 9】

前記 P^- 領域と前記 N^+ 領域との間の PN 接合が、前記柱状体の中を延びる、請

求項 5 に記載のメモリセル。

【請求項 10】

前記柱状体が、オフ状態の J F E T として機能する、請求項 9 に記載のメモリセル。

【請求項 11】

メモリアレイであって、
基板と、

前記基板上に配置された複数の第 1 の導体であって、それぞれの第 1 の導体はその第 1 の導体上に形成された絶縁体を含む、複数の第 1 の導体と、

複数の交点において前記第 1 の導体と交差する複数の第 2 の導体と、および

それぞれが交点において第 1 の導体と第 2 の導体との間に配置された、複数のメモリセルとを含み、そのメモリセルが、

第 1 の導体上に配置された P^- 領域と、

前記 P^- 領域を包囲する N^+ 領域であって、前記 P^- 領域および前記 N^+ 領域が柱状体を形成する、 N^+ 領域と、および

二値状態を格納することができる部分を含み、前記柱状体の一端と第 2 の導体との間に配置されたゲート酸化物とからなる、メモリアレイ。

【請求項 12】

前記ゲート酸化物が、トンネルゲート酸化物を含む、請求項 11 に記載のメモリアレイ。

【請求項 13】

前記二値状態を格納することができる前記ゲート酸化物の部分がトンネル接合であり、そのトンネル接合が前記柱状体の P^- 領域に接触する、請求項 12 に記載のメモリアレイ。

【請求項 14】

書込み電圧に応じて、前記トンネル接合にわたる抵抗が変化することができ、その抵抗の変化が、前記トンネル接合の前記二値状態の変化として読み取ることができる、請求項 13 に記載のメモリアレイ。

【請求項 15】

前記ゲート酸化物が、前記柱状体と前記第 2 の導体との間に酸化物の領域を含み、その酸化物の領域が、隣接する絶縁体とつながっている、請求項 13 に記載のメモリアレイ。

【請求項 16】

前記酸化物の領域が、不均一な環状の形状を有する、請求項 15 に記載のメモリアレイ。

【請求項 17】

前記ゲート酸化物が環状の断面を有し、その環状の断面が、環体の外側エッジに向かって大きくなる、請求項 14 に記載のメモリアレイ。

【請求項 18】

前記ゲート酸化物が、N M O S トランジスタとして機能する、請求項 14 に記載のメモリアレイ。

【請求項 19】

前記 P^- 領域と前記 N^+ 領域との間の P N 接合が、前記柱状体の中を通過して延びる、請求項 14 に記載のメモリアレイ。