

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成23年12月1日(2011.12.1)

【公開番号】特開2010-87369(P2010-87369A)

【公開日】平成22年4月15日(2010.4.15)

【年通号数】公開・登録公報2010-015

【出願番号】特願2008-256634(P2008-256634)

【国際特許分類】

H 01 L 27/146 (2006.01)

H 01 L 31/10 (2006.01)

H 04 N 5/335 (2011.01)

H 01 L 21/76 (2006.01)

【F I】

H 01 L 27/14 A

H 01 L 31/10 A

H 04 N 5/335 U

H 04 N 5/335 E

H 01 L 21/76 L

【手続補正書】

【提出日】平成23年10月17日(2011.10.17)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の光電変換部と前記複数の光電変換部のそれぞれで蓄積された信号をそれぞれ読み出すための複数のトランジスタとが配される撮像領域を有した半導体基板を備え、

前記撮像領域には、前記複数の光電変換部に含まれるある光電変換部と、前記複数の光電変換部に含まれ、前記ある光電変換部に隣接する別の光電変換部とを電気的に分離する第1の素子分離部、及び前記複数のトランジスタに含まれるあるトランジスタと、前記複数のトランジスタに含まれ、前記あるトランジスタに隣接する別のトランジスタとを電気的に分離する第2の素子分離部が配され、

前記第1の素子分離部は、前記第2の素子分離部より平面方向の幅が狭くかつ深さが浅い部分を有する、

ことを特徴とする光電変換装置。

【請求項2】

前記撮像領域には、前記ある光電変換部と、前記複数のトランジスタに含まれ、前記ある光電変換部に隣接する別の光電変換部の信号を転送するトランジスタと、を電気的に分離する第3の素子分離部がさらに配され、

前記第3の素子分離部は、前記第2の素子分離部より平面方向の幅が狭くかつ深さが浅い部分を有する、

ことを特徴とする請求項1に記載の光電変換装置。

【請求項3】

前記画素の前記光電変換部は、光電変換により発生した電荷を蓄積する、第1の導電型の不純物を含む電荷蓄積層を含み、

前記撮像領域には、前記第1の素子分離部の下に配された前記第1の導電型と反対の導

電型である第2の導電型の不純物を含む第1の半導体領域、及び前記第2の素子分離部の下に配された前記第2の導電型の不純物を含む第2の半導体領域がさらに配され、

前記第1の半導体領域の深さ方向の長さは、前記第2の半導体領域の深さ方向の長さより長い、、

ことを特徴とする請求項1又は2に記載の光電変換装置。

【請求項4】

前記画素の前記光電変換部は、光電変換により発生した電荷を蓄積する第1の導電型の不純物を含む電荷蓄積層を含み、

前記撮像領域には、前記第1の素子分離部の下に配された前記第1の導電型と反対の導電型である第2の導電型の不純物を含む第1の半導体領域、及び前記第2の素子分離部の下に配された前記第2の導電型の不純物を含む第2の半導体領域がさらに配され、

前記第1の半導体領域における前記第2の導電型の不純物の濃度は、前記第2の半導体領域における前記第2の導電型の不純物の濃度より高い、、

ことを特徴とする請求項1又は2に記載の光電変換装置。

【請求項5】

前記半導体基板は、前記複数の画素を制御する制御回路が配される周辺領域をさらに有し、

前記周辺領域は、前記制御回路に含まれる素子とそれと隣接する素子とを電気的に分離する第4の素子分離部を含み、

前記第1の素子分離部は、前記第4の素子分離部より平面方向の幅が狭くかつ深さが浅い部分を有する、、

ことを特徴とする請求項1又は2に記載の光電変換装置。

【請求項6】

前記第1の素子分離部の上面と前記第2の素子分離部の上面とは、前記半導体基板の表面からの高さが等しい、、

ことを特徴とする請求項1から5のいずれか1項に記載の光電変換装置。

【請求項7】

請求項1から6のいずれか1項に記載の光電変換装置と、

前記光電変換装置の撮像面へ像を形成する光学系と、

前記光電変換装置から出力された信号を処理して画像データを生成する信号処理部と、を備える、、

ことを特徴とする撮像システム。

【請求項8】

光電変換部と前記光電変換部により蓄積された信号を読み出すためのトランジスタとをそれぞれ含む複数の画素が配される撮像領域を有した半導体基板を含む光電変換装置の製造方法であって、

前記半導体基板の表面における隣接する前記画素の間で複数の前記光電変換部を電気的に分離する第1の素子分離部を形成すべき領域を選択的にエッチングすることにより、第1のトレンチを形成する第1のエッチング工程と、

前記半導体基板の表面における隣接する前記画素の間で複数の前記トランジスタを電気的に分離する第2の素子分離部を形成すべき領域を選択的にエッチングすることにより、第2のトレンチを形成する第2のエッチング工程と、

前記第1のトレンチに絶縁物を埋め込むことにより前記第1の素子分離部を形成するとともに、前記第2のトレンチに絶縁物を埋め込むことにより前記第2の素子分離部を形成する埋め込み工程と、を備え、

前記第1のエッチング工程では、前記第2のトレンチより平面方向の幅が狭くかつ深さが浅い部分を有するように、前記第1のトレンチを形成する、、

ことを特徴とする光電変換装置の製造方法。

【請求項9】

前記埋め込まれた絶縁物を研磨することにより、前記第1の素子分離部と前記第2の素

子分離部とを互いに分離する研磨工程をさらに備え、

前記第1の素子分離部は、前記第2の素子分離部より平面方向の幅が狭くかつ深さが浅い部分を有する、

ことを特徴とする請求項8に記載の光電変換装置の製造方法。

【請求項10】

前記第1のエッティング工程では、前記半導体基板の表面における隣接する前記画素の間で前記光電変換部と前記トランジスタとを電気的に分離する第3の素子分離部を形成すべき領域を選択的にエッティングすることにより、第3のトレンチを形成し、

前記埋め込み工程では、前記第3のトレンチに絶縁物を埋め込むことにより前記第3の素子分離部を形成し、

前記研磨工程では、前記埋め込まれた絶縁物を研磨することにより、前記第1の素子分離部と、前記第2の素子分離部と、前記第3の素子分離部とを互いに分離し、

前記第1のエッティング工程では、前記第2のトレンチより平面方向の幅が狭くかつ深さが浅い部分を有するように、前記第3のトレンチを形成し、

前記第3の素子分離部は、前記第2の素子分離部より平面方向の幅が狭くかつ深さが浅い部分を有する、

ことを特徴とする請求項9に記載の光電変換装置の製造方法。

【請求項11】

前記半導体基板は、前記複数の画素を制御する制御回路が配される周辺領域をさらに有し、

前記第2のエッティング工程では、前記半導体基板の表面の前記周辺領域における前記制御回路に含まれる複数の素子を電気的に分離する第4の素子分離部を形成すべき領域を選択的にエッティングすることにより、第4のトレンチを形成し、

前記埋め込み工程では、前記第4のトレンチに絶縁物を埋め込むことにより前記第4の素子分離部を形成し、

前記研磨工程では、前記埋め込まれた絶縁物を研磨することにより、前記第1の素子分離部と、前記第2の素子分離部と、前記第4の素子分離部とを互いに分離し、

前記第1のエッティング工程では、前記第4のトレンチより平面方向の幅が狭くかつ深さが浅い部分を有するように、前記第1のトレンチを形成し、

前記第1の素子分離部は、前記第4の素子分離部より平面方向の幅が狭くかつ深さが浅い部分を有する、

ことを特徴とする請求項9又は10に記載の光電変換装置の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

本発明の第1側面に係る光電変換装置は、複数の光電変換部と前記複数の光電変換部のそれぞれで蓄積された信号をそれぞれ読み出すための複数のトランジスタとが配される撮像領域を有した半導体基板を備え、前記撮像領域には、前記複数の光電変換部に含まれるある光電変換部と、前記複数の光電変換部に含まれ、前記ある光電変換部に隣接する別の光電変換部とを電気的に分離する第1の素子分離部、及び前記複数のトランジスタに含まれるあるトランジスタと、前記複数のトランジスタに含まれ、前記あるトランジスタに隣接する別のトランジスタとを電気的に分離する第2の素子分離部が配され、前記第1の素子分離部は、前記第2の素子分離部より平面方向の幅が狭くかつ深さが浅い部分を有することを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】削除

【補正の内容】

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】削除

【補正の内容】

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0031

【補正方法】変更

【補正の内容】

【0031】

第1の半導体領域131の深さ方向の長さは、第2の半導体領域133の深さ方向の長さより長い。具体的には、第1の半導体領域131の深さ方向の長さをL11、第2の半導体領域133の深さ方向の長さL13とすると、

$$L_{11} > L_{13} \dots \text{数式4}$$

となる。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0073

【補正方法】変更

【補正の内容】

【0073】

第1の半導体領域231の深さ方向の長さは、第2の半導体領域133の深さ方向の長さより長い。具体的には、第1の半導体領域231の深さ方向の長さをL11、第2の半導体領域133の深さ方向の長さL13とすると、

$$L_{11} > L_{13} \dots \text{数式8}$$

となる。