



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVEDČENIU

206899

(11)

(B1)

(22) Prihlásené 03 07 79
(21) (PV 4662-79)

(40) Zverejnené 15 09 80

(45) Vydané 01 06 84

(51) Int. Cl.³
H 03 K 17/284

(75)

Autor vynálezu IľKO JÁN ing., BRATISLAVA

(54) Elektronický spínač

Vynález sa týka elektronického spínača s tranzistormi riadenými elektrickým poľom.

Pri spínaní striedavých signálov sa používajú mechanické kontakty alebo polovodičové prvky, vyžadujúce relatívne zložité pomocné obvody pre ich linearizáciu.

Nevýhodou mechanických spínačov je ich nespoľahlivosť a nízky útlm signálu na vyšších kmitočtoch akustického pásma. Polovodičové prvky sú obvykle v zapojení, keď na nich vzniká relatívne značný úbytok signálu čo spôsobuje narastanie nelineárneho skreslenia, ktorého zníženie vyžaduje zavádzanie väzieb, ktoré samotné zapojenie značne komplikujú.

Uvedené nevýhody odstraňuje elektronický spínač s tranzistormi riadenými elektrickým poľom podľa vynálezu, ktorého podstata spočíva v tom, že k vstupnej svorke je pripojený emitor prvého tranzistora riadeného elektrickým poľom, ktorého kolektor je pripojený k neinvertujúcemu vstupu zosilňovača a ku kolektoru druhého tranzistora riadeného elektrickým poľom, pričom riadiaca elektróda prvého tranzistora riadeného elektrickým poľom je pripojená na prvú riadiacu svorku a k vstupnej svorke je súčasne pripojený aj emitor tretieho tranzistora riadeného elektrickým poľom, ktorého kolektor je pripojený k invertujúcemu vstupu zosilňovača a súčasne k jednému koncu

spätnoväzbového odporu, ktorého druhý koniec je pripojený na výstupnú svorku a riadiaca elektróda tretieho tranzistora riadeného elektrickým poľom, ktorá je pripojená na tretiu riadiacu svorku s konštantným kladným napätím, je aj pripojená na substrát prvého tranzistora riadeného elektrickým poľom, substrát tretieho tranzistora riadeného elektrickým poľom a na substrát druhého tranzistora riadeného elektrickým poľom, ktorého riadiaca elektróda je spojená s druhou riadiacou svorkou, pričom emitor druhého tranzistora riadeného elektrickým poľom je spojený s jedným vývodom potenciometra, ktorého bežec je uzemnený.

Výhodou uvedeného zapojenia je jeho vysoká vstupná impedancia vzhľadom na pripojenie tranzistorov riadených elektrickým poľom k neinvertujúcemu vstupu zosilňovača s veľkou vlastnou vstupnou impedanciou. Zapojenie zaručuje tiež dobrú linearitu, pretože na druhom tranzistore riadenom elektrickým poľom je v otvorenom stave nepatrný úbytok napätia.

Elektronický spínač podľa vynálezu bude ďalej bližšie popísaný a jeho funkcia podrobne vysvetlená s použitím priložených výkresov, na ktorých obr. 1 predstavuje schému zapojenia elektronického spínača podľa vynálezu a obr. 2 predstavuje základnú schému elektronického spínača podľa vynálezu pri maximálnom tlmení.

Prvý tranzistor **T1** riadený elektrickým poľom je svojím emitorom **S1** pripojený k vstupnej svorke **1** a kolektorom **D1** jednak ku kolektoru **D2** druhého tranzistora **T2** riadeného elektrickým poľom a jednak k neinvertujúcemu vstupu + zosilňovača **Z**, ku ktorému je tiež pripojený kolektor **D2** druhého tranzistora **T2** riadeného elektrickým poľom. Emítor **S2** tohto druhého tranzistora **T2** riadeného elektrickým poľom je uzemnený cez premenlivý odpor **R_p** (obr. 2) potenciometra **P**. Tretí tranzistor **T3** riadený elektrickým poľom je svojím emitorom **S3** tiež pripojený k vstupnej svorke **1**, zatiaľ čo svojím kolektorom **D3** je pripojený jednak k invertujúcemu vstupu – zosilňovača **Z** a súčasne s jedným koncom spätnoväzobného odporu **R**, ktorého druhý koniec je pripojený na výstupnú svorku **2**. Riadiaca elektróda **G3** tretieho tranzistora **T3** riadeného elektrickým poľom je pripojená jednak na tretiu riadiacu svorku **5**, ktorá má konštantné kladné napätie, a jednak na substrát **Su1** prvého tranzistora **T1** riadeného elektrickým poľom, substrát **Su3** tretieho tranzistora **T3** riadeného elektrickým poľom a na substrát **Su2** druhého tranzistora **T2** riadeného elektrickým poľom, ktorého riadiaca elektróda **G2** je pripojená na druhej riadiacej svorke **4**. Riadiaca elektróda **G1** prvého tranzistora **T1** riadeného elektrickým poľom je pripojená k prvej riadiacej svorke **3**.

Prvý tranzistor **T1** riadený elektrickým poľom a druhý tranzistor **T2** riadený elektrickým poľom tvoria základný útlmový článok, ktorého tlmenie je minimálne, ak je prvý tranzistor **T1** riadený elektrickým poľom otvorený otváracím napätím na prvej riadiacej svorke **3** a druhý tranzistor **T2** riadený elektrickým poľom zatvorený zatváracím napätím na druhej riadiacej svorke **4**. Útlm signálu sa dosahuje zatvorením prvého tranzistora **T1** riadeným elektrickým poľom a otvorením druhého tranzistora **T2** riadeným elektrickým poľom.

Pre zvýšenie tlmení je k vstupnej svorke **1** emítora **S1** prvého tranzistora **T1** riadeného elektrickým poľom pripojený emítor **S3** tretieho tranzistora **T3** riadeného elektrickým poľom, ktorého kolektor

D3, ako bolo už uvedené, je pripojený k invertujúcemu vstupu – zosilňovača **Z**. Tretí tranzistor **T3** riadený elektrickým poľom je trvale zatvorený a impedancia jeho kanálu je reprezentovaná parazitnou kapacitou **CSD3** a odporom v zatvorenom stave **RFZ3**, ako je uvedené na obr. 2, ktorý znázorňuje funkciu elektronického spínača pri maximálnom tlmení, a preto je prvý tranzistor **T1** riadený elektrickým poľom, ktorý je zatvorený, reprezentovaný parazitnou kapacitou **CSD1** a odporom v zatvorenom stave **RFZ1** a druhý tranzistor **T2** riadený elektrickým poľom je reprezentovaný odporom v otvorenom stave **RFO**.

Maximálny útlm sa dosiahne vtedy, ak bude rozdiel napätia **U_p** a **U_n** na vstupoch + a – zosilňovača **Z** maximálny, respektíve ak prakticky platí vzťah:

$$U_n = U_p$$

alebo

$$\frac{RFO + R_p}{RFO + R_p + \frac{1}{pCSD1}} = \frac{R}{R + \frac{1}{pCSD3}}$$

kde **U_p** je napätie na neinvertujúcom vstupe + zosilňovača **Z**,

U_n je napätie na invertujúcom vstupe – zosilňovača **Z**,

RFO je odpor druhého tranzistoru riadeným elektrickým poľom

T2 v otvorenom stave,

R_p je odpor potenciometra **P**,

pCSD1 je parazitná kapacita prvého tranzistora **T1** riadeného elektrickým poľom,

pCSD3 je parazitná kapacita tretieho tranzistora **T3** riadeného elektrickým poľom,

R je odpor spätnoväzbového odporu **R**,

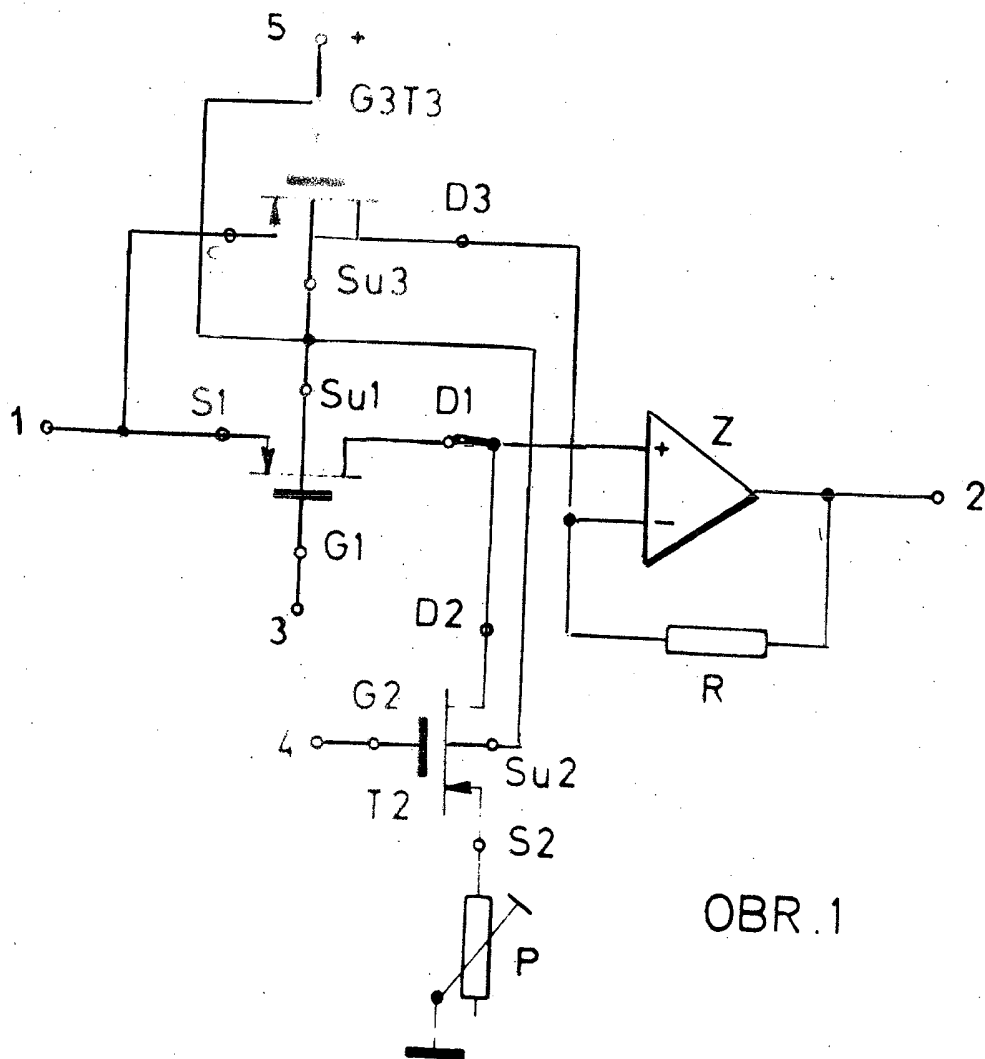
p je komplexný rozptyl parazitných kapacít **CSD1** a **CSD3** je možno vyrovnáť potenciometrom **P** pre maximum tlmenia.

Elektronický spínač podľa vynálezu sa môže využívať na spínanie nízkofrekvenčného signálu v elektroakustických zariadeniach.

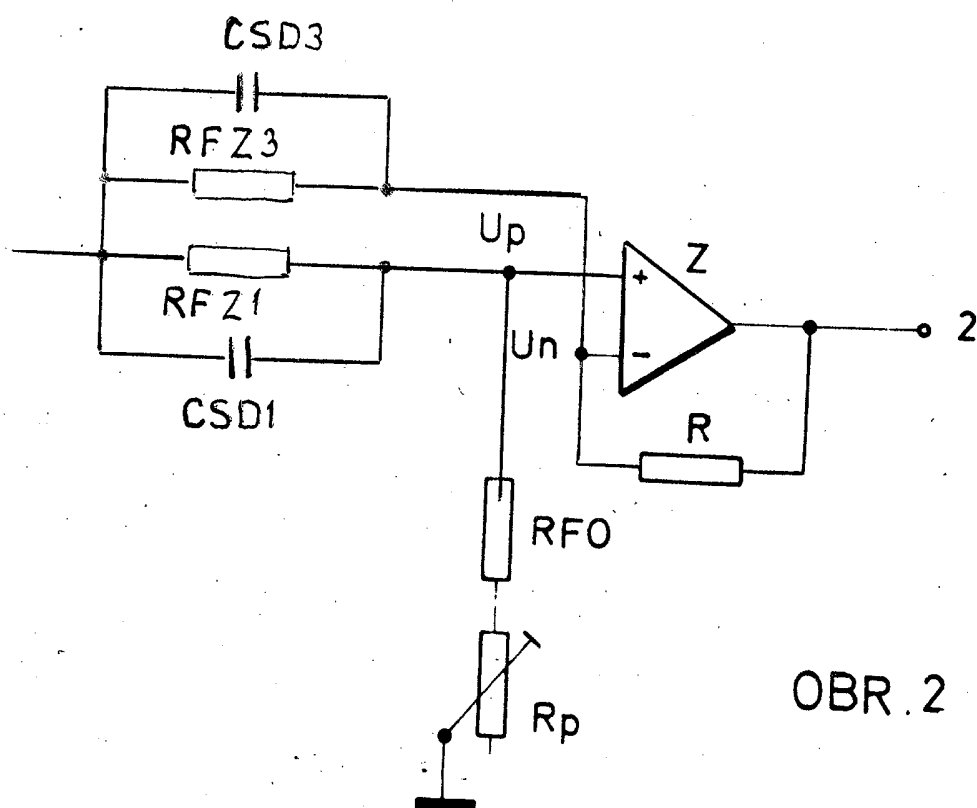
PREDMET VYNÁLEZU

Elektronický spínač s tranzistormi riadenými elektrickým poľom, vyznačujúci sa tým, že k vstupnej svorke (1) je pripojený emítor (S1) prvého tranzistora (T1) riadeného elektrickým poľom, ktorého kolektor (D1) je pripojený jednak k neinvertujúcemu vstupu (+) zosilňovača (Z) a jednak ku kolektoru (D2) druhého tranzistora (T2) riadeného elektrickým poľom, pričom riadiaca elektróda (G1) prvého tranzistora (T1) riadeného elektrickým poľom je pripojená na prvú riadiacu svorku (3) a k vstupnej svorke (1) je súčasne pripojený aj emítor (S3) tretieho tranzistora (T3) riadeného elektrickým poľom, ktorého kolektor (D3) je pripojený k invertujúcemu vstupu (–) zosilňovača (Z) a súčasne k jednému koncu spätnoväzbového odporu (R), ktorého druhý koniec je pripojený na výstupnú svorku (2) a riadiaca elektróda (G3) tretieho tranzistora (T3) riadeného elektrickým poľom, ktorá je pripojená na tretiu riadiacu svorku (5) s konštantným kladným napätím, je aj pripojená na substrát (Su1) prvého tranzistora riadeného elektrickým poľom (T1), substrát (Su3) tretieho tranzistora riadeného elektrickým poľom (T3) a na substrát (Su2) druhého tranzistora riadeného elektrickým poľom (T2), ktorého riadiaca elektróda (G2) je spojená s druhou riadiacou svorkou (4), pričom emítor (S2) druhého tranzistora (T2) riadeného elektrickým poľom je spojený s jedným vývodom potenciometra (P), ktorého bežec je uzemnený.

noväzbového odporu (R), ktorého druhý koniec je pripojený na výstupnú svorku (2) a riadiaca elektróda (G3) tretieho tranzistora (T3) riadeného elektrickým poľom, ktorá je pripojená na tretiu riadiacu svorku (5) s konštantným kladným napätím, je aj pripojená na substrát (Su1) prvého tranzistora riadeného elektrickým poľom (T1), substrát (Su3) tretieho tranzistora riadeného elektrickým poľom (T3) a na substrát (Su2) druhého tranzistora riadeného elektrickým poľom (T2), ktorého riadiaca elektróda (G2) je spojená s druhou riadiacou svorkou (4), pričom emítor (S2) druhého tranzistora (T2) riadeného elektrickým poľom je spojený s jedným vývodom potenciometra (P), ktorého bežec je uzemnený.



OBR.1



OBR.2