

(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl.<sup>6</sup>  
H01H 69/02

(45) 공고일자 1999년01월 15일

(11) 등록번호 특0168466

(24) 등록일자 1998년10월02일

(21) 출원번호	특1994-702912	(65) 공개번호	특1995-700601
(22) 출원일자	1994년08월22일	(43) 공개일자	1995년01월 16일
번역문제출일자	1994년08월22일		
(86) 국제출원번호	PCT/US 93/01915	(87) 국제공개번호	WO 93/17422
(86) 국제출원일자	1993년02월22일	(87) 국제공개일자	1993년09월02일
(81) 지정국	EP 유럽특허 : 오스트리아 벨기에 스위스 리히텐슈타인 독일 스웨덴 프랑스 영국 이탈리아 룩셈부르크 네덜란드 국내특허 : 오스트레일리아 덴마크 일본 대한민국 모나코		

(30) 우선권주장 846.264 1992년02월28일 미국(US)

(73) 특허권자 에이브이엑스 코퍼레이션 김리치

(72) 발명자 미함중국 사우스 캐롤라이나 29577 마이어틀 비치 사우스 17 애비뉴80  
바디히 아브네르

이스라엘 마테 요다 도아르-나 나타프 66  
프랭클린 로버트 더블유

영국 티큐4 7제이제이 데본 페인턴 스탭 클로오즈 3  
브린 베리 엔.

(74) 대리인 이스라엘 지바 제이브 메보흐 하시크마 10/1  
강명구

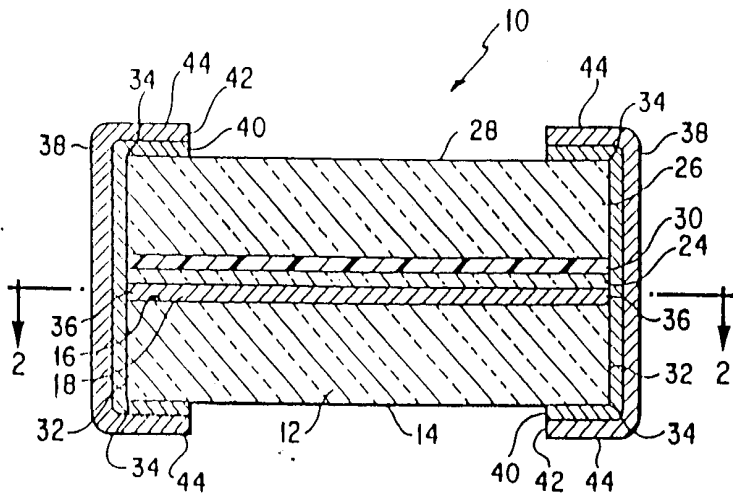
심사관 : 박정식

(54) 표면장착퓨즈

요약

조작성이 우수한 SMD 는 먼저 절연기질 위에 반복적인 석판인쇄 퓨즈기소를 형성하고 이 구조를 비활성화 하고, 비활성층 위에 보호유리판을 결합시키고 그렇게 형성된 조립체를 절단하고 각 퓨즈로 나누는 단계에 따라 만든다. 제작된 퓨즈는 필요한 치수 즉 표준이나 특수 칩크기로 만든다.

대표도



명세서

[발명의 명칭]

표면 장착 퓨즈

[도면의 간단한 설명]

제1도는 본 발명에 따른 퓨즈의 측면면도.

제2도는 제1도의 선(2-2)를 따라 퓨즈를 보여주는 단면도.

제3도와 제4도는 본 발명에 따른 퓨즈 제작단계를 나타내는 처리된 기판의 평면도.

제5도는 퓨즈제조시 또다른 단계를 나타내는 다층퓨즈를 포함한 복합다층 스트립의 사시도.

제6도는 납땜 피막을 포함하는 종단층을 적용한 후 제5도의 사시도.

제7도는 또다른 제조방법에 따른 제조단계를 보여주는 처리된 기판의 평면도.

\* 도면의 주요부분에 대한 부호의 설명

10 : 박막 SMD 퓨즈	12, 50 : 기판
14 : 기판하부표면	16 : 기판상부표면
18 : 퓨즈소자	20 : 접촉부
22 : 링크	24 : 실리카 불활성화층
26 : 유리커버	28 : 유리상부표면
30 : 에폭시층	32 : 단부면
34 : 단부코너	36 : 단부가장자리
38 : 전도성종단	40 : 내층
42 : 외부납땜코팅	52 : 기판상부표면
54 : 기판하부표면	56-1, 56-2, ..., 56-N : 평행한열
58, 60 : 부분	62 : 불활성화층
64 : 유리커버	66 : 에폭시코팅
68-1, 68-2, ..., 68-N, 82-1, 82-2, 82-3 : 평면	
70 : 스트립	72 : 평면
73 : 종단	74 : 층
76 : 스트립 코너	80 : 납땜층
90 : 퓨즈소자	92 : 접촉부
94 : 공간	

[발명의 상세한 설명]

본 발명은 전기 퓨즈, 특히 박막기술을 사용한 표면장착퓨즈(surface mount fuse)에 관계한다.

표면 장착은 회로기판에 선호되는 기술이며 모든 전기부품은 표면장착, 즉 도선없는 적용을 위해 재설계된다. 모든 전자회로에 표면 장착 디바이스(SMD)의 신속한 채용결과 SMD 퓨즈가 요구되게 되었다.

퓨즈는 회로기판에 중요한 작용을 한다. 선택된 하위회로와 각 부품을 퓨즈 연결함으로써 국부적 부품 고장이 회로계 전체로 손상을 주는 것을 방지할 수 있다. 예컨대, 탄탈륨 축전기 고장으로 중앙처리장치의 화재손상, 단일회선접속용 기판의 단락으로 전화교환기 전체의 손상이 일어날 수 있다.

회로기판 퓨즈로는 소형이고, 저렴한 가격이고, 정확한 전류를 검출하며, 반응이 매우 빠르며, 동작지연 퓨즈의 경우 서지(surge) 저항을 제공하는 특질이 요구된다.

기존의 튜브형 혹은 도선형 퓨즈는 SMD 조립용으로 설계된 회로기판상에 과다한 공간을 차지하고 생산비용을 증대시킨다. 제조업자는 SMD 조립 기술과 잘 조화된 퓨즈의 필요성을 인지하여 표준 SMD 조립체에 사용할 무도선 성형 퓨즈를 제작하려 하였다. 그러나, 이 접근방법에 의한 디바이스는 부피가 크고 (7×4×3mm 패키지크기) 비용이 많이 들고, 기능범위를 제한한다. 더 중요하게는, 공지기술의 퓨즈의 특성은 제작과정에서 정확하게 제어될 수가 없다.

박막기술은 모든 퓨즈변수를 고도로 제어하고 또한 광범위한 퓨즈설치 요구를 만족시키는 경제성과 통상의 퓨즈 디자인을 가능하게 한다. 따라서 박막기술은 전기적 특성과 물리적 특성을 정확히 제어하는 퓨즈 개발이 가능하게 한다. 이 기술의 장점은 특히 퓨즈특성과  $I^2t$  통과와 재현성과 물리적 설계면적에서 특히 자명하다. 더욱이 현대기술은 1 μm이하의 선폭 분해 능력과 100 Å까지 층두께를 제어할 수 있으므로 표준 (1.6×0.8mm) 및 비-표준 패키지 크기를 갖는 초소형 SMD퓨즈의 제조가 가능해졌다.

본 발명의 한 측면에 따르면, 1차로 균일한 금속 알루미늄 박막을 스퍼터링 등의 방법으로 절연 기판위에 증착시킨 박막 장착 전기퓨즈 제조방법을 제공한다. 막두께는 퓨즈정격에 따라 달라진다. 금속 박막 선별부는 포토리소그래피(photolithography)에 의해 제거되어 각각 접촉부보다 더 작은 폭을 갖는 용융가능한 링크에 연결된 한쌍의 접촉부를 포함하는 다수의 동일 퓨즈소자를 포함한 반복패턴을 형성한다. 이후에 이 구조는 불활성화되며 이 불활성화층 위로 에폭시를 이용하여 유리 절연 커버 플레이트가 결합된다. 전술한 단계에서 형성된 조립체를 일련의 병렬퓨즈군을 포함하는 것으로서 기판표면에 수직인 단면을 따라 스트립으로 절단한다. 절단단계는 스트립 단면을 따라 각 퓨즈소자의 접촉부의 가장자리를 노출시킨다. 전도성 종단층이 평탄한 단면 위에 증착되어서 접촉부의 노출 가장자리에 종단을 전기적 연결한다. 마치

막으로, 스트립을 개별 퓨즈로 절단한다.

포토리소그래피 제조방법은 광범위한 퓨즈 소자 디자인 및 기판을 조합하여 각종 퓨즈칩을 제조할 수 있게 한다. 더욱이 퓨즈속도 같은 중요변수는 응용조건을 적절히 만족하도록 프로그래밍될 수 있다. 최종적으로 절연 유리커버 플레이트에 의해 제공되는 박막 밀봉구조는 환경변화에 대하여 우수한 신뢰성을 부여한다.

다른 측면에서, 불활성층은 화학 증착 실리카 또는 개선된 수율 및 저렴한 비용을 위해 두꺼운 인쇄유리층을 포함할 수 있다. 종단은 장착랜드(land)를 형성하도록 퓨즈의 단부평면의 경계가 되는 코너 주위에 연장된 납땀코팅 금속층을 포함한다. 혹은, 각 종단은 은이나 동 같은 고 전도성 금속층 위로 저융점 금속 또는 합금코팅을 포함할 수 있다. 퓨즈온도가 예정보다 초과하면 전도층은 저융점 금속이나 합금에 용해된다. 용융층이 유리를 습윤하지 않으므로 층에는 불연속성이 나타나므로 종단과 퓨즈소자 사이에 전기적 연결이 파괴된다. 이러한 형태로 전기적 및 열적 응용 메카니즘이 제공된다.

기타 목적, 특징과 장점은 구체예의 상세한 설명에서 명백하며 첨부도면과 관련하여 고찰한다.

제1도와 제2도는 본 발명에 따른 박막 SMD 퓨즈(10)를 보여준다(도면의 각층 두께는 확대된 것이다).

퓨즈(10)는 기판(12), 특히 20-30 밀리미터 두께의 유리판을 포함한다. 기판은 하부표면(14)과 알루미늄 같은 금속 박막으로 피복되는 상부표면(16)을 가지며 상부표면에 하나이상의 퓨즈소자(18)가 형성된다. 예컨대, 금속막의 두께는 0.6에서 4.5 $\mu\text{m}$  이상이다. 퓨즈소자(18)는 접촉부(20) 보다 폭이 더 작은 용융가능링트(22)에 의해 상호연결되는 한쌍의 접촉부(20)를 포함한다. 예컨대, 0.2amp 정격을 가지는 퓨즈소자는 116 밀리의 총길이와 51 밀리의 폭을 가지며, 용융가능 링크는 10밀리의 길이 및 1밀리의 폭을 가진다. 이러한 퓨즈의 박막두께는 0.6 마이크로미터이다.

기판(12)의 상부표면(16)과 박막퓨즈소자(18)는 실리카 비활성화층(24)으로 보호된다. 기판(12)과 함께 연장되며 상부표면(16)을 갖는 유리커버(26)는 에폭시층(30)에 의해 비활성층(24)에 결합되고, 에폭시층은 퓨즈소자를 절연하는 역할도 한다.

설명한 퓨즈조립체는 단부 평면(32)과 단부평면을 경계짓는 코너(34)를 갖는 직사각형 프리즘형태이다. 퓨즈소자 접촉부(20)의 단부 가장자리(36)는 단부평면(32)에 위치한다.

니켈, 크롬같은 것으로된 내층(40)과 납땀 외부코팅(42)으로 구성된 전도성 종단(38)이 평행한 단부 표면(32)을 덮는다. 내층은 접촉부(20)중 하나의 가장자리(36)와 접촉하여 종단(38)과 퓨즈소자(18)의 대향단 부간의 전기적 연결을 제공한다.

종단(38)은 코너(34) 주위에 유리 커버(28)의 상부표면부위와 기판(14)의 하부표면을 따라 연장되는 랜드(44)를 포함한다.

실리카 비활성화층(24) 대신 예컨대 0.5 내지 4밀리 두께의 인쇄 유리층을 쓸 수 있다. 인쇄유리의 적용은 화학증착법보다 저렴하며 수율이 개선되고 생산비용이 저렴하다. 더욱이 인쇄유리는 퓨즈전압특성을 개선한다. 예컨대 - 실리카 비활성화 퓨즈는 정격전압이 20볼트이지만 인쇄유리 비활성 퓨즈를 쓰면 32볼트 이상의 정격 전압을 달성할 수 있다.

열적 퓨즈 메카니즘을 제공하는 구종의 또다른 예로서 각 종단(38)의 내층(40)은 동이나, 은 유사한 고전도성 금속의 얇은 증착물로 구성된다. 증착물은 스퍼터링 증발 등의 공지기술로 형성된다. 이러한 금속은 일반적으로 유리를 습윤하지 못하므로 용융금속에 유리를 담가서 형성되지 못한다. 따라서 또다른 예에서는 동 또는 은 증착물(40)상의 외부피막(42)은 동 또는 은 증착물보다 약간 두꺼운 주석/납과 같은 합금이나 저융점 금속층으로 구성된다. 주석 또는 주석/납층은 동 또는 은을 습윤시키나 은은 유리를 습윤하지 못한다. 퓨즈온도가 저융점층(42)의 용점까지, 예컨대 300 $^{\circ}\text{C}$ 까지 상승할 경우 동이나 은이 용출된다. 즉, 용융층(42)에 용해된다. 용융층(42)이 유리를 습윤시키지 못하므로 유리와 긴밀한 접촉을 하지 못하고 액체금속구를 형성한다. 코너(34)와 같은 예리한 코너에서 층의 불연속성이 일어난다. 따라서 랜드(44)와 퓨즈소자(18) 간의 전기적 연속성이 파괴된다. 따라서 퓨즈는 전기적 및 열적 퓨즈 메카니즘을 가져서 용출 가능한 단부 종단(38)이 열적 보호를 제공하고 박막 퓨즈소자(18)는 전기적 보호를 제공한다.

본 발명의 박막퓨즈는 신뢰성이 높다. 보호 커버 플레이트는 온도 안정성이며 밀봉성이 있어서 퓨즈가 고온 및 다습환경에 노출될 때 퓨즈소자(18)를 보호한다. 보호커버(26)는 퓨즈작동중에 존재하는 극한조건에서도 전기적으로 안정하다. 높은 절연저항(1M $\Omega$ )은 125V 회로전압(최대 종단전류 50A)에서도 퓨즈작동 후 일정하게 유지된다.

제3-6도에 있어서, 본 발명의 SMD 퓨즈제조방법의 여러 단계를 보여준다. 예컨대 20밀리 두께의 4-인치 x 4인치 유리판으로 구성된 기판(50)은 각각 상부 및 하부 표면(52, 54)을 각각 갖는다. 알루미늄 같은 전도성물질이 상부표면(52) 위에 스퍼터링 같은 방식으로 증착되어서 상술한 바와 같이 퓨즈정격과 다른 변수에 따라 0.6 마이크로미터 내지 4.5 마이크로미터의 두께를 가진 균일한 박막을 형성한다.

전도층은 표준 포토레지스트 커버 코트를 사용하여 패턴화되고 광에칭되어서 넓은 부분(58)과 좁은 부분(60)이 교대로 연속 배치되어서 평행한 열 (56-1, 56-2, ..., 56-N)이 형성된다. 폭이 넓은 부분과 좁은 부분은 최종 제품에 퓨즈의 접촉부와 상호연결시키는 용융가능 링크를 형성한다. 단일 기판상에 수천개의 반복된 패턴을 형성하며 도면에서 일부만 나타내었다.

기판의 상부표면(52) 주위와 패턴이 형성된 전도성 박막 위로 화학증착 실리카 또는 인쇄 유리로부터 불활성화층(62)이 적용된다. 다음에 기판과 함께 연장하는 유리크트(64)가 에폭시 또는 결합제 및 밀봉제로된 코팅(66)을 수단으로 불활성화층 위로 고정된다.

형성된 복합다층 퓨즈조립체는 다이아몬드팁을 사용하여 조립체층과 퓨즈소자열에 대해 수직인 평면 (68-1), (68-2), ..., (68-N)(제4도)을 따라 절단되고 박막패턴의 넓은 부분(58)을 양분하도록 배치된다. 그 결과 제5도에서 보는 바와 같은 일련의 스트립군(70)이 생긴다. 절단조작은 단부 표면(72)을 따라 인접한

퓨즈소자 접촉부의 단부 가장자리(36)를 노출시킨다.

제6도에서, 전기적 종단(73)이 스트립(70)에 니켈 또는 구리층(74)을 증착 또는 스퍼터링하여 형성된다. 전기적 종단(73)은 대향하는 스트립의 평행한 표면(72)을 완전히 피복한다. 스트립은 퓨즈소자의 단부가 가장자리(36)를 포함하여서 퓨즈의 접촉부와 니켈 또는 구리 종단층(74)간의 전기적 연속성을 보장한다. 전도성층이 스트립의 코너(76)주위에 스트립의 상면 및 하면을 따라 연장하도록 적용되어 랜드(land, 78)를 형성한다. 층(74)은 땀납층(80)으로 코팅된다.

마지막으로, 스트립(70)은 평행평면 (82-1)(82-2)(82-3) 등을 따라 제1도와 제2도에 도시된 것과 같은 퓨즈로 절단된다.

본 발명의 퓨즈를 제조하는 또다른 방법이 제7도에서 도시된다. 이 구체예에서, 제3도의 연결된 퓨즈소자의 연속된 열 대신에 접촉부(92)가 공간(94)에 의해 분리되는 퓨즈소자(90)가 포토레지스트 공정에 의해 형성된다. 각 퓨즈소자를 분리하는 공간(94)의 나비는 조립체를 스트립으로 분리하는데 사용된 절단날의 두께(T)보다 작다. 따라서 절단날이 접촉부(92)의 가장자리를 절단하여서 접촉부 단부가 가장자리가 절단면을 따라 확실하게 노출된다. 다른 모든 제조단계는 상술한 것과 같다.

퓨즈소자의 나비, 길이, 두께와 전도성을 매우 정밀하게 형성 및 프로그램하는 능력으로 퓨즈특성의 변동이 최소한으로 억제된다. 더욱이 다양한 퓨즈소자의 디자인과 기판종류가 조합되어 광범위한 속도특성이 있는 퓨즈를 개발할 수도 있다. 예컨대, 고속 퓨즈는 단열기판상에 경량의 퓨즈소자를 사용하여 생산되며 무거운 퓨즈소자와 열전도성 기판을 조합하여 저속 퓨즈특성이 수득된다.

## (57) 청구의 범위

### 청구항 1

절연기판의 표면에 금속박막을 적용하고; 금속박막을 일부 제거하여 접촉부 보다 작은 폭을 가진 용융가능한 링크에 의해 상호연결되는 한쌍의 접촉부를 포함하는 동일한 퓨즈소자의 연속열인 반복 패턴을 형성시키고; 기판의 인접한 표면과 금속박막을 불활성화하고; 전단계에서 형성된 불활성화층에 절연커버를 결합하고; 전단계에서 형성된 조립체를 기판표면에 수직인 평면을 따라 스트립으로 절단함으로써 각 스트립은 절단조작으로 형성된 대향한 평행표면을 포함하고 일련의 병렬 퓨즈가 단부표면사이에 연장되며, 퓨즈소자의 접촉부의 가장자리가 상기 각 단부표면에서 노출되고; 각 단부표면위로 전도성 종단을 적용하여 단부표면에서 노출된 접촉부 가장자리에 각 종단을 전기적 연결시키는 단계를 포함하는 표면 장착(surface mount) 전기퓨즈 제조방법.

### 청구항 2

제1항에 있어서, 종단 적용단계가 각 단부표면에 전도층을 적용하고 전도층을 납땀으로 코팅하는 단계를 포함하는 것을 특징으로 하는 제조방법.

### 청구항 3

제1항에 있어서, 스트립은 단부표면을 경계짓는 코너를 포함하고 상기 코너 주위에 연장하도록 종단을 적용하는 단계를 포함하는 제조방법.

### 청구항 4

제3항에 있어서, 기판과 커버는 유리이고 종단 적용작업이 단부평면상에 고전도성 금속층을 증착하고; 상기 층위로 저융점 금속층을 증착하며, 상기 저 융점 금속은 상기 금속층을 습윤하지만 유리층은 습윤하지 못하므로 사용동안 퓨즈온도가 저융점 금속의 융점까지 상승되면, 고전도성 금속층이 저융점 금속에 용해되어 종단에서 전기적 불연속성이 발생하는 것을 특징으로 하는 제조방법.

### 청구항 5

절연기판 표면에 전도성 박막을 증착하고, 상기 막의 일부를 제거하여 복수의 퓨즈소자로 된 평행한 열을 형성하고 상기 퓨즈소자는 접촉부보다 작은 폭을 가진 용융가능한 링크에 의해 연결되는 한쌍의 접촉부를 포함하고 각 열의 퓨즈소자는 단부에서 단부까지 일정간격을 두고 떨어져 있고, 박막과 기판 주변의 면에 불활성화층을 적용하고, 불활성화층에 절연성 커버를 접착 결합시키고, 상기 열방향과 박막에 대해 수직인 평행평면을 따라 전술한 단계에 의해 형성된 층형 조립체를 절단하여 인접 퓨즈접촉부를 교차하는 평면을 형성하여 병렬 배치된 퓨즈스트립을 형성하고 접촉부의 가장자리를 노출하고; 전술한 단계에서 생긴 평면위로 전도성 종단층을 증착하여 종단층에 노출된 접촉부를 전기적으로 연결하고 퓨즈스트립을 각 퓨즈로 절단하는 단계로 구성된 표면 장착 전기 퓨즈 제조방법.

### 청구항 6

상부표면과 상부표면에 대해 수직인 대향하는 단부표면을 가지는 직사각형 절연기판; 기판의 상부 표면에 증착되는 전도성 박막으로, 접촉부의 폭보다 좁은 폭을 가지는 최소한 하나의 링크에 의해 상호연결되는 한쌍의 접촉부를 포함하는 퓨즈소자를 형성시키며, 상기 링크는 예정된 통과 전류에 반응하여 용융가능하며, 각 접촉부는 기판의 단부 표면과 동일 높이인 노출된 외부 가장자리를 가지는 전도성 박막; 박막소자를 덮는 불활성화층; 기판과 함께 연장되어 단부표면을 가지는 절연 커버로서, 에폭시층에 의해 불활성화층에 결합되며 박막소자의 외부가장자리는 표면장착퓨즈의 대향 단부면을 형성하는 절연커버; 퓨즈의 각단부면을 덮고 퓨즈소자 접촉부의 외부 가장자리와 전기적으로 접촉하여 기판의 하부표면부위와 커버의 상부표면 부위를 따라 연장되는 레그를 가지는 전기전도성 종단(termination)을 포함하는 박막 표면 장착 퓨즈.

### 청구항 7

제6항에 있어서, 불활성화층은 화학 증착 실리카인 것을 특징으로 하는 퓨즈.

#### 청구항 8

제6항에 있어서, 불활성화층은 두꺼운 인쇄 유리층임을 특징으로 하는 퓨즈.

#### 청구항 9

제6항에 있어서, 각 종단은 땀납 코팅된 금속층임을 특징으로 하는 퓨즈.

#### 청구항 10

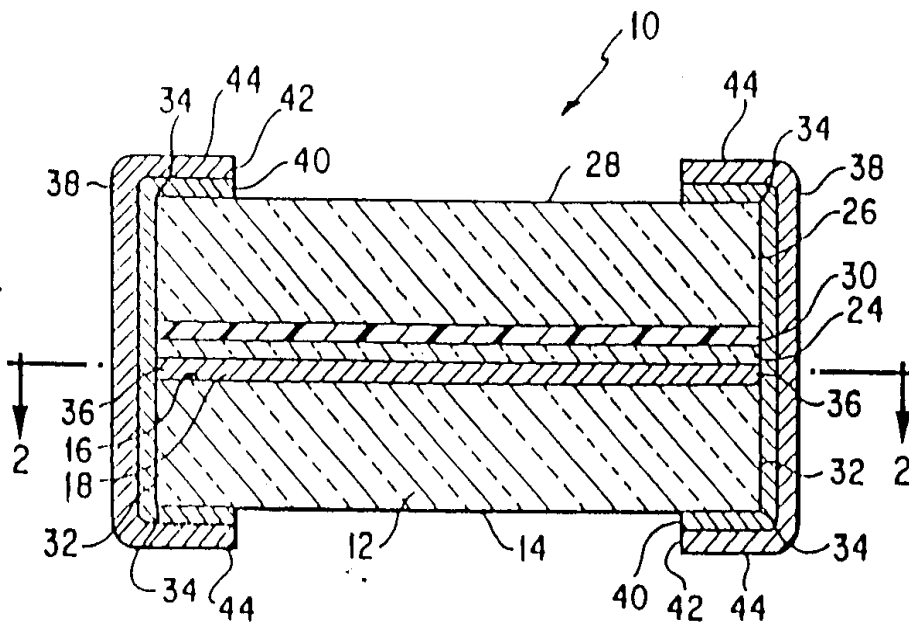
제6항에 있어서, 커버는 유리층인 것을 특징으로 하는 퓨즈.

#### 청구항 11

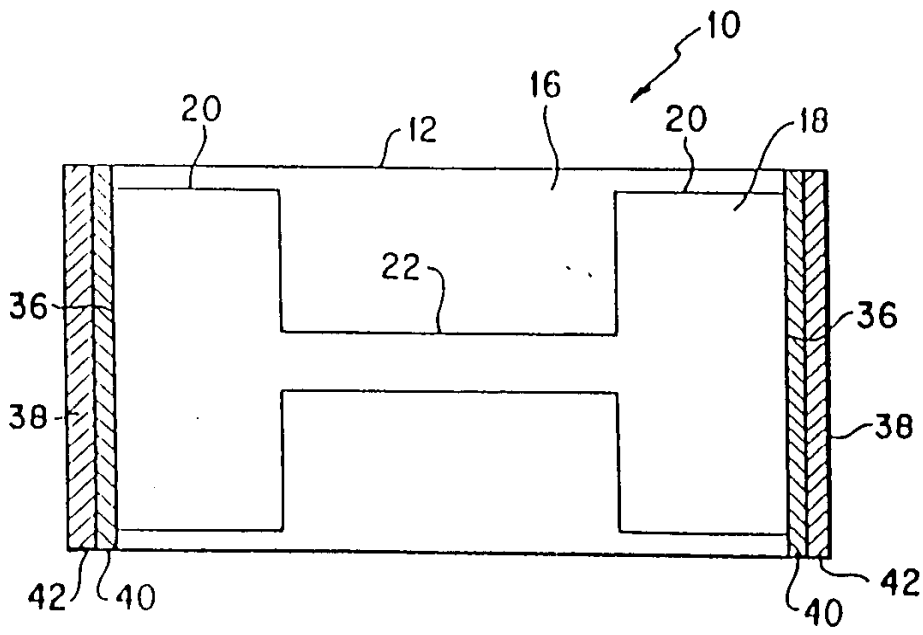
제6항에 있어서, 각종단은 상응한 퓨즈 단부면과 접촉하는 전도층과 전도층 위에 배치되는 저 용점 금속층을 포함하고 전도층은 퓨즈온도가 예정온도를 초과할 때 저용점 금속에 용해되어 종단과 퓨즈소자간의 전기적 접촉을 파괴하는 것을 특징으로 하는 퓨즈.

### 도면

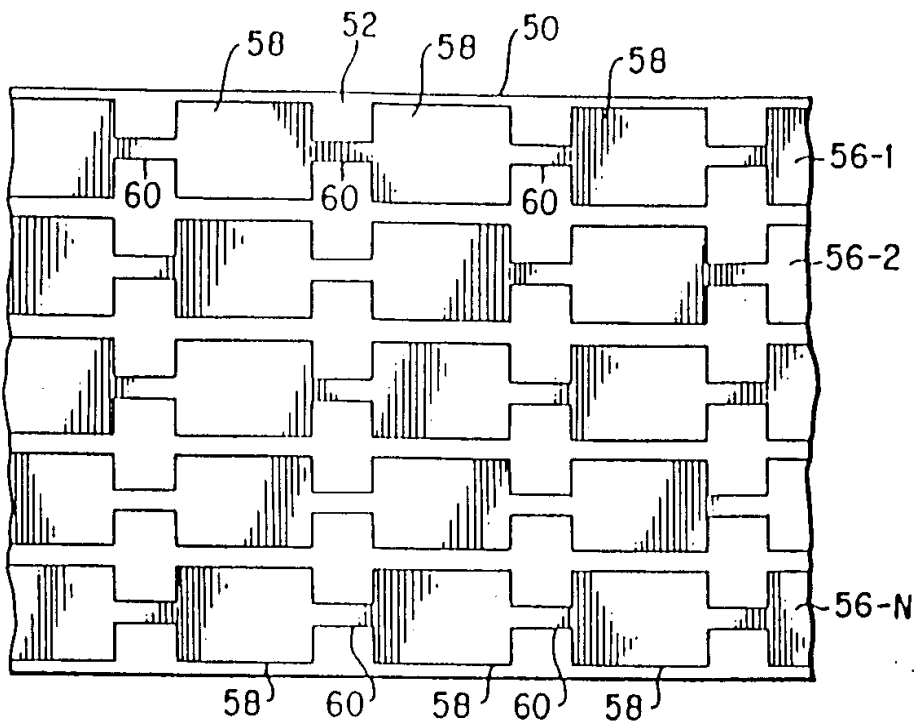
도면1



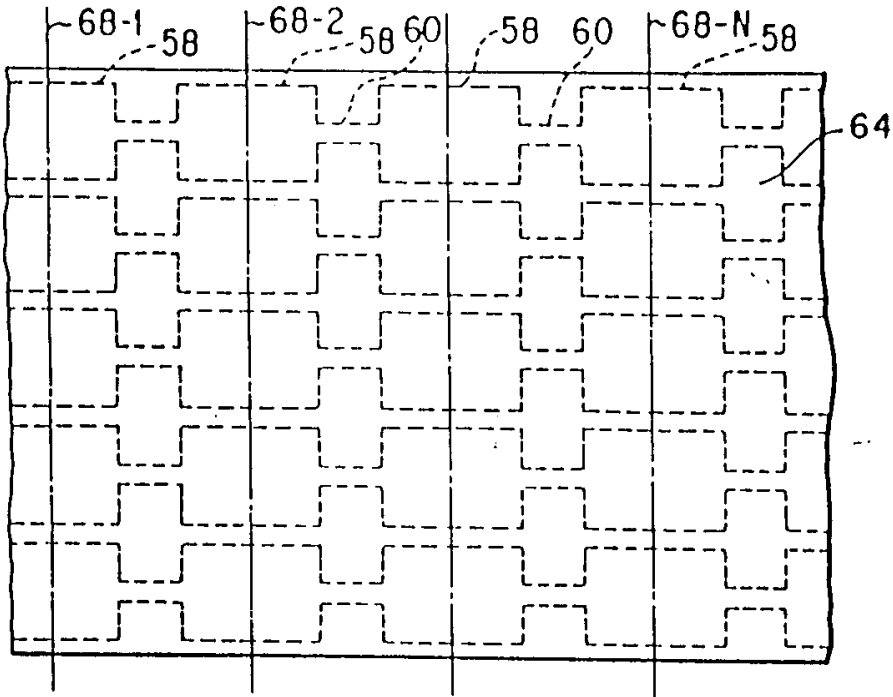
도면2



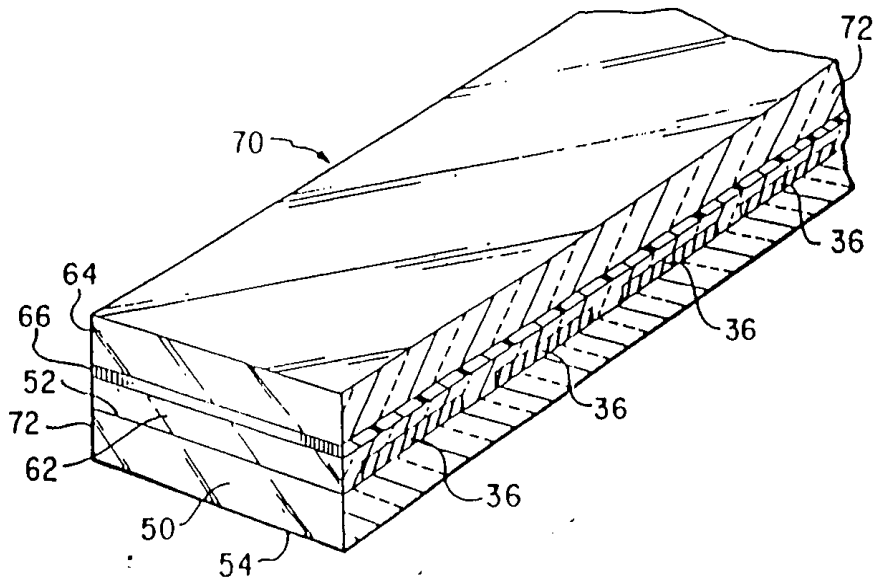
도면3



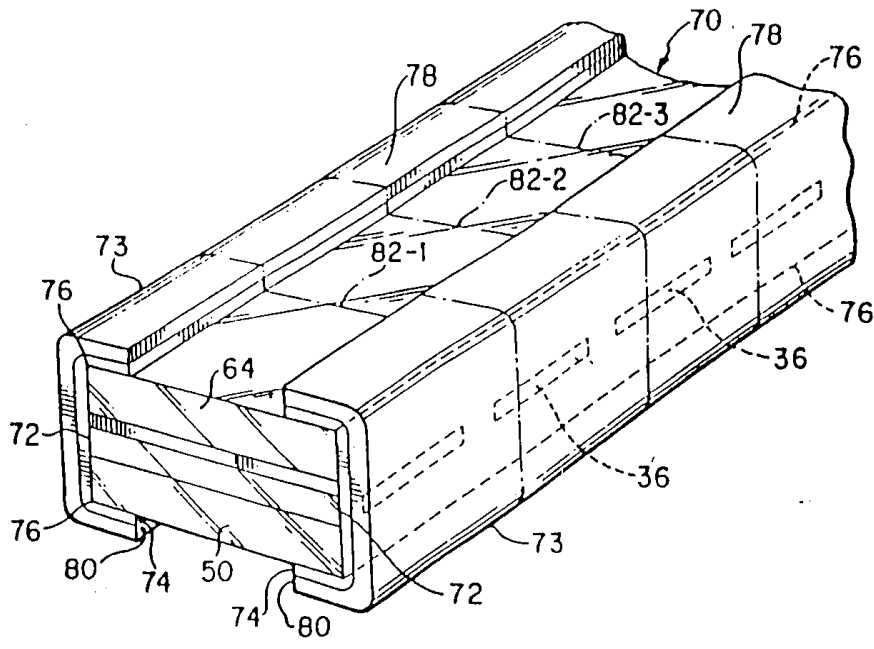
도면4



도면5



도면6



도면7

