

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94137331

※申請日期：94.10.25

※IPC 分類：H01L 21/68, 23/60

(2006.01)

一、發明名稱：(中文/英文)

晶圓固持構件及使用該構件之半導體製造裝置

WAFER SUPPORT MEMBER AND SEMICONDUCTOR MANUFACTURING SYSTEM
USING THE SAME

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

京賽拉股份有限公司 / KYOCERA CORPORATION

代表人：(中文/英文)

川村誠 / KAWAMURA, MAKOTO

住居所或營業所地址：(中文/英文)

日本國京都府京都市伏見區竹田鳥羽殿町 6 番地

6, TAKEDA TOBADONO-CHO, FUSHIMI-KU, KYOTO-SHI, KYOTO 612-8501
JAPAN

國籍：(中文/英文)

日本 / JAPAN

三、發明人：(共 1 人)

姓名：(中文/英文)

井之上博範 / INOUE, HIRONORI

國籍：(中文/英文)

日本 / JAPAN

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 日本； 2004.10.26； 特願 2004-311243

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

發明領域

本發明涉及一種在PVD裝置、CVD裝置、離子鍍裝置、
5 蒸鍍裝置等的鍍膜裝置及蝕刻裝置(半導體晶片處理系統)
中，用於例如保持半導體晶片等的被加工物的晶片支撐構
件及利用其的半導體製造裝置，特別是涉及一種將設置於
真空側的電極連接至設置於大氣側的端子上的貫通供電構
造。

10 【先前技術】

發明背景

半導體晶片處理系統，一般在其內部含有晶片支撐構
件，即裝備了感受器(susceptor)的處理容器，此晶片支撐構
件，用於支撐處理容器中的晶片。晶片支撐構件，由爲了
15 將晶片保持在晶片支撐構件的晶片放置面上的規定位置上
而對晶片進行固定的各種構成部件，及對晶片進行加熱及/
或冷卻的各種構成部件所構成。此外，晶片的固定，由機
械固定或靜電吸盤(chuck)所提供。並且，在處理容器中，
處理晶片的晶片支撐構件的以上的空間，一般被維持在高
20 真空狀態，晶片支撐構件的以下的空間，一般被維持在大
氣壓狀態。

在專利文獻1中公開了，在此類的晶片支撐構件中，將
設置於真空側的電極連接至設置於大氣側的端子上的貫通
供電構造110(第8A，8B圖)。此晶片支撐構件100，具有帶

有多個固定孔106的周圍接頭凸緣102，在放置面104的中央部，具有如圖所示的電極108。

第8B圖，表示的是沿第8A圖的200-200線，晶片支撐構件100的部分剖面圖。此晶片支撐構件100的貫通供電構造
5 體110，具有下述的構造，是爲了從大氣側72供電給配置於晶片支撐構件100的真空側70的導電性電極，固定於放置面104上的電極108而使用。

此貫通供電構造體110，由如下構件所構成，在板狀陶瓷體內配置於垂直方向的多個支柱208(例如，208₁、208₂、
10 208₃、208₄)，和由此多個支柱208相互連接的多個的導體層206(例如，206₁、206₂、206₃、206₄、及206₅)，和被連接在上述導體層206中至少一個上的供電端子214。電極206，連接著來自大氣側72的供電端子214。

此外，專利文獻2中公開了，如第9A圖所示的，具有靜
15 電吸盤機構的晶片支撐構件600。第9B圖，表示的是沿第9A圖的800-800線的剖面圖。此晶片支撐構件600，具有氣體供給貫通孔606，通過此氣體供給貫通孔606，向晶片202和晶片支撐構件600的吸盤表面626之間的空間提供熱媒(例如，氫氣或氮氣)。另外，此晶片支撐構件，具有用於晶片
20 檢測系統的內側表面電極604，和外側表面電極624。在此晶片支撐構件600中，內側表面電極604，通過設於氣體供給貫通孔606的內表面的表面導體622與檢測電路650相連接。此表面導體622，形成在氣體供給貫通孔606的內表面上直至晶片支撐構件600的背面，使在晶片支撐構件600的

放置面626上所形成的內側表面電極604，能連接在設於晶片支撐構件600的下方的檢測電路650上。例如，內側表面電極604和外側表面電極624作為晶片檢測用而進行使用時，將此晶片檢測電路650的一端的電極連接至此內側表面

5 電極604上。

(專利文獻1)特開1998-326823號公報

(專利文獻2)特表2002-505036號公報

【發明內容】

發明概要

10 但是，在專利文獻1中所記載的晶片支撐構件中，連接固定於板狀陶瓷體的一方的放置面的電極，和設於板狀陶瓷體的另一方的面上的電極的連接結構體，分別在構成板狀陶瓷體的多個陶瓷體上形成支柱，因為此分別的支柱與分別的導體層相連接製造而成，所以此連接構造體的構造

15 複雜，其製造步驟也很複雜。

此外，例如，有必要分別設置抽真空用的貫通孔和連接構造體，進一步地存在構造複雜的問題。

還有，因此連接構造體具有上述的複雜的構造，有可能在各個陶瓷體上所形成的支柱不能夠與導體層充分地連

20 接。在這些不能良好連接的情況下，已明確表明不能充分發揮檢測晶片是否存在的功能及檢測晶片上是否存在傷迹的功能。

此外，在專利文獻2中所記載的構造中，通常，為了抽真空，在晶片支撐構件的背面配置有連通上述貫通孔的導

管，但是此導管的凸緣部分，與連接晶片檢測裝置的一端的電極和表面導體622的一部分的配線相交錯，在此交錯部分中，容易在上述配線附近形成間隙。因此，通過此間隙，有可能會破壞導管內及晶片支撐構件600的放置面上的真空。還有，由於和配線的釐焊部分的熱膨脹差，應力變得不均，進一步地說，因熱迴圈引起的應變集中於此釐焊部分。因此，由於加熱冷卻的反複進行，有可能如第10圖所示，在配線和氣體供給孔的內面的通電層的釐焊部分640產生裂紋641。由此，不僅有可能不能保持導電層和晶片檢測裝置間的通電，而且由於這樣的裂紋的產生，與上述同樣，也有可能不能確保導管和貫通孔的接合部分的真空密封性。

因此，本發明其目的在於提供一種在保持真空密封性的同時，能夠使放置面上所形成的導電層和大氣側的供電端子進行信賴性高的電連接的，簡易且實用的晶片支撐構件。

為達成上述目的，本發明的第1的晶片支撐構件，其特徵在於，包括：具有以一方的主面作為放置晶片的放置面，並且從上述一方的主面貫通至另一方的主面的貫通孔的板狀陶瓷體；和設置於上述放置面的導電層；和與上述導電層相連接的設置在上述貫通孔的內表面的連接導電層；和與上述連接導電層相連接的埋設在上述板狀陶瓷體內的埋設導電層；和具有一端和另一端，在上述一端的附近與上述埋設導電層相連接，並且另一端從上述陶瓷體的另一方

的主面突出，被設置在遠離上述板狀陶瓷體的上述貫通孔的位置上的通電端子。

在如此構成的本發明的第1的晶片支撐構件中，通過將埋設導電層及通電端子作為與導電層相連接的配線的一部分，例如，不需在導管和貫通孔的接合部分通過配線，因此，不會發生配線和與貫通孔相連通的導管的交錯。

因此，在此導管的凸緣部分不會形成間隙，從而能夠保持導管內以及靜電吸盤的放置面上的真空密封性。還有，如上所述，因為在配線，和貫通孔表面所形成的連接導電層之間不需進行釐焊，所以在此釐焊部分沒有裂紋發生，從而能夠確保從導電層到檢測裝置的通電。

還有，在本發明的第一的晶片支撐構件中，此外還具有與上述貫通孔相連通而被接合的導電管時，上述通電端子與上述導管相連接，此導管也可作為通電端子的一部分進行使用。

如此，將導電管作為通電端子的一部分進行使用，則能夠進一步簡化晶片支撐構件的構造。還有，與埋設於板狀陶瓷體內的埋設導電層相連接，一端露出的埋設於板狀陶瓷體內的通電構件的焊接部分，進一步被導電管的凸緣部分所覆蓋。因此，上述釐焊部分不會暴露在大氣中，由此能夠防止焊料的酸化等引起的電阻值的變動，從而能夠使晶片支撐構件作為晶片檢測裝置長時間、穩定的進行使用。

在本發明的晶片支撐構件中，優選上述埋設導電層的

直徑為5mm~100mm。這是因為，埋設導電層的直徑在5mm以上，在對通電端子用的孔和板狀陶瓷體的中央的貫通孔進行機械加工時、不會有加工損傷，此外，不會受到焊接時的應力的影響。另一方面，埋設導電層的直徑在100mm
5 以下，能夠防止其作為等離子電極進行作用。

還有，本發明的第2的晶片支撐構件，其特徵在於，包括：具有以一方的主面作為放置晶片的放置面，並且從上述一方的主面貫通至另一方的主面的貫通孔的板狀陶瓷體；和設置於上述放置面的導電層；和與上述導電層相連
10 接的設置在上述貫通孔的內表面的連接導電層；和與上述貫通孔相連通而被接合的導電管，其中將上述連接導體層和上述導電管進行連接，使此導管作為通電端子。

如以上所構成的本發明的第2的晶片支撐構件，因為結構簡單所以能夠容易地進行製造。

15 在本發明的第1和第2的晶片支撐構件中，優選上述連接導體層為以銀和銅為主的成分。如此形成的連接導體層，通過使用銀和銅，此晶片支撐構件，能夠保持半導體製造步驟中所必需的耐熱性。

20 在本發明的第1及第2的晶片支撐構件中，優選上述導電層被設置於上述貫通孔的內周面上延伸存在，通過其延伸存在部分與上述連接導體層相連接。

通過這樣的構成，例如，作為上述連接導體層使用焊料時，因在貫通孔的上部沒有設置銀、銅等的焊料層，所以不需擔心焊料成分附著在晶片上從而能夠防止晶片的污

染。

在本發明的第1及第2的晶片支撐構件中，上述導電層也可含有設於放置面的中央的中央導電層，和與此中央導電層電分離、設於上述放置面的周邊部分的周邊導電層。

5 通過如此的構成，將晶片放置到放置面上，例如，在靜電吸附電極上附加電壓而吸附晶片，通過測定與導電層之間的電容能夠得知晶片的有無和破損的狀況。

在本發明的晶片支撐構件中，上述導電層能夠用於晶片的檢測。

10 在本發明的第1及第2的晶片支撐構件中，上述板狀陶瓷體可以進一步具有靜電吸附用電極或加熱電極。

還有，本發明的半導體製造裝置，含有上述第1及第2的晶片支撐構件而構成。

如上，根據本發明，能夠提供一種能夠保持高真空密封性，並且在形成於放置面上的導電層和大氣側的供電端子之間，可以進行高信賴度的電連接的晶片支撐構件。

特別是，本發明的晶片支撐構件，即使反復進行加熱和冷卻，也不會發生供電部的電阻極端的增大，或斷線，能夠確實地進行通電。

20 此外，以本發明的通電結構作為晶片的有無及破損檢測系統的供電部進行使用，能夠高精度的檢測出放置面的晶片的有無，或破損的有無。由此，因為能夠防止在板狀陶瓷體的放置面上，錯誤地執行蝕刻和鍍膜處理，所以能夠提供一種對半導體製造步驟的出錯改善極為有效的裝

置。

圖式簡單說明

第1圖是表示本發明的實施方式1的晶片支撐構件的立體圖。

5 第2圖是第1圖的X-X剖面圖。

第3圖是表示本發明的實施方式2的晶片支撐構件的剖面圖。

第4圖是表示本發明的實施方式3的晶片支撐構件的剖面圖。

10 第5圖是第4圖的一部分經擴大的剖面圖。

第6圖是表示本發明的晶片支撐構件的放置面的導電層的模式圖。

第7圖是表示本發明的晶片支撐構件的放置面的氣溝的形狀的圖。

15 第8A圖是表示現有例的靜電吸盤的平面圖。

第8B圖是第8A圖的部分剖面圖。

第9A圖是表示其他的現有例的靜電吸盤的平面圖。

第9B圖是第9A圖的部分剖面圖。

20 第10圖是第9圖所示的靜電吸盤的一部分的擴大部分的剖面圖。

【實施方式】

較佳實施例之詳細說明

以下，參照附圖對本發明的實施方式的晶片支撐構件進行說明。在以下的說明中，對所謂靜電吸盤，即由靜電

力具有將晶片吸附在放置面的功能的晶片支撐構件進行說明，但是本發明，並不僅限定於靜電吸盤，也可是具有其他的固定結構的晶片支撐構件。

(實施方式1)

5 第1圖是表示本發明的實施方式1的晶片支撐構件的構成的立體圖。第2圖是第1圖的X-X線的剖面圖。

在本發明的實施方式1的晶片支撐構件1中，包含與晶片W具有大致相等大小的板狀陶瓷體2，以其一方的主面作為放置晶片的放置面8。還有，在板狀陶瓷體2的內部埋設
10 了一對靜電吸附電極4，對此靜電吸附電極4通電的供電端子5，埋設於板狀陶瓷體2的另一方的主面上，並使此供電端子5的一端露出。此外，在板狀陶瓷體2的另一方的主面側，在晶片W的背面，通氣用的導電管6，通過接合層14與板狀陶瓷體2相接合。此導管6，在與貫通板狀陶瓷體2的貫
15 通孔7相連通的位置被接合，例如，被用於抽真空用或氣體的供給用。還有，此導電管6，優選為金屬制導管。

在如上構成的本實施方式1的晶片支撐構件1中，將晶片放置到放置面8上，通過在上述一對的靜電吸附電極4之間附加直流電壓，使其產生靜電吸附力，能夠使晶片W吸
20 附固定在放置面8上。

在作為晶片支撐構件而使用的本實施方式1的晶片支撐構件1中，例如，設有用於檢測晶片等的碎片等的檢測用電路(電阻計量儀)21。具體地說，在板狀陶瓷體2中，在放置面8設有導電層9，此導電層9，通過在與放置面8相異的

面上所形成的連接導電層10，以及在上述板狀陶瓷體2內所埋設的埋設導電層11，與設於上述板狀陶瓷體2的另一方的主面的通電端子12相連接。

更詳細地說，在放置面8的表面上，使數 μm 的薄導電層9設於貫通孔7的內周面上延伸存在，在貫通孔7的內周面上設有與此導電層9相連接的連接導電層10，爲了使在貫通孔7的內周面上與此連接導電層10相連接，在板狀陶瓷體2內埋設了埋設導電層11。然後，埋設導電層11，與設於上述板狀陶瓷體2的另一方的主面上的通電端子12相連接。具有如此的構造，則能夠確實從通電端子12向導電層9進行供電，並且在遠離貫通孔7的位置，能夠使埋設導電層11和通電端子12相連接。

這裏，導電層9，能夠通過化學氣相生長法等使W、Ti等的金屬成膜，而進行製作。

還有，導電層9，因爲與外側的導電層9b相組合而檢測晶片的部分的碎片等，所以中心部的導電層9的外徑，優選爲盡可能小。但是過小，則有可能和晶片W的接通發生困難。因此，爲了能夠使此裝置確實地對放置面8的晶片W進行檢測，其中心部的導電層9的最大直徑優選爲5~50mm左右。進一步優選爲10~30mm。還有，導電層9的厚度，爲了防止因成膜的應力使膜剝離，優選爲極薄，但是爲了消除因反復使其吸附晶片時的磨耗所致的通電不良，導電層9的厚度，優選爲 $0.2\mu\text{m}\sim 10\mu\text{m}$ ，進一步地優選爲 $0.5\mu\text{m}\sim 5\mu\text{m}$ 的範圍。

還有，通過在貫通孔7的內面塗敷銀、銅、鈦等金屬並在真空中進行加熱處理，對陶瓷表面進行金屬化處理後，通過在如此進行處理的金屬化面上流過銀銅焊料或金鎳焊料等的焊材，能夠製作出連接導電層10。還有，埋設導電層11，由以鎢及鈿為主要成分的導體層構成。通電端子12，在板狀陶瓷體2由氮化物或碳化物等的低熱膨脹材料所構成時，優選由Fe-Ni-Co系的合金製作而成。

為了對導電層9通過通電端子12進行通電，連接導電層10，優選在貫通板狀陶瓷體2的貫通孔7的內面形成。通過在貫通孔7的內面設置連接導電層10並使其導通，能夠防止專利文獻1中所記載的支柱和導電層之間的接觸不良。還有，使埋設導電層11從貫通孔7的內側露出，通過在焊材層對此露出部和連接導電層10進行釐焊，而能夠更確切地進行通電。

15 (實施方式2)

第3圖，是表示本發明的實施方式2的晶片支撐構件的一個示例的立體圖。在實施方式1所示的靜電吸盤中，電阻計量儀21的一方的電極通過導線23被連接在通電端子12上，對此，在實施方式2的靜電吸盤中，電阻計量儀21的一方的電極通過導線23被連接在導電管36上，在此點上，本實施方式2的靜電吸盤，與實施方式1的靜電吸盤不同。除此之外的構成，和實施方式1的靜電吸盤的構成相同。根據上述的差異，實施方式2的靜電吸盤，能夠防止釐焊部32a的氧化，此點比實施方式1的靜電吸盤優異。以下，對實施

方式2的靜電吸盤進行詳細說明。

如上所述，在本實施方式2的晶片支撐構件(靜電吸盤)1中，導電管36作為通電端子進行使用，使上述貫通孔7的中心軸和上述導電管36的中心軸一致，使上述貫通孔7和上述
5 導電管36相連通，將上述導電管36接合在上述貫通孔7上。在此實施方式2的晶片支撐構件1中，如第3圖所示，使與埋設導電層11相連接的通電構件32，和與上述貫通孔7相接合的帶有導電性的凸緣的導管36相導通而連接。此構造中，設於通電構件32的外周的釐焊部32a，因為沒有被暴露在大
10 氣環境38中，所以不會出現焊料的氧化而引起的電阻值的變化，能夠長時間、穩定地進行使用。在通常的半導體製造裝置中，晶片支撐構件1的放置面8，位於處理容器內，但是導管36及通電端子12等的構件被釐焊後的背面部分，大多被暴露在大氣中，在高溫條件下使用時，焊材被酸化的可能性高。但是，通過採用如此的構成，通電構件32的
15 釐焊部32a，被導管36的凸緣部分所保護，能夠防止由此引起的氧化。

優選埋設導電層11，由與放置面8近似平行的圓形的導體層構成。

20 即，埋設導電層11，由W等高熔點金屬材料構成，由於與板狀陶瓷體2的熱膨脹差所至的應力發生，在板狀陶瓷體2中，優選應力呈中心對稱的均一化。

還有，優選圓形的埋設導電層11的外徑(直徑)為5mm～10mm。以下對其理由進行說明。

中央的貫通孔7的直徑，考慮到板狀陶瓷體2的加工性和穩定地供給微量的氣體的方面，優選為直徑1mm以上。還有，第2圖所示的通電端子12，被釐焊在設於板狀陶瓷體2的中央的貫通孔7相鄰的位置上。此處，通電端子12，在製作上，為了獲得與通電端子所插入的孔部之間有良好的導電性，有必要使通電端子12的直徑為1mm以上。還有，在對此通電端子12所插入的孔部，和使板狀陶瓷體2的中央貫通所加工的貫通孔7進行機械加工時，不產生加工損傷，此外，為了不受釐焊時的應力的影響，有必要設置數mm的距離。從這些情況，以導通中央的貫通孔7和在通電端子12所插入的孔上所形成的釐焊部32a為結構時的埋設導電層11的大小，優選為距貫通孔7的中心的距離是2.5mm以上，即，埋設導電層11的直徑為5mm以上。

另外，半導體製作裝置，多為在等離子體環境中進行使用。此時，靜電吸附電極，也能作為等離子體發生用電極而使用，以設於板狀陶瓷體2的放置面8的相反面的金屬襯底(未圖示)作為等離子體發生用電極的情況較多。如此而進行使用時，埋設導電層11的直徑變大，則有可能此埋設導電層11作為等離子體發生用電極產生作用，為不佳。由此，埋設導電層11，優選直徑為比矽晶片的直徑200mm小，在100mm以下。

還有，埋設導電層11的埋設位置，有可能與放置面8接近而作為等離子體電極產生作用，為不佳。由此，優選埋設導電層11盡可能埋設在遠離放置面8的位置。另外，由於

在與放置面8相反的面表面上，釐焊有與埋設導電層11相近的供電端子5、通電端子12、氣體導管6、36，由於釐焊的應力，會作用至數mm的深度，有可能在埋設導電層11上發生裂紋。因此，優選在遠離放置面8、48的相反面的位置上進行埋設。為此，埋設導電層11的埋設位置，相對於板狀陶瓷體2的厚度，埋設在距放置面48在1mm以上的位置，並且優選為距與放置面8的相反面在2mm以上的位置。埋設導電層11的埋設位置，進一步地優選為埋設於距與放置面8在5mm以上，距板狀陶瓷體2的另一方的主面5mm以上的位置。

(實施方式3)

第4圖是表示本發明的實施方式3的晶片支撐構件1的一個示例的立體圖。上述實施方式2中所示的靜電吸盤，如第3圖所示，電阻計量儀21的一方的電極通過導線23而連接的導電管36，通過通電構件32和埋設導電層11被連接在連接導電層10，對此，在實施方式3的靜電吸盤中，如第4圖所示，此導電管46，在被連接到直接連接導電層60的方面上，本實施方式3的靜電吸盤，與實施方式2中的靜電吸盤不同。除此之外的構成，和實施方式2中的靜電吸盤的構成相同。因為上述的差異，實施方式3的靜電吸盤，不需製作通電構件32和埋設導電層11，靜電吸盤結構簡單，製作容易，所以實施方式3的靜電吸盤，在上述方面比實施方式2的靜電吸盤優異。以下，對實施方式3的靜電吸盤進行詳細說明。

在本發明的晶片支撐構件1的實施方式3中，以如第4圖所示的板狀陶瓷體42的一方的主面作為放置晶片的放置面48，設有貫通上述板狀陶瓷體42的貫通孔47，和與此貫通孔47相連通的金屬導管46。然後，在上述放置面48設有導電層49b，此導電層49b，通過設於上述貫通孔47的內面的連接導電層60，與設於上述板狀陶瓷體42的另一方的主面的金屬導管46相連接。即，在本實施方式中，此金屬導管46，作為通電端子46而進行使用。上述導電層49b和連接導電層60直接連接，此連接導電層60和上述導管46被直接連接的供電構造，其構造簡單製造容易。

在第4圖的晶片支撐構件中，採用焊材流過作為連接導電層60的金屬化層的構造，則容易發生焊材在貫通孔47的端部和導管46的端面上滯留的所謂的焊材滯留，有可能在如第5圖所示的焊材滯留51上產生裂紋52。但是，對焊材的量進行適當的調整，在焊材滯留51產生時，通過磨削加工而除去焊材滯留51從而能夠防止裂紋的發生，能夠確保連接導電層60和供給46之間的通電。

以下，對實施方式1~3的、各個構件的優選方式及其他方式進行說明。

20 首先，優選連接導電層10、60以銀和銅作為主要成分。更具體地說，以銀和銅作為主要成分的焊材是因為，鈎焊溫度在800°C左右以下，雖然耐熱性不高，但是，相比晶片支撐構件1在半導體製造工序中所使用的600°C左右要高，能夠滿足作為在此程度的溫度下所使用的晶片支撐構件1

的耐熱性。還有是因爲，此焊材，因爲柔軟，所以能夠緩和板狀陶瓷體2、42和連接導電層10、60的熱膨脹差引起的熱應力。還有是因爲不必擔心，晶片支撐構件1，有時在高溫且真空氛圍的環境中進行使用，若包含Pb等的焊材，焊材成分氣化而附著在晶片上成爲污染的原因。此外，以銀和銅爲主要成分的焊材，由於電阻小，所以表現出作爲通電材料特別優異的電性特徵。

還有，至此，對導電層9、49b在放置面8上所形成進行了說明，但是和導電層9、49b相同，導電性組成物形成於上述貫通孔7、47的內面的一部分，上述導電層9、49b和上述導電性組成物，可以相連而連接。由於這樣的構成，因爲在貫通孔7的上部沒有配置銀和銅等的焊材層，所以不必擔心有焊材成分附著在晶片上的，能夠防止晶片的污染，所以爲佳。

還有，作爲放置面的電極構造，優選設有在放置面8、48的中央與晶片W相接觸的導電層9、49b，和在上述放置面8、48周邊的周邊導電層9b、49a。通過設有如此的周邊導電層9b、49a，對放置面8、48上放置晶片的靜電吸附電極4、44施加電壓而吸附晶片，測定導電層9、49b和導電層9b、49a之間的電容C從而能夠獲知晶片W的有無及破損狀況。

還有，本發明的晶片支撐構件1，對在內部埋設的靜電吸附電極4、44爲例進行了說明，但是在對板狀陶瓷體2中埋設加熱電極而對晶片W的溫度進行控制的晶片支撐構件

中，至今未有能夠提供更高信賴度的供電構造。

以下，對本發明的給電構造的其他的構成進行說明。

埋設導電層11，由於採用W及Mo等的低熱膨脹材料能夠減小與氮化鋁陶瓷等的低熱膨脹材料的熱膨脹差所至的應力。還有，如果埋設導電層11的厚度為數 μm 左右，所產生的應力會變得非常地小，所以為佳。

以下，對通電端子12的連接構造進行說明。通電端子12、36、46，優選具有與以氮化物及碳化物的氮化鋁及碳化矽組成的板狀陶瓷體2、42的熱膨脹率相類似的 $5\times 10^{-6}/^{\circ}\text{C}$ 左右的熱膨脹率，如焊材般會破斷的KOVAR(Fe-Ni-Co合金的商標)，優選由具有W、Mo等的低熱膨脹係數的金屬材料所構成。還有，在上述金屬材料埋設於板狀陶瓷體2、42內的部分，優選在內部設有鋤部(未圖示)，緩和熱應力的構造。由此，優選使用金屬導管36、46。還有，通電端子12的向板狀陶瓷體2的埋設部分的直徑，從減輕熱應力的觀點出發優選為 $0.5\sim 4\text{mm}$ ，進一步優選為 $1\sim 3\text{mm}$ 。然後，優選在通電端子12的端部設置螺孔部(未圖示)，與外部端子連接。還有，供電端子是金屬導管36、46時，在端部開設螺栓部(未圖示)，能夠在端部進行溶接與外部端子連接。

還有，通電端子12的鈎焊部分，形成銀、銅、鈦等的金屬形後，相對於鈎焊孔的大小和端子的外徑，為了不使鈎焊引起的應力過大，設計成使焊材所充填的孔和端子的間隙變薄，如果構件通過機械加工製作成規定的尺寸，不會發生設計值以上的由鈎焊引起的應力變大，能夠抑制鈎

焊部的應力。鈎焊孔的大小優選為，確實可以獲得由通電端子12所致的電導的0.5mm以上，並且在不使鈎焊所致的應力過大的10mm以下。進一步優選為1mm~5mm的大小。還有，在通電端子12和孔的間隙中，可以為鈎焊所致的應力不會過大，並且焊材能夠填充至間隙中的0.05mm~0.5mm左右。

還有，對鈎焊通電端子12的構造進行了說明，但是也可以進行根據通電構件32與導管36相連接的如第3圖所示的鈎焊。此第3圖的構造，也與對上述的導電端子12進行鈎焊的構造相同，通電構件32的長度可以設計為，與導管36的連接，並且具有能夠形成間隙的尺寸的孔的深度，及通電構件的長度。

(實施例1)

本發明的實施例如以下所示。

實施例1中，製作了具有靜電吸盤機構的晶片支撐構件。此處，首先，在純度99%，平均粒徑 $1.2\mu\text{m}$ 的AlN原料粉末中僅加入有機黏合劑和溶劑製作成漿，由刮膠刀(doctor blade)法成形多枚厚度大約0.5mm的印刷電路基板。還有，通過在純度99%以上、平均粒徑大約 $2\mu\text{m}$ 的W的原料粉末中將5重量%的AlN原料粉末和有機黏合劑進行攪拌，製成靜電吸附電極4、44，加熱用的加熱用電極，以及成為埋設導電層11的電極用的膏劑(paste)。此導電材膏劑在上述印刷電路基板上通過網板印刷法進行印刷，由此而製作成規定的電極。直徑50mm的埋設導電層11，配置於板

狀陶瓷體的厚度方向中的中央附近並且層疊。根據必要，設置了此靜電吸附電極4、44，加熱用電極，以及埋設導電層11，各種的印刷電路基板層疊體，在50°C的溫度、5000Pa的壓力下進行熱壓，通過對提高印刷電路基板間的密封性的層疊體進行切削加工而加工成圓盤狀，對此圓盤狀的層疊體進行了真空脫脂。其後，此圓盤狀的層壓體，在氮氣氛圍中2000°C的高溫下進行燒固。由此，製成內藏有由W所形成的靜電吸著電極4、44，加熱用電極，以及導通用的埋設導電層11的各種的板狀陶瓷體。

10 此外，對這些板狀陶瓷體進行磨削加工，使其直徑為200mm，其厚度為9mm，並且從放置面到靜電吸附電極的距離為0.5mm。其後，進行了如上述的磨削加工的板狀陶瓷體的表面通過拋光加工，使此表面的算術平均粗糙度Ra為0.2 μ m而完成，以此表面作為放置面。還有，在板狀陶

15 瓷體的中心附近，在晶片的後面開設加工了使氣體流通的直徑為5mm的貫通孔。此外，根據必要，在放置面的相反側的面上，開設加工了與靜電吸附電極、加熱電極、及埋設導電層分別連接的孔。

其次，為了對各板狀陶瓷體的規定的部分進行金屬

20 化，將Ag、Cu、Ti的3種類的原料粉體分別計量為75、22、3重量%。其後，這些原料粉末，和10wt%的有機黏合劑相混合，製作金屬化用的膏劑。作為金屬原料粉體，由於使用的是平均粒徑分別為2 μ m以下的微細物，所以此分別的金屬原料粉體容易在陶瓷體內進行擴散，而且，能夠形成

均一的金屬化層。此金屬化用的膏劑，以厚度0.2mm左右的均一的厚度，塗敷於在形成於上述的各板狀陶瓷體的中心的、流通氣體用的貫通孔的內面部分，以及靜電吸附電極用的供電端子，加熱電極用的供電端子，埋設導電層用的通電端子和通電構件進行鈎焊的規定的部分上。其後，將塗敷了金屬化用膏劑的板狀陶瓷體，在真空爐中真空下進行大約1000°C 15分鐘的加熱，從而在陶瓷表面形成金屬化層。此後，焊材Au、Ni為主成分，分別含有82.5、17.5重量%，其厚度約為0.1mm的薄片狀的焊材，和Ag、Cu為主成分，分別含有72、28重量%，其厚度約為0.1mm的薄片狀的焊材，作為鈎焊用的焊材進行使用，在真空中大約1000°C或850°C下，對低熱膨脹合金KOVAR(Fe-Ni-Co合金的商標)制的靜電吸附電極用的供電端子，加熱電極用的供電端子，埋設導電層用的通電端子及通電構件進行鈎焊，製作出試料No.1~6。

在所製作的試料No.1~4中，如第2圖所示，為使流通氣體而設置的中央的貫通孔的直徑和氣體導管的直徑相一致，對內徑為5mm，外徑為6mm的KOVAR(Fe-Ni-Co合金的商標)制的氣體導管進行了鈎焊。在試料No.1中，使用以Au、Ni為主成分的上述的焊材，在試料No.4中，使用以Ag、Cu為主成分的上述的焊材。

在試料No.2中，如第3圖所示，與埋設導電材11連通的通電構件32，使其不露出表面，通過外徑50mm的接合面14，與同樣具有凸緣部分的外徑為50mm的導電管36進行鈎

焊。

在試料No.3中，如第4圖所示，在貫通孔的內面由焊材層形成了連接導電層60，使導電層49b和導管46相連接。在此試料No.3中，在對導管46進行釺焊後，通過機械加工而
5 除去導管46的接合部分上產生的焊材滯留。

作為比較例所列舉的試料No.5的晶片支撐構件，如第8圖所示，具有現有的供電構造。因此，放置面104上的導體層108，通過5層的電極層及支柱，連接在上述的KOVAR(Fe-Ni-Co合金的商標)制的通電端子上。此處，在
10 如此的供電構造中，設置了5層外徑為10mm、厚度為 $10\mu\text{m}$ 的導體層206。然後，將外徑0.5mm的支柱在各層上各配置8個，使其導通導體層206。還有，此支柱，使用採用了上述的W粉末的導電材膏劑在支柱的內部進行印刷、塗敷而成。

此外，製作了作為比較例的如第9圖所示的供電構造的試料No.6。在此試料中，以放置面626上所形成的內側表面電極604，和氣體供給孔606的內面作為表面導體，形成與試料No.1同樣的、由銀·銅·鈦而製作的金屬化層，以及由金·鎳焊材構成的連接導電層。在此連接導電層由焊材如第
15
20 10圖所示釺焊了外徑1mm的銅線。

還有，雖然圖中未記載，但是在全部的試料的晶片支撐構件中埋設了加熱電極，此晶片支撐構件，具有能夠進行加熱的構造。因而，試料No.1~3、5、6，作為焊材使用的是金·鎳焊材。

然後，在最後，對所製作的全部的試料，形成了TiN制的導電層。此TiN制的導電層，利用PVD裝置形成於放置面的表面、以及貫通孔的內面。還有，此導電層，利用TiN的靶材通過規定的模式形狀以 $3\mu\text{m}$ 以下厚度進行成膜。

- 5 上述導電層的模式形狀，如第6圖所示，是在內側和外側具有兩個的環的形狀。內側的環，具有內徑5mm外徑2mm的形狀，外側的環，具有內徑180mm外徑200mm的形狀。還有，在外側中爲了達到導通，外周部的側面、以及階段差部分的面上也有導電層成膜。還有，預先確認到吸附的
- 10 晶片不會引起由導電層的厚度而發生變形，吸附力的下降。

- 因此，將製作的靜電吸盤配置在PVD鍍膜裝置上，在此靜電吸盤的放置面上放置晶片，對加熱電極進行通電，加熱晶片W，評價靜電吸盤的供電構造的信賴性。作爲評價信賴性的方法，使用的是通過晶片W使導電層間導通，
- 15 在加熱冷卻的重複進行下經過供電構造的電阻如何變化的測定方法。此處，由固定於試樣的後面的熱電偶測定晶片溫度，通過控制此溫度，對加熱溫度進行調整，使其達到規定的成膜溫度。

- 加熱溫度，作爲成膜溫度的200、300、及500°C，從室
- 20 溫25°C到各成膜溫度以20°C/分進行加熱，並保持此溫度10分鐘。其後，斷開加熱電源自然冷卻。然後，測定室溫的晶片吸附時的電阻值。還有，將加熱冷卻試驗後的晶片的電阻值減去試驗前的電阻值而得到的值，除以試驗前的電阻值並擴大100倍，算出電阻變化率。

因此，表1中表示了成膜處理溫度和加熱冷卻次數和電阻變化率。

[表 1]

試料 No.	成膜處理溫度(°C) 加熱冷卻次數 焊材成分	電阻變化率					
		200	200	300	300	500	500
		50	100	50	100	50	100
1	Au-Ni	2%	2%	2%	2%	3%	5%
2	Au-Ni	2%	2%	2%	2%	3%	4%
3	Au-Ni	2%	2%	2%	2%	3%	5%
4	Au-Cu	2%	2%	2%	2%	2%	2%
*5	Au-Ni	2%	2%	3%	5%	5%	斷線
*6	Au-Ni	2%	2%	3%	10%	10%	70迴圈 斷線

關於現有的靜電吸盤的試料No.5、6，檢測到即使在常溫25°C和200°C間反復進行加熱冷卻100次，其電阻變化率為2%，十分穩定。但是，在常溫25°C和300°C間反復進行加熱冷卻100次，則其電阻變化率分別變大為5%、10%。此外，在常溫25°C和500°C間反復進行加熱冷卻10次，電阻變化率變大，No.5為20%、No.6為50%。此外，No.5中，反復進行加熱冷卻100次斷線，No.6中，反復進行加熱冷卻70次斷線。從試驗裝置上取下此靜電吸盤，確認到，在作為供電構造使用支柱的試料No.5的靜電吸盤中，在作為導電層的支柱部產生凹陷，發生部分破斷。這是因為多個的支柱的熱膨脹率與金屬W相接近，所以由於和以氮化鋁為主成分的板狀陶瓷體間的熱膨脹率差引起在熱迴圈時發生了凹陷和破斷。

還有，在將銅線釐焊於連接導電層的靜電吸盤的試料

No.6中，通過反復進行上述的加熱冷卻，如第10圖所示，在銅線和氣體供給孔的內面的連接導電層的鈎焊部分640，發生裂紋641出現剝離。這被認為是和銅線的鈎焊部分，由於是部分的鈎焊，由熱膨脹差引起的應力不均一，此外，由於熱迴圈引起的應變集中在此鈎焊部分而發生斷線。

另一方面，本發明的晶片支撐構件的試料No.1，其板狀陶瓷體的一方的主面，作為放置晶片的放置面，並且在上述放置面的表面，具有導電層，和與該導電層相連接、在與放置面不同的面上所形成的連接導電層，此連接導電層，和埋設於上述板狀陶瓷體中的埋設導電層的露出部相連接，上述埋設導電層，和設於上述板狀陶瓷體的另一方的主面上的通電端子相連接，此試料，即使在常溫25°C和500°C間反復進行加熱冷卻100次，其電阻變化率為5%，顯示出此晶片支撐構件的優異的特性，可以得知能夠作為晶片檢測裝置而進行使用。

還有，從試料No.1，可以得知優選連接導電層形成在貫通上述板狀陶瓷體的貫通孔的內面上。

此外，上述通電端子，連通上述貫通孔而被接合的導電管的晶片支撐構件相的試料No.2中，即使在常溫25°C和300°C間反復進行加熱冷卻100次，電阻變化率為2%沒有變化，即使在常溫25°C和500°C間反復進行加熱冷卻100次，電阻變化率是4%變小，更顯示出優異的特性。這被認為是因為接合通電構件的焊材，被導管的凸緣覆蓋，防止焊材

的氧化。

還有，本發明的晶片支撐構件的試料No.3，其板狀陶瓷體的一方的主面，作為放置晶片的放置面，並且具有貫通上述板狀陶瓷體的貫通孔，和設於上述放置面的表面的
5 導電層，和形成於上述貫通孔的內面的連接導電層，和設於上述板狀陶瓷體的另一方的主面、與上述貫通孔連通的導電管，上述導電層和連接導電層直接連接，此連接導電層和導管直接連接，此試料，即使在常溫25°C和500°C間反復進行加熱冷卻100次，電阻變化率為5%變小，可以得知
10 能夠作為晶片檢測用的供電構造進行使用。

此外，在連接導電層以銀和銅為主成分而形成的試料No.4中，可以得知，即使在常溫25°C和500°C間反復進行加熱冷卻100次，電阻變化率最小為2%，顯示出優異的特性。

這被認為是因為，連接導電層以銀和銅為主成分的焊
15 材所形成，因為此焊材柔軟，所以即使有和板狀陶瓷體的热膨脹差，其緩和熱應力的效果大，所以不容易發生連接導電層的剝離等，顯示出優異特性。

【圖式簡單說明】

第1圖是表示本發明的實施方式1的晶片支撐構件的立
20 體圖。

第2圖是第1圖的X-X剖面圖。

第3圖是表示本發明的實施方式2的晶片支撐構件的剖面圖。

第4圖是表示本發明的實施方式3的晶片支撐構件的剖

面圖。

第5圖是第4圖的一部分經擴大的剖面圖。

第6圖是表示本發明的晶片支撐構件的放置面的導電層的模式圖。

5 第7圖是表示本發明的晶片支撐構件的放置面的氣溝的形狀的圖。

第8A圖是表示現有例的靜電吸盤的平面圖。

第8B圖是第8A圖的部分剖面圖。

第9A圖是表示其他的現有例的靜電吸盤的平面圖。

10 第9B圖是第9A圖的部分剖面圖。

第10圖是第9圖所示的靜電吸盤的一部分的擴大部分的剖面圖。

【主要元件符號說明】

1…晶片支撐構件	14…接合層
2,42…板狀陶瓷體	21…檢測用電路
4,44…靜電吸附電極	23…導線
5…供電端子	32…通電構件
6…導電管	32a…釐焊部
7,47…貫通孔	38…大氣環境
8,48…放置面	51…焊材滯留
9,9b,49a,49b…導電層	52…裂紋
10,60…導電層	70…真空側
11…導電層	72…大氣側
12,36,46…通電端子	100…晶片支撐構件

102…接頭凸緣	600…晶片支撐構件
104…放置面	604…內側表面電極
106…固定孔	606…貫通孔
108…電極	622…表面導體
110…供電構造體	624…外側表面電極
202…晶片	626…吸盤表面
206,206 ₁ ,206 ₂ ,206 ₃ ,206 ₄ ,206 ₅ …	640…釐焊部分
導體層	641…裂紋
208,208 ₁ ,208 ₂ ,208 ₃ ,208 ₄ …支柱	650…檢測電路
214…供電端子	W…晶片

五、中文發明摘要：

本發明提供一種在保持真空密封性的同時，使放置面上所形成的導電層和大氣側的供電端子之間進行高信賴性的電連接，簡單且實用的晶片支撐構件。此晶片支撐構件，包括：具有以一方的主面作為放置晶片的放置面，並且從上述一方的主面貫通至另一方的主面的貫通孔的板狀陶瓷體；和設置於上述放置面的導電層；和與上述導電層相連接的設置在上述貫通孔的內表面的連接導電層；和與上述連接導電層相連接的埋設在上述板狀陶瓷體內的埋設導電層；和具有一端和另一端，在上述一端的附近與上述埋設導電層相連接，並且另一端從上述陶瓷體的另一方的主面突出，被設置在遠離上述板狀陶瓷體的上述貫通孔的位置上的通電端子。

六、英文發明摘要：

A simple and practical wafer support member which holds vacuum tight, in which a conductive layer formed on a mount surface and a feeding terminal on an air side can be electrically connected with high reliability is provided.

The wafer support member comprises a plate-shaped ceramic body having one main surface of a mount surface on which a wafer is mounted and a penetrating via hole from one main surface to the other main surface, a conductive layer provided on the mount surface, a connection conductive layer provided on an inner surface of the via hole so as to be connected to the conductive layer, a buried conductive layer which is buried in the plate-shaped ceramic body so as to be connected to the connection conductive layer, and a conducting terminal having one end and the other end and arranged apart from the via hole of the plate-shaped ceramic body so that it is connected to the buried conductive layer in the vicinity of its one end and the other end protrudes from the other main surface of the ceramic body.

十、申請專利範圍：

1. 一種晶片支撐構件，其特徵在於，包括：

板狀陶瓷體，其具有以一方的主面作為放置晶片的放置面，並且從上述一方的主面貫通至另一方的主面的貫通孔；

導電層，其設置於上述放置面；

連接導電層，其與上述導電層相連接地設置在上述貫通孔的內表面；

埋設導電層，其與上述連接導電層相連接地埋設在上述板狀陶瓷體內；

通電端子，其具有一端和另一端，在上述一端的附近與上述埋設導電層相連接，並且另一端從上述陶瓷體的另一方的主面突出，被設置在上述板狀陶瓷體的遠離上述貫通孔的位置上。

2. 如申請專利範圍第1項所述的晶片支撐構件，其特徵在於，還具有與上述貫通孔相連通而被接合的導電管，上述通電端子被連接在上述導電管上。

3. 如申請專利範圍第1項所述的晶片支撐構件，其特徵在於，上述埋設導電層，由近似平行於上述放置面的圓形的導體層構成，上述埋設導電層的外徑為5mm～100mm。

4. 一種晶片支撐構件，其特徵在於，包括：

具有以一方的主面作為放置晶片的放置面，並且從上述一方的主面貫通至另一方的主面的貫通孔的板狀

陶瓷體，

設置於上述放置面的導電層，

與上述導電層相連接地設置在上述貫通孔的內表面的連接導電層，

5 和與上述貫通孔相連通而被接合的導電管，

其中將上述連接導體層和上述導電管進行連接，使此導電管作為通電端子。

5. 如申請專利範圍第1或4項所述的晶片支撐構件，其特徵在於，上述連接導體層以銀和銅作為主成分。

10 6. 如申請專利範圍第1或4項所述的晶片支撐構件，其特徵在於，上述導電層，被設於上述貫通孔的內周面上延伸存在，在此延伸存在部分與上述連接導體層相連接。

7. 如申請專利範圍第1或4項所述的晶片支撐構件，其特徵在於，上述導電層，包括設於放置面的中央的中央導電層，和與此中央導電層電分離而設於上述放置面的周邊部分的周邊導電層。

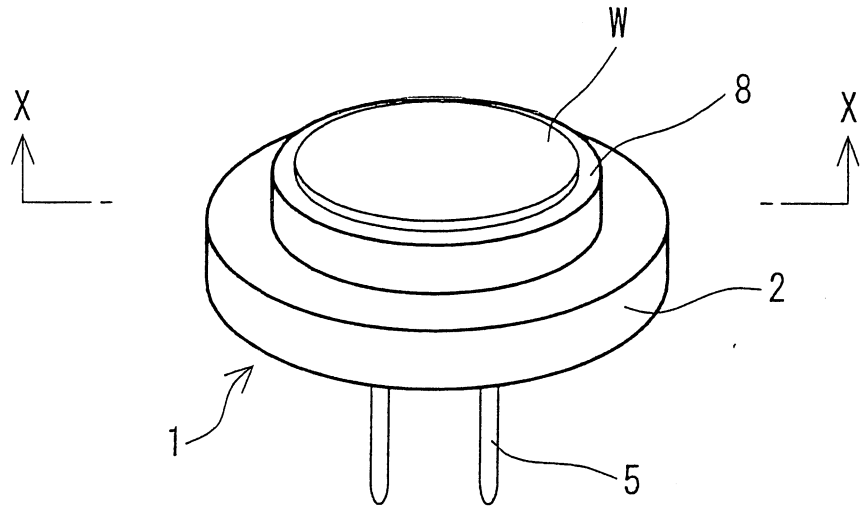
8. 如申請專利範圍第1或4項所述的晶片支撐構件，其特徵在於，上述導電層被設為晶片檢測用。

15 9. 如申請專利範圍第1或4項所述的晶片支撐構件，其特徵在於，上述板狀陶瓷體，還具有靜電吸附用電極。

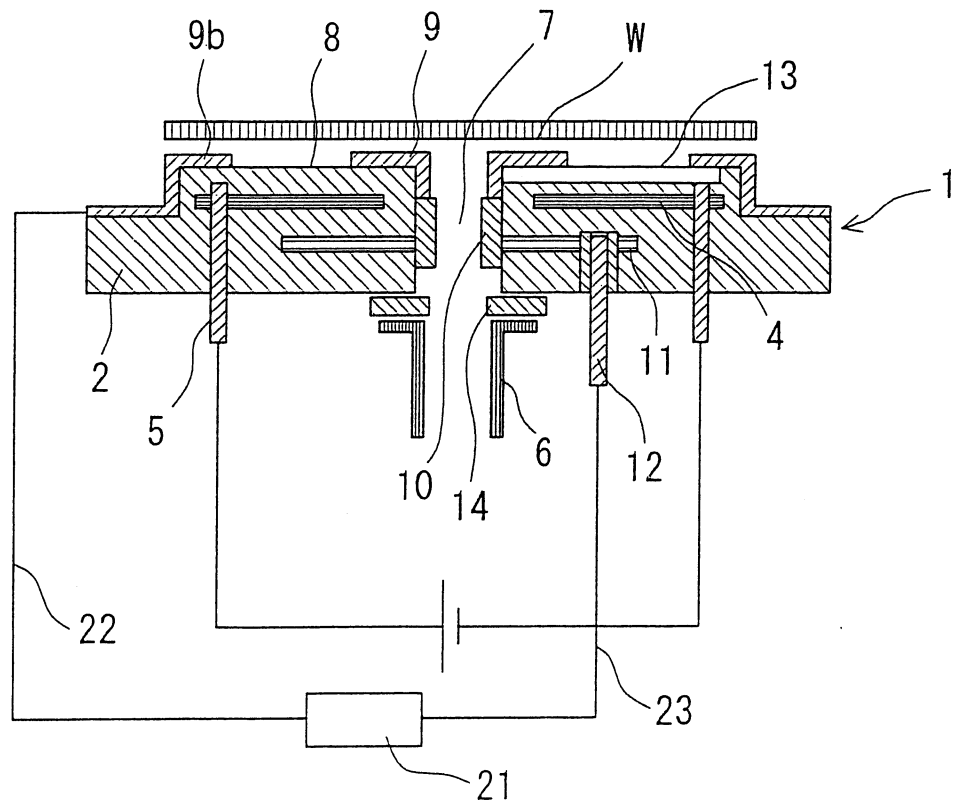
20 10. 如申請專利範圍第1或4項所述的晶片支撐構件，其特徵在於，在上述板狀陶瓷體中具有加熱電極。

11. 一種半導體製造裝置，其特徵在於，含有申請專利範圍第1或4項所述的晶片支撐構件。

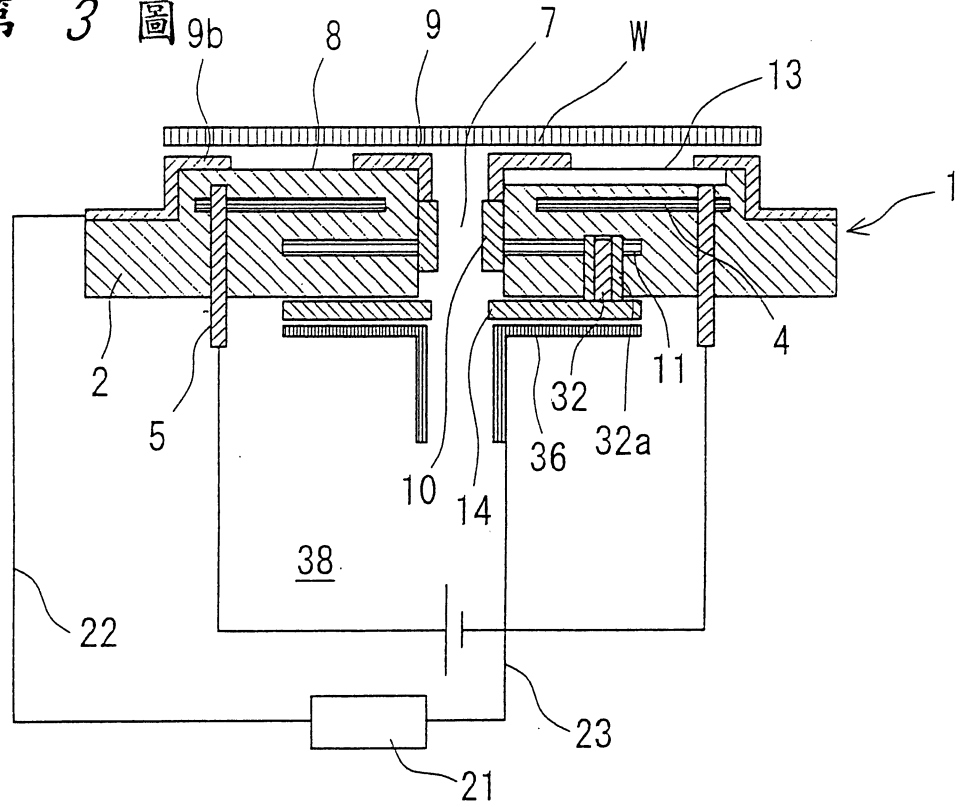
第 1 圖



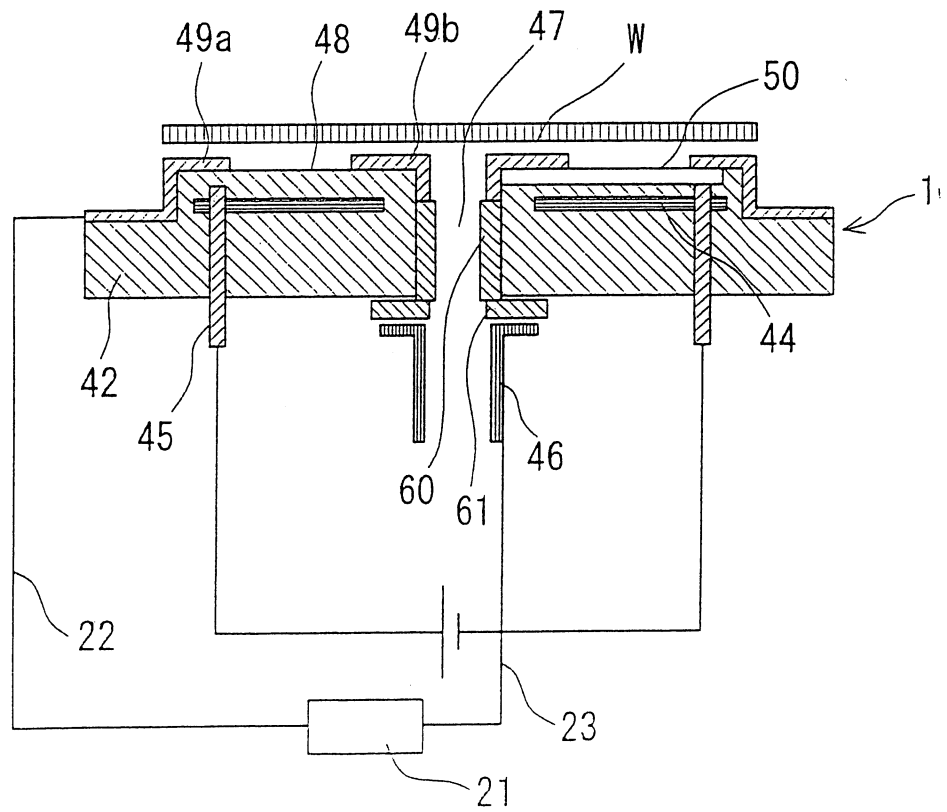
第 2 圖



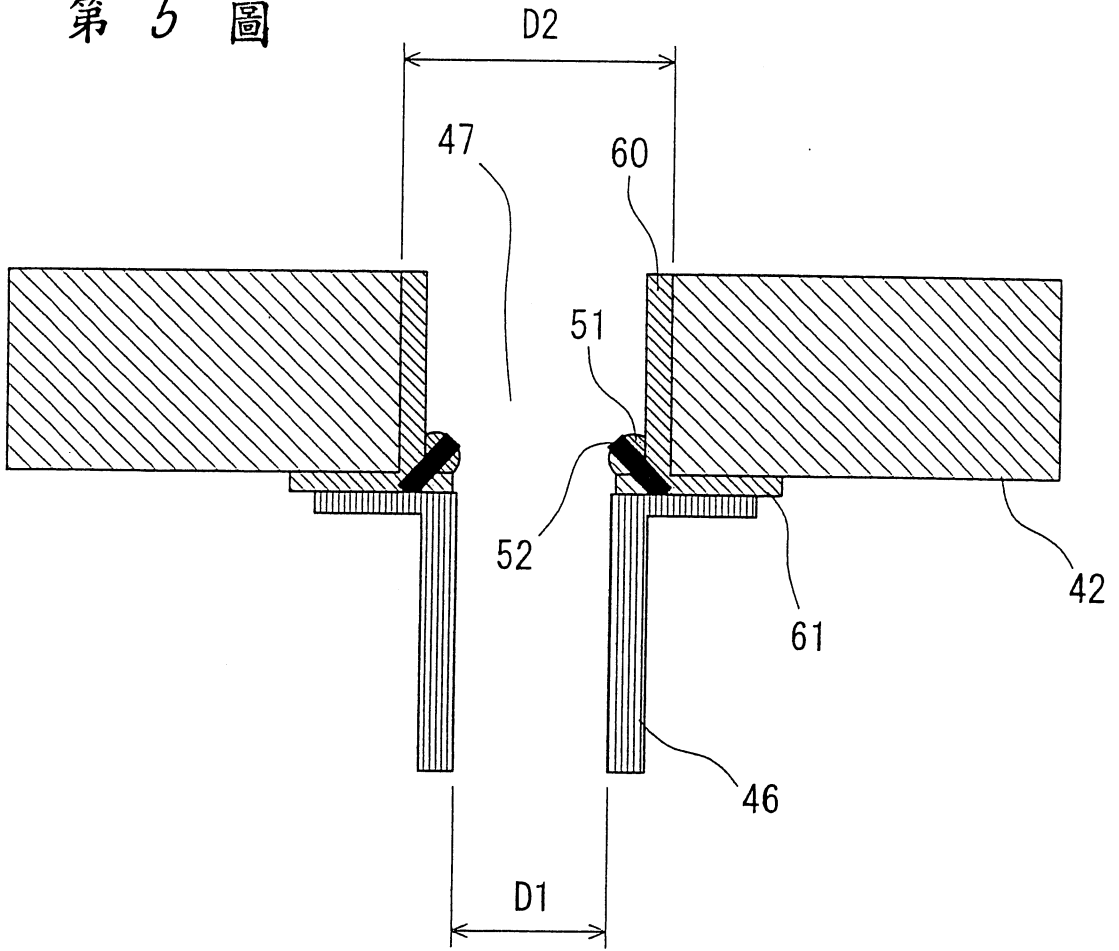
第 3 圖



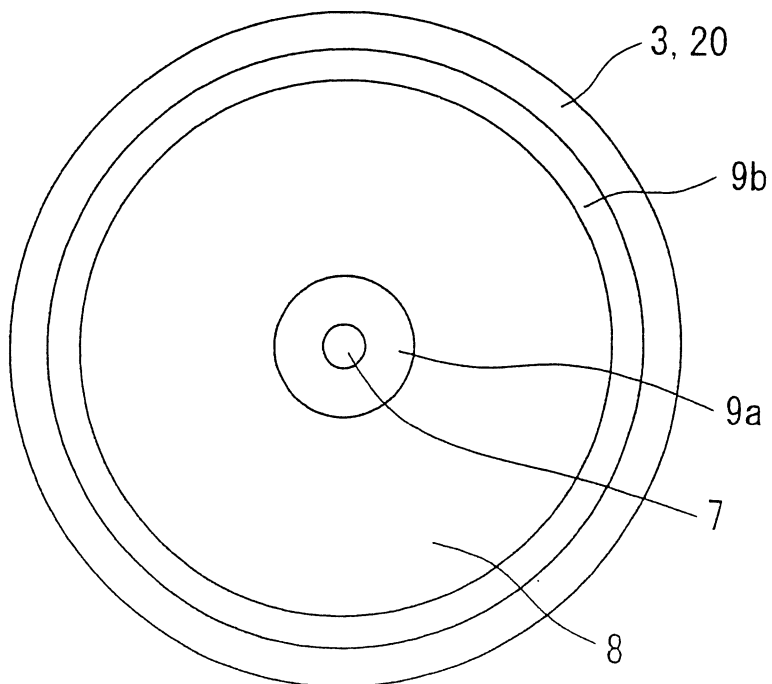
第 4 圖



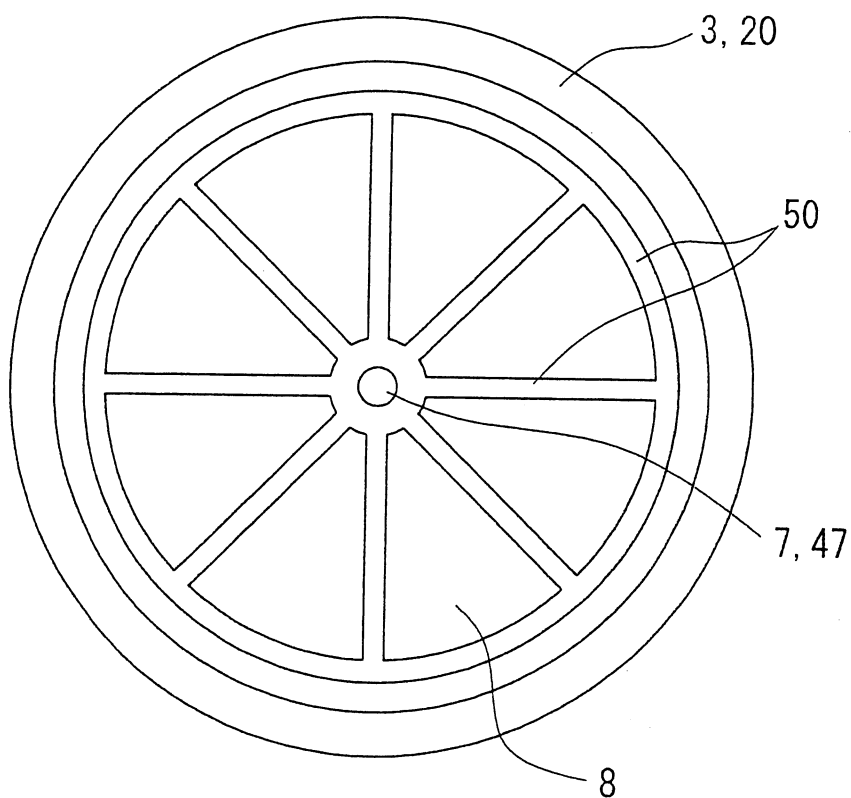
第 5 圖



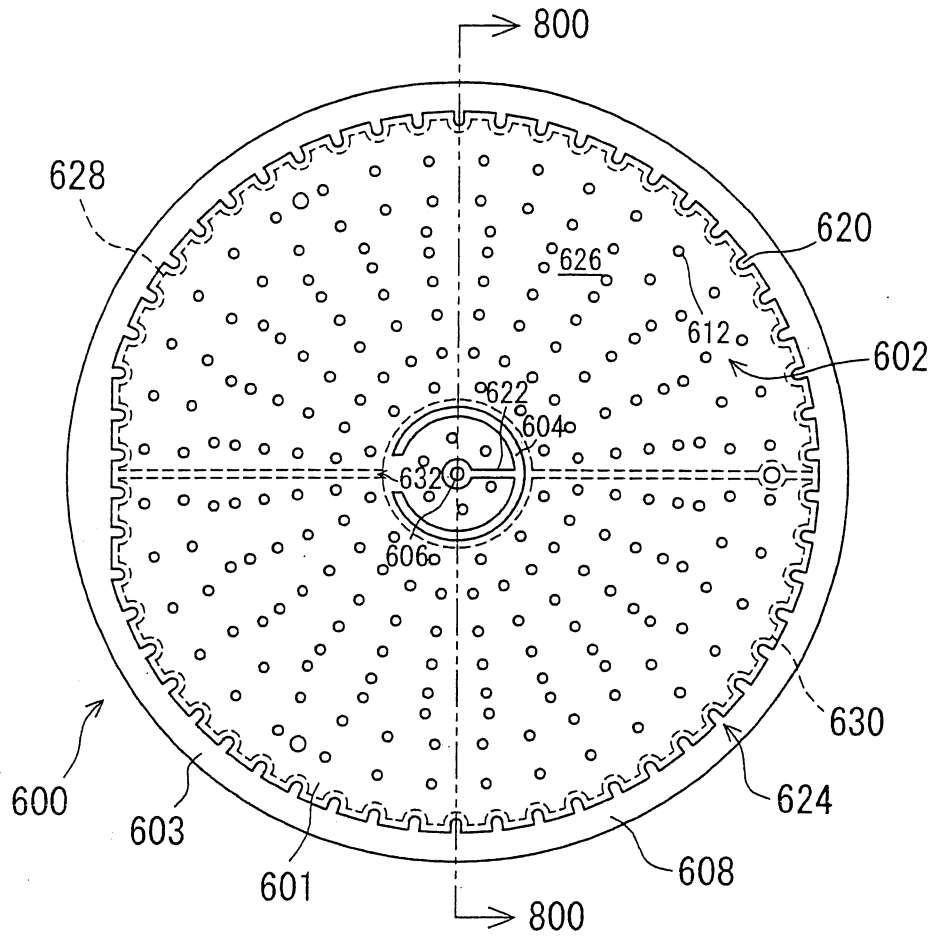
第 6 圖



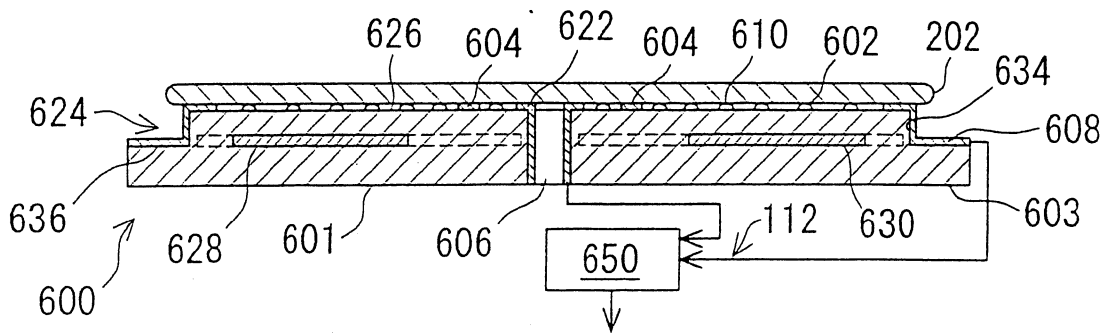
第 7 圖



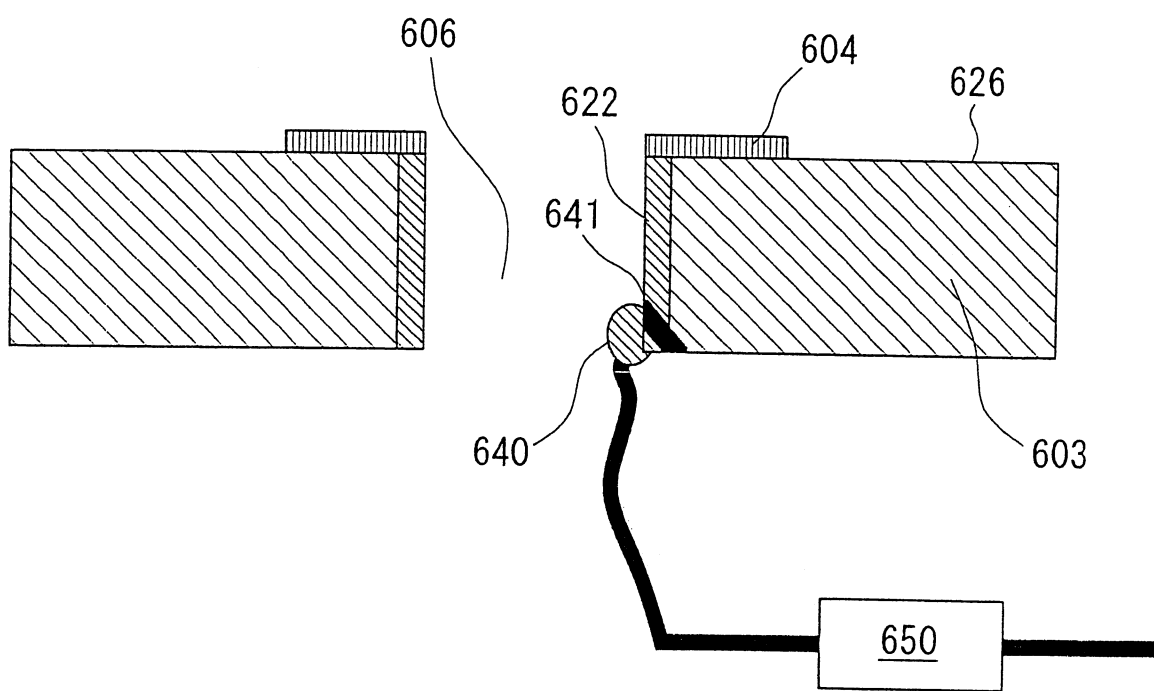
第 9A 圖



第 9B 圖



第 10 圖



七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

1…晶片支撐構件

2…板狀陶瓷體

5…供電端子

8…放置面

W…晶片

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：