

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年6月23日(2005.6.23)

【公開番号】特開2003-23100(P2003-23100A)

【公開日】平成15年1月24日(2003.1.24)

【出願番号】特願2001-209541(P2001-209541)

【国際特許分類第7版】

H 0 1 L 21/8234

H 0 1 L 21/8238

H 0 1 L 27/088

H 0 1 L 27/092

【F I】

H 0 1 L 27/08 1 0 2 C

H 0 1 L 27/08 3 2 1 D

【手続補正書】

【提出日】平成16年9月29日(2004.9.29)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板の第1の領域に相対的に薄い実効膜厚を有する第1絶縁膜を形成し、第2の領域に相対的に厚い実効膜厚を有する第2絶縁膜を形成する半導体集積回路装置の製造方法であって、

(a) 前記第1および第2の領域の前記半導体基板上に前記第2絶縁膜を形成する工程と、

(b) 前記第2の領域を覆ったレジストパターンをマスクとして前記第1の領域の前記第2絶縁膜を除去する工程と、

(c) 前記第1および第2の領域の前記半導体基板上に前記第1絶縁膜を形成する工程と、

(d) 前記第1の領域を覆ったレジストパターンをマスクとして前記第2の領域の前記第1絶縁膜を除去する工程とを有し、

前記第1絶縁膜は比誘電率が相対的に高い材料であり、前記第2絶縁膜は比誘電率が相対的に低い材料であることを特徴とする半導体集積回路装置の製造方法。

【請求項2】

半導体基板の第1の領域に相対的に薄い実効膜厚を有する第1絶縁膜を形成し、第2の領域に相対的に厚い実効膜厚を有する第2絶縁膜を形成する半導体集積回路装置の製造方法であって、

(a) 前記第1および第2の領域の前記半導体基板上に第3絶縁膜を形成する工程と、

(b) 前記第2の領域を覆ったレジストパターンをマスクとして前記第1の領域の前記第3絶縁膜を除去する工程と、

(c) 前記第1および第2の領域の前記半導体基板上に前記第1絶縁膜を形成する工程とを有し、

前記第3絶縁膜と前記第1絶縁膜との積層膜によって前記第2絶縁膜を構成し、前記第1絶縁膜は比誘電率が相対的に高い材料であり、前記第3絶縁膜は比誘電率が相対的に低い材料であることを特徴とする半導体集積回路装置の製造方法。

【請求項 3】

半導体基板の第1の領域に相対的に薄い実効膜厚を有する第1絶縁膜を形成し、第2の領域に相対的に厚い実効膜厚を有する第2絶縁膜を形成する半導体集積回路装置の製造方法であって、

(a) 前記第1および第2の領域の前記半導体基板上に前記第1絶縁膜および第3絶縁膜を順次堆積する工程と、

(b) 前記第2の領域を覆ったレジストパターンをマスクとして前記第1の領域の前記第3絶縁膜を除去する工程とを有し、

前記第1絶縁膜と前記第3絶縁膜との積層膜によって前記第2絶縁膜を構成し、前記第1絶縁膜は比誘電率が相対的に高い材料であり、前記第3絶縁膜は比誘電率が相対的に低い材料であることを特徴とする半導体集積回路装置の製造方法。

【請求項 4】

半導体基板の第1の領域に相対的に薄い実効膜厚を有する第1絶縁膜を形成し、第2の領域に相対的に厚い実効膜厚を有する第2絶縁膜を形成する半導体集積回路装置の製造方法であって、

(a) 前記第1および第2の領域の前記半導体基板上に高融点金属膜を形成する工程と、

(b) 前記第1の領域を覆ったレジストパターンをマスクとして前記第2の領域の前記高融点金属膜を除去する工程と、

(c) 前記半導体基板に熱酸化処理を施して、前記高融点金属膜を酸化することにより前記第1の領域に高融点金属酸化膜からなる前記第1絶縁膜を形成し、同時に前記第2の領域に前記第2絶縁膜を形成する工程とを有し、

前記第1絶縁膜は比誘電率が相対的に高い材料であり、前記第2絶縁膜は比誘電率が相対的に低い材料であることを特徴とする半導体集積回路装置の製造方法。

【請求項 5】

(a) 半導体基板の第1の領域および第2の領域に第1絶縁膜を形成する工程と、

(b) 前記第1の領域の前記第1絶縁膜を除去する工程と、

(c) 前記第1の領域の半導体基板上および前記第2の領域の前記第1絶縁膜上に第2絶縁膜を形成する工程と、

(d) 前記第1の領域の前記第2絶縁膜上に第1MISFETの第1のゲート電極を、前記第2の領域の前記第2絶縁膜上に第2MISFETの第2のゲート電極を形成する工程とを有し、

前記第2絶縁膜は、前記第1絶縁膜よりも比誘電率が高いことを特徴とする半導体集積回路装置の製造方法。

【請求項 6】

請求項5記載の半導体集積回路装置の製造方法において、前記第2絶縁膜は、金属酸化膜であることを特徴とする半導体集積回路装置の製造方法。

【請求項 7】

請求項5または6記載の半導体集積回路装置の製造方法において、前記第2絶縁膜は、比誘電率が20～100であることを特徴とする半導体集積回路装置の製造方法。

【請求項 8】

請求項5～7のいずれか1項記載の半導体集積回路装置の製造方法において、前記第2絶縁膜は、ルテニウム酸化膜、タンタル酸化膜、ジルコニウム酸化膜、または、チタン酸化膜であることを特徴とする半導体集積回路装置の製造方法。

【請求項 9】

請求項5～8のいずれか1項記載の半導体集積回路装置の製造方法において、前記第1MISFETは、前記第2MISFETよりも相対的に低い電源電圧の回路内にあることを特徴とする半導体集積回路装置の製造方法。