

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4199397号

(P4199397)

(45) 発行日 平成20年12月17日(2008.12.17)

(24) 登録日 平成20年10月10日(2008.10.10)

(51) Int.Cl.

F I

H O 1 L 21/60 (2006.01)

H O 1 L 21/60 3 1 1 S

C 2 3 C 18/18 (2006.01)

C 2 3 C 18/18

請求項の数 2 (全 6 頁)

(21) 出願番号 特願平11-359412
(22) 出願日 平成11年12月17日(1999.12.17)
(65) 公開番号 特開2001-176920(P2001-176920A)
(43) 公開日 平成13年6月29日(2001.6.29)
審査請求日 平成18年11月17日(2006.11.17)

(73) 特許権者 000006633
京セラ株式会社
京都府京都市伏見区竹田鳥羽殿町6番地
(72) 発明者 加藤 謙一
鹿児島県始良郡隼人町内999番地3 京
セラ株式会社鹿児島隼人工場内

審査官 市川 篤

最終頁に続く

(54) 【発明の名称】 半導体素子の実装構造体

(57) 【特許請求の範囲】

【請求項1】

回路配線が被着されている絶縁基板と、下面に複数個の端子を有する半導体素子とから成り、該半導体素子の端子を絶縁基板上の回路配線に半田接合させることによって電氣的に接続した半導体素子の実装構造体において、

前記回路配線はアルミニウムから成り、かつ該回路配線の半田接合部に亜鉛 - 銅めっき層、ニッケルめっき層及び金めっき層が順次、被着させてあることを特徴とする半導体素子の実装構造体。

【請求項2】

前記亜鉛 - 銅めっき層中の銅含有率が1wt% ~ 20wt%であることを特徴とする請求項1に記載の半導体素子の実装構造体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、各種電子デバイスに使用される半導体素子の実装構造体に関するものである。

【0002】

【従来の技術】

従来より、半導体素子の実装方法としてフェースダウンボンディングが知られている。

【0003】

このフェースダウンボンディングに使用される半導体素子の下面には、高密度にパターン

10

20

形成された電子回路以外に複数個の端子が設けられており、これら複数個の端子を絶縁基板上面の対応する回路配線に半田接合させることにより半導体素子が絶縁基板上に実装される。

【0004】

尚、前記回路配線の形成には、加工の容易性等からアルミニウムが一般的に使用されており、この場合、半田接合される回路配線の上面には半田濡れ性の向上のために、ニッケルめっき層及び金めっき層が順次、被着されていた。

【0005】

【発明が解決しようとする課題】

ところで、この従来の実装構造体においては、アルミニウムから成る回路配線上にニッケルめっき層を析出させる際の触媒として、通常、パラジウムが使用されている。

10

【0006】

しかしながら、パラジウムを触媒として使用した場合、パラジウムめっき層の形成に使用されるめっき液中の硝酸によってアルミニウムから成る回路配線の表面が酸化・腐食され、回路配線とパラジウムめっき層との密着性が著しく低いものとなる。このため、半導体素子の実装等に伴ってパラジウムめっき層やその下の回路配線に熱が印加されると、パラジウムめっき層が熱応力によって回路配線より剥離することがあり、半導体素子を回路基板上に良好な状態で実装させておくことが不可となる欠点を有していた。

【0007】

また一方、前述のパラジウムに代えて亜鉛を触媒として使用することが検討されており、この亜鉛は硝酸を含まないめっき液を用いて回路配線上に被着させることができることから、亜鉛めっき層の形成に伴いアルミニウムから成る回路配線が酸化・腐食されることは殆どなく、亜鉛めっき層をアルミニウムから成る回路配線の上面に強固に被着させておくことができる。

20

【0008】

しかしながら、前記亜鉛めっき層はその上に被着されるニッケルめっき層との馴染みがあまり良好でないことから、結局、先に述べた従来の実装構造体と同様に、半導体素子の実装等に伴ってニッケルめっき層やその下の亜鉛めっき層に熱が印加されると、ニッケルめっき層が熱応力によって亜鉛めっき層より剥離するという欠点を有していた。

【0009】

30

【課題を解決するための手段】

本発明は上記欠点に鑑みて案出されたもので、本発明の半導体素子の実装構造体は、回路配線が被着されている絶縁基板と、下面に複数個の端子を有する半導体素子とから成り、該半導体素子の端子を絶縁基板上の回路配線に半田接合させることによって電氣的に接続した半導体素子の実装構造体において、前記回路配線はアルミニウムから成り、かつ該回路配線の半田接合部に亜鉛 - 銅めっき層、ニッケルめっき層及び金めっき層が順次、被着させてあることを特徴とするものである。

【0010】

また本発明の半導体素子の実装構造体は、前記亜鉛 - 銅めっき層中の銅含有率が1wt% ~ 20wt%であることを特徴とするものである。

40

【0011】

【発明の実施の形態】

以下、本発明を添付図面に基づいて詳細に説明する。

図1は本発明の一形態に係る半導体素子の実装構造体を示す断面図、図2は図1の要部拡大図であり、1は絶縁基板、2は回路配線、3は亜鉛 - 銅めっき層、4はニッケルめっき層、5は金めっき層、6は半導体素子、7は端子、8は半田である。

【0012】

前記絶縁基板1は、アルミナセラミックス等のセラミック材料により形成されており、その上面で回路配線2やめっき層3, 4, 5を支持するための支持母材として機能するものである。

50

【 0 0 1 3 】

前記絶縁基板 1 は、例えばアルミナセラミックスから成る場合、アルミナ、シリカ、マグネシア等のセラミックス原料粉末に適当な有機溶剤、溶媒を添加・混合して泥漿状に成すとともに、これを従来周知のドクターブレード法やカレンダーロール法等を採用することによってセラミックグリーンシートを得、しかる後、該セラミックグリーンシートを所定の長形状に打ち抜いた上、高温で焼成することによって製作される。

【 0 0 1 4 】

また前記絶縁基板 1 の上面には、アルミニウムから成る複数個の回路配線 2 が所定パターンに被着されている。

【 0 0 1 5 】

前記回路配線 2 は、外部電気回路からの入力信号や外部電源からの電力を半導体素子 6 に供給したり、或いは、半導体素子 6 からの出力信号を他の電気回路等に供給したりするためのものであり、その一端で半導体素子 6 の対応する端子 7 に半田 8 を介して電氣的に接続される。

【 0 0 1 6 】

尚、前記回路導体 2 は、従来周知の薄膜手法、具体的には、スパッタリングやフォトリソグラフィ技術、エッチング技術等を採用し、アルミニウムを所定厚み、所定パターンに被着させることによって絶縁基板 1 の上面に形成される。

【 0 0 1 7 】

また前記回路導体 2 の一部上面、具体的には後述する半導体素子 6 の端子 7 が半田接合される部位には、亜鉛 - 銅めっき層 3、ニッケルめっき層 4 及び金めっき層 5 が順次、被着されている。

【 0 0 1 8 】

前記亜鉛 - 銅めっき層 3 は、ニッケルめっき層 4 を形成する際の触媒として機能するものであり、例えば $0.3 \mu\text{m} \sim 0.6 \mu\text{m}$ の厚みを有し、銅含有率が $1 \text{ wt} \% \sim 20 \text{ wt} \%$ に設定される。

【 0 0 1 9 】

かかる亜鉛 - 銅めっき層 3 は、亜鉛の中に粒径 $100 \sim 200$ 程度の小さな銅の塊を分散させた状態、もしくは亜鉛と銅とで合金をつくった状態で形成されており、従来周知の無電解めっき法を採用することによって所定厚みに被着・形成される。このとき、亜鉛 - 銅合金の無電解めっきに使用されるめっき液には硝酸を含有させておく必要がないことから、亜鉛 - 銅めっき層 3 の形成に伴いアルミニウムから成る回路配線 2 が酸化・腐食されることは殆どない。

【 0 0 2 0 】

またこの場合、前記めっき液中にキレート剤を添加しておけば、亜鉛 - 銅めっき層 3 の厚みや組成が均一になり、良好な亜鉛 - 銅めっき層 3 を得ることができる。従って亜鉛 - 銅めっき層 3 を形成するためのめっき液にはキレート剤を添加しておくことが好ましい。

【 0 0 2 1 】

また前記亜鉛 - 銅めっき層 3 上のニッケルめっき層 4 は、半導体素子 6 の端子 7 を回路配線 2 に半田接合する際、回路配線 2 の半田濡れ性を良好になして半導体素子 6 の端子 7 を回路配線 2 に対して確実に半田接合させるためのものであり、亜鉛 - 銅めっき層 3 の上面に例えば $2 \mu\text{m} \sim 5 \mu\text{m}$ の厚みに被着・形成される。

【 0 0 2 2 】

前記ニッケルめっき層 4 は、従来周知の無電解めっき法を採用することによって亜鉛 - 銅めっき層 3 の上面に被着・形成され、このとき、ニッケルの形成に使用されるめっき液は次亜リン酸ナトリウムを還元剤として含んでおり、かかるめっき液には亜鉛 - 銅めっき層 3 中の亜鉛が溶解することから、この溶解に伴って亜鉛 - 銅めっき層 3 の表面には径 $100 \sim 200$ の微細孔が $1000 \sim 5000$ 個 / μm^2 の密度で多数形成され、ニッケルめっき層 4 を多数の微細孔を有した亜鉛 - 銅めっき層 3 の上面にアンカー効果によって極めて強固に被着させることができる。従って半導体素子 6 の実装等に伴って熱が印加さ

10

20

30

40

50

れても、ニッケルめっき層 4 が下地（亜鉛 - 銅めっき層 3）より剥離するのが有効に防止され、半導体素子 6 を回路基板上に良好な状態で実装させておくことができる。

【 0 0 2 3 】

ここで、亜鉛 - 銅めっき層 3 中の銅含有率が 1 w t % よりも小さいと微細孔の形成密度が小さくなってニッケルめっき層 4 を亜鉛 - 銅めっき層 3 の上面に極めて強固に被着させておくことが難しくなり、また銅含有率が 2 0 w t % よりも大きいとニッケルめっき層 4 の形成時にニッケルの析出速度が遅くなって所定厚みのニッケルめっき層 4 を得るのに長時間を要することとなる。従ってニッケルめっき層 4 を亜鉛 - 銅めっき層 3 の上面に極めて強固に、且つ短時間で効率良く被着・析出させるには、亜鉛 - 銅めっき層 3 中の銅含有率を 1 w t % ~ 2 0 w t % の範囲内に設定しておくことが好ましい。

10

【 0 0 2 4 】

またこのとき、ニッケルめっき層 4 の形成に使用するめっき液中にスルホン酸塩やスルホンアミド等を所定量、添加・混合させておけば、ニッケルめっき層 4 の内部応力が圧縮応力となり、ニッケルめっき層 4 を亜鉛 - 銅めっき層 3 に対してより強固に被着させることが可能となる。従ってニッケルめっき層 4 の形成に使用するめっき液中にはスルホン酸塩やスルホンアミドを添加・混合させておくことが好ましい。

【 0 0 2 5 】

更に前記ニッケルめっき層 4 上に被着される金めっき層 5 は、ニッケルめっき層 4 の表面が大気中の水分等によって深い領域まで酸化・腐食されてしまうのを有効に防止するためのものであり、ニッケルめっき層 4 の上面に例えば 0 . 0 4 μ m ~ 0 . 0 5 μ m の厚みに被着・形成される。

20

【 0 0 2 6 】

前記金めっき層 5 は、従来周知の無電解めっき法を採用することによってニッケルめっき層 4 の上面に所定厚みに被着・形成される。

【 0 0 2 7 】

そして上述した回路基板上には、半導体素子 6 がフェースダウンボンディングにて実装される。

【 0 0 2 8 】

前記半導体素子 6 は、単結晶シリコン等から成る基材の下面に高密度にパターン形成された電子回路と複数個の端子 7 とを有しており、一部の端子 7 を介して内部に信号が入力されると、これらの入力信号に基づいて他の端子 7 より所定の出力を発するようになっている。

30

【 0 0 2 9 】

前記半導体素子 6 は、その下面に設けられている複数個の端子 7 が絶縁基板上面の対応する回路配線 2 の一端、具体的には亜鉛 - 銅めっき層 3、ニッケルめっき層 4 及び金めっき層 5 を被着させた箇所に半田 8 を介して対面配置されるようにして絶縁基板 1 上に載置され、しかる後、半田 8 を加熱・溶融させて回路配線 2 と端子 7 とを半田接合することによって半導体素子 6 が絶縁基板 1 上に取着・実装されることとなる。

【 0 0 3 0 】

尚、本発明の実装構造体は上述の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更、改良等が可能である。

40

【 0 0 3 1 】

例えば上述の形態において各めっき層 3 , 4 , 5 を無電解めっきによって被着させる際にその前処理として洗浄等を行っても良いことは勿論である。

【 0 0 3 2 】

【発明の効果】

本発明によれば、アルミニウムから成る回路配線と亜鉛 - 銅めっき層、亜鉛 - 銅めっき層とニッケルめっき層がそれぞれ強固に被着されるため、半導体素子の実装等に伴って熱が印加されても、亜鉛 - 銅めっき層やニッケルめっき層が下地より剥離することはなく、半導体素子を回路基板上に良好な状態で実装させておくことができる。

50

【 0 0 3 3 】

また本発明によれば、亜鉛 - 銅めっき層中の銅含有率を 1 w t % ~ 2 0 w t % に設定しておくことにより、ニッケルめっき層を亜鉛 - 銅めっき層の上面に極めて強固に、且つ短時間で効率良く被着・析出させることができる。

【図面の簡単な説明】

【図 1】本発明の一形態に係る半導体素子の実装構造体を示す断面図である。

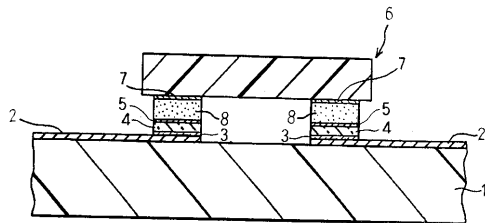
【図 2】図 1 の要部拡大図である。

【符号の説明】

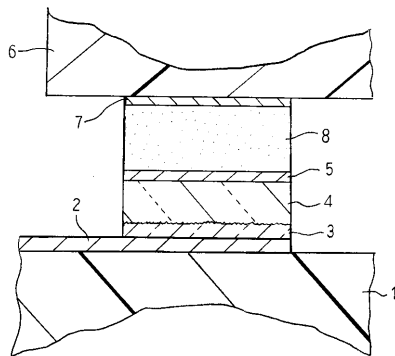
1 . . . 絶縁基板、 2 . . . 回路配線、 3 . . . 亜鉛 - 銅めっき層、 4 . . . ニッケルめっき層、 5 . . . 金めっき層、 6 . . . 半導体素子、 7 . . . 端子、 8 . . . 半田

10

【図 1】



【図 2】



フロントページの続き

- (56)参考文献 特開平 0 1 - 2 0 9 7 3 5 (J P , A)
特開平 1 1 - 2 1 4 4 2 1 (J P , A)
特開平 0 9 - 3 0 6 8 7 1 (J P , A)
特開平 0 6 - 0 8 8 2 9 2 (J P , A)
特開昭 6 1 - 1 9 4 1 8 4 (J P , A)
特開平 0 9 - 2 3 2 3 1 8 (J P , A)
特開平 0 5 - 2 3 0 6 6 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H01L 21/60

C23C 18/18