

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2019-527525

(P2019-527525A)

(43) 公表日 令和1年9月26日(2019.9.26)

(51) Int.Cl.

|             |              |                  |
|-------------|--------------|------------------|
| <b>HO4R</b> | <b>11/02</b> | <b>(2006.01)</b> |
| <b>HO4R</b> | <b>3/08</b>  | <b>(2006.01)</b> |
| <b>HO4R</b> | <b>1/10</b>  | <b>(2006.01)</b> |

F 1

|        |       |
|--------|-------|
| HO 4 R | 11/02 |
| HO 4 R | 3/08  |
| HO 4 R | 1/10  |

テーマコード(参考)

|           |
|-----------|
| 5 D 0 0 5 |
| 5 D 0 2 1 |
| 5 D 2 2 0 |

審査請求 未請求 予備審査請求 未請求 (全 19 頁)

(21) 出願番号 特願2019-526373 (P2019-526373)  
 (86) (22) 出願日 平成29年7月27日 (2017.7.27)  
 (85) 翻訳文提出日 平成31年3月27日 (2019.3.27)  
 (86) 國際出願番号 PCT/EP2017/069080  
 (87) 國際公開番号 WO2018/019963  
 (87) 國際公開日 平成30年2月1日 (2018.2.1)  
 (31) 優先権主張番号 1657398  
 (32) 優先日 平成28年7月29日 (2016.7.29)  
 (33) 優先権主張国・地域又は機関  
     フランス (FR)

(71) 出願人 519031586  
 カスタム・アート・エスピー・ゼット・オ  
 ー・オ  
 C U S T O M   A R T   S P   Z . O . O  
 .  
 ポーランド国, 15-333 ビヤウイス  
 トク, ツヴィエツィニエカ ストリート  
 10  
 (74) 代理人 100087941  
 弁理士 杉本 修司  
 (74) 代理人 100086793  
 弁理士 野田 雅士  
 (74) 代理人 100112829  
 弁理士 堤 健郎

最終頁に続く

(54) 【発明の名称】 改良されたバランスドアーマチュアドライバーセンブリ

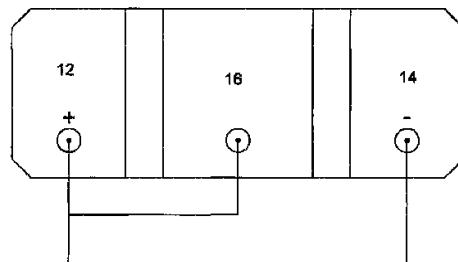
## (57) 【要約】

【課題】接続対象の出力インピーダンスの影響を本質的に受けないバランスドアーマチュアアセンブリを提供する。

【解決手段】バランスドアーマチュアドライバーセンブリは、コイル囲まれたアーマチュアを含む第1のバランスドアーマチュアドライバを備える。第1のバランスドアーマチュアドライバは、コイルの各端点12, 14を正側信号線及び負側信号線を含む配線部6にそれぞれ接続する2つのタップを有している。コイルの中間点16が、端点12, 14のうちの一方に、コイルが当該中間点16と端点12, 14のうちの当該一方との間で短絡するように電気的に接続されている。

【選択図】図2

Fig.2



**【特許請求の範囲】****【請求項 1】**

コイルに囲まれたアーマチュアを含む第1のバランスドアーマチュアドライバであって、前記コイルの各端点(12, 14)を正側信号線及び負側信号線を含む配線部(6)にそれぞれ接続する2つのタップを有する第1のバランスドアーマチュアドライバを備えるバランスドアーマチュアドライバアセンブリであって、

前記コイルの中間点(16)が、前記端点(12, 14)のうちの一つに、前記コイルが当該中間点と前記端点(12, 14)のうちの前記一つの端点との間で短絡するように、電気的に接続されている、バランスドアーマチュアドライバアセンブリ。

**【請求項 2】**

請求項1に記載のバランスドアーマチュアドライバアセンブリにおいて、さらに、コイルに囲まれたアーマチュアを含む第2のバランスドアーマチュアドライバであって、前記コイルの各端点(22, 24)および/または中間点(26)を前記配線部(6)にそれぞれ接続する3つのタップを有する第2のバランスドアーマチュアドライバを備え、

前記第1のバランスドアーマチュアドライバと前記第2のバランスドアーマチュアドライバとが、当該第1のバランスドアーマチュアドライバの出力においてハイパスフィルタが実現されるように配線されている、バランスドアーマチュアドライバアセンブリ。

**【請求項 3】**

請求項2に記載のバランスドアーマチュアドライバアセンブリにおいて、前記第1のバランスドアーマチュアドライバの前記中間点(16)が、前記第1のバランスドアーマチュアドライバの前記端点(12, 14)のうちの一方の端点(14)であって、前記配線部(6)の前記負側信号線に接続された端点(14)に電気的に接続されている、バランスドアーマチュアドライバアセンブリ。

**【請求項 4】**

請求項3に記載のバランスドアーマチュアドライバアセンブリにおいて、前記第1のバランスドアーマチュアドライバの他方の端点(12)が、前記第2のバランスドアーマチュアドライバの一方の端点(22)に配線されており、前記第2のバランスドアーマチュアドライバの前記中間点(26)が、前記配線部(6)の前記負側信号線に接続されており、前記第2のバランスドアーマチュアドライバの他方の端点(24)が、前記配線部(6)の前記正側信号線に接続されている、バランスドアーマチュアドライバアセンブリ。

**【請求項 5】**

請求項4に記載のバランスドアーマチュアドライバアセンブリにおいて、さらに、前記第1のバランスドアーマチュアドライバの前記他方の端点(12)と前記第2のバランスドアーマチュアドライバの前記一方の端点(22)の間に直列に配置されたコンデンサ(28)、

を備える、バランスドアーマチュアドライバアセンブリ。

**【請求項 6】**

請求項3に記載のバランスドアーマチュアドライバアセンブリにおいて、前記第1のバランスドアーマチュアドライバの前記他方の端点(12)が、前記第2のバランスドアーマチュアドライバの前記中間点(26)へと、これらの間にコンデンサ(28)が直列に配置されるように配線されており、前記第2のバランスドアーマチュアドライバの一方の端点(24)が、前記配線部(6)の前記負側信号線に接続されており、前記第2のバランスドアーマチュアドライバの前記他方の端点(22)が、前記配線部(6)の前記正側信号線に接続されている、バランスドアーマチュアドライバアセンブリ。

**【請求項 7】**

請求項1に記載のバランスドアーマチュアドライバアセンブリにおいて、さらに、コイルに囲まれたアーマチュアを含む第2のバランスドアーマチュアドライバであって、前記コイルの各端点(22, 24)および/または中間点(26)を前記配線部(6)にそれぞれ接続する3つのタップを有する第2のバランスドアーマチュアドライバを備え

10

20

30

40

50

、前記第1のバランスドアーマチュアドライバと前記第2のバランスドアーマチュアドライバとが、当該第1のバランスドアーマチュアドライバの出力においてローパスフィルタが実現されるように配線されている、バランスドアーマチュアドライバアセンブリ。

**【請求項8】**

請求項7に記載のバランスドアーマチュアドライバアセンブリにおいて、前記第1のバランスドアーマチュアドライバの前記中間点(16)が、前記第1のバランスドアーマチュアドライバの前記端点(12, 14)のうちの一方の端点(12)であって、前記配線部(6)の前記正側信号線に接続された端点(12)に電気的に接続されている、バランスドアーマチュアドライバアセンブリ。

10

**【請求項9】**

請求項8に記載のバランスドアーマチュアドライバアセンブリにおいて、前記第1のバランスドアーマチュアドライバの他方の端点(14)が、前記第2のバランスドアーマチュアドライバの一方の端点(24)に接続されており、前記第2のバランスドアーマチュアドライバの他方の端点(22)が、前記配線部(6)の前記正側信号線に接続されており、前記第2のバランスドアーマチュアドライバの前記中間点(26)が、前記配線部(6)の前記負側信号線に接続されている、バランスドアーマチュアドライバアセンブリ。

**【請求項10】**

請求項8に記載のバランスドアーマチュアドライバアセンブリにおいて、前記第1のバランスドアーマチュアドライバの前記他方の端点(14)と前記第2のバランスドアーマチュアドライバの前記中間点(26)とが、前記配線部(6)の前記負側信号線に接続されており、前記第2のバランスドアーマチュアドライバの一方の端点(22)が、前記配線部(6)の前記正側信号線に接続されており、前記第2のバランスドアーマチュアドライバの他方の端点(24)が、コンデンサ(28)と直列で、前記第1のバランスドアーマチュアドライバの前記中間点(16)および前記配線部(6)の前記正側信号線に接続された前記一方の端点(22)へと接続されており、前記配線部(6)の前記正側信号線と前記第1のバランスドアーマチュアドライバの前記中間点(16)の間に、抵抗(30)が直列でさらに配置されている、バランスドアーマチュアドライバアセンブリ。

20

**【請求項11】**

請求項1に記載のバランスドアーマチュアドライバアセンブリにおいて、さらに、コイルに囲まれたアーマチュアを含む第2のバランスドアーマチュアドライバであって、前記コイルの各端点(22, 24)および／または中間点(26)を前記配線部(6)にそれぞれ接続する3つのタップを有する第2のバランスドアーマチュアドライバを備え、

30

前記第1のバランスドアーマチュアドライバと前記第2のバランスドアーマチュアドライバとが、当該第1のバランスドアーマチュアドライバの出力においてバンドパスフィルタが実現されるように配線されている、バランスドアーマチュアドライバアセンブリ。

**【請求項12】**

請求項11に記載のバランスドアーマチュアドライバアセンブリにおいて、前記第2のバランスドアーマチュアドライバの端点(22, 24)のうちの一方の端点(22)が、前記配線部(6)の前記負側信号線に接続されており、前記第1のバランスドアーマチュアドライバの前記中間点(16)が、前記第1のバランスドアーマチュアドライバの前記端点(12, 14)のうちの一方の端点(12)であって、前記配線部(6)の前記正側信号線に接続された端点(12)に電気的に接続されており、前記第2のバランスドアーマチュアドライバ(26)の前記中間点(26)も、前記配線部(6)の前記正側信号線に接続されており、前記第1のバランスドアーマチュアドライバの他方の端点(14)と前記第2のバランスドアーマチュアドライバの他方の端点(24)とが、互いに対しても配線されていると共に、コンデンサ(28)と直列で、前記配線部(6)の前記正側信号線へと接続されている、バランスドアーマチュアドライバアセンブリ。

40

**【請求項13】**

50

請求項 1 から 1 2 のいずれか一項に記載のバランスドアーマチュアドライバーアセンブリにおいて、前記第 1 のバランスドアーマチュアドライバが、前記コイルの前記端点のうちの一つまたは前記中間点にそれぞれ接続された 3 つのタップを有しており、前記コイルを前記中間点と前記端点 (12, 14) のうちの前記一方との間で短絡 (16) させる電気的接続が、対応する前記タップ同士を電気的に配線することによって実現されている、バランスドアーマチュアドライバーアセンブリ。

#### 【請求項 1 4】

請求項 1 から 1 2 のいずれか一項に記載のバランスドアーマチュアドライバーアセンブリにおいて、前記第 1 のバランスドアーマチュアドライバが、前記コイルの前記端点のうちの一つにそれぞれ接続された 2 つのタップを有しており、前記コイルを前記中間点と前記端点 (12, 14) のうちの前記一方との間で短絡 (16) させる電気的接続が、前記コイル内で実現されている、バランスドアーマチュアドライバーアセンブリ。

10

#### 【請求項 1 5】

請求項 1 から 1 4 のいずれか一項に記載のバランスドアーマチュアドライバーアセンブリにおいて、さらに、

入力信号のための入力回路 (4)、

を備え、前記配線部 (6) の前記正側信号線が前記入力回路 (4) の正側出力に接続され、前記配線部 (6) の前記負側信号線が前記入力回路 (4) の負側出力に接続されている、バランスドアーマチュアドライバーアセンブリ。

20

#### 【発明の詳細な説明】

##### 【技術分野】

##### 【0001】

本発明は、インイヤー型オーディオの分野に関し、特にバランスドアーマチュアドライバに基づく装置の分野に関する。

##### 【背景技術】

##### 【0002】

バランスドアーマチュアドライバ式スピーカー（インイヤーモニターフォンとも称される）の分野は、過去 20 年間で驚くべき進化を遂げている。これらスピーカーは、極めて高い感度を有する品質のような高い忠実度を発揮することができ、携帯性に優れる用途を可能にした。結果として、IEM の使用範囲は、ステージ上のモニタリングからオーディオ愛好家に至るまで大きく広がった。

30

##### 【0003】

当初の IEM では、一つのドライバ（一般的には、バランスドアーマチュア型のドライバ）が音声スペクトル全体を担っていた。次第に、複数のドライバを備える IEM が製造されるようになり、優れた再生品質を可能にした。IEM の進歩に伴い、優れたデジタル音源、特に優れたデジタルオーディオプレーヤー（DAP としても知られる）が開発されるようになった。

##### 【0004】

過去数年間に浮上した技術的問題として、デジタルオーディオプレーヤーのヘッドフォンアンプ（増幅器）の出力インピーダンスが IEM による音声再生品質に与える影響が挙げられ、これは低音域周波数の再生に悪影響を及ぼす。

40

##### 【0005】

IEM による音楽演出（音楽のレンダリング（表情））を変えないためには、当該 IEM のインピーダンスが DAP の出力インピーダンスの 8 倍以上でなければならないと世間一般で容認されている。

##### 【0006】

つまり、消費者は、IEM の選択肢を広げるのであれば極めて低いインピーダンスの DAP を購入するしかなく、あるいは、高い出力インピーダンスを維持するのであれば十分なインピーダンスを有する非常に限られた数の IEM からしか選ぶことができない。しかも、高いインピーダンスを有する IEM の場合には、同等の音圧レベル（SPL）を実現

50

するのに携帯型音源からの電力がより多く必要となり、電池の消耗が増える。典型的に、スマートフォンは、100オーム超のインピーダンスを有するIEMを給電するのに適していないと考えられている。

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明は、上記の状況を改善することに向けられている。

【課題を解決するための手段】

【0008】

これは、コイルに囲まれたアーマチュアを含む第1のバランスドアーマチュアドライバであって、前記コイルの各端点を正側信号線及び負側信号線を含む配線部にそれぞれ接続する2つのタップを有する第1のバランスドアーマチュアドライバを備えるバランスドアーマチュアドライバーセンブリであって、前記コイルの中間点(intermediate point)が、前記端点のうちの一方に、前記コイルが当該中間点と前記端点のうちの前記一方との間に短絡するように、電気的に接続されている、バランスドアーマチュアドライバーセンブリにより達成される。

【0009】

このバランスドアーマチュアーセンブリは、当該アセンブリに接続される音声増幅器の出カインピーダンスの影響をほとんど受けないので有利である。本願の出願人は、従来のアセンブリでのバランスドアーマチュアが実際のところ誘導的に動作するのに対し、本発明にかかるバランスドアーマチュアはほぼ抵抗として動作するため、前記音声増幅器の出カインピーダンスの影響をほとんど受けないことが驚くべきことに達成されるのを見出した。

【0010】

他の実施形態では、前記バランスドアーマチュアーセンブリが、下記の少なくとも1つの構成を備え得る：

【0011】

- 前記バランスドアーマチュアーセンブリは、さらに、コイルに囲まれたアーマチュアを含む第2のバランスドアーマチュアドライバであって、前記コイルの各端点および/または中間点を前記配線部にそれぞれ接続する3つのタップを有する第2のバランスドアーマチュアドライバを備え、前記第1のバランスドアーマチュアドライバと前記第2のバランスドアーマチュアドライバとが、当該第1のバランスドアーマチュアドライバの出力においてハイパスフィルタが実現されるように配線されている；

【0012】

- 前記第1のバランスドアーマチュアドライバの前記中間点が、前記端点のうちの一方の端点であって、前記配線部の前記負側信号線に接続された端点に電気的に接続されている；

【0013】

- 前記第1のバランスドアーマチュアドライバの他方の端点が、前記第2のバランスドアーマチュアドライバの一方の端点に配線されており、前記第2のバランスドアーマチュアドライバの前記中間点が、前記配線部の前記負側信号線に接続されており、前記第2のバランスドアーマチュアドライバの他方の端点が、前記配線部の前記正側信号線に接続されている；

【0014】

- 前記バランスドアーマチュアーセンブリは、さらに、前記第1のバランスドアーマチュアドライバの前記他方の端点と前記第2のバランスドアーマチュアドライバの前記一方の端点との間に直列に配置されたコンデンサを備える；

【0015】

- 前記第1のバランスドアーマチュアドライバの前記他方の端点が、前記第2のバランスドアーマチュアドライバの前記中間点へと、これらの間にコンデンサが直列に配置され

10

20

30

40

50

るよう配線されており、前記第2のバランスドアーマチュアドライバの一方の端点が、前記配線部の前記負側信号線に接続されており、前記第2のバランスドアーマチュアドライバの前記他方の端点が、前記配線部の前記正側信号線に接続されている；

【0016】

- 前記バランスドアーマチュアセンブリは、さらに、コイルに囲まれたアーマチュアを含む第2のバランスドアーマチュアドライバであって、前記コイルの各端点および／または中間点を前記配線部にそれぞれ接続する3つのタップを有する第2のバランスドアーマチュアドライバを備え、前記第1のバランスドアーマチュアドライバと前記第2のバランスドアーマチュアドライバとが、当該第1のバランスドアーマチュアドライバの出力においてローパスフィルタが実現されるように配線されている；

10

【0017】

- 前記第1のバランスドアーマチュアドライバの前記中間点が、前記第1のバランスドアーマチュアドライバの前記端点のうちの一方の端点であって、前記配線部の前記正側信号線に接続された端点に電気的に接続されている；

【0018】

- 前記第1のバランスドアーマチュアドライバの他方の端点が、前記第2のバランスドアーマチュアドライバの一方の端点に接続されており、前記第2のバランスドアーマチュアドライバの他方の端点が、前記配線部の前記正側信号線に接続されており、前記第2のバランスドアーマチュアドライバの前記中間点が、前記配線部の前記負側信号線に接続されている；

20

【0019】

- 前記第1のバランスドアーマチュアドライバの前記他方の端点と前記第2のバランスドアーマチュアドライバの前記中間点とが、前記配線部の前記負側信号線に接続されており、前記第2のバランスドアーマチュアドライバの一方の端点が、前記配線部の前記正側信号線に接続されており、前記第2のバランスドアーマチュアドライバの他方の端点が、コンデンサと直列で、前記第1のバランスドアーマチュアドライバの前記中間点および前記配線部の前記正側信号線に接続された前記一方の端点へと接続されており、前記配線部の前記正側信号線と前記第1のバランスドアーマチュアドライバの前記中間点との間に、抵抗が直列でさらに配置されている；

【0020】

- 前記バランスドアーマチュアドライバセンブリは、さらに、コイルに囲まれたアーマチュアを含む第2のバランスドアーマチュアドライバであって、前記コイルの各端点(22, 24)および／または中間点を前記配線部に接続する3つのタップを有する第2のバランスドアーマチュアドライバを備え、前記第1のバランスドアーマチュアドライバと前記第2のバランスドアーマチュアドライバとは、当該第1のバランスドアーマチュアドライバの出力においてバンドパスフィルタが実現されるように配線されている；

30

【0021】

- 前記第2のバランスドアーマチュアドライバの端点のうちの一方の端点が、前記配線部の前記負側信号線に接続されており、前記第1のバランスドアーマチュアドライバの前記中間点が、前記第1のバランスドアーマチュアドライバの前記端点のうちの一方の端点であって、前記配線部の前記正側信号線に接続された端点に電気的に接続されており、前記第2のバランスドアーマチュアドライバの前記中間点も、前記配線部の前記正側信号線に接続されており、前記第1のバランスドアーマチュアドライバの他方の端点(14)と前記第2のバランスドアーマチュアドライバの他方の端点(24)とが、互いに対し配線されていると共に、コンデンサと直列で、前記配線部の前記正側信号線へと接続されている；

40

【0022】

- 前記第1のバランスドアーマチュアドライバが、前記コイルの前記端点のうちの一つまたは前記中間点にそれぞれ接続された3つのタップを有しており、前記コイルを前記中間点と前記端点(12, 14)のうちの前記一方との間で短絡させる電気的接続が、対応

50

する前記タップ同士を電気的に配線することによって実現されている；

【0023】

- 前記第1のバランスドアーマチュアドライバが、前記コイルの前記端点のうちの一つにそれぞれ接続された2つのタップを有しており、前記コイルを前記中間点と前記端点(12, 14)のうちの前記一方との間で短絡させる電気的接続が、前記コイル内で実現されている；ならびに

【0024】

- 前記バランスドアーマチュアドライバアセンブリは、さらに、入力信号ための入力回路を備え、前記配線部の前記正側信号線が前記入力回路の正側出力に接続され、前記配線部の前記負側信号線が前記入力回路の負側出力に接続されている。

10

【0025】

本発明の他の特徴および利点は、本発明を限定しない例示の実施例を具現化した図面についての以下の説明を参照することで明らかになる。

【図面の簡単な説明】

【0026】

【図1】本発明にかかるバランスドアーマチュアアセンブリを備えるIEMの概略図である。

【図2】図1のバランスドアーマチュアアセンブリの配線部を示す拡大図である。

【図3】従来の配線方式によるバランスドアーマチュアドライバの、高い出力インピーダンスの音源に接続した場合、および低い出力インピーダンスの音源に接続した場合の周波数応答を示す図である。

20

【図4】従来の配線方式による図3のバランスドアーマチュアドライバのインピーダンス曲線及び位相曲線を示す図である。

【図5】図3のバランスドアーマチュアドライバが図2に従って配線されたときのインピーダンス曲線及び位相曲線と、図4のインピーダンス曲線とを示す図である。

【図6】図2に従って配線されたバランスドアーマチュアドライバの図3の周波数応答であって、高い出力インピーダンスの音源に接続した場合の周波数応答と、低い出力インピーダンスの音源に接続した場合の周波数応答とを示す図である。

【図7】図2に従って配線されたバランスドアーマチュアドライバ用いてハイパスフィルタを備えたバランスドアーマチュアアセンブリを示す概略図である。

30

【図8】図7のバランスドアーマチュアアセンブリにおける第1のドライバの出力部での周波数応答と、従来の配線方式による第1のドライバの出力部での周波数応答との差を示す図である。

【図9】図7のバランスドアーマチュアアセンブリのインピーダンス曲線及び位相曲線を示す図である。

【図10】図2に従って配線されたバランスドアーマチュアドライバを用いてローパスフィルタを備えたバランスドアーマチュアアセンブリを示す概略図である。

【図11】図10のバランスドアーマチュアアセンブリのインピーダンス曲線及び位相曲線を示す図である。

【図12】図10のバランスドアーマチュアアセンブリにおける第1のドライバの出力部での周波数応答と、図10のバランスドアーマチュアアセンブリにおいて第1のドライバを従来の配線方式にした場合の当該第1のドライバの出力部での周波数応答との差を示す図である。

40

【図13】図2に従って配線されたバランスドアーマチュアドライバを用いてバンドパスフィルタを備えたバランスドアーマチュアアセンブリを示す概略図である。

【図14】図13のバランスドアーマチュアアセンブリにおいてコンデンサの種々の値に対する第1のドライバの出力部での周波数応答を示す図である。

【図15】図14における2つの大きい曲線間での周波数応答の差を示す図である。

【図16】図13のバランスドアーマチュアアセンブリのインピーダンス曲線及び位相曲線を示す図である。

50

【図17】図2に従って配線されたバランスドアーマチュアドライバを用いてハイパスフィルタを備えたバランスドアーマチュアアセンブリを示す他の概略図である。

【図18】図2に従って配線されたバランスドアーマチュアドライバを用いてハイパスフィルタを備えたバランスドアーマチュアアセンブリを示すさらなる他の概略図である。

【図19】図2に従って配線されたバランスドアーマチュアドライバを用いてローパスフィルタを備えたバランスドアーマチュアアセンブリを示す他の概略図である。

【発明を実施するための形態】

【0027】

図面および以下の説明に含まれる構成要素の大半は、有形のものである。よって、これらは本発明をより良く理解するのに役立つだけでなく、本発明の定義にも貢献し得る。

10

【0028】

図1は、本発明にかかるバランスドアーマチュアアセンブリ2を備えるIEMを示す概略図であり、図2は、このバランスドアーマチュアアセンブリ2の配線部(cabling(ケーブルの配線))の拡大図である。

【0029】

バランスドアーマチュアアセンブリ2は、音源からの音声入力ケーブルを受ける入力回路4、配線アセンブリ(ケーブリングアセンブリ)6、バランスドアーマチュアドライバ8、および音筒(サウンドチューブ)10を備えている。

【0030】

入力回路4は、入力音声信号を処理し、これを下流側の回路に合わせて調整する。一部の場合における入力回路4は、前記音声信号を複数の周波数帯域に分割して別々のバランスドアーマチュアドライバへと供給するように処理するクロスオーバー回路であってもよい。これにより、各バランスドアーマチュアドライバを所定の周波数帯域で動作させる。配線アセンブリ6は、入力回路4をバランスドアーマチュアドライバ8へと接続する正側信号ケーブル及び負側信号ケーブルを含み、バランスドアーマチュアドライバ8の出力部は、音筒10に接続されている。音筒10は、ユーザの耳内に入れられて音声を伝達させる部分である。一部の実施形態、特に、バランスドアーマチュアアセンブリ2が一つのバランスドアーマチュアドライバしか備えていない場合には、入力回路4を省略して配線部6だけにしてもよい。

20

【0031】

以降、バランスドアーマチュアドライバ8を、ドライバ8と称する。本明細書に記載する例において、ドライバ8は、Sonion(登録商標)社製の2389レシーバである。この種のドライバは、「3タップ」ドライバとして知られている。これは、ドライバ8のコイルにおける特定の部位にそれぞれ接続された3つの異なるポイント：

- 図2の最も左側に位置した第1のタップ12であって、ドライバ8のコイルの一方の末端部に接続されている；

- 図2の最も右側に位置した第2のタップ14であって、ドライバ8のコイルの他方の末端部に接続されている；および

- 第1のタップ12と第2のタップ14との間に位置した第3のタップ16であって、ドライバ8のコイルの中間部に接続されている；

40

に、配線部6が図2に示すように接続されてもよいことを意味する。

【0032】

従来のバランスドアーマチュアドライバアセンブリでは、ドライバ8の可聴周波数応答を調節するために、配線部6が前記3つのタップのうちの2つ(第1と第2、第1と第3、あるいは、第2と第3)へと接続される。実際のところ、配線部6が前記第3のタップに接続された場合には、信号が前記コイルのうちの半分しか通過しないので、音筒10に導入される音が変化する。

【0033】

本発明では、配線部6がそれとは異なる配置とされる：

- 第1のタップ12が、配線部6の正側信号線であって、入力回路4の正側出力部と接

50

続された正側信号線に接続されている；

- 第 2 のタップ 1 4 が、配線部 6 の負側信号線であって、入力回路 4 の負側出力部と接続された負側信号線に接続されている；および

- 第 3 のタップ 1 6 が、第 1 のタップ 1 2 に接続されており、これによって第 1 のタップ 1 2 と第 3 のタップ 1 6 との間で短絡が生じている。

#### 【0034】

短絡は従来避けられてきたことなので、この仕組みは極めて異例である。本願の出願人は、短絡が、この仕組みにおいて何ら問題にもならないばかりか、図 3 ~ 図 5 を参照しながら以下で詳述するように大きな利点をもたらすことを見出した。

#### 【0035】

図 3 は、図 1 及び図 2 で用いた前記 2389 ドライバが従来の配線方式で配線されたものを、高い出力インピーダンスの音源に接続した場合と、低い出力インピーダンスの音源に接続した場合との周波数応答とを示す図である。

#### 【0036】

これらのグラフから見て取れるように、前記 2389 ドライバの応答は、音源のインピーダンスに依存して大いに変化する。高い出力インピーダンスの音源と接続した場合に測定される周波数応答は 1 kHz 未満では小さい方で 1 kHz 超では大きい方であるのに対し、低い出力インピーダンスの音源と接続した場合に測定される周波数応答は 1 kHz 未満では大きい方で 1 kHz 超では小さい方である。

#### 【0037】

結果として、高いインピーダンスの音源と接続した場合の前記 2389 ドライバは、低いインピーダンスの音源と接続した場合に比べて、低音域から中間周波数域が大幅に減衰されて (20 Hz ~ 500 Hz では周波数応答の差が 3 dB ~ 6 dB になる) 高周波数域が大幅に増幅された (3.5 kHz 超では周波数応答の差が 3 dB ~ 8 dB になる) 音声を提供することになる。

#### 【0038】

図 4 は、従来の配線方式による前記 2389 ドライバのインピーダンス曲線及び位相曲線を示す図である。同図から、当該ドライバのインピーダンスが入力信号の周波数によって大きく変化し、10 Hz ~ 約 1 kHz では 8 オーム付近となり、2.5 kHz 周辺で 40 オームのピークとなり、その後は 3 kHz での 8 オームから 20 kHz での 64 オームにかけてランプ状に増加することが見て取れる。ドライバのインピーダンスの変化が大きいほど、その周波数応答が図 3 に示すように音源の出力インピーダンスの影響を受け易くなる。

#### 【0039】

対応する位相曲線は、20 Hz での 0° から 2 kHz での 45° にかけてランプ状に増加し、3 kHz で -15° まで低下した後、20 kHz まで約 60° の横ばいになる。位相角は、リアクタンス回路内で電流が電圧波形からどれほど進んでいるのか又は遅れているのかを明らかにするものである。誘導性回路では、電流が電圧よりも遅れて位相角は正 (+) になる。容量性回路では、電流が電圧よりも進んで位相角は負 (-) になる。つまり、このドライバの性質は可変である (20 Hz ではほぼ抵抗であり、2 kHz では誘導的であり、3 kHz では容量的である)。これは、複数ドライバのセットアップにおいて問題となる。

#### 【0040】

図 3 及び図 4 は、バランスドアーマチュアドライバと接続する音源の出力インピーダンスに応じて音声出力が全く異なるという、バランスドアーマチュアドライバアセンブリで直面する典型的な問題を示している。

#### 【0041】

これは、ユーザは、気に入ったバランスドアーマチュアドライバアセンブリを見つけることができたとしても、それに合った満足できる音源を見つけるのに非常に苦労することを意味する。設計者側からしても、これは、設計している DAP のインピーダンスがどれ

10

20

30

40

50

ほど音声出力に影響するのか見当がつかないため、消費者の反応を全く予測できないことを意味する。

【0042】

図5は、図2に従って配線された場合の前記2389ドライバにおけるインピーダンス曲線及び位相曲線を示した図である。比較対象として、従来の配線方式による前記2389ドライバのインピーダンス曲線も示されている。

【0043】

本発明にかかる仕組みにおける前記2389ドライバは、ほぼ平坦なインピーダンスを示し(20Hzでの約4オームから20kHzでの約7オームの範囲内で変化する)、位相の周波数応答も0°から最大10°の範囲内でほぼ平坦となる。前述したように、0°位相付近では、前記ドライバが実質上抵抗として振る舞う。

10

【0044】

上記の結果は既存のバランスドアーマチュアアセンブリでは前例がなく、図6に示すように、どの種類の出力インピーダンスの音源に対してもほぼ同一の音声を生成するバランスドアーマチュアアセンブリをもたらすことが可能となる。ここで、図6は、図2に従った前記2389ケーブルにおける高い出力インピーダンスの音源に接続した場合の周波数応答(1kHz未満では小さい方で1kHz超では大きい方である)、および低い出力インピーダンスの音源に接続した場合の周波数応答(1kHz未満では大きい方で1kHz超では小さい方である)を示す図である。これらの曲線は、このバランスドアーマチュアドライバアセンブリがいずれの場合にもほぼ同一の音声を生成することを示している。

20

【0045】

本願の出願人は、この配線方式の利点がインピーダンス及び位相の一様性の実現に留まらないことを見出した。実際に、本願の出願人は、本発明を複数バランスドドライバからなるアセンブリに適用した際に、これまで知られていなかった手法でハイパスフィルタやバンドフィルタを実現できることを見出した。

【0046】

これは、画期的なことである。というのも、複数ドライバからなるアセンブリにおける全ドライバの最大能力を組み合わせるために、従来のハイパスフィルタやバンドパスフィルタは、複数ドライバの周波数応答のうちの特定の領域を用いるように意図されているからである。

30

【0047】

これらのフィルタを実現するための今日までに知られている唯一の手法は、入力回路4にクロスオーバー回路を用いるものであった。当該クロスオーバー回路は、前記バランスドアーマチュアドライバアセンブリの入力における電子回路であり、音声信号を複数の帯域に「切断」して、各帯域を当該アセンブリにおける1つ以上の前記ドライバに供給する。しかし、クロスオーバー回路は、周波数応答に特異点をもたらすこと及び大抵の場合で補償不可能となる位相問題を引き起こすことが知られている。

【0048】

図7を参照して、本願の出願人は、図2に従って配線されたドライバを用いることによってハイパスフィルタが実現可能であることを見出した。これを実現するには、符号22, 24, 26を付した3つのタップを有するSonion(登録商標)社製のさらなる2389レシーバが、符号12, 14, 16を付した3つのタップを有する2389ドライバと接続される。これら2つのドライバは、タップ12とタップ22とを共に配線することによって接続されている。タップ12, 14, 16を有する前記2389ドライバは、図2に従い、タップ14とタップ16とを短絡させると共に、これらタップ14, 16を配線部6の負側信号線に対応する配線部6の配線に接続することによって配線されている。タップ26も、配線部6の負側信号線に接続されている一方で、タップ24は、配線部6の正側信号線に接続されている。

40

【0049】

図8は、図7のバランスドアーマチュアアセンブリにおけるタップ12, 14, 16を

50

有する前記 2389 ドライバの周波数応答と、従来の配線方式による同じドライバの周波数応答との差を示す図である。この曲線は、図 7 のアセンブリがこの 2389 ドライバにおいて 1 kHz 超のハイパスフィルタとして動作することを示している。

#### 【0050】

図 9 は、図 7 のドライバアセンブリのインピーダンス及び位相の周波数応答を示す図であり、インピーダンスが大部分にわたって平坦に維持される（20 Hz での 5 オームから 20 kHz での 10 オームの範囲内で変化する）と共に、位相も 0° から最大 15° の範囲内でほぼ平坦に維持されることを示している。これは、この場合のバランスドアーマチュアアセンブリも出力インピーダンスに影響され難いことを意味する。

#### 【0051】

図 10 は、図 7 と類似するが、第 1 の 2389 ドライバを Sonion（登録商標）社製の 2015 レシーバに置き換えている点で相違する。

#### 【0052】

さらに、電気接続方式が以下の点で異なる：

- (タップ 12、タップ 22 に代えて) タップ 14 とタップ 24 とが配線されている；
- (タップ 14、タップ 16 に代えて) タップ 12 とタップ 16 とが短絡している；
- タップ 26 が、配線部 6 の負側信号線に接続されている；ならびに
- タップ 22 および短絡したタップ 12, 16 が、配線部 6 の正側信号線に接続されている。

#### 【0053】

結果として、前記 2015 ドライバの出力部でローパスフィルタが実現される。

#### 【0054】

図 11 は、図 10 のドライバアセンブリのインピーダンス及び位相の周波数応答を示す図であり、インピーダンスが大部分にわたって平坦に維持される（20 Hz での 5 オームから 20 kHz での 9 オームの範囲内で変化する）と共に、位相も 0° から最大 10° の範囲内でほぼ平坦に維持されることを示している。

#### 【0055】

図 12 は、図 10 のバランスドアーマチュアアセンブリにおける前記 2015 ドライバの周波数応答と、図 10 のバランスドアーマチュアアセンブリにおいて前記 2015 ドライバを従来の配線方式にした場合の当該 2015 ドライバの周波数応答との差を示す図である。この曲線は、図 10 のバランスドアーマチュアアセンブリが 1 kHz 未満のローパスフィルタとして動作することを示している。

#### 【0056】

図 13 のバランスドアーマチュアアセンブリでは、図 2 に従って配線された第 1 のドライバが 2015 ドライバであり、第 2 のドライバが 2389 ドライバである。図 13 は、図 10 と異なり：

- タップ 22 が、配線部 6 の負側信号線に接続されている；
- (タップ 12、タップ 22 に代えて) タップ 14 とタップ 24 とが接続されている；
- タップ 12 とタップ 16 とは、短絡されており、かつ、タップ 26 と共に、配線部 6 の正側信号線に接続されている；および

- コンデンサ 28 が、配線部 6 の正側信号線とタップ 14, 24 を接続する配線との間に接続されている。

#### 【0057】

結果として、図 14 から明らかなようにバンドパスフィルタが実現される。

#### 【0058】

図 14 は、 $2 \mu F$  の値（最も大きい曲線）、 $50 \mu F$  の値（真ん中の曲線）、 $100 \mu F$  の値を有するコンデンサを用いることによって前記 2015 ドライバの出力部で実現される、それぞれの周波数応答を示す図である。ここでは、1 kHz ~ 2 kHz のバンドパスフィルタが実現される。

#### 【0059】

10

20

30

40

50

図15は、最も大きい曲線の周波数応答と真ん中の曲線の周波数応答との差を示す図であり、ローパスカットオフ急峻性に対する静電容量値の影響を表している。

#### 【0060】

図16は、これが、ほぼ平坦なインピーダンス(20Hzでの5オームから20kHzでの7オームの範囲内)及び平坦な位相(0°から10°の範囲内)を維持しながら実現されることを示している。これは、この場合のバランスドアーマチュアアセンブリも出力インピーダンスに影響され難いことを意味する。

#### 【0061】

図17及び図18は、ハイパスフィルタの実現を可能にした他の接続方式を示す概略図である。

10

#### 【0062】

図17では：

- タップ22が、配線部6の正側信号線に接続されている；
- タップ26はタップ12へと、これらの間にコンデンサ28が直列に接続されるように配線されている；
- タップ24が、配線部6の負側信号線に接続されている；および
- タップ14とタップ16とは、短絡されており、かつ、配線部6の負側信号線に接続されている。

#### 【0063】

図18は、図7と同一であるが、互いに配線されたタップ12とタップ22との間にコンデンサ28が直列に配置されている点で相違する。

20

#### 【0064】

本願の出願人の測定によって、図17及び図18のバランスドアーマチュアアセンブリにおけるタップ12, 14, 16を有する前記ドライバで、ハイパスフィルタが実現されることが示された。

#### 【0065】

図19は、ローパスフィルタの実現を可能にした他の接続方式を示す概略図である。

#### 【0066】

図19では：

- タップ26とタップ14が、破線部6のうちの、当該配線部6の負側信号線に対応する配線に接続されている；
- タップ22が、配線部6の正側信号線に接続されている；
- タップ12とタップ16とは短絡されており、かつ、タップ24がこの短絡部へと、コンデンサ28が直列で接続されている；ならびに
- タップ12およびタップ16が、抵抗30と直列で、配線部6の正側信号線へと接続されている。

30

#### 【0067】

本願の出願人の測定によって、図19のバランスドアーマチュアアセンブリにおけるタップ12, 14, 16を有する前記ドライバで、ローパスフィルタが実現されることが示された。

40

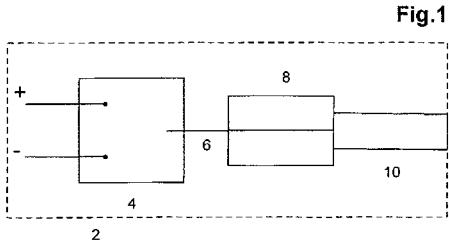
#### 【0068】

前述した1つ以上の設計を組み合わせたり、少なくとも1つの抵抗又はコンデンサを前記第1又は第2のドライバの正側タップ又は負側タップと直列に導入したり、前記第1のドライバにおいて正側タップと中央タップの代わりに、中央タップと負側タップとを短絡させたりすることによる、さらなるバランスドアーマチュア配線方式も想定され得る。

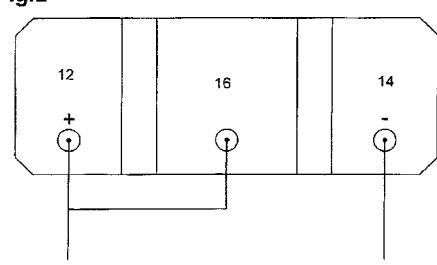
#### 【0069】

本明細書において短絡として説明している構成は、配線半田付けでタップ同士を実際に短絡させるか、あるいは、前記短絡部が組み込まれたドライバを直接製造することによって実現され得る。

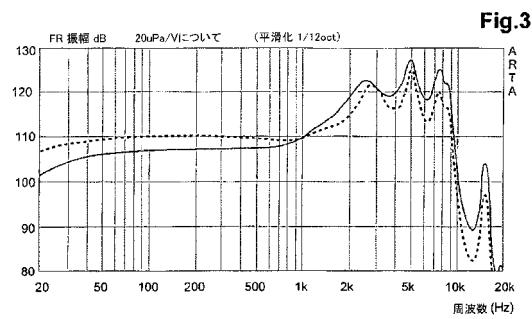
【図1】



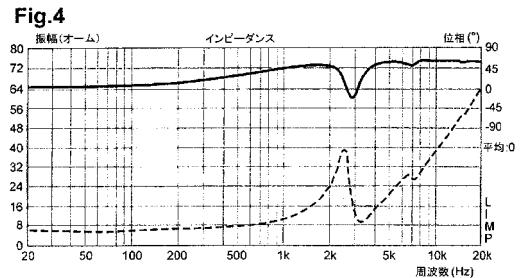
【図2】



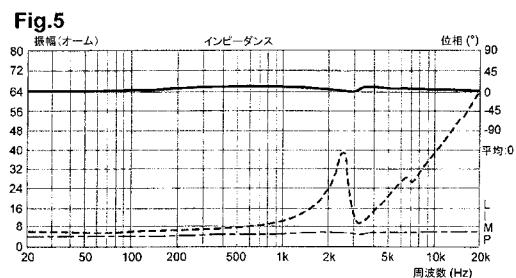
【図3】



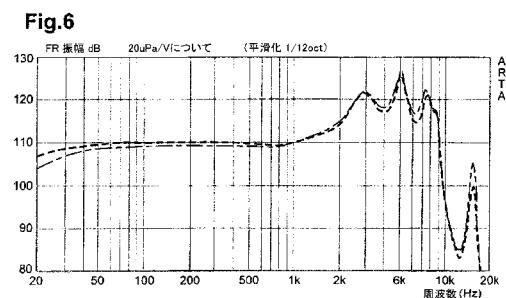
【図4】



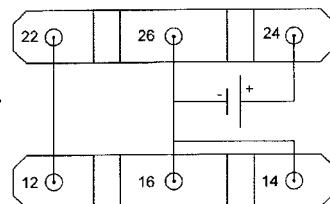
【図5】



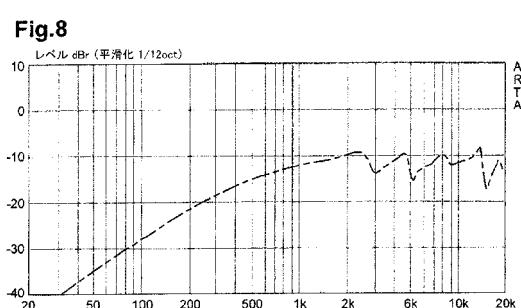
【図6】



【図7】

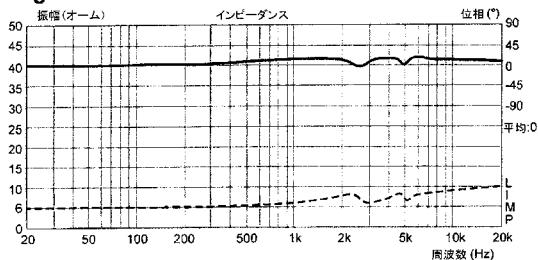


【図8】

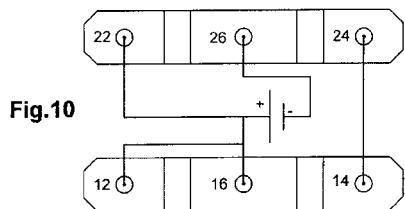


【図9】

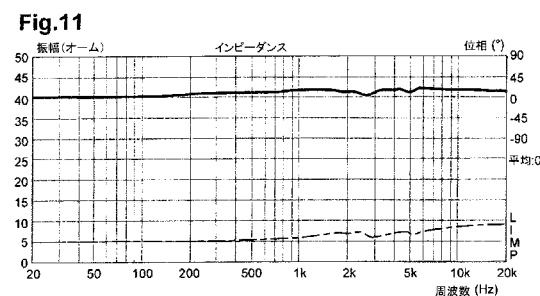
Fig.9



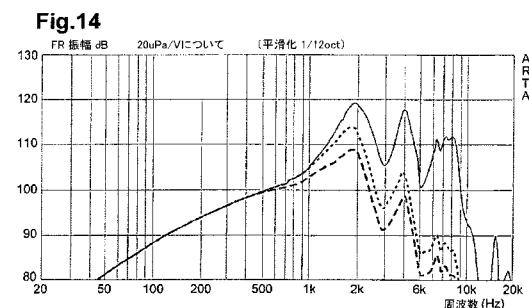
【図10】



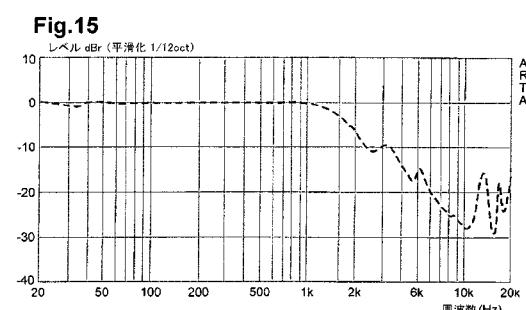
【図11】



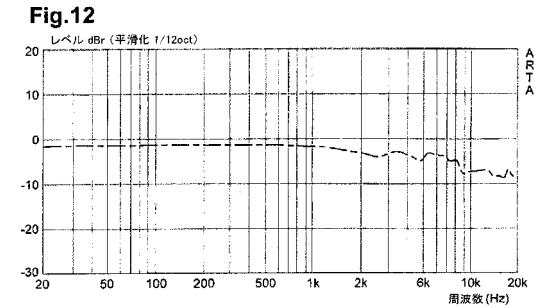
【図14】



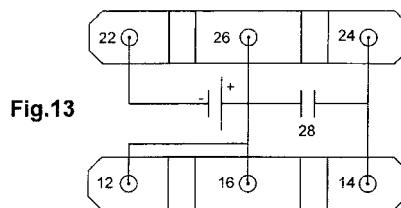
【図15】



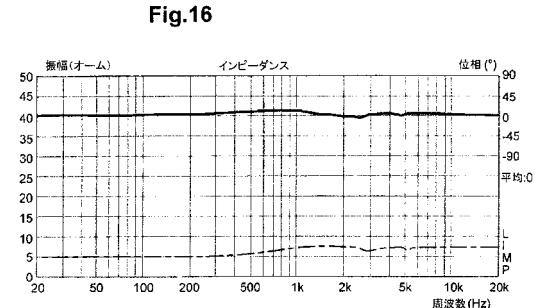
【図12】



【図13】



【図16】



【図17】

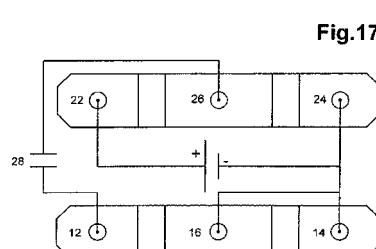
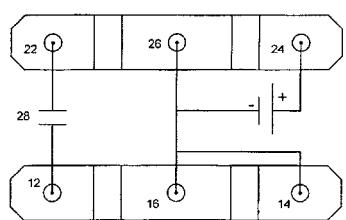


Fig.17

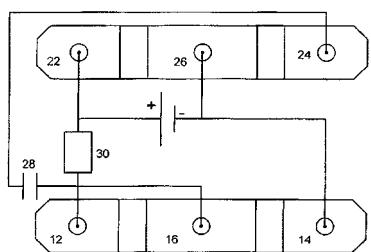
【図18】

Fig.18



【図19】

Fig.19



## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/EP2017/069080

A. CLASSIFICATION OF SUBJECT MATTER  
INV. H04R3/08 H04R11/02  
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
H04R

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages  | Relevant to claim No. |
|-----------|---|-----------------------|
| Y         | Sonion: "Data Sheet Receiver 2389",<br>, 20 January 2015 (2015-01-20), XP055358331,<br>Retrieved from the Internet:<br>URL: http://www.sonion.com/wp/wp-content/uploads/2389-3002874.pdf<br>[retrieved on 2017-03-23]<br>the whole document<br>-----<br>US 2 380 869 A (QUAM JAMES P)<br>31 July 1945 (1945-07-31)<br>page 2, column 2, lines 2-9; figures 1,4<br>page 5, column 1, line 19 - column 2, line<br>26<br>-----<br>JP 2011 040933 A (AUDIO TECHNICA KK)<br>24 February 2011 (2011-02-24)<br>abstract; figures 1-3<br>-----<br>-/- | 1-15                  |
| Y         |   | 1-15                  |
| A         |   | 1-15                  |

Further documents are listed in the continuation of Box C.

See patent family annex.

## \* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier application or patent but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

\*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

\*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

\*V\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

\*&\* document member of the same patent family

Date of the actual completion of the international search

Date of mailing of the international search report

11 September 2017

20/09/2017

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040,  
Fax: (+31-70) 340-3016

Authorized officer

Carrière, Olivier

1

## INTERNATIONAL SEARCH REPORT

|   |
|---|
| International application No<br>PCT/EP2017/069080 |
|---|

| C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT |   |                       |
|--|---|-----------------------|
| Category*  | Citation of document, with indication, where appropriate, of the relevant passages  | Relevant to claim No. |
| A  | US 2012/008814 A1 (ALWICKER MICHAEL JOSEPH [US] ET AL) 12 January 2012 (2012-01-12)<br>paragraphs [0004] - [0008]; figures<br>1a,1b,2<br>-----          | 1-15                  |
| A  | US 2006/008110 A1 (VAN HALTEREN AART Z [NL]) 12 January 2006 (2006-01-12)<br>paragraphs [0005], [0015], [0018],<br>[0019], [0037]; figures 2,3<br>----- | 1-15                  |

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

|   |
|---|
| International application No<br>PCT/EP2017/069080 |
|---|

| Patent document cited in search report |    | Publication date | Patent family member(s)   |  | Publication date |
|--|----|------------------|---|--|------------------|
| US 2380869                             | A  | 31-07-1945       | NONE  |  |                  |
| JP 2011040933                          | A  | 24-02-2011       | NONE  |  |                  |
| US 2012008814                          | A1 | 12-01-2012       | CN 102986245 A<br>EP 2591612 A1<br>JP 5793566 B2<br>JP 2013534115 A<br>KR 20130041196 A<br>SG 186794 A1<br>TW 201208400 A<br>US 2012008814 A1<br>WO 2012006211 A1 | 20-03-2013<br>15-05-2013<br>14-10-2015<br>29-08-2013<br>24-04-2013<br>28-02-2013<br>16-02-2012<br>12-01-2012<br>12-01-2012 |                  |
| US 2006008110                          | A1 | 12-01-2006       | AT 375073 T<br>CN 1719948 A<br>DE 602005002688 T2<br>DK 1617704 T3<br>EP 1617704 A2<br>US 2006008110 A1   | 15-10-2007<br>11-01-2006<br>17-07-2008<br>05-11-2007<br>18-01-2006<br>12-01-2006   |                  |

---

フロントページの続き

(81)指定国・地域 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,R0,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT

(74)代理人 100144082

弁理士 林田 久美子

(74)代理人 100142608

弁理士 小林 由佳

(74)代理人 100154771

弁理士 中田 健一

(74)代理人 100155963

弁理士 金子 大輔

(74)代理人 100150566

弁理士 谷口 洋樹

(72)発明者 グラニツキー・ピオトル

ポーランド国, 15 - 333 ビヤヴィエツィニエカ ストリート 10, カスタム・アート・エスピー・ゼット・オー・オー内

F ターム(参考) 5D005 BA03

5D021 AA04

5D220 AA47 AB03