

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年11月24日(24.11.2022)



(10) 国際公開番号

WO 2022/244262 A1

(51) 国際特許分類:
H04L 12/70 (2013.01)

京都武蔵野市緑町3丁目9-11 NTT
知的財産センタ内 Tokyo (JP).

(21) 国際出願番号: PCT/JP2021/019438

(22) 国際出願日: 2021年5月21日(21.05.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).

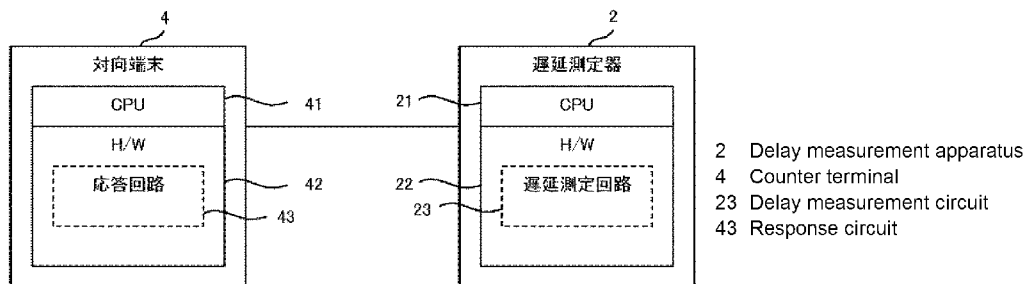
(72) 発明者: 王 寛(O, Hiroshi); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 浅香 航太(ASAKA, Kota); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 西本 恵太(NISHIMOTO, Keita); 〒1808585 東

(74) 代理人: 特許業務法人高田・高橋国際特許事務所 (TAKADA, TAKAHASHI & PARTNERS); 〒1040045 東京都中央区築地1丁目12番2号 コンワビル7階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: NETWORK DELAY MEASUREMENT SYSTEM, NETWORK DELAY MEASUREMENT METHOD, AND NETWORK DELAY MEASUREMENT DEVICE

(54) 発明の名称: ネットワーク遅延測定システム、ネットワーク遅延測定方法及びネットワーク遅延測定装置



(57) Abstract: The present invention enables delay measurement by a dedicated circuit without the use of software. A delay measurement apparatus according to the present invention comprises a general-purpose processor and a dedicated delay measurement circuit that operates in accordance with a circuit incorporated therein in advance and without the use of any program. A counter terminal communicates with the delay measurement apparatus. The dedicated delay measurement circuit is provided with a measurement packet generation unit, a response packet receiving unit, and a delay time calculation unit that are incorporated therein in advance. The measurement packet generation unit generates a measurement packet, transmits the measurement packet to the counter terminal, and stores the transmission time of the measurement packet. The response packet receiving unit receives a response packet from the counter terminal and stores the reception time of the response packet. The delay time calculation unit subtracts the transmission time from the reception time so as to calculate round-trip delay time. The counter terminal is provided with a dedicated response circuit that is incorporated therein in advance and that transmits the response packet when the measurement packet is received.

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 本発明はソフトウェアを用いず専用回路により遅延測定を実施できる。遅延測定器は、汎用プロセッサと、プログラムを用いず、予め組み込まれた回路に従って動作する遅延測定専用回路とを備える。対向端末は遅延測定器と通信する。遅延測定専用回路は、予め組み込まれた、測定パケット生成部と応答パケット受信部と遅延時間算出部とを備える。測定パケット生成部は、測定パケットを生成して対向端末へ送信し、測定パケットの送信時刻を記憶する。応答パケット受信部は、対向端末から応答パケットを受信し、応答パケットの受信時刻を記憶する。遅延時間算出部は、受信時刻から送信時刻を減算して往復遅延時間を算出する。対向端末は、予め組み込まれた、測定パケットを受信した場合に応答パケットを送信する応答専用回路を備える。

明 細 書

発明の名称：

ネットワーク遅延測定システム、ネットワーク遅延測定方法及びネットワーク遅延測定装置

技術分野

[0001] 本発明は、ネットワーク遅延測定システム、ネットワーク遅延測定方法及びネットワーク遅延測定装置に関する。

背景技術

[0002] 非特許文献１に開示されるように、ＩＣＭＰ（Internet Control Message Protocol）が知られている。ＩＣＭＰプロトコルは、ＴＣＰ／ＩＰが実装されたコンピュータ間で、通信状態を確認するために使用される。

[0003] ＩＣＭＰプロトコルを使用したネットワーク診断プログラムとしてpingが知られている。pingは、“echo request”のＩＣＭＰパケットを送信してから“echo reply”のＩＣＭＰパケットを受信するまでの時間を往復遅延時間として計測する。pingは、ネットワーク上における二つのノード間（遅延測定器と対向端末が１：１の構成）における往復遅延時間を計測するものである。

先行技術文献

非特許文献

[0004] 非特許文献１：“Internet Control Message Protocol,” RFC 792, Sept. 1981.

発明の概要

発明が解決しようとする課題

[0005] 図７を参照して、ソフトウェアにより実装された遅延測定処理の課題について説明する。図７において、遅延測定器７０はコンピュータネットワーク７１を介して対向端末７２に接続している。pingはソフトウェアにより

実装され、CPU 73、74上で遅延測定処理が演算される。CPU 73、74は汎用プロセッサであり、遅延測定処理を演算中に、ソフトウェアにより実装された他機能の演算が要求されることがある。その場合、演算の優先度によっては遅延測定処理が一時停止される。これを割り込み処理という。

[0006] 他機能の割り込み処理によって、遅延測定処理は演算を一時停止することから、正確な遅延時間を測定できないという課題がある。また、汎用プロセッサであるCPU 73、74による演算では、必ずしも演算速度および情報伝達速度が十分ではなく、遅延時間の算出に要する時間が十分に短いとは言えない。高速大容量通信のニーズが高まる中、情報処理基盤として高速かつ高精度な遅延測定技術が求められている。高速かつ高精度な遅延測定により、ネットワーク内で発生する遅延の変動を把握し、ネットワーク制御（経路変更など）に活用することが期待されている。

[0007] 本発明は、上述のような課題を解決するためになされたもので、高速かつ高精度な遅延測定が可能なネットワーク遅延測定システム、ネットワーク遅延測定方法及びネットワーク遅延測定装置を提供することを目的とする。

課題を解決するための手段

[0008] 第1の観点は、ネットワーク遅延測定システムに関連する。

ネットワーク遅延測定システムは、遅延測定器と対向端末とを備える。

前記遅延測定器は、ロードしたプログラムに従って動作する汎用プロセッサと、前記汎用プロセッサよりもレイテンシが小さく、前記プログラムを用いず、予め組み込まれた回路に従って動作する遅延測定専用回路と、を備える。

前記対向端末は、コンピュータネットワークを介して前記遅延測定器と通信する。

前記遅延測定専用回路は、予め組み込まれた、測定パケット生成部と応答パケット受信部と遅延時間算出部とを備える。

前記測定パケット生成部は、測定パケットを生成し、該測定パケットを前記対向端末へ送信し、該測定パケットの送信時刻を記憶する。

前記応答パケット受信部は、前記対向端末から応答パケットを受信し、該応答パケットの受信時刻を記憶する。

前記遅延時間算出部は、前記受信時刻から前記送信時刻を減算して往復遅延時間を算出する。

前記対向端末は、予め組み込まれた、応答専用回路を備える。

前記応答専用回路は、前記測定パケットを受信した場合に前記応答パケットを送信する。

[0009] 第2の観点は、遅延測定器と対向端末とを用いたネットワーク遅延測定方法に関連する。

前記遅延測定器は、ロードしたプログラムに従って動作する汎用プロセッサと、前記汎用プロセッサよりもレイテンシが小さく、前記プログラムを用いず、予め組み込まれた回路に従って動作する遅延測定専用回路と、を備える。

前記対向端末は、コンピュータネットワークを介して前記遅延測定器と通信し、予め組み込まれた回路に従って動作する応答専用回路を備える。

前記ネットワーク遅延測定方法は、測定パケット生成ステップと、応答パケット送信ステップと、応答パケット受信ステップと、遅延時間算出ステップとを備える。

前記測定パケット生成ステップは、前記遅延測定専用回路を用いて、測定パケットを生成し、該測定パケットを前記対向端末へ送信し、該測定パケットの送信時刻を記憶する。

前記応答パケット送信ステップは、前記対向端末が前記測定パケットを受信した場合に、前記応答専用回路を用いて応答パケットを送信する。

前記応答パケット受信ステップは、前記遅延測定専用回路を用いて、前記対向端末から前記応答パケットを受信し、該応答パケットの受信時刻を記憶する。

前記遅延時間算出ステップは、前記汎用プロセッサまたは前記遅延測定専用回路を用いて、前記受信時刻から前記送信時刻を減算して往復遅延時間を

算出する。

[0010] 第3の観点は、ネットワーク遅延測定装置に関連する。

ネットワーク遅延測定装置は、コンピュータネットワークを介して対向端末と通信する遅延測定器である。

前記ネットワーク遅延測定装置は、ロードしたプログラムに従って動作する汎用プロセッサと、前記汎用プロセッサよりもレイテンシが小さく、前記プログラムを用いずに予め組み込まれた回路に従って動作する遅延測定専用回路と、を備える。

前記遅延測定専用回路は、予め組み込まれた、測定パケット生成部と応答パケット受信部と遅延時間算出部とを備える。

前記測定パケット生成部は、測定パケットを生成し、該測定パケットを前記対向端末へ送信し、該測定パケットの送信時刻を記憶する。

前記応答パケット受信部は、前記対向端末から応答パケットを受信し、該応答パケットの受信時刻を記憶する。

前記遅延時間算出部は、前記受信時刻から前記送信時刻を減算して往復遅延時間を算出する。

[0011] 第4の観点は、ネットワーク遅延測定装置に関連する。

ネットワーク遅延測定装置は、コンピュータネットワークを介して遅延測定器と通信する対向端末である。

前記ネットワーク遅延測定装置は、予め組み込まれた回路に従って動作する応答専用回路と、バッファと、受信した測定パケットを前記応答専用回路と前記バッファとにそれぞれ送信する二分岐回路と、を備える。

前記応答専用回路は、前記バッファを介さずに前記二分岐回路から前記測定パケットを受信し、前記応答パケットを送信する。

発明の効果

[0012] 本発明によれば、予め組み込まれた遅延測定専用回路および応答専用回路により、遅延測定パケットおよび応答パケットが生成され、ソフトウェア処理は必要としない。そのため、本発明によれば、割り込み処理の影響を受け

ることなく、高速かつ高精度な遅延測定が可能である。このような技術によれば、ネットワーク内で発生する遅延の変動を把握し、ネットワーク制御（経路変更など）に活用することができる。

図面の簡単な説明

[0013] [図1]本発明の実施の形態1に係るネットワーク遅延測定システムの概要を説明するための概念図である。

[図2]本発明の実施の形態1に係るネットワーク遅延測定装置の概要を説明するための概念図である。

[図3]本発明の実施の形態1に係る遅延測定器が有する構成を例示するブロック図である。

[図4]本発明の実施の形態1に係る対向端末が有する構成を例示するブロック図である。

[図5]本発明の実施の形態1に係る対向端末が有する構成を例示するブロック図である。

[図6]本発明の実施の形態2に係るネットワーク遅延測定システムの概要を説明するための概念図である。

[図7]ソフトウェア実装による遅延計測処理の課題について説明するための図である。

発明を実施するための形態

[0014] 以下、図面を参照して本発明の実施の形態について詳細に説明する。尚、各図において共通する要素には、同一の符号を付して重複する説明を省略する。

[0015] 実施の形態1.

(1) ネットワーク遅延測定システム

図1は、実施の形態1に係るネットワーク遅延測定システムの概要を説明するための概念図である。図1に示すネットワーク遅延測定システム1は、遅延測定器2、コンピュータネットワーク3、少なくとも1つの対向端末4、複数の分岐器5を備える。図1には対向端末4として、第1対向端末4a

、第2対向端末4 b、第3対向端末4 cが例示されている。遅延測定器2および対向端末4は、ネットワーク遅延測定装置として機能する。

[0016] 遅延測定器2は、分岐器5およびコンピュータネットワーク3を介して、各対向端末4へ接続している。遅延測定器2は、対向端末4との間の遅延時間を測定する機能を備える装置である。

[0017] 対向端末4は、遅延時間を測定する対象の装置である。対向端末4は、遅延測定器2からの要求信号（遅延測定パケット）に応じて応答信号（応答パケット）を送信する機能を備える装置である。対向端末4は、パーソナルコンピュータのようなユーザエンド端末でもよいし、ONU（Optical Network Unit）のようなネットワーク上の端末であってもよい。また、対向端末4は1台でもよいし、複数台でもよい。

[0018] コンピュータネットワーク3は、有線または無線のネットワークであり、ネットワークの種類および規模は問わない。一例として、コンピュータネットワーク3は、光ネットワークである。

[0019] 分岐器5は、遅延測定器2と対向端末4をネットワーク化するための装置である。分岐器5は、例えば光ネットワークにおいては光スイッチや光カプラなどである。

[0020] 図2は、実施の形態1に係るネットワーク遅延測定装置の概要について説明するための図である。図2において、遅延測定器2と対向端末4は1：1の構成であるが、1：nの構成であってもよい。

[0021] 遅延測定器2は、メモリ（図示省略）、CPU21およびハードウェア処理部22を有する。対向端末4は、メモリ（図示省略）、CPU41およびハードウェア処理部42を有する。CPU21、41は、メモリからロードしたプログラムに従って動作する汎用プロセッサである。プログラムの処理内容は限定されない。ハードウェア処理部22、42は、プログラムを用いず、予め組み込まれた回路に従って動作する遅延測定のための専用回路である。ハードウェア処理部22、42は、内部メモリを備える。ハードウェア処理部22、42は、例えば、FPGA、GPUを含む。CPU21、41

は汎用のOSや汎用バスを経由して通信するため、割り込み処理が発生すると遅延が発生するが、ハードウェア処理部22、42はデータソースにダイレクトにアクセスできることに加え、ロジックが予め組み込まれているので、高速かつ一定の速度で応答が返ってくる。

[0022] 遅延測定器2および対向端末4の間の遅延時間の測定は、専用回路である遅延測定回路23および応答回路43により実行される。

[0023] (2) 遅延測定器

次に、図3を参照して遅延測定器2について説明する。図3は、実施の形態1に係る遅延測定器2が有する構成を例示するブロック図である。ハードウェア処理部22は、遅延測定専用の回路として構成された遅延測定回路23を備える。ハードウェア処理部22に実装された遅延測定回路23は、CPU21を介さずに実行される。

[0024] 遅延測定回路23は、予め組み込まれた測定パケット生成部24、応答パケット受信部25、遅延時間算出部26を備える。

[0025] 測定パケット生成部24は、遅延測定パケットを生成し、遅延測定パケットを対向端末4へ送信する。また、測定パケット生成部24は、遅延測定パケットを送信した送信時刻を記憶する。

[0026] 応答パケット受信部25は、対向端末4から応答パケットを受信し、該応答パケットの受信時刻を記憶する。送信時刻および受信時刻は、例えば遅延測定回路23の内部メモリに記憶される。

[0027] 遅延時間算出部26は、応答パケットを受信した受信時刻から遅延測定パケットを送信した送信時刻を減算して、往復に要した時間を往復遅延時間として算出する。

[0028] (3) 対向端末

次に、図4を参照して対向端末4について説明する。図4は、実施の形態1に係る対向端末4が有する構成を例示するブロック図である。ハードウェア処理部42は、応答回路43、バッファ44、二分岐回路45を備える。応答回路43は、遅延測定専用に構成された回路である。ハードウェア処理

部 4 2 に実装された回路は、CPU 4 1 を介さずに実行される。

[0029] バッファ 4 4 は、下りバッファと上りバッファを含む。バッファ 4 4 は少なくとも 1 つのキューを有する。

[0030] 二分岐回路 4 5 は、下りバッファの上流に設けられ、受信した遅延測定パケットを応答回路 4 3 とバッファ 4 4 とにそれぞれ送信する。

[0031] 応答回路 4 3 は、バッファ 4 4 を介さずに二分岐回路 4 5 から遅延測定パケットを受信し、すぐに応答パケットを送信する。すなわち、遅延測定パケットは下りバッファより前に応答回路 4 3 に入力される。応答パケットは上りバッファに入力される。この構成によれば、対向端末 4 の下りキューイング遅延を含めない遅延時間を測定することができる。

[0032] (4) 効果

以上説明したように、本実施形態のシステムは、予め組み込まれた遅延測定専用回路および応答専用回路により、遅延測定パケットおよび応答パケットが生成され、ソフトウェア処理を必要としない。そのため、割り込み処理の影響を受けることなく、高速かつ高精度な遅延測定を実現できる。

[0033] (5) 変形例

変形例について説明する。上述した実施の形態 1 のシステムにおいては、遅延時間算出部 2 6 をハードウェア処理部 2 2 に予め組み入れることで遅延時間を高速に算出している。ところで、送信時刻および受信時刻をハードウェア処理部 2 2 にて把握済みであることから、遅延時間算出部 2 6 の処理をソフトウェアにより実装し CPU 2 1 で実行することとしても高精度な遅延測定を実現することができる。また、この場合、送信時刻および受信時刻はデータベース等に保存されてもよい。

[0034] 図 5 は、対向端末 4 の別の構成を例示するブロック図である。この構成例では、二分岐回路 4 5 は、下りバッファの下流に設けられ、バッファ 4 4 にキューイングされた遅延測定パケットを順に応答回路 4 3 へ送信する。この構成例によれば、対向端末 4 の下りキューイング遅延を含めた遅延時間を測定することができる。

[0035] また、対向端末4は、バッファ44を有さない構成とすることも可能である。

[0036] また、遅延測定パケット及び応答パケットの送信方法は、インバンド（データ主信号の間に挿入して送信する方式）であっても、アウトオブバンド（データ主信号とは異なる帯域を用いて送信する方式）であってもよい。すなわち、pingのような手法（インバンド）に限定されるものではない。

[0037] 実施の形態2.

次に、図6を参照して本発明の実施の形態2について説明する。本技術を時分割多重アクセスの光通信システムに適用する場合、以下の課題がある。

（A）対向端末4毎に計測を実施する必要がある、対向端末4の数に比例して計測に必要なパケット数が増加し、帯域を圧迫する。

（B）マルチアクセスによる送信待機遅延が、計測される遅延時間に含まれ、正確な経路遅延を計測できない。

そこで、本実施形態では、時分割多重化方式で通信するシステムにおいて、高速かつ高精度な遅延測定を実現することとした。

[0038] （1）ネットワーク遅延測定システム

図6は、実施の形態2に係るネットワーク遅延測定システムの概要を説明するための概念図である。実施の形態2に係るネットワーク遅延測定システム1は、複数の対向端末4を備える。図6に示す例では、1つの遅延測定器2はN台の対向端末4に接続している（Nは2以上の整数）。

[0039] 遅延測定器2および対向端末4は、時分割多重化方式で通信する。時分割多重による通信システムとしては、例えばPON（Passive Optical Network）がある。ただし、本技術が適用されるネットワーク構成はPONにおけるダブルスター型に限定されない。

[0040] （2）遅延測定器

実施の形態2に係る遅延測定器2の遅延測定回路23は、上述した実施の形態1の構成において測定パケット生成部24の処理が一部変更され、かつ、新たに上り送信制御部27を備える。なお、上り送信制御部27は、遅延

測定器 2 と対向端末 4 との間に接続される別の装置に実装されていても良い。

[0041] 測定パケット生成部 24 は、ブロードキャストで遅延測定パケットを送信する。なお、測定パケット生成部 24 は、複数の対向端末 4 をグループ化して当該グループを宛先としてマルチキャストで遅延測定パケットを送信しても良いし、対向端末毎のユニキャストで遅延測定パケットを送信しても良い。

[0042] 上り送信制御部 27 は、第 1 対向端末 4a ～第 n 対向端末 4n の遅延測定器 2 への上り送信が衝突しないように各上り送信タイミングを決定する。決定された各上り送信タイミングは、第 1 対向端末 4a ～第 n 対向端末 4n へ通知される。

[0043] (3) 対向端末

実施の形態 2 に係る各対向端末 4 の応答回路 43 は、上述した実施の形態 1 の構成に加えて送信タイミング制御部 46 と待機時間測定部 47 とを更に備える。

[0044] 送信タイミング制御部 46 は、通知された上り送信タイミングに基づいて上り送信を実行する。

[0045] 待機時間測定部 47 は、応答パケットが生成されてから上り送信の機会が訪れるまでの待機時間を計測し、該待機時間を応答パケットに付与する。応答パケットは遅延測定回路 23 へ送信される。

[0046] 遅延時間算出部 26 は、応答パケットを受信した受信時刻から、測定パケットを送信した送信時刻および待機時間を減算して、往復に要した時間を、往復遅延時間として算出する。

[0047] (4) 効果

以上説明したように、本実施形態のシステムによれば、実施の形態 1 と同様の効果を奏する。すなわち、本実施形態によれば、割り込み処理の影響を受けずに、高速かつ高精度な遅延測定を実現できる。また、応答パケットが生成されてから送信されるまでの待機時間を測定することにより、マルチア

クセスにおける送信待機遅延の影響を除外でき、正確な経路遅延の測定が可能である。さらに、ブロードキャストまたはマルチキャストにて遅延測定パケットが送信されるため、遅延計測に必要なパケット数・オーバーヘッドを削減でき、ネットワークの帯域圧迫を抑制できる。

[0048] 以上、本発明の実施の形態について説明したが、本発明は、上記の実施の形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲で種々変形して実施することができる。上述した実施の形態において各要素の個数、数量、量、範囲等の数に言及した場合、特に明示した場合や原理的に明らかにその数に特定される場合を除いて、その言及した数にこの発明が限定されるものではない。また、上述した実施の形態において説明する構造等は、特に明示した場合や明らかに原理的にそれに特定される場合を除いて、この発明に必ずしも必須のものではない。

符号の説明

- [0049] 1 ネットワーク遅延測定システム
- 2 遅延測定器
 - 3 コンピュータネットワーク
 - 4 対向端末
 - 5 分岐器
 - 2 1, 4 1 CPU
 - 2 2, 4 2 ハードウェア処理部
 - 2 3 遅延測定回路
 - 2 4 測定パケット生成部
 - 2 5 応答パケット受信部
 - 2 6 遅延時間算出部
 - 2 7 送信制御部
 - 4 3 応答回路
 - 4 4 バッファ
 - 4 5 二分岐回路

- 4 6 送信タイミング制御部
- 4 7 待機時間測定部
- 7 0 遅延測定器
- 7 1 コンピュータネットワーク
- 7 2 対向端末

請求の範囲

- [請求項1] ロードしたプログラムに従って動作する汎用プロセッサと、前記汎用プロセッサよりもレイテンシが小さく、前記プログラムを用いず、予め組み込まれた回路に従って動作する遅延測定専用回路と、を備える遅延測定器と、
- コンピュータネットワークを介して前記遅延測定器と通信する対向端末と、を備え、
- 前記遅延測定専用回路は、予め組み込まれた、
- 測定パケットを生成し、該測定パケットを前記対向端末へ送信し、該測定パケットの送信時刻を記憶する測定パケット生成部と、
- 前記対向端末から応答パケットを受信し、該応答パケットの受信時刻を記憶する応答パケット受信部と、を備え、
- 前記汎用プロセッサまたは前記遅延測定専用回路は、
- 前記受信時刻から前記送信時刻を減算して往復遅延時間を算出する遅延時間算出部を備え、
- 前記対向端末は、予め組み込まれた、
- 前記測定パケットを受信した場合に前記応答パケットを送信する応答専用回路を備えること、
- を特徴とするネットワーク遅延測定システム。
- [請求項2] 前記対向端末は、
- バッファと、
- 受信した前記測定パケットを前記応答専用回路と前記バッファとにそれぞれ送信する二分岐回路と、を備え、
- 前記応答専用回路は、前記バッファを介さずに前記二分岐回路から前記測定パケットを受信し、前記応答パケットを送信すること、
- を特徴とする請求項1に記載のネットワーク遅延測定システム。
- [請求項3] 前記測定パケット生成部は、ブロードキャストまたはマルチキャストで前記測定パケットを送信すること、

を特徴とする請求項 1 又は 2 に記載のネットワーク遅延測定システム。

[請求項4] 前記遅延測定器および前記対向端末は、時分割多重化方式で通信し、
前記対向端末は、少なくとも第 1 対向端末および第 2 対向端末を含み、

前記ネットワーク遅延測定システムは、前記第 1 対向端末および前記第 2 対向端末の前記遅延測定器への上り送信が衝突しないように上り送信タイミングを決定する上り送信制御部を備え、

前記応答専用回路は、

前記決定された上り送信タイミングに基づいて前記上り送信を実行する送信タイミング制御部と、

前記応答パケットが生成されてから前記上り送信の機会が訪れるまでの待機時間を計測し、該待機時間を前記応答パケットに付与する待機時間測定部と、を備え、

前記遅延時間算出部は、前記応答パケットを受信した前記受信時刻から、前記測定パケットを送信した前記送信時刻および前記待機時間を減算して、前記往復遅延時間を算出すること、

を特徴とする請求項 3 に記載のネットワーク遅延測定システム。

[請求項5] ロードしたプログラムに従って動作する汎用プロセッサと、前記汎用プロセッサよりもレイテンシが小さく、前記プログラムを用いず、予め組み込まれた回路に従って動作する遅延測定専用回路と、を備える遅延測定器と、

コンピュータネットワークを介して前記遅延測定器と通信し、予め組み込まれた回路に従って動作する応答専用回路を備える対向端末と、を用いたネットワーク遅延測定方法であって、

前記遅延測定専用回路を用いて、測定パケットを生成し、該測定パケットを前記対向端末へ送信し、該測定パケットの送信時刻を記憶す

る測定パケット生成ステップと、

前記対向端末が前記測定パケットを受信した場合に、前記応答専用回路を用いて応答パケットを送信する応答パケット送信ステップと、

前記遅延測定専用回路を用いて、前記対向端末から前記応答パケットを受信し、該応答パケットの受信時刻を記憶する応答パケット受信ステップと、

前記汎用プロセッサまたは前記遅延測定専用回路を用いて、前記受信時刻から前記送信時刻を減算して往復遅延時間を算出する遅延時間算出ステップと、

を備えることを特徴とするネットワーク遅延測定方法。

[請求項6]

前記対向端末は、

バッファと、

受信した前記測定パケットを前記応答専用回路と前記バッファとにそれぞれ送信する二分岐回路と、を備え、

前記応答パケット送信ステップは、前記バッファを介さずに前記二分岐回路から前記測定パケットを受信し、前記応答パケットを送信すること、

を特徴とする請求項5に記載のネットワーク遅延測定方法。

[請求項7]

コンピュータネットワークを介して対向端末と通信するネットワーク遅延測定装置であって、

ロードしたプログラムに従って動作する汎用プロセッサと、

前記汎用プロセッサよりもレイテンシが小さく、前記プログラムを用いずに予め組み込まれた回路に従って動作する遅延測定専用回路と、を備え、

前記遅延測定専用回路は、予め組み込まれた、

測定パケットを生成し、該測定パケットを前記対向端末へ送信し、該測定パケットの送信時刻を記憶する測定パケット生成部と、

前記対向端末から応答パケットを受信し、該応答パケットの受信

時刻を記憶する応答パケット受信部と、を備え、

前記汎用プロセッサまたは前記遅延測定専用回路は、

前記受信時刻から前記送信時刻を減算して往復遅延時間を算出する遅延時間算出部を備えること、

を特徴とするネットワーク遅延測定装置。

[請求項8]

コンピュータネットワークを介して遅延測定器と通信するネットワーク遅延測定装置であって、

予め組み込まれた回路に従って動作する応答専用回路と、

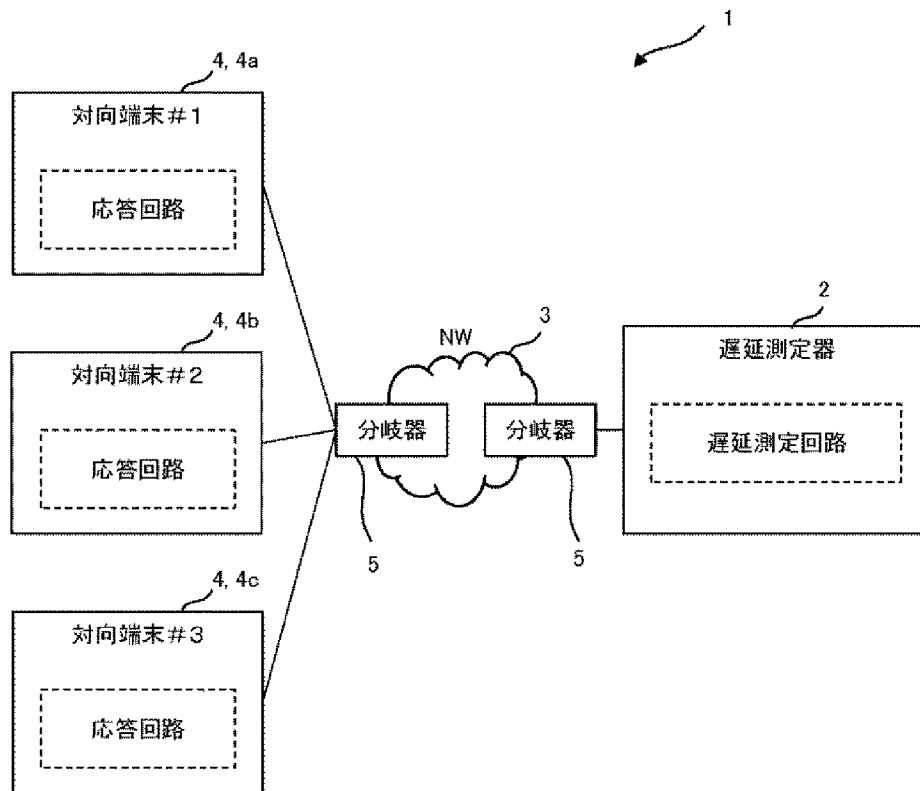
バッファと、

受信した測定パケットを前記応答専用回路と前記バッファとにそれぞれ送信する二分岐回路と、を備え、

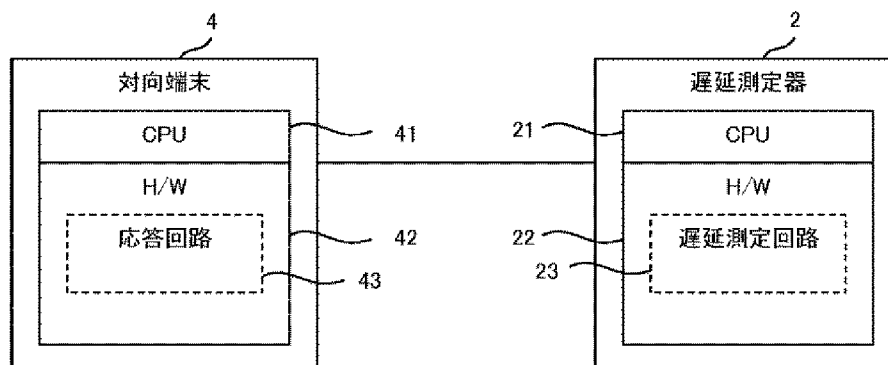
前記応答専用回路は、前記バッファを介さずに前記二分岐回路から前記測定パケットを受信し、応答パケットを送信すること、

を特徴とするネットワーク遅延測定装置。

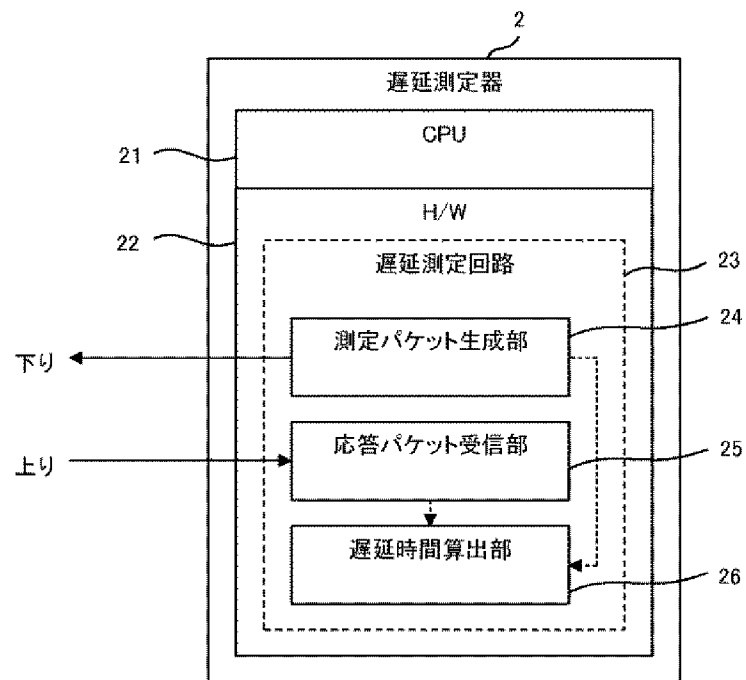
[図1]



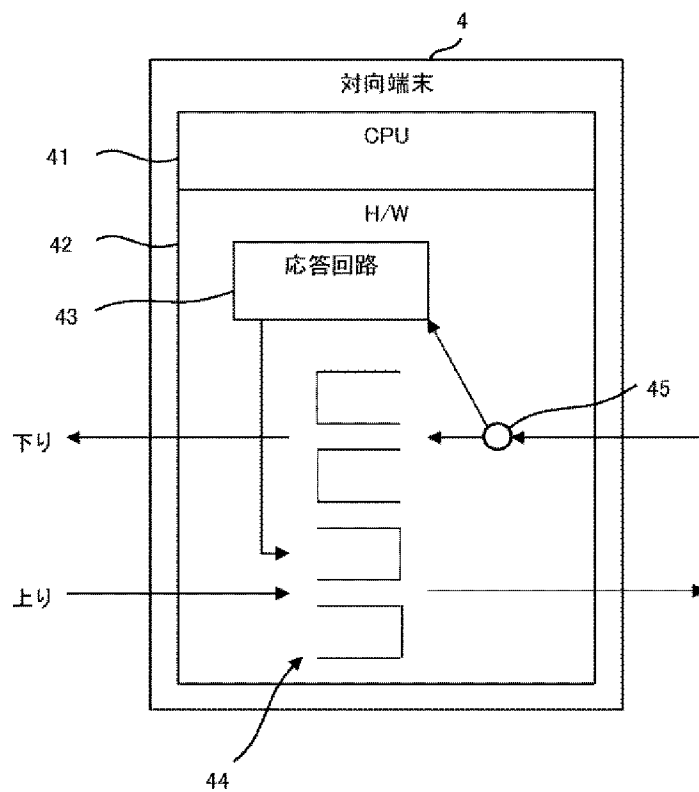
[図2]



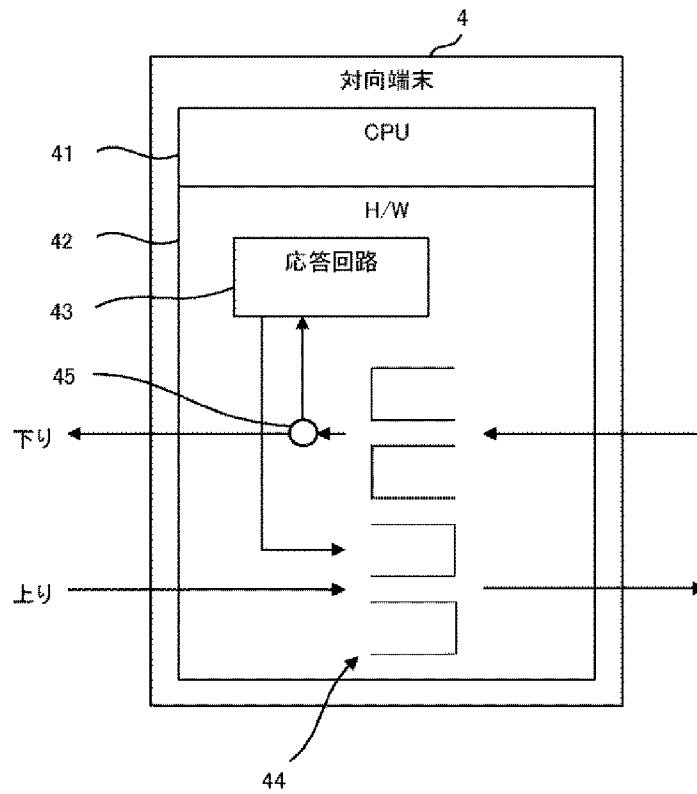
[図3]



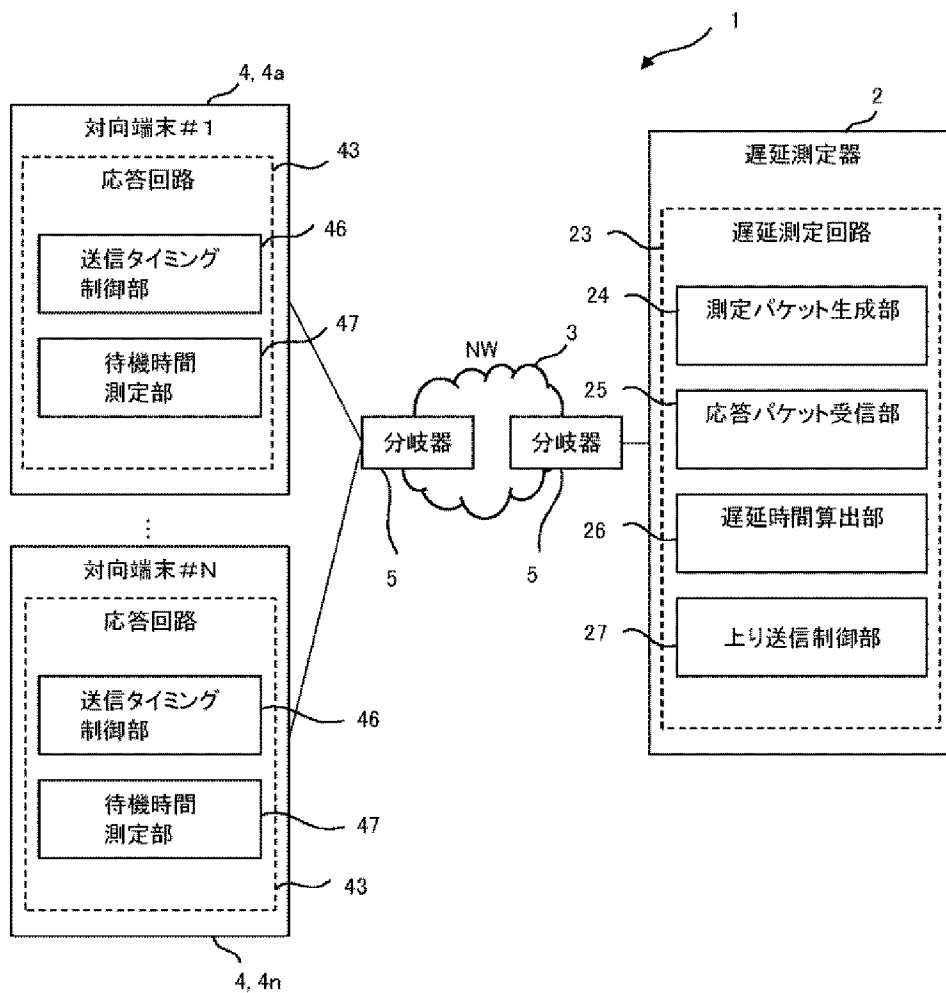
[図4]



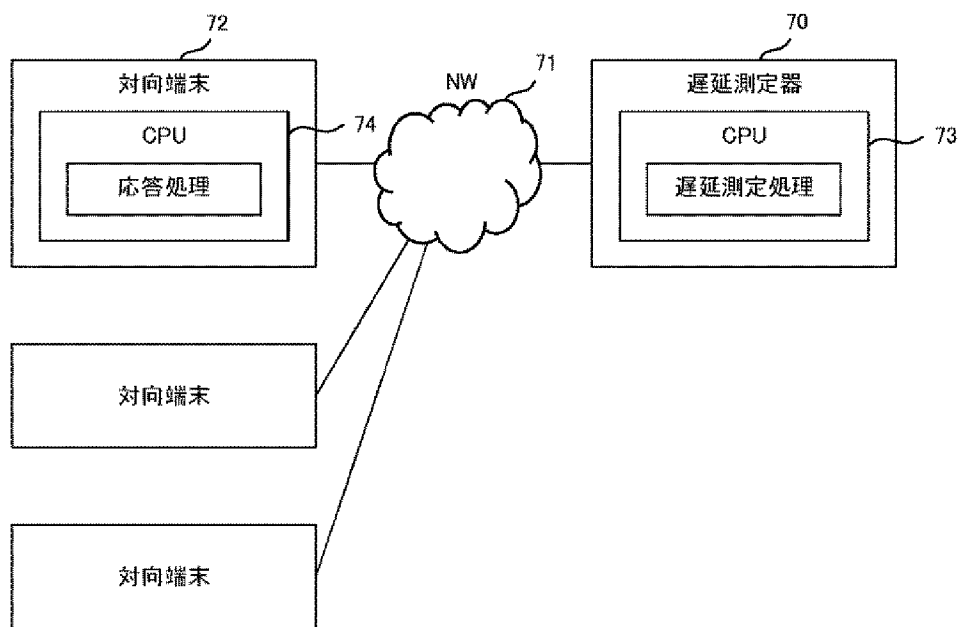
[図5]



[図6]



[図7]



RELATED ART

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/019438

A. CLASSIFICATION OF SUBJECT MATTER

H04L 12/70(2013.01)i

FI: H04L12/70 100Z

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L12/70

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-153367 A (FUJITSU LTD) 08 August 2013 (2013-08-08) paragraphs [0024], [0027], [0036], [0039], [0041], fig. 1, 6	1-3, 5-8
A	paragraphs [0024], [0027], [0036], [0039], [0041], fig. 1, 6	4
Y	JP 2010-088040 A (HITACHI CABLE LTD) 15 April 2010 (2010-04-15) paragraph [0049], fig. 3	1-3, 5-8
Y	JP 2000-209205 A (FUJITSU I-NETWORK SYSTEMS LTD) 28 July 2000 (2000-07-28) paragraph [0024], fig. 11	3
Y	JP 2002-368770 A (HITACHI CABLE LTD) 20 December 2002 (2002-12-20) paragraph [0018], fig. 5	3

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
25 June 2021 (25.06.2021)

Date of mailing of the international search report
13 July 2021 (13.07.2021)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2021/019438

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2013-153367 A	08 Aug. 2013	US 2013/0195442 A1 paragraphs [0038], [0040], [0050], [0053], [0055], fig. 1A-1C, 6	
JP 2010-088040 A	15 Apr. 2010	(Family: none)	
JP 2000-209205 A	28 Jul. 2000	(Family: none)	
JP 2002-368770 A	20 Dec. 2002	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04L 12/70(2013.01)i FI: H04L12/70 100Z														
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H04L12/70 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2021年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2021年	日本国実用新案登録公報	1996 - 2021年	日本国登録実用新案公報	1994 - 2021年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2021年													
日本国実用新案登録公報	1996 - 2021年													
日本国登録実用新案公報	1994 - 2021年													
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
Y	JP 2013-153367 A（富士通株式会社）08.08.2013（2013 - 08 - 08） 段落[0024], [0027], [0036], [0039], [0041], 図1, 6	1-3, 5-8												
A	段落[0024], [0027], [0036], [0039], [0041], 図1, 6	4												
Y	JP 2010-088040 A（日立電線株式会社）15.04.2010（2010 - 04 - 15） 段落[0049], 図3	1-3, 5-8												
Y	JP 2000-209205 A（富士通アイ・ネットワークシステムズ株式会社）28.07.2000 （2000 - 07 - 28） 段落[0024], 図11	3												
Y	JP 2002-368770 A（日立電線株式会社）20.12.2002（2002 - 12 - 20） 段落[0018], 図5	3												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 25.06.2021	国際調査報告の発送日 13.07.2021													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 中川 幸洋 5X 1212 電話番号 03-3581-1101 内線 3596													

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2021/019438

引用文献			公表日	パテントファミリー文献	公表日
JP	2013-153367	A	08.08.2013	US 2013/0195442 A1 段落[0038], [0040], [0050], [0053], [0055], 図1A-1C, 6	
JP	2010-088040	A	15.04.2010	(ファミリーなし)	
JP	2000-209205	A	28.07.2000	(ファミリーなし)	
JP	2002-368770	A	20.12.2002	(ファミリーなし)	