

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4301475号
(P4301475)

(45) 発行日 平成21年7月22日(2009.7.22)

(24) 登録日 平成21年5月1日(2009.5.1)

(51) Int.Cl. F I
 H O 4 B 7/005 (2006.01) H O 4 B 7/005
 H O 4 B 1/76 (2006.01) H O 4 B 1/76

請求項の数 6 (全 13 頁)

(21) 出願番号	特願平11-295778	(73) 特許権者	596092698
(22) 出願日	平成11年10月18日(1999.10.18)		アルカテルルーセント ユーエスエー
(65) 公開番号	特開2000-188565(P2000-188565A)		インコーポレーテッド
(43) 公開日	平成12年7月4日(2000.7.4)		アメリカ合衆国 07974 ニュージャ
審査請求日	平成13年3月19日(2001.3.19)		ーシー, マレイ ヒル, マウンテン アヴ
審判番号	不服2005-12707(P2005-12707/J1)		ェニュー 600-700
審判請求日	平成17年7月5日(2005.7.5)	(74) 代理人	100064447
(31) 優先権主張番号	98308514.3		弁理士 岡部 正夫
(32) 優先日	平成10年10月19日(1998.10.19)	(74) 代理人	100085176
(33) 優先権主張国	欧州特許庁(EP)		弁理士 加藤 伸晃
		(74) 代理人	100106703
			弁理士 産形 和央
		(74) 代理人	100096943
			弁理士 臼井 伸一

最終頁に続く

(54) 【発明の名称】 データストリーム中で受信されたデータバーストのタイミング位置を推定する方法

(57) 【特許請求の範囲】

【請求項1】

データストリーム中で受信されたデータバーストのタイミング位置を推定する方法であって、各データバーストが固定された位置にトレーニングシーケンスから成るいくつかのビットを含むような方法において、

最初のN個の受信データバーストの各々に対して、

該トレーニングシーケンスの複数の推定タイミング位置を決定するステップと、

該推定タイミング位置の各々について、該推定タイミング位置と記憶されたトレーニングシーケンスの間の相関をとって、相関値を求めるステップと、

最高の相関値に関連づけられたタイミング位置を決定するステップと、

該最初のN個のデータバーストの各々について最高の相関値の平均タイミング位置を決定するステップと、

次のM個のデータバーストに対して、

該最初のN個のデータバーストについての平均タイミング位置に基づいて、各データバーストのタイミング位置を推定するステップと、を有することを特徴とする方法。

【請求項2】

前記最初のN個のデータバーストの各々に対して、最高の相関値に関連づけられたタイミング位置に基づいて、データバーストを等化するステップと、

前記次のM個のバーストに対して、前記最初のN個のデータバーストに対して決

定された平均タイミング位置に基づいて、各データバーストを等化するステップとをさらに含む請求項 1 記載の方法。

【請求項 3】

前記平均タイミング位置を決定するステップが、最高の相関値に関連づけられた各タイミング位置に対して重み付けを割り当てる処理を含む請求項 1 または 2 記載の方法。

【請求項 4】

前記重み付けが、関連づけられたエネルギーレベルのレベルに依存して、各タイミング位置に割り当てられる請求項 3 記載の方法。

【請求項 5】

データストリーム中で受信されたデータバーストを同期化するための受信機であって、各データバーストが、固定された位置にトレーニングシーケンスから成るいくつかのビットを含み、データストリーム中で受信されたデータバーストのタイミング位置を推定するための回路を含む受信機において、

最初の N 個の受信データバーストの各々に対して、該受信機は、該トレーニングシーケンスの複数のタイミング位置を推定し、および各推定タイミング位置について該推定タイミング位置と記憶されたトレーニングシーケンスの間の相関をとって、相関値を求め、最高の相関値に関連づけられたタイミング位置を決定し、

最初の N 個のデータバーストの各々について最高の相関値の平均タイミング位置を決定し、および

次の M 個のデータバーストに対して、該受信機は、該最初の N 個のデータバーストについての平均タイミング位置に基づいて、各データバーストのタイミング位置を推定するようにしたことを特徴とする受信機。

【請求項 6】

請求項 5 記載の受信機を含む通信システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、送信される無線信号中のトレーニングシーケンスの追跡に係り、特に、GSM システムにおけるデータバースト中のトレーニングシーケンスの追跡に関するが、これに限定されない。この発明は、雑音の大きな低い信号対雑音比の環境に適用される場合に特に有利である。

【0002】

【従来の技術】

無線通信において、システムインターシンボルインタフェース (ISI) は、受信アンテナから遠く離れた対象物からの反射により無線パス中において生じる。シンボルは、時間的に広がっていき、隣接するシンボルが互いに干渉する。無線通信システムの受信機は、送信することを意図された情報を決定しなければならない。

【0003】

GSM システムにおいて、データはタイムスロット内に配置されたバースト中で送信される。既知のパターンおよび良好な自動相関特性を有するトレーニングシーケンスが、データバーストの中央に配置される。トレーニングシーケンスは、バーストの第 1 および第 2 の半分に対する正確なチャネル推定を提供するために、バーストの中央に配置される。受信されるバーストの時間的な位置は、バースト毎に変化する。これは、伝播チャネルの変化および移動体局の移動による。

【0004】

GSM システムにおいて、チャネルイコライザが、受信機中に備えられる。受信信号のパス中に配置されるイコライザの目的は、正しい決定の確率を最大化するために、ISI およびマルチパス効果を可能な限り低減することである。チャネルイコライザは、バースト中のトレーニングシーケンスを使用して、マルチパス効果を等化する。等化を有効に実行

10

20

30

40

50

するために、受信機は、トレーニングシーケンスの正確な位置をまず同定しなければならない。

【0005】

トレーニングシーケンスは、チャンネルモデルを作るためにイコライザにより使用される。これは、常に変化するが、1つのバーストの中では時間的にゆっくり変化するチャンネルに対して一定であるとみなすことができる。2つの同様な妨害信号が、ほとんど同時に受信機に到達した場合、かつそれらのトレーニングシーケンスが同じである場合、受信信号に対する各々の寄与を区別する方法がない。この理由のために、十分に近いセルにおいて同じ周波数を使用するチャンネルに、異なるトレーニングシーケンスを割り当てて、それが干渉しないようにしている。2つのトレーニングシーケンスが異なる場合、かつ可能な限り相関が小さい場合、受信機は、受信信号に対する各々の寄与を極めて容易に決定することができる。

10

【0006】

受信機は、無線通信システムの送信機が送信するトレーニングシーケンスを知り、そのトレーニングシーケンスを記憶する。記憶されたトレーニングシーケンスを送信機から受信されたトレーニングシーケンスと相関づけることにより、チャンネルインパルス応答が測定され得る。イコライザは、送信チャンネルのモデルを生成し、かつ最も蓋然的な受信機シーケンスを計算する。

【0007】

概念的には、イコライザは、異なる時間分散成分をとり、チャンネル特性に従って重み付けし、成分間に適切な遅れを挿入した後にそれらを加算して、送信された信号のレプリカが回復されるようにする。

20

【0008】

セルラ無線における問題は、チャンネルのダイナミックな性質によってさらに複雑になる。移動体が周辺のマルチパスを通過して移動するとき、イコライザは、変化したチャンネル特性に連続的に適合しなければならない。イコライザは、送信されるトレーニングシーケンスを知り、実際に受信されたものが何であるかも知っている。したがって、イコライザは、チャンネル伝達関数の推定をすることができる。適応型イコライザは、伝達関数の推定を連続的に更新し、チャンネル送信の間に決定誤りがありすぎないことを保証する。

【0009】

通常システムにおいて、タイミング推定は、データバーストを基地局に記憶されたトレーニングシーケンスと相関を採ることにより得られる。基地局は、移動体局により使用されるトレーニングシーケンスを知っている。相関は、受信信号の様々なビット位置において実行される。最高の相関値を提供するビット位置は、トレーニングシーケンスの第1ビットであると決定される。そして、受信されたデータバーストは、チャンネルについて補償するために有効に等化され得る。

30

【0010】

【発明が解決しようとする課題】

しかし、この知られた技術は、低い信号対雑音比の非常に雑音の大きい環境において、マルチパス遅れの影響を大きく受ける。等化の前に相関を行うことは、タイミング推定における誤りを導き、イコライザの出力におけるビット誤りを導く。

40

【0011】

本発明の目的は、雑音の大きい環境においても信頼性よく動作する受信されたデータバーストのタイミング位置を推定するための改良された技術を提供することを目的とする。

【0012】

【課題を解決するための手段】

本発明によれば、その一側面において、データストリーム中で受信されたデータバーストのタイミング位置を推定する方法が提供される。各データバーストは、固定位置におけるトレーニングシーケンスからなる多数のビットを含む。この方法は、次のステップを有する。最初のN個の受信されたデータバーストの各々に対して、トレーニングシーケンスの

50

複数の推定されるタイミング位置を決定する。各推定されたタイミング位置についてトレーニングシーケンスを相関を採る。

【0013】

最も高い相関値に関連づけられたタイミング位置を決定する。最初のN個のデータバーストの各々について、最も高い相関値の平均のタイミング位置を決定する。そして、次のM個のデータバーストに対して、最初のN個のデータバーストについての平均的なタイミング位置に基づいて、各データバーストのタイミング位置を推定する。

【0014】

騒音の大きい環境における大きな性能向上を提供するデータバーストのタイミング位置を推定する技術が提供される。好ましくは、この方法は、以下のステップを含む。最初のN個のデータバーストの各々に対して、最も高い相関値に関連づけられたタイミング位置に基づいてデータバーストを等化する。次のM個のバーストに対して、最初のN個のデータバーストについて決定された平均的なタイミング位置に基づいて、各データバーストを等化する。

【0015】

好ましくは、この方法は、平均的なタイミング位置を決定するステップをさらに含み、最も高い相関値に関連づけられた各タイミング位置に重み付けを割り当てる。重み付けは、好ましくは、関連する相関値のレベルに依存して、各タイミング位置に割り当てられる。

【0016】

別の側面において、本発明は、データストリーム中で受信されたデータバーストを同期化するための受信機を提供する。各データバーストは、固定位置においてトレーニングシーケンスを有する多数のビットを含む。受信機は、データストリーム中で受信されたデータバーストのタイミング位置を推定するための回路を含む。

【0017】

ここで、最初のN個の受信されたデータバーストの各々に対して、受信機は、トレーニングシーケンスの複数のタイミング位置を推定し、各推定されたタイミング位置についてトレーニングシーケンスを相関させ、最も高い相関値に関連づけられたタイミング位置を決定し、そして、最初のN個のデータバーストの各々に対する最も高い相関値の平均のタイミング位置を決定する。次のM個のデータバーストに対して、受信機は、最初のN個のデータバーストに対する平均的なタイミング位置に基づいて、各データバーストのタイミング位置を推定する。

【0018】

【発明の実施の形態】

図1(a)には、典型的なGSM送信信号の基本構造が示されている。図から分かるように、送信信号は、複数のデータバースト2aないし2nを含む。GSMシステムにおいては5つの異なる種類のバーストがある、即ちノーマルバースト、同期化バースト、周波数訂正バースト、アクセスバーストおよびダミーバーストである。各バーストは、156.25ビット長である。本発明は、バーストを等化するためのトレーニングシーケンスを含むいかなるバーストにも適用される。トレーニングシーケンスの長さは、データバーストのタイプに従って変化する。ノーマルデータバーストにおいて、トレーニングシーケンスは26ビット長である。

【0019】

実際に、送信のセットアップフェーズにおいて、送信されるメッセージの前にアクセスバーストが置かれる。したがって、受信局は、最初にアクセスバーストのトレーニングシーケンスを探す。その後、メッセージは、複数のノーマルデータバーストを含み、受信局は、ノーマルデータバーストのトレーニングシーケンスを探す。送信されるメッセージからのバーストの抽出は、当業者によりよく理解されるものであり、本発明の範囲の外にある。

【0020】

図1(b)において、各ノーマルデータバーストは、ヘッダ部分4、第1データ部分6a

10

20

30

40

50

、トレーニングシーケンス 8、第 2 データ部分 6 b およびテール部分 1 0 を含むことが分かる。図 1 (a) のデータバーストの各部分のフォーマットおよび生成は、当業者によく知られている。

【 0 0 2 1 】

図 2 には、G S M 移動体および G S M 基地局の受信機において通常の等化プロセスを実行するための等化回路のブロック図が示されている。等化回路は、図 1 に示されたようなデータバーストを含むデータストリームを、受信アンテナから信号線 4 6 において受信する。この等化回路は、信号線 4 8 上の受信機においてさらに処理されるべき等化されたデータストリームを出力する。

【 0 0 2 2 】

等化の前に受信信号が通らなければならない受信アンテナおよびダウンコンバータのような前処理回路は、図 2 には示されていない。そのような回路は、本発明の範囲を超えており、その具現化は、当業者の能力の範囲内にある。

【 0 0 2 3 】

等化回路は、制御回路 3 2、トレーニングシーケンス記憶回路 3 0、相関器 4 0、レジスタセット 4 2、イコライザ 4 4、記憶回路 3 6、コンパレータ回路 3 8、カウンタ 3 4 および値記憶 3 5 を含む。

【 0 0 2 4 】

図 2 の回路の動作は、図 3 のフローチャートとの関係で説明する。図 3 は、通常の等化プロセスにおいて実行されるステップを示す。等化回路は、信号線 4 6 においてデータのストリームを受信し、受信されたデータストリームは、制御回路 3 2 からの信号線 7 0 の制御下で、レジスタセット 4 2 にシフトされる。レジスタセット 4 2 は、データバースト中のビット数を超える多数のビットを記憶することができる。

【 0 0 2 5 】

制御回路 3 2 が、レジスタセット 4 2 を到来するデータストリームで満たした場合、図 3 のステップ 1 2 において、制御回路は、線 6 0 上の信号をセットし、カウンタ 3 4 中の値 i をセットする。カウンタ中のこの値 i は、レジスタセット 4 2 中に記憶されたデータのビット位置であり、受信機により推定されるものは、第 1 のデータバーストのトレーニングシーケンスの第 1 ビットである。このビット位置の推定は、予め定められている。

【 0 0 2 6 】

次のステップ 1 4 において、受信機は、ビット位置 i の内容を、および受信データストリームの次の連続する 2 5 ビット位置を、信号 7 0 の制御下で 2 6 ビットパラレル信号ライン 5 4 を介してレジスタセット 4 2 から相関器 4 0 に転送する。受信データストリームは、G S M ノーマルデータバーストにおいて 2 6 ビットの推定トレーニングシーケンスを含む。相関器は、トレーニングシーケンス記憶回路 3 0 において受信機中に記憶されたトレーニングシーケンスを、2 6 ビットパラレル信号ライン 5 2 上で受信する。これは、受信機が受信することを期待するトレーニングシーケンスである。

【 0 0 2 7 】

そして、相関器 4 0 は、ステップ 1 6 において、パラレルライン 5 4 上の推定トレーニングシーケンスを、パラレルライン 5 0 上の記憶されたトレーニングシーケンスと相関を採る。したがって、受信機は、受信信号のビット i および次の連続する 2 5 ビットをトレーニングシーケンス記憶回路 3 0 の 2 6 ビットと相関を採る。この相関の結果は、ライン 6 4 上の出力となり、ステップ 1 8 において、この結果は、制御回路からの信号 7 2 の制御下で記憶回路 3 6 に記憶される。

【 0 0 2 8 】

そして、受信機の制御回路 3 2 は、ステップ 2 0 において、カウンタ 3 4 中の値 i が値ストア 3 5 中に記憶されかつライン 6 3 上で読み出される値 n に等しいかどうかを決定する。この値 n は、相関が実行されるべき i の最大値である。制御回路 3 2 は、ライン 6 2 上で、カウンタ 3 4 の内容を読み出し、これをライン 6 3 上で記憶された値 n と比較する。

【 0 0 2 9 】

10

20

30

40

50

制御回路 3 2 が、値 i が値 n にまだ到達していないと決定した場合、受信機は、ステップ 2 2 に進み、図 3 のステップ 2 2 に示されているように、ライン 6 0 上の信号をセットすることにより、カウンタ 3 2 中の値 i を増加させる。値 i がインクリメントされる量は、予め定められる。

【 0 0 3 0 】

以上に説明した図 3 のステップ 1 4 ないし 2 0 が、トレーニングシーケンスの異なる推定がライン 5 4 に出力されてかつトレーニングシーケンス記憶回路の内容と関連させられるように、異なる i の値で繰り返される。

【 0 0 3 1 】

値 i が図 3 のステップ 2 0 において、値 n に等しい場合、受信機の制御回路 3 2 は、記憶回路 3 6 中の記憶された相関値を比較するために、ライン 7 4 を介してコンパレータ回路 3 8 を制御する。記憶された相関値は、ライン 7 2 を介して制御回路 3 2 の制御下で、コンパレータ回路 3 8 に対してライン 6 6 に与えられる。これは、図 3 のステップ 2 4 により示されている。コンパレータ回路は、記憶された相関結果を比較して、最も大きな値を決定する。

10

【 0 0 3 2 】

記憶回路 3 6 は、相関結果を、相関が実行された値 i と共に記憶する。コンパレータは、最も大きな相関値の値 i を、制御回路 3 2 に対してライン 7 6 上に出力する。最も大きな値に戻る相関結果は、第 1 データバーストのトレーニングシーケンスの 1 番目のビットである i の値であると推定される。

20

【 0 0 3 3 】

ステップ 2 6 において、制御回路 3 2 は、ビット位置 i における第 1 ビットを有するトレーニングシーケンスに関連づけられたレジスタセットから、第 1 データバーストを形成するビットのセットを出力する。このデータバーストは、イコライザ 4 4 に対してライン 5 6 上に出力される。

【 0 0 3 4 】

例えば、GSM ノーマルデータバーストの例において、データバーストは 1 5 6 . 2 5 ビット長であり、トレーニングシーケンスの第 1 ビットは、ノーマルデータバーストの 6 2 番目のビットである。したがって、制御回路は、トレーニングシーケンスの第 1 ビットの位置を知ると、データバーストの第 1 ビットを決定することができ、データバーストの全

30

てのビットを選択することができる。もし 2 0 0 ビットがレジスタセット 4 2 に記憶された場合、制御回路は、ノーマルデータバーストの 1 5 6 . 2 5 ビットを選択する。

【 0 0 3 5 】

制御回路 3 2 からのライン 7 3 上への制御信号に応答して、イコライザ 4 4 は、受信したデータバーストを等化する。データバーストは、標準技術にしたがって周知の方法でイコライザにより等化されて、チャネルの伝播パスに対する補償を行う。等化された受信データバーストは、イコライザ 4 4 からライン 4 8 上に出力される。

【 0 0 3 6 】

等化プロセスは、受信信号からマルチパス効果を除去する。即ち、等化プロセスは、受信信号から雑音を推定し、そのきれいなバージョンを作る。イコライザ 4 4 は、マッチドフ

40

ィルタである。

【 0 0 3 7 】

そして、制御回路は、第 1 ノーマルデータバーストの最後のビットの後のレジスタセット 4 2 において受信された第 1 ビットを、レジスタセットの最上位ビット位置にシフトし、レジスタセットにさらなる受信ビットのセットをそれがいっぱいになるまでシフトする。そして、上述したステップが、繰り返されて、第 2 およびそれ以降のデータバーストのトレーニングシーケンスを同定する。

【 0 0 3 8 】

前述において、相関は、2 6 ビットトレーニングシーケンスを有するノーマルデータバーストの例に基づいて、受信データから選択された 2 6 ビットについて実行されるものとし

50

て説明された。制御回路32は、到来するデータバーストがトレーニングシーケンス中に異なる数のビットを有する異なるタイプのバーストとして同定されるように、受信機中のプロセッサにより制御されることになり、相関されるビットの数が変化し、トレーニングシーケンス記憶回路中に記憶されるトレーニングシーケンスが調節されることになることがわかる。

【0039】

図2および3を参照して前述した通常の相関および等化技術は、受信機が移動体局にあるかまたは基地局にあるかにかかわらず、いかなる受信機にも適用可能である。

【0040】

本発明にしたがって改良された等化技術の動作は、図4および5を参照して説明する。図4には、本発明によるGSM移動体またはGSM基地局の受信機において等化プロセスを実行するための回路のブロック図が示されている。図4において、図2に示された構成要素に対応する構成要素には同じ参照符号が付けられている。図4の等化回路は、さらにカウンタ80および86、値ストア81および85を含む。

10

【0041】

受信機は、ライン46上でデータバーストを含むデータストリームを受信し、ライン48上で等化されたデータバーストを出力する。最初のステップ100において、制御回路は、第1のノーマルデータバーストの受信により、カウンタ80の内容jをライン82を介して1にセットする。カウンタ80は、等化回路により受信されたデータバーストの数をカウントする。

20

【0042】

等化回路は、データストリームを信号ライン46上で受信し、受信されたデータストリームは、制御回路32からの信号ライン70の制御下で、レジスタセット42にシフトされる。レジスタセット42は、データバースト中のビット数を越える多数のビットを記憶することができる。

【0043】

制御回路32が図5のステップ102において、到来するデータストリームでレジスタセット42を満たした場合、制御回路は、カウンタ34中の値iをセットするために、ライン60上の信号をセットする。カウンタ中の値iは、レジスタセット42中に記憶されたデータのビット位置であり、受信機により推定されるものは、第1データバーストのトレーニングシーケンスの第1ビットである。このビット位置の推定は、予め定められる。

30

【0044】

次のステップ104において、受信機は、ビット位置iの内容、および受信データストリームの次の連続する25ビット位置を、信号70の制御下で、26ビットパラレル信号ライン54を介してレジスタセット42から相関器90に転送する。受信データストリームは、GSMノーマルデータバーストにおいて推定されたトレーニングシーケンスの26ビットを含む。相関器は、トレーニングシーケンス記憶回路30において受信機中に記憶されたトレーニングシーケンスを26ビットパラレル信号ライン52上で受信し、これは受信することを受信機が期待するトレーニングシーケンスである。

【0045】

そして、相関器40は、ステップ106において、パラレルライン54上の推定されたトレーニングシーケンスを、パラレルライン50上の記憶されたトレーニングシーケンスと相関を採る。したがって、受信機は、受信信号のビットiおよび次の連続する25ビットをトレーニングシーケンス記憶回路30の26ビットと相関を採ることになる。この相関の結果は、ライン64上に出力されて、ステップ108において、この結果は、制御回路からの信号72の制御下で、記憶回路36に記憶される。

40

【0046】

そして受信機の制御回路32は、ステップ110において、カウンタ34中の値iが値ストア35に記憶されかつライン63において読み出される値nと等しいかどうかを決定する。この値nは、相関が実行されるべきiの最大値である。制御回路32は、カウンタ3

50

4の内容をライン62上で読み出し、ライン63上の記憶された値nとこれを比較する。

【0047】

制御回路32が、値iが値nにまだ到達していないと決定した場合、受信機はステップ112に進み、ライン60上の信号をセットすることにより、カウンタ32中の値iを増加させる。値iがインクリメントされる量は予め定められる。

【0048】

以上に説明した図5のステップ104から108が、トレーニングシーケンスの異なる推定が、ライン54上に出力されてかつトレーニングシーケンス記憶回路の内容と関連づけられるように、異なるiの所定値で繰り返される。

【0049】

値iが図5のステップ110において値nと等しい場合、受信機の制御回路32は、ライン74を介してコンパレータ回路38を制御し、記憶回路36中の記憶された相関値を比較する。記憶された相関値は、ライン72を介して制御回路32の制御下で、ライン66上にコンパレータ回路38に対して与えられる。これは、図5のステップ114により示されている。コンパレータ回路は、記憶された相関結果を比較し、最も大きな値を決定する。

【0050】

記憶回路36は、相関結果を、相関が実行された値iと共に記憶する。コンパレータは、最も大きな相関結果の値iを、制御回路32に対してライン76上に出力する。最も大きな値に戻る相関結果は、第1データバーストのトレーニングシーケンスの第1ビットであるiの値であると推定される。

【0051】

ステップ116において、制御回路32は、ビット位置iに第1ビットを有するトレーニングシーケンスと関連づけられたレジスタセット42からの第1データバーストを形成するビットのセットを出力する。このデータバーストは、イコライザ44に対してライン56上に出力される。

【0052】

制御回路32からのライン73上への制御信号に応答して、イコライザ44は、受信したデータバーストを等化する。データバーストは、標準技術に従って公知の方法でイコライザにより等化されて、チャンネルの伝播パスに対する補償が行われる。そして、等化された受信データバーストは、イコライザ44からライン48上に出力される。

【0053】

等化ステップ116の後に、ステップ118において、制御回路は、記憶回路36中の等化された出力データバーストの相関値を、データバーストが等化された値iと共に記憶する。

【0054】

そして、ステップ120において、制御回路32は、カウンタ80の内容をチェックする。ステップ120において、制御回路34は、ライン84上でカウンタ80の内容を読み出し、値ストア81中の値nとそれを比較する。カウンタ80の値jが値ストア81の値nと等しくない場合、制御回路はステップ122に進む。

【0055】

ステップ121において、制御回路は、ライン82をセットすることにより、カウンタ80の値jを1だけインクリメントする。そして、制御回路32は、ステップ104において、次のビットセットを、第2の(j=2)データバーストを形成することになるレジスタセット42に次のビットセットを入力する。

【0056】

また、受信機は、データストリームの1つのビットを、カウンタ34中の現在値iに基づいて、第2のデータバーストのトレーニングシーケンスの第1ビットに対する第1の可能性のある候補として選択する。ビット位置iは、ステップ122において、第1の所定値にリセットされる。

10

20

30

40

50

【 0 0 5 7 】

そして、ステップ 1 0 4 ないし 1 0 8 が、 i の値が n に到達するまで繰り返される。このようにして、第 2 および後続のデータバーストが、 i の値の同じシリーズに対して相関づけられる。

【 0 0 5 8 】

前述と同じように、受信機は、ステップ 1 1 4 において、最も大きなものとして決定された相関値に基づいてデータストリームを同期させ、ステップ 1 1 6 において、同期されたデータバーストを等化する。相関値および等化されたデータバーストに対するビット i の値は、出力等化データバーストに対して記憶回路 3 6 に記憶される。

【 0 0 5 9 】

上記したステップは、ステップ 1 2 0 において、値 j が値 N に等しくなるまで、後続のデータバーストに対して繰り返される。このようにして、受信機は、受信された第 1 の N 個のデータバーストについてステップを繰り返す。

【 0 0 6 0 】

ステップ 1 2 0 において、カウンタ 8 0 に記憶された値 j が値 N に到達した場合、制御回路はステップ 1 2 2 に進み、等化された j 個のデータバーストの全ての相関値が評価される。ステップ 1 1 8 において記憶された j 個の等化されたデータバーストの各々に関連づけられたビット位置 i は、等化された第 1 の j 個のデータバーストに対するトレーニングシーケンスの第 1 ビットの平均の位置を決定するために平均される。 i の平均値は、記憶回路 3 6 に記憶される。

【 0 0 6 1 】

そして、制御回路は、次の M 個のデータバーストに対するトレーニングシーケンスの第 1 ビットの正しい位置に関して、最適な推定を与えるものとして、第 1 の j 個のデータバーストに対する i の平均値を使用する。ステップ 1 2 2 は、 i の平均値の決定における重み付け関数も含むことができる。即ち、 i の値は、関連づけられる相関結果の強度、即ちエネルギーに従って重み付けされることができる。

【 0 0 6 2 】

次のステップ 1 2 4 において、制御回路は、ライン 8 3 をセットすることにより、値ストア 8 6 中の値 k を $(N + 1)$ にセットする。ステップ 1 4 6 において、制御回路 3 2 は、レジスタセット 4 2 に、 k 番目、即ち $(N + 1)$ 番目のデータバーストを入力する。

【 0 0 6 3 】

k 番目のデータバーストは、第 1 の N 個のデータバーストに対して成された平均計算に基づいて成されたトレーニングシーケンスの第 1 ビットの位置に対する推定に従って、ステップ 1 2 8 において同期化される。ステップ 1 3 0 において、 $(N + 1)$ 番目のデータバーストは等化されて、ライン 4 8 に出力される。このようにして、 $(N + 1)$ 番目のデータバーストについてタイミング推定は実行されない。

【 0 0 6 4 】

ステップ 1 3 4 において、等化の後に、制御回路 3 4 は、カウンタ 8 6 の値 k をライン 8 8 上に読み出し、値 k が値ストア 8 5 中の記憶された値 M とライン 8 7 上で一致するかどうかを決定する。 k が M と等しくない場合、カウンタ 8 6 中の k の値 $(N + 1)$ が、ステップ 1 1 5 において、ライン 8 8 をセットすることにより 1 だけインクリメントされ、次のデータバースト、即ち $(N + 2)$ 番目のデータバーストが、レジスタセット 4 2 に入力される。

【 0 0 6 5 】

そして、ステップ 1 2 6 ないし 1 3 4 が、次の M 個のデータバーストに対して繰り返される。即ち、次の M 個のデータバーストに対して、第 1 の N 個のデータバーストに基づくタイミング推定が使用され、これらのデータバーストについて相関は行われず、等化のみが行われる。

【 0 0 6 6 】

$(N + 1 + M)$ 番目のデータバーストが受信された場合、ステップ 1 1 8 において $k = M$

10

20

30

40

50

であり、受信機は、ステップ100に戻り、1番目のN個のデータバーストについて実行された同じ推定技術が行われて、手順はサイクル的になる。このように、最初のN個のデータバーストが受信信号のタイミングを決定するために使用されると、等化のみが後続のM個のデータバーストについて実行される。

【0067】

Mの値は、関係する移動体局の速度および伝播チャネルにおける変化の速度の両方に依存する。通常、前者の影響は、後者の影響よりも遙かに勝る。M = 100の値は、N = 8の典型的な値に対して典型的に選ばれる。

【0068】

最初のN個のデータバーストの間に、ビット誤りが生じる可能性がある。これは、伝播チャネルが大幅に変化しない場合、いくらかの初期の等化の後にNを減少させることにより軽減されうる。実際に、8個のデータバースト(N = 8)は、約5ms続き、これは、全ての8個のデータバーストが音声から消去されたとしても、ほとんど感知することはできない。

10

【0069】

処理およびパワーのリソースに対する制約のために、本発明の技術は、通信システム基地局にのみ現在のところ適用可能であると思われる。現行の移動体局に本発明を使用することは、現在利用可能ではない追加的な演算処理能力を必要とすることになる。しかし、将来の移動体局は、必要とされる演算処理およびパワーの容量が移動体局に内蔵される場合には、本発明をサポートすることができるようになるであろう。

20

【0070】

【発明の効果】

以上説明したように、本発明によれば、雑音の多い環境においても信頼性よく動作する受信データバーストのタイミング位置を推定するための改良された技術を提供することができる。

【図面の簡単な説明】

【図1】(a)多数のデータバーストを含むGSMシステムのデータストリームの構造を示す図。

(b)GSMノーマルデータバーストの構造を示す図。

【図2】GSMデータバーストの等化を実行するための通常の回路の主要な構成要素を示すブロック図。

30

【図3】図2の回路の動作を示すフローチャート。

【図4】本発明によるGSMデータバーストの等化を実行するための回路の主要構成要素を示すブロック図。

【図5】図4の回路の動作を示すフローチャートの前半を示す図。

【図6】図4の回路動作を示すフローチャートのうち、図5に示すフローチャートにつづく部分を示す図。

【符号の説明】

30 トレニングシーケンス記憶回路

32 制御回路

40

36 記憶回路

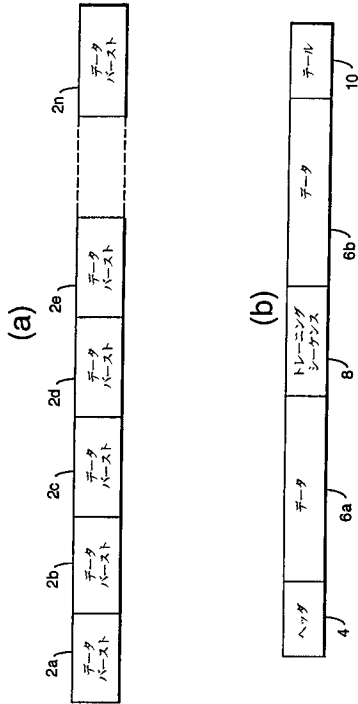
38 コンパレータ回路

40 相関器

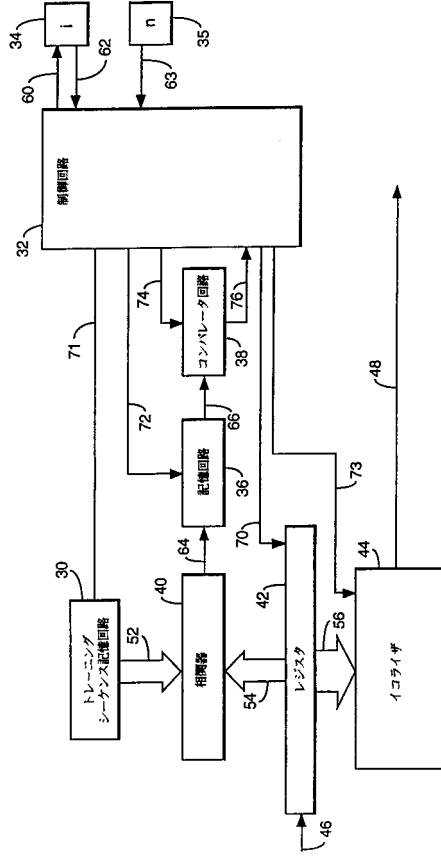
42 レジスタ

44 イコライザ

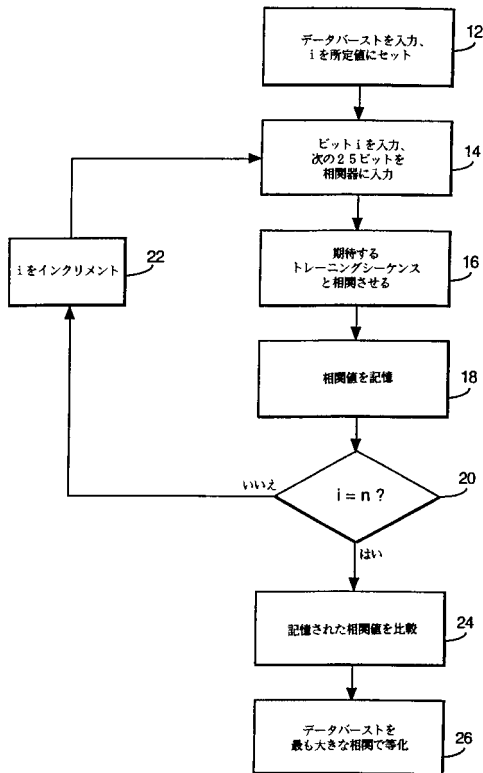
【図1】



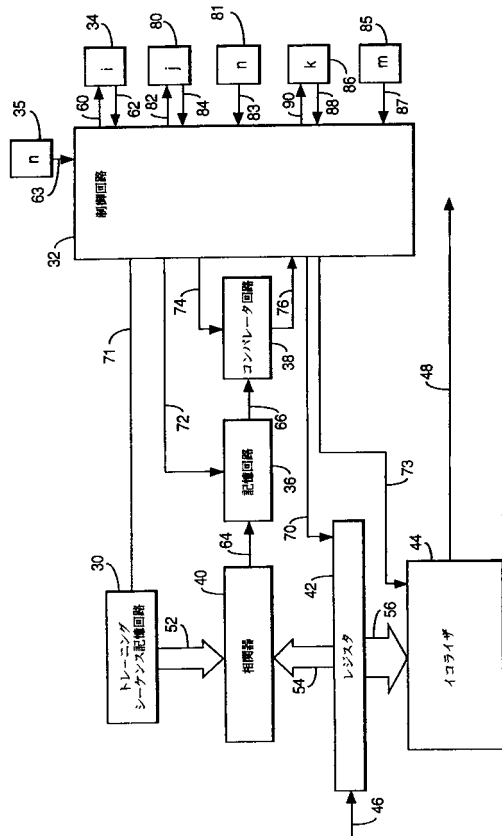
【図2】



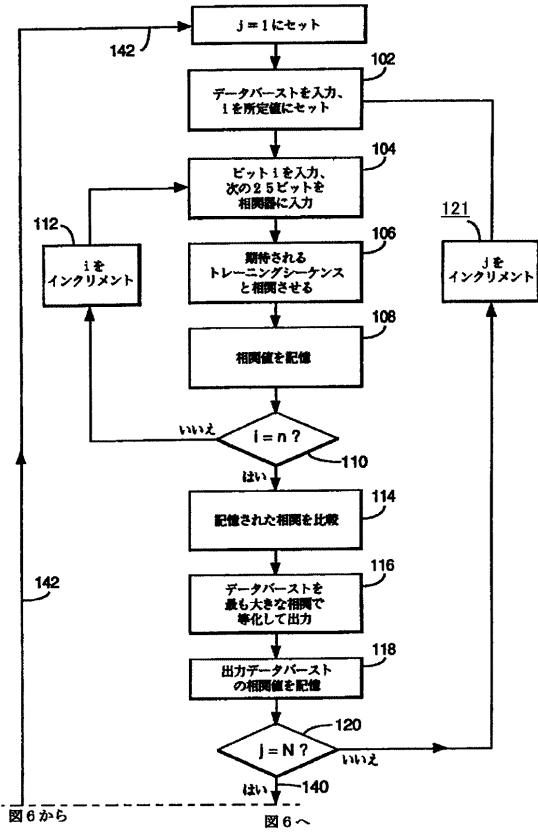
【図3】



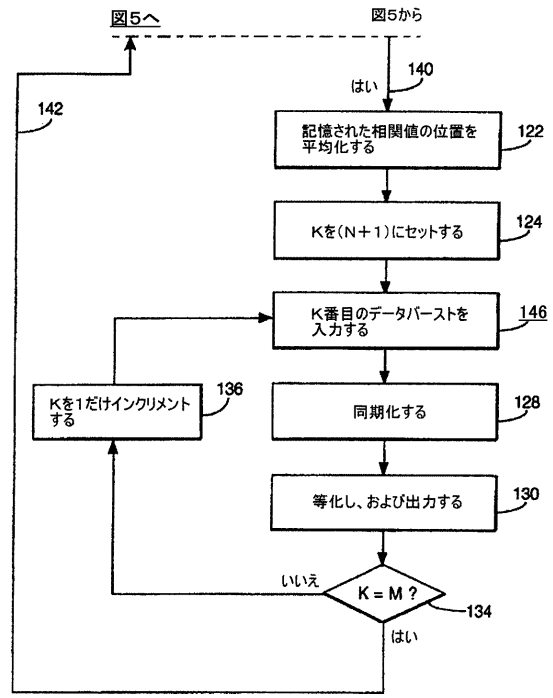
【図4】



【 図 5 】



【 図 6 】



フロントページの続き

(74)代理人 100101498

弁理士 越智 隆夫

(74)代理人 100096688

弁理士 本宮 照久

(74)代理人 100104352

弁理士 朝日 伸光

(72)発明者 ハイ ゾーウ

イギリス, スウィンドン, グランジ パーク, ボーリン クローズ 3

合議体

審判長 江嶋 清仁

審判官 角田 慎治

審判官 清水 稔

(56)参考文献 特開平9 - 214417 (JP, A)

特開平2 - 67019 (JP, A)

特開平6 - 291756 (JP, A)

特開平7 - 321762 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H04B1/00

H04B3/00

H04B7/00

H04L7/00