

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年4月28日(28.04.2016)



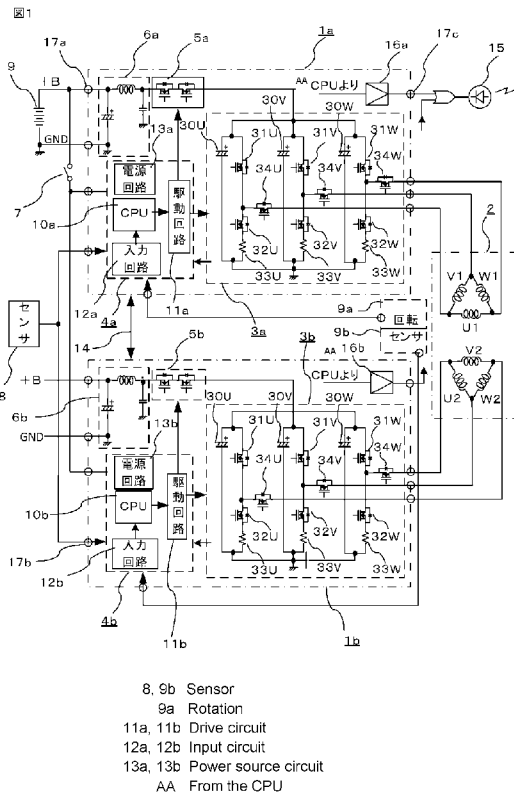
(10) 国際公開番号
WO 2016/063367 A1

- (51) 国際特許分類:
B62D 5/04 (2006.01) B62D 6/00 (2006.01)
H02P 29/00 (2006.01)
- (21) 国際出願番号: PCT/JP2014/078054
- (22) 国際出願日: 2014年10月22日(22.10.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者: 浅尾 淑人(ASAO Yoshihito); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 森 昭彦(MORI Akihiko); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人: 大岩 増雄, 外(OIWA Masuo et al.); 〒6610033 兵庫県尼崎市南武庫之荘3丁目3番5号 Hyogo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: ELECTRIC POWER STEERING DEVICE

(54) 発明の名称: 電動パワーステアリング装置



(57) Abstract: In order to enable a steering wheel to be easily operated both during normal times and when an abnormality has occurred, this electric power steering device is provided with an electric motor 2 having two wound coils, and a control unit 1 having two control systems for respectively supplying control signals to the wound coils of the electric motor 2. When an abnormality has occurred in one wound coil of the electric motor 2 or in one system in the control unit 1, the supply current to the wound coil where the abnormality has occurred is cut to zero, and the electric motor 2 is driven by supplying the prescribed supply current needed during regular times to the other wound coil. During normal drive times when no abnormalities have occurred, the electric motor 2 is driven such that the supply current is shared between the two wound coils.

(57) 要約: 通常時および異常発生時におけるハンドル操作を容易に行わせることを目的とし、2組のコイル巻線を有するモータ2と、このモータ2のコイル巻線にそれぞれ制御信号を供給する2つの制御系統を有する制御ユニット部1を備え、前記モータ2のコイル巻線又は前記制御ユニット部1の一方の系統に異常が発生した場合、異常発生組のコイル巻線への供給電流を0とするとともに、他方の組のコイル巻線へ正常時に必要な所定の供給電流を供給してモータ2を駆動し、かつ、通常駆動時には、2組のコイル巻線に供給電流を分担して供給し、モータ2を駆動する。

WO 2016/063367 A1

添付公開書類:

- 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称 : 電動パワーステアリング装置

技術分野

[0001] この発明は、特にモータ及び制御ユニットを冗長系の構成とした電動パワーステアリング装置に関するものである。

背景技術

[0002] 従来の電動ステアリング装置として、モータに2組のコイル巻線を設け、この2組のコイル巻線を独立して駆動できるインバータ回路を2組有した制御ユニットを備え、2組のインバータ回路を協働して制御し、異常時には正常動作している組のみでモータ駆動を継続するものがあった。さらに、制御ユニットのインバータ回路以外も2重系として故障に備えた電動パワーステアリング装置（特許文献1）も知られている。

先行技術文献

特許文献

[0003] 特許文献1：特許第3839358号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1に開示された従来の電動パワーステアリング装置においては、+B電源、入力回路、CPU、出力回路等が2組ずつで構成され、一方に異常が発生すると他方の正常側でモータ制御を継続できるものであった。しかし、単に制御ユニットを2組有し、冗長系を形成することは、車両への搭載性、コスト面から不利なことが多く、コストパフォーマンスと安全性の両方を考慮して冗長系を構成する必要があった。

[0005] この発明は、上述のような従来装置の問題点を解決するためになされたもので、搭載性も考慮した冗長系を有し、異常時にあっては正常時とほぼ同様にモータ制御を継続することが確実にできる電動パワーステアリング装置を提供するものである。

課題を解決するための手段

[0006] この発明に係る電動パワーステアリング装置は、単一のロータに対して独立した2組のコイル巻線を備えたステータを有し、車両の操舵機構を回転させるモータと、このモータに一体に取付けられた制御ユニット部とを備え、前記制御ユニット部は、定電圧を発生する電源回路、各回路の動作情報を入力する入力回路、前記モータのコイル巻線を駆動するための出力回路、前記出力回路への電流供給を遮断する電源リレー回路、および前記入力回路からの情報に基づき制御量を演算して前記出力回路へ制御信号を出力する中央処理装置を有し、前記モータのコイル巻線にそれぞれ電流を独立して供給または遮断するように2系統形成され、前記中央処理装置は、前記各回路または前記コイル巻線の異常を検出する異常検出機能を有するとともに2つの中央処理装置間で通信を行い、一方の系統に異常が検出された場合、他方の系統の前記制御ユニットで制御を継続するように構成されている。

発明の効果

[0007] この発明によれば、異常時であってもハンドル操作を正常時と同様に可能とすることができる。また、制御ユニット2組をモータの出力軸に対し同軸に搭載することによって電動パワーステアリング装置を小型化することができる。

図面の簡単な説明

[0008] [図1]この発明の実施の形態1に係る電動パワーステアリング装置の要部構成を示す回路図である。

[図2]この発明の実施の形態1に係る電動パワーステアリング装置の要部構成を一部断面で示す側面図である。

[図3]図2における制御ユニット側から見た電動パワーステアリング装置の要部構成を示す上面図である。

[図4]図2における電動パワーステアリング装置の制御基板を示す上面図である。

[図5]この発明の実施の形態1に係る電動パワーステアリング装置の動作を説

明するフローチャートである。

[図6]この発明の実施の形態2に係る電動パワーステアリング装置の要部構成を一部断面で示す側面図である。

[図7]図6における制御ユニット側から見た電動パワーステアリング装置の要部構成を示す上面図である。

[図8]図6における電動パワーステアリング装置の制御基板を示す上面図である。

発明を実施するための形態

[0009] 実施の形態1.

以下、この発明を実施の形態1を示す図1～図5に基づいて説明する。

図1は、電動パワーステアリング装置の電気系の要部構成を示す回路図である。

図において、制御ユニット1a、1bは、3相2組のコイル巻線を備えたモータ2を駆動制御し、ハンドルを操舵するもので、いわゆるインバータ回路3a、3bと、中央処理装置（以下CPUと称する）10a、10bを搭載した制御回路部4a、4bと、電源リレー回路を形成する電源リレー用スイッチング素子5a、5bなどから構成されている。また、車両に搭載されたバッテリー9からイグニッションスイッチ7および電源回路13a、13bを介して制御回路部4a、4bに電源が供給される。

さらに、例えばハンドルの近傍に搭載されてハンドルの操舵トルクを検出するトルクセンサ、車両の走行速度を検出する速度センサ等の情報がセンサ8から制御回路部4a、4bに入力される。なお、制御ユニット1a、1bには、外部装置と接続するための多数の端子（17a、17b、17c）が設けられており、具体的にはコネクタを回路基板に固定することによって配置される。

[0010] センサ8からの情報は、制御回路部4a、4bの入力回路12a、12bを介してCPU10a、10bに伝達される。CPU10a、10bは、この入力された情報に基づいてモータ2を回転させるための電流値を演算し、

駆動回路 11 a、11 b へ制御信号を出力する。駆動回路 11 a、11 b は、それぞれ入力信号を受け、出力回路を構成するインバータ回路 3 a、3 b の各スイッチング素子を制御する制御信号を出力する。

なお、駆動回路 11 a、11 b には小電流のみが流れるため、制御回路部 4 a、4 b に配置されているが、インバータ回路 3 a、3 b に配置してもよい。

また、インバータ回路 3 a、3 b は、各相のコイル巻線 (U1、V1、W1)、(U2、V2、W2) に対して同一の回路構成を有しており、各相コイル巻線に独立して電流を供給するように構成されている。このインバータ回路 3 a、3 b には、それぞれモータ 2 の 3 相のコイル巻線 (U1、V1、W1) (U2、V2、W2) に出力電流を供給する上下アーム用スイッチング素子 (31U、31V、31W)、(32U、32V、32W) と、モータ 2 のコイル巻線 U1、V1、W1 との配線を接続または遮断するモータリレー用スイッチング素子 34U、34V、34W と、電流検出用のシャント抵抗 33U、33V、33W と、ノイズ抑制用コンデンサ 30U、30V、30W とが設けられている。

[0011] また、シャント抵抗 33U、33V、33W の両端子間の電位差、及び例えば、モータ 2 のコイル巻線端子の電圧等も入力回路 12 a、12 b に入力されている。これらの情報は、CPU 10 a、10 b にも入力され、演算した電流値に対応する検出値との差異を演算して、いわゆるフィードバック制御を行うように構成されており、必要なモータ電流を供給して操舵力をアシストする。

なお、電源リレー用スイッチング素子 5 a、5 b の制御信号も出力されており、この電源リレー用スイッチング素子 5 a、5 b によりモータ 2 への電流供給を遮断することができる。同様に、モータリレー用スイッチング素子 34U、34V、34W もモータ 2 への電流供給をそれぞれ独立して遮断することができる。

ここで、インバータ回路 3 a、3 b のパルス幅変調によるノイズの放出を

抑制するために、コンデンサ、コイルからなるフィルタ 6 a、6 b がバッテリー 9 の電源端子 (+B、GND) に接続されている。また、電源リレー用スイッチング素子 5 a、5 b に大電流が流れることによって発熱するため、インバータ回路 3 a、3 b にそれぞれ内蔵させてインバータ回路 3 a、3 b の放熱体に結合させ、放熱させるように構成してもよい。

[0012] ところで、CPU 10 a、10 b は、入力された各種情報からインバータ回路 3 a、3 b、コイル巻線 (U1、V1、W1)、(U2、V2、W2) 等の異常を検出する異常検出機能を備えており、異常を検出した場合、その異常に応じて、モータリレー用スイッチング素子 34 の所定の相のみをオフして電流供給を遮断する。または、電源リレー用スイッチング素子 5 a、5 b をオフし、バッテリー 9 を遮断することも可能である。さらに、異常を検出した場合、CPU 10 a、10 b は、駆動回路 16 a、16 b を介して例えばランプなどの報知装置 15 に電力を供給して点灯させるように構成している。

[0013] 一方、モータ 2 は、3相2組のコイル巻線がデルタ結線されているブラシレスモータであり、ロータの回転位置を検出するための回転センサ 9 a、9 b が搭載されている。この回転センサ 9 a、9 b も冗長系を確保するために2組のセンサがそれぞれ搭載され、ロータの回転情報がそれぞれ制御回路部 4 a、4 b の入力回路 12 a、12 b に伝達されている。なお、モータ 2 は、3相デルタ結線のブラシレスモータでなく、スター結線のブラシレスモータであってもよく、2極2対のブラシ付きモータであってもよい。また、コイル巻線の仕様は、従来装置と同様に、分布巻き、集中巻きでもよい。ただし、1組のコイル巻線のみ、あるいは、2組のコイル巻線でも所望のモータ回転数、トルクが出力できるように構成することが必要である。

[0014] 以上のように、制御ユニット 1 a、1 b は、それぞれ独立に入力情報、演算値、検出値を使用して独立にモータ 2 を駆動できるように構成されている。

また、両CPU 10 a、10 b 間にはデータ、情報を授受できるように通

信ライン14が接続されている。この通信ライン14による情報の授受によりそれぞれ相手方CPU10a、10bの動作状態を把握することができる。例えば、CPU10aが異常を検出し、所定のスイッチング素子をオフしたことをCPU10bへ伝達することができる。もし、CPU10a、10b自体に異常が発生した場合は、所定のフォーマットによる定期的な通信信号を授受することができなくなり、これにより一方のCPUが他方のCPUの異常発生を把握することもできる。

[0015] 次に、電動パワーステアリング装置全体の構造について図2を用いて説明する。図2は、制御ユニット1a、1bを備えた制御ユニット部1をモータ2の上側に装着し、制御ユニット部1とモータ2とを一体化した構造を示している。

図において、モータ2は、出力軸23の周囲に永久磁石（図示せず）が装着されたロータ21と、ロータ21に対向して配置され、3相コイル巻線24が巻装されたステータ22とを円筒状のヨーク26内に装着して構成されている。モータ出力軸23にはモータ2の回転を減速する減速機28が取り付けられ、図中下方向から出力が取り出される。

[0016] また、モータ2の上方（反出力側）には、3相コイル巻線24から3本ずつ（2本のみ図示）引き出された延長巻線25a、25bが上フレーム50を貫通して上方向に延長されている。この上フレーム50の上方同軸上に制御ユニット部1が配置されている。なお、上フレーム50は、モータ2のヨーク26に圧入等により固着されている。

[0017] 制御ユニット部1は、例えば絶縁性樹脂製のハウジング51を有している。このハウジング51の内側には、上フレーム50に密着して出力回路を構成するインバータ回路3a、3bなどからなるパワーモジュール3が配置され、インバータ回路3a、3bの入出力端子である脚部の一部が上方に伸びて延長巻線25a、25bに接続されている。また、上フレーム50の上には中間部材52、さらに制御基板4cが積層されて配置されている。なお、この制御基板4cには、制御回路部4a、4bを構成する多数の電子部品が

搭載されているが、CPU 10 a、10 b、駆動回路 11 a、11 bのみを図示している。また、CPU 10 a、10 bは、ほぼ制御基板 4 cの中央に対称的に配置されている。さらに、駆動回路 11 a、11 bは、制御基板 4 cの下面に装着され、この駆動回路 11 a、11 bに対向してインバータ回路 3 a、3 bを構成するパワーモジュール 3が配置されている。

[0018] ここで、上フレーム 5 0は、伝熱性のよい例えばアルミニウムで製造されており、パワーモジュール 3を当接させることによってヒートシンクとしても作用させている。なお、パワーモジュール 3自体にヒートシンクを内蔵した構造としてもよいが、内蔵のヒートシンクのみでは放熱性が充分でない場合が多く、広い面積および容積を有している上フレーム 5 0の方が放熱性に優れている。さらに、上フレーム 5 0には、ヨーク 2 6が当接されており、ヨーク 2 6もモータ 2およびパワーモジュール 3の放熱作用を行わせることができる。また、上フレーム 5 0およびヨーク 2 6の外周を外部に露出させることによって、放熱性を良好なものとすることができる。なお、上フレーム 5 0は、制御ユニット部 1とモータ 2とを仕切るための隔壁として作用し、かつ、軸受 2 7を介して出力軸 2 3を回転可能に支持するように構成されている。

[0019] 中間部材 5 2は、パワーモジュール 3を下方に押圧するように取り付けられ、パワーモジュール 3を上フレーム 5 0に密着させている。また、この中間部材 5 2には、パワーモジュール 3の多数の入出力端子部及びモータ 2の延長巻線 2 5 a、2 5 bを位置決めする穴が設けられ、さらに、制御基板 4 cを所定の間隔をもって固定するための柱部 5 2 aが設けられている。また、中間部材 5 2には、電源 (+B、GND) ラインも配置されており、パワーモジュール 3と接続されている。

このパワーモジュール 3の出力端子とモータ 2のコイル巻線の延長巻線端は、制御基板 4 cの上面まで引き出され、この部分で溶接されて両者が電氣的に接続されている。また、上フレーム 5 0の中央には、出力軸 2 3が貫通して設けられ、この出力軸 2 3の先端には、磁石ロータ 9 cが装着されてい

る。この磁石ロータ 9 c に対向して回転センサ 9 a、9 b が制御基板 4 c に並んで装着されている。

なお、上フレーム 5 0 の下面とモータ 2 コイル巻線との間の空間にはコンデンサ 3 0 も装着されており、このコンデンサ 3 0 は、中間部材 5 2 を介してパワーモジュール 3 の電源端子に接続されている（図示せず）。従って、上フレーム 5 0 の上方に殆どの制御ユニット部 1 が配置されているが、コンデンサ 3 0 などの一部は、モータ 2 側にも配置することによって空間の有効利用を図ることができる。

[0020] ハウジング 5 1 の上面には、電源端子（+B、GND）用のコネクタ 5 3 a、5 3 b、フィルタ 6 a、6 b を内蔵したカバー 5 4 a、5 4 b、イグニッションスイッチ 7 またはセンサ 8 等の信号用のコネクタ 5 5 a、5 5 b など複数のコネクタが配置されている。図 3 は、このコネクタ類の配置を上面から見た状態を示している。

図 3 において、電源用コネクタ 5 3 a、5 3 b およびフィルタ 6 a、6 b が隣接してそれぞれ 2 個配置されている。電源（+B、GND）は、端子 5 3 c、5 3 d から供給され、バスバー 5 3 g、5 3 j を介してフィルタ 6 a、6 b のコンデンサ、コイルに接続されている（バスバーは透視図として示している）。

また、センサの信号用コネクタ 5 5 a、5 5 b がハウジング 5 1 の周辺に配置され、このコネクタ 5 5 a、5 5 b の端子 5 5 c、5 5 d（透視図）が制御ユニット部 1 内へ延長されて制御基板 4 c に結合されている。このため、端子 5 5 c、5 5 d は、ハウジング 5 1 の内周面を伝って延長され、制御基板 4 c の周辺まで延びることになる。また、制御基板 4 c には多数の電子部品が搭載されているため、接続用の端子、バスバーを制御基板 4 c の周辺部に配置し、配線パターンにより中央へ引き込むように構成することにより、制御基板 4 c の面積を有効に利用することができる。

[0021] また、フィルタ 6 a、6 b は、比較的大型部品であるため、制御基板 4 c 上に搭載せず、ハウジング 5 1 の上面に配置し、カバー 5 4 a、5 4 b で覆

うように構成しており、これによってスペースを有効利用することができる。さらに、ハウジング51の上方端付近には、電源のフィルタ6a、6bを介した電源用バスバー56c、56dが2組配置され、制御ユニット部1内へ延長されてパワーモジュール3、電源リレー用スイッチング素子5a、5bに接続されている。また、ハウジング51の上方には、バスバー(53g、53j)4本と制御ユニット部1内から延出されたバスバー(56c、56d)4本との接続部を覆うカバー56が設けられている。

[0022] 以上のように、2組のコネクタ類が独立に互いにほぼ平行にハウジング51に配置され、各部の独立性を保ちながら、ハウジング51の外周内側を通過して同様な形態で制御ユニット部1へ延長されている。これによって、制御ユニット部1全体の面積、容積の縮小化を図ることができる。

[0023] 図4は、制御基板4cを上方から見た上面図で、主要な電子部品のみを示している。

図において、単一の制御基板4cに2組の制御回路が装着されており、中心線4dから左右に分離して各部品が配置されている。図中、左側には第1系統、右側には第2系統の制御回路が装着されている。ここで、第2系統の制御回路について説明すると、制御基板4cの上部付近に電源回路13bの部品が装着され、この部品の下方には、CPU10b、さらに下方には入力回路12bが装着されている。駆動回路11b、回転センサ9bは、制御基板4cの裏面に装着されている。制御基板4cの周辺部には各信号用コネクタ端子55d、及びモータ2からの延長巻線25bが3本配置され、これらと当接するように、パワーモジュール3の出力端子も3本伸びている。これらの端子は、溶接により結合され、パワーモジュール3とモータ2のコイル巻線とを電氣的に接続する。さらに、制御基板4cの上方には、電源ライン(+B、GND)のバスバー56c、56dを貫通させるための穴が4個設けられている。

[0024] このように左右2組の回路網は、殆ど同様な配置で主要部品が並べられており、このため電氣的な入力、演算処理、出力が2組とも同じような流れを

成している。この実施の形態においては、制御基板4cの中心線4dにほぼ線対称となっている。

なお、制御基板4cの4個の丸印は、中間部材52から延長された基板固定用の柱部52aを挿入するための穴である。また、中間部材52自体は、上フレーム50に固定されている。すなわち、上フレーム50、パワーモジュール3、中間部材52、制御基板4cの積層構造を成してスペースの縮小化を図っている。

[0025] 以上のように2組の独立した制御ユニット1a、1bが単一のハウジング内で、単一の制御基板4cに装着され、2系統の制御回路が並設されている。さらに、電気系統は、装置の最外部であるコネクタから完全に2組に分離独立されており、一方の制御回路が異常の場合、他方の制御回路で補完できるように構成されている。

なお、車両のバッテリー9は、通常1個であることから電源用コネクタ53a、53bを単一とすることは可能である。また、同様にフィルタ6a、6bまでを単一とし、制御ユニット1a、1b内の電子回路部分から完全に2系統とする配置、配線とするように構成することもできる。また、CPU10a、10b、入力回路12a、12bは、同一パッケージに内蔵され、内部の回路が2重、独立であっても同等の機能を果たすことができる。

[0026] 次に、以上の回路構成およびモータ構造における制御動作について説明する。

各回路の制御は、殆どCPU10のプログラムに従って処理されるため、図5に示すフローチャートに沿って説明する。なお、CPU10a、10bは、ほぼ同一の処理を行っているため、一方のCPU10aについて説明する。

まず、イグニッションスイッチ7が投入されると、CPU10aに電源回路13aを通して電流が供給され、処理が開始される。

ステップS1において、RAM、ROM、ポート等を初期化する。次に、ステップS2において入力回路12aを介して入力されたあらゆる情報を入

手し、格納する。この情報の中には相手方のCPU10bの通信データも含まれている。

[0027] ステップS3において、相手方のCPU10bにおける異常検出の有無をチェックする。相手方の異常の有無は、相手方CPU10bとの通信データを解読することで判定することができる。相手方CPU10bに異常が発生していない場合(N:N_o)、ステップS4において自分の異常の有無をチェックする。ここで、異常が検知されていない場合(N)、ステップS5に進み、異常が両CPU10a、10bとも発生していない通常の制御量1を演算する。

[0028] 一方、ステップS3において、相手方に異常が発生している場合(Y:Y_es)、ステップS6に進み、ステップS4と同様に自分の異常の有無をチェックする。ここで、自分に異常が発生している場合(Y)、ステップS11へ進み、自己異常時の処理を行う。自分に異常がない場合(N)、ステップS7に進み、相手方異常、自己正常の条件における制御量2を演算する。その後、ステップS8へ進む。

[0029] 次に、ステップS4あるいはステップS6において、CPU10a自体に異常が発生していると判断した場合、ステップS11に進み、駆動回路11aへの出力を停止するように制御信号を出力する。なお、発生した異常に基づき複数のレベルに分類してもよい。例えば、コイル巻線又はインバータ回路3a、3bのスイッチング素子の地絡あるいは天絡の場合、電源リレー用スイッチング素子5aを含む全スイッチング素子をオフとするように制御信号を出力する。

また、インバータ回路3a、3bの上下アームのスイッチング素子31U、31V、31Wの1個、またはモータリレー用スイッチング素子34U、34V、34Wがオープン故障を生じている場合、その異常が発生している相のみスイッチング素子の駆動を停止し、その他の相は通常どおり制御指令を出力することも可能である。このため、ステップ11においては、全面停止状態の異常時の処理以外に一部の制御を継続処理できるように設定するこ

とができる。なお、前述のような2相駆動できる場合は、制御量の演算処理も必要なため、ステップS5、S7で処理した方が効率的な場合もある。

[0030] 次に、ステップS12において、異常状態のデータを通信ライン14を使用して送信する。このデータには、異常のレベル、例えば、全スイッチング素子がオフ状態であることも含んで送信する。また、ある相のみオフした状態で、この場合の制御量の正常時と比較した割合等も含んで送信することもできるが、このような異常内容の通信は、ステップS9およびステップS10を通して処理することも可能である。これにより、相手方が異常の内容まで把握することができることになる。したがって、相手方の異常に応じて自己の制御量を補正して出力することが可能となる。

[0031] 次に、ステップS5において、両制御ユニットとも異常が発生していない通常時の制御量の演算方法について説明する。

このステップS5では、従来装置と同様に、車速及びトルクに応じて要求される電流値を算出し、これを1/2に分割する。この1/2の電流値が一方の制御ユニットが受け持つ制御量である。さらに、現在供給している電流をシャント抵抗33の電位差から検出し、目標値とこの検出値との差異に応じて、制御指令値として出力する。

[0032] 一方、ステップS7においては、相手方系統に異常が発生しているため、自分の系統のみで要求される電流値を制御量演算2として供給する必要がある。または、相手方系統が1相のみ異常で2相駆動されている場合であれば、2/3の電流値を供給するように算出し、これにより算出された制御指令値を出力する。また、相手方系統が全くモータを駆動できる状態にない場合、算出した制御量すべてを自己の系統で出力するように制御することになる。さらに、前述したように1相のみ異常が発生している場合は、ステップS5又はステップS7にて2相駆動用の制御量を演算することができる。すなわち、通常時と殆ど同様な手順で演算し、最後に2相駆動用に補正することによって制御量を求めることができる。

さらに、両CPU10a、10bにおいて分配率のみを変更するだけの同

一手順で実行することができ、制御ロジックの簡略化を図ることができる。

[0033] 次に、ステップS 8において、制御指令値に基づき各スイッチング素子を駆動できるように制御指令を出力する。インバータ回路3 a、3 bの上下スイッチング素子は、パルス幅変調されているため、これに応じた制御信号を出力する。

ステップS 9においては、異常の有無をチェックする。具体的には、各スイッチング素子を駆動して流れる電流をシャント抵抗3 3で検出する方法、ならびにモータのコイル巻線端子電圧をモニタし、所定の電圧がスイッチング素子の駆動に応じて出現することを判別することにより異常を検出することができる。

さらに、目標電流値に対して検出電流値との差異が所定時間経った後にも接近しない場合、漏電の可能性もあるため、異常と判断させることもできる。

以上のように、各部の電圧、電流をモニタして異常を検出することによって、1相のみであっても異常を検出することができる。

[0034] このような異常を検出した場合、CPU 10 aは、異常状態も含めて記憶しておき、ステップS 10において、異常状態を通信ライン1 4を介して相手方CPU 10 bに通信する。その他に必要な情報があれば、この処理に含めて送信すると効率的である。例えば、入力回路1 2 aの情報、制御量情報を授受して互いの制御量演算の正確性をチェックすることも可能である。

次に、ステップS 13において、所定時間、例えば5 m秒間経つまで待機し、所定時間が経ったならば(Y)、ステップS 2へ戻って再度同様な手順で繰り返し、処理を進めることになる。

[0035] 以上のようなCPU 10 aの処理動作は、CPU 10 bも同様に実行されており、2重の冗長系を成している。

したがって、異常のない通常状態においては、各制御ユニットが1 / 2ずつ受け持ってモータ2の制御を行うが、一方に異常が発生した場合、最悪の場合であっても正常なCPUが100%の制御を継続することができること

になり、ドライバーの操舵が困難となる状況に陥ることがない。また、自己システムのみならず相手方システムの異常についても報知する機能を付加することが可能で、異常発生時のドライバーへの報知が確実となり、どちら側のモータ2が異常かをも知らせることができる。この報知は、例えば、ステップS9またはステップS11の異常時の出力に基づいて、ステップS10またはステップS12において報知装置15を動作させることにより実現することができる。

[0036] また、異常が発生していない通常時であっても、例えば一方の制御ユニットの温度が他方より高い場合、1/3対2/3のように不平衡の制御を行うことも可能である。このような状況は、通信ライン14を介して一方が他方に助けを求める情報を送信し、相手方に知らせることで可能となる。また、自己も高温に曝されているときは、両者がともに高負荷状態であるので、互いに目標値を低減して故障の発生を予防することも可能となる。さらに、制御量の分担割合は、どのようにも変更することは理論的には可能であるが、2、3段階の有段のみとすることは、制御仕様の簡略化、及びCPUのプログラムの簡略化、さらにはCPU自体の異常時の対応の面から有利である。例えば、正常側は50、65%、100%、異常側は50%、35%、0%の3段階レベルとすることもできる。

[0037] なお、上述の実施例においては、ステップS10、S12の通信1、通信2を独立して2カ所に設けているが、これは異常が発生していることを考慮して出力系を独立させたものであって、まとめて1個としてもよい。また、ステップS9の異常検出手段を出力ステップS8の後に配置したが、例えばステップS2とステップS3の間に設けてもよい。

[0038] 各制御ユニット1a、1bにおける特にスイッチング素子は、100%駆動された場合を考慮してその放熱性を十分に確保する必要がある。具体的には素子自体の電流容量、及び放熱用ヒートシンク構造を考慮して設計する必要がある。また、モータ2においても1組3相のコイル巻線のみで所望の回転数に対する最大トルクを出力できるように、コイルと磁石の仕様、各部品

の規模を設計する必要がある。

さらに、制御基板 4 c とパワーモジュール 3 を分離して最も発熱の多いパワーモジュール 3 を制御基板 4 c から離して配置することにより放熱性を向上させることができる。

また、パワーモジュール 3 にヒートシンクを設け、このヒートシンクを放熱面積、容積の大きな別のヒートシンク（上フレーム 5 0）に密着させるとともにヨーク 2 6 と当接させて、パワーモジュールの熱をヨーク 2 6 にまで伝熱させる構造としている。このため、ヨーク 2 6 も放熱性のよいアルミニウム製として、モータ 2 自体の放熱性も向上させることができる。

また、一方が異常となった場合、ヒートシンク（上フレーム 5 0）が単一のため、一系統のみでヒートシンク全体を使用できることになり、放熱性を向上させることができる。また、この単一のヒートシンク（上フレーム 5 0）により、熱の偏りをなくし均一的な熱分布を成すことも可能となり、さらに、このヒートシンクの外周を装置の最外層として露出させることにより一層の放熱性向上に寄与させることができる。

[0039] 実施の形態 2.

次に、この発明の実施の形態 2 について図 6～図 8 を用いて説明する。

図 6 は、実施の形態 1 の図 2 に相当する図面であり、同一符号は同一又は相当する部分を示している。また、全体回路図も図 1 と同等である。

図 6 においては、一对のパワーモジュール 3 が出力軸 2 3 に平行に配置された状態を示している。モータ 2 は、図 2 と同一であるため、説明を省略する。なお、モータ 2 の出力軸 2 3 の反出力側の端部には、回転センサのために磁石ロータ 9 c が装着され、出力軸 2 3 と同期して回転される。また、上フレーム 5 0 は、ほぼ円筒状を成し、制御ユニット部 1 とモータ 2 間を区画する底部が形成されている。

[0040] この底部中央には出力軸 2 3 を回転可能に支持する軸受 2 7 が装着されている。さらに、円筒部の外周の一部には凹凸状の壁部 5 0 a を有し、表面積を拡大させて放熱性を向上させている。この壁部の内側に両パワーモジュー

ル3が当接されており、パワーモジュール3の伝熱性を向上させている。両パワーモジュール3は、上フレーム50の側壁に縦置きで配置され、図2の横置きとは異なっている。また、両パワーモジュール3の間にはセンサ基板4eが中間部材52と一緒に装着されている。

[0041] センサ基板4eの中央部には磁石ロータ9cに装着された永久磁石の回転を検出するための2組の回転センサ9a、9bが搭載され、回転センサ9a、9bからそれぞれ独立にCPU10a、10bへ回転情報が伝達される。また、中間部材52は、電源、グランド等のラインが設けられており、かつ、パワーモジュール3をそれぞれ壁部50aに当接させるような梁の作用を果たしている。

[0042] パワーモジュール3は、ほぼ直方体のパッケージを有し、このパッケージの下面にはコイル巻線用端子が配置され、上面にはパワーモジュール3の各スイッチング素子を駆動する制御用端子、各端子の電圧モニタ、シャント抵抗の電圧モニタ等の信号用端子が複数配置されている。なお、パッケージの側面には電源、グランド端子が配置されている。

[0043] 中間部材52の上側には制御基板4cが装着され、この基板にはCPU10a、10b、電源回路13a、13b、入力回路12a、12b、駆動回路11a、11b等々の電子部品が多数装着されている。さらに、制御基板4cの周辺を保護するためにハウジング51によって覆われている。したがって、制御ユニット部1は、ハウジング51及び上フレーム50の一部で包囲されている。

以上のような構成によって、上フレーム50は、パワーモジュール3のためのヒートシンク、軸受27の支持、制御ユニット部1とモータ2との隔壁、制御ユニット部1のハウジングの一部と複数の作用を果たしている。

[0044] また、ハウジング51の上面にはコネクタ類が装着されており、この概要構成を図7に示している。

図7において、電源用コネクタ53a、信号用コネクタ55a、フィルタのカバー54a、電源用カバー56aが図中下側に配置されている。一方、

他系統は、ハウジング51の中心点に対してほぼ点対称に各コネクタ類が配置されている。すなわち、第一の系統は、電源用コネクタの図中左側から右側に向かって電気の流れが形成され、第二の系統は、図中右側から左側に向かって電気の流れが形成されている。

[0045] 次に、図8は、ハウジング51を取り外した状態の概要構成を示している。

図において、外周の上フレーム50の内周側には最上段に制御基板4cが配置され、その下側には図中両側にパワーモジュール3が配置されている。また、制御基板4cの裏面側であってパワーモジュール3間にセンサ基板4eが配置されている。（中間部材52は図示せず）なお、制御基板4cにも中心点に対して点対称の位置に電子部品が配置されている。

[0046] このように制御基板4cの中心点に対して点対称に配置すると、電源回路13a、13bが互いに離れた位置に配置されることになる。電源回路13a、13bが、例えば定電源5V他を有する場合、互いに離れた位置となるので、放熱性がよくなる効果がある。また、入力回路周辺、駆動回路周辺の配線が込み合った場所も離れることになるため、基板面積の効率化を図ることができる。さらに、信号用コネクタ端子55c、55dの配列も中心点に対して点対象に配置することによって配線作業をスムーズに行わせることが可能となる。

[0047] また、パワーモジュール3におけるコイル巻線の延長巻線端との接続を、一方の端子の凹部、又は穴に他方の端子を圧入するプレスフィット構造とすることによって、接続作業を効率よく行わせることができる。さらに、制御用端子、信号用端子は、制御基板4cと直接ハンダ付けにより接続されている。

なお、電源、グランド端子は、パワーモジュール3の側面に配置されていて、中間部材52からの伸びた端子と接続される（図示せず）ため、上フレーム50にパワーモジュール3を配置した後、センサ基板4e、中間部材52を装着し、最後に制御基板4cを積層する。この制御基板4cの積層時に

パワーモジュール3の各制御用、信号用端子を制御基板4cの穴に挿入する。

[0048] 以上のように、制御ユニットをモータと一体化させた装置において、制御ユニット側の2重冗長系を構成する際、特に小型化を図るために、ハウジング、及びこの中に包含する制御基板を単一として、さらに、制御基板に装着する各電子部品を電気の流れに沿って、2組を互いに点対称、または線対称に配置することによって、基板面積の有効利用を果たすことができる。また、出力回路であるインバータ回路は、モータのコイル巻線端に合わせて2組を並設し、かつ、モータのコイル巻線の近傍に配置することによって小型化とともにモータのコイル巻線端とインバータ回路の端子との接続を接近させることが可能となる。さらに、大面積、容量のヒートシンクをインバータ回路に密着させ、このヒートシンクをモータのヨークと当接させることにより、小型化した上にインバータ回路の放熱性を向上させることもできる。

なお、本発明は、その発明の範囲内において、各実施の形態を適宜、変形、省略することが可能である。

符号の説明

[0049] 1、1a、1b：制御ユニット、 2：モータ、
3：パワーモジュール（出力回路）、 3a、3b：インバータ回路、
4a、4b：制御回路部、 4c：制御基板、 6a、6b：フィルタ、
5a、5b：電源リレー用スイッチング素子（電源リレー回路）、
8：センサ、 9：バッテリー、 9a、9b：回転センサ、
10a、10b：中央処理装置（CPU）、 11a、11b：駆動回路、
12a、12b：入力回路、 13a、13b：電源回路、
14：通信ライン、 15：報知装置、 21：ロータ、
22：ステータ、 23：出力軸、 24：巻線、 50：上フレーム、
51：ハウジング、 52：中間部材、
53a、53b：信号用コネクタ、 55a、55b：電源用コネクタ。

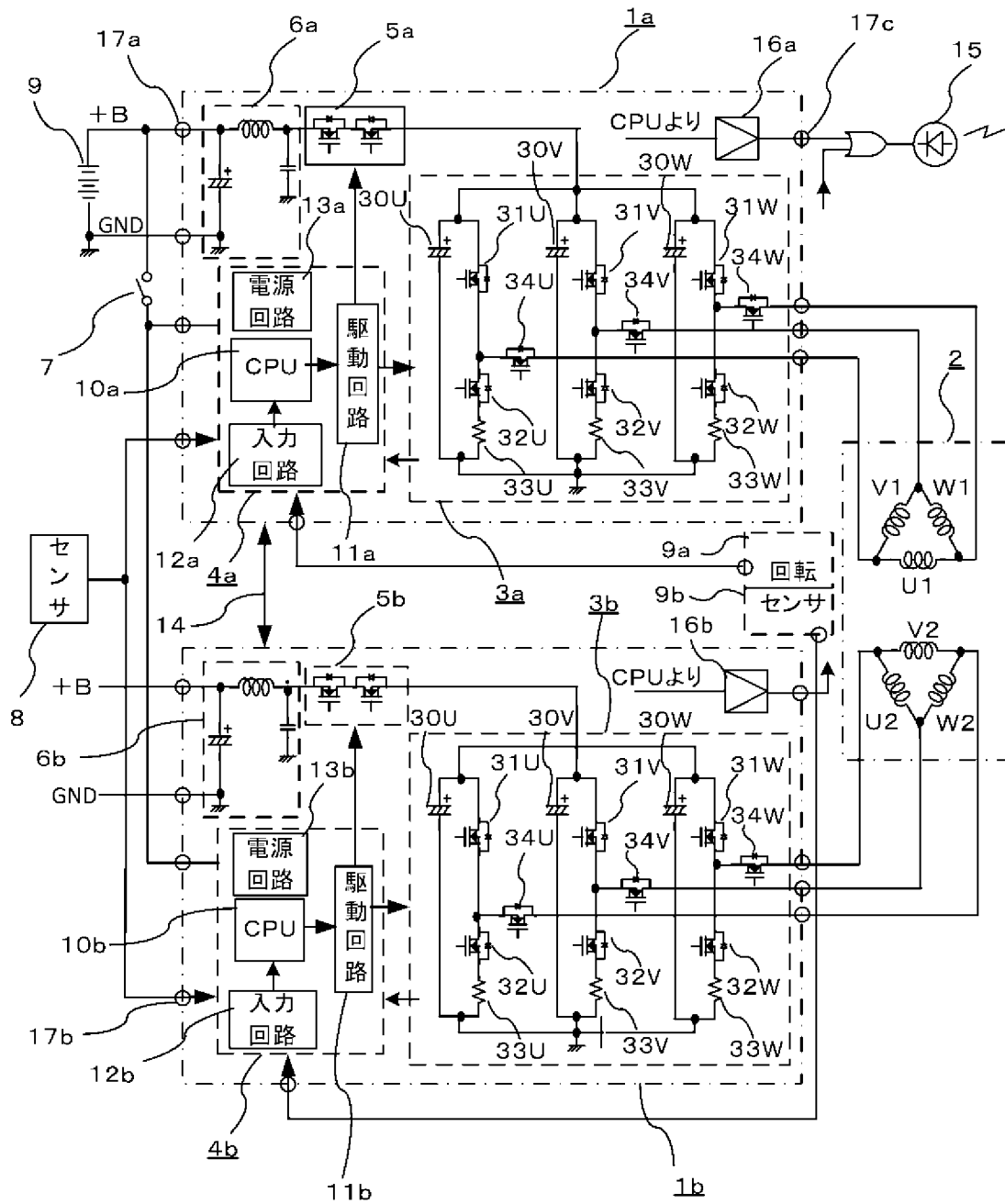
請求の範囲

- [請求項1] 単一のロータに対して独立した2組のコイル巻線を備えたステータを有し、車両の操舵機構を回転させるモータと、このモータに一体に取付けられた制御ユニット部とを備え、前記制御ユニット部は、定電圧を発生する電源回路、各回路の動作情報を入力する入力回路、前記モータのコイル巻線を駆動するための出力回路、前記出力回路への電流供給を遮断する電源リレー回路、および前記入力回路からの情報に基づき制御量を演算して前記出力回路へ制御信号を出力する中央処理装置を有し、前記モータのコイル巻線にそれぞれ電流を独立して供給または遮断するように2系統形成され、前記中央処理装置は、前記各回路または前記コイル巻線の異常を検出する異常検出機能を有するとともに2つの中央処理装置間で通信を行い、一方の系統に異常が検出された場合、他方の系統の前記制御ユニットで制御を継続するように構成したことを特徴とする電動パワーステアリング装置。
- [請求項2] 前記制御ユニットは、単一のハウジング内に配置され、同一の基板上に少なくとも前記電源回路、入力回路、中央処理装置の2系統の部品を並設して搭載したことを特徴とする請求項1記載の電動パワーステアリング装置。
- [請求項3] 前記制御ユニットの前記出力回路は、前記モータのコイル巻線を制御するインバータ回路と、前記中央処理装置の制御信号を前記インバータ回路に伝達する駆動回路とから構成され、前記インバータ回路を前記制御ユニットの基板から分離するとともに、2つの前記インバータ回路を並設したことを特徴とする請求項2記載の電動パワーステアリング装置。
- [請求項4] 前記制御ユニットは、入力、又は出力のためのコネクタ類を2組配置し、このコネクタ類から前記電源回路、入力回路、中央処理装置が分離独立されて配置されたことを特徴とする請求項2又は3記載の電動パワーステアリング装置。

- [請求項5] 前記インバータ回路は、ヒートシンクに当接され、前記ヒートシンクの少なくとも一部は、前記モータを収納するヨークに当接されるとともに、前記ヒートシンクにより前記制御ユニットと前記モータとを仕切るように構成したことを特徴とする請求項3記載の電動パワーステアリング装置。
- [請求項6] 前記インバータ回路は、ヒートシンクに当接され、前記ヒートシンクの少なくとも外周の一部を露出させ、この露出部の内側に前記インバータ回路を装着するとともに、前記モータを収納するヨークと前記ヒートシンクとを当接させるように構成したことを特徴とする請求項3記載の電動パワーステアリング装置。
- [請求項7] 前記インバータ回路は、50%の電流を供給するように制御され、電流許容容量、又は熱容量に対して2倍の容量を有するように構成したことを特徴とする請求項3記載の電動パワーステアリング装置。
- [請求項8] 前記中央処理装置の前記異常検出機能は、自己及び相手方の両方の異常を検出し、自己が正常でかつ相手方が異常と判断した場合、自己の制御指令を100%に設定するとともに、相手方が異常であることを報知することを特徴とする請求項3記載の電動パワーステアリング装置。
- [請求項9] 前記中央処理装置の前記異常検出機能は、自己または相手方が異常であることを検出した場合、異常を報知する報知装置を備えたことを特徴とする請求項8記載の電動パワーステアリング装置。

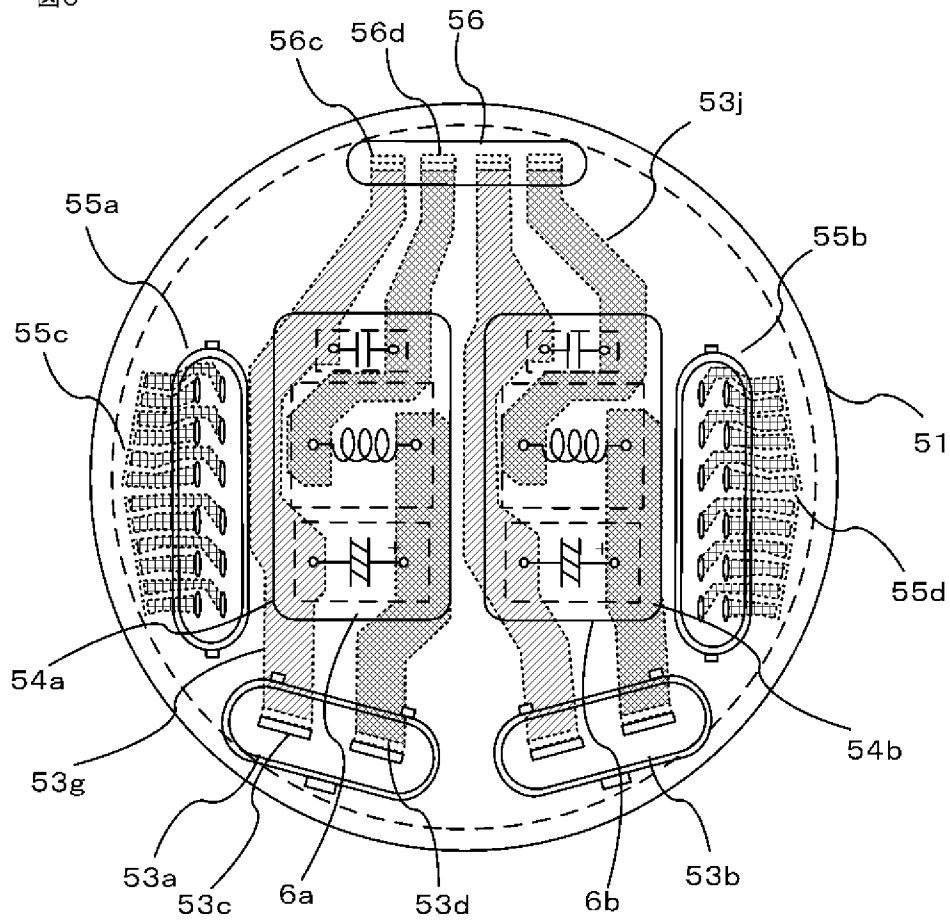
[図1]

図1



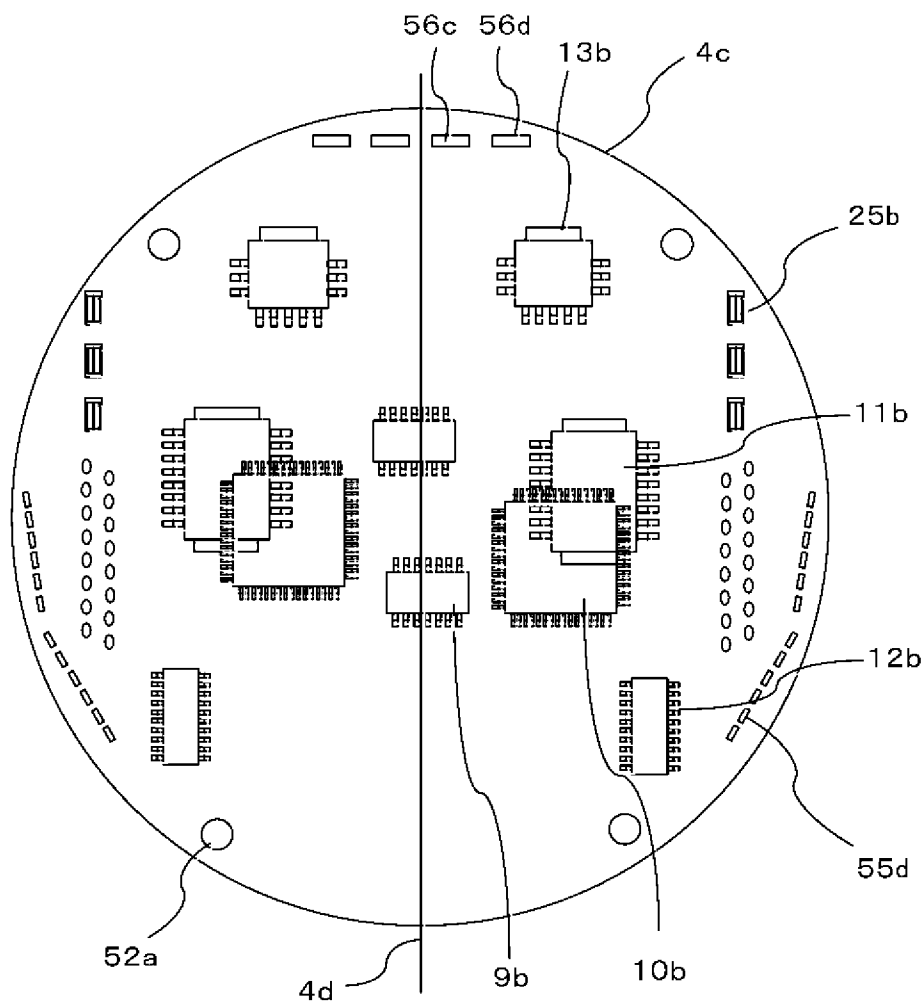
[図3]

図3



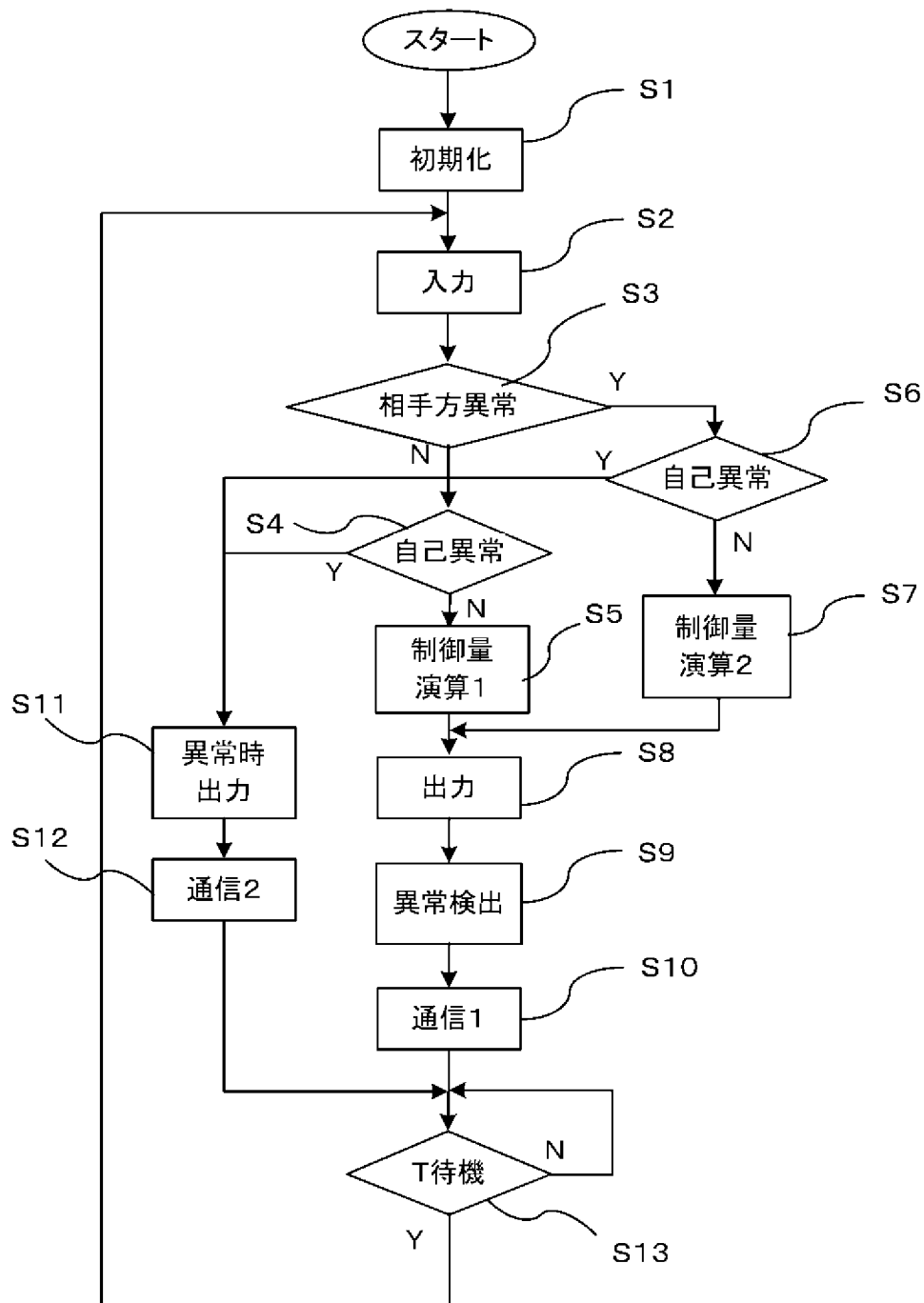
[図4]

図4



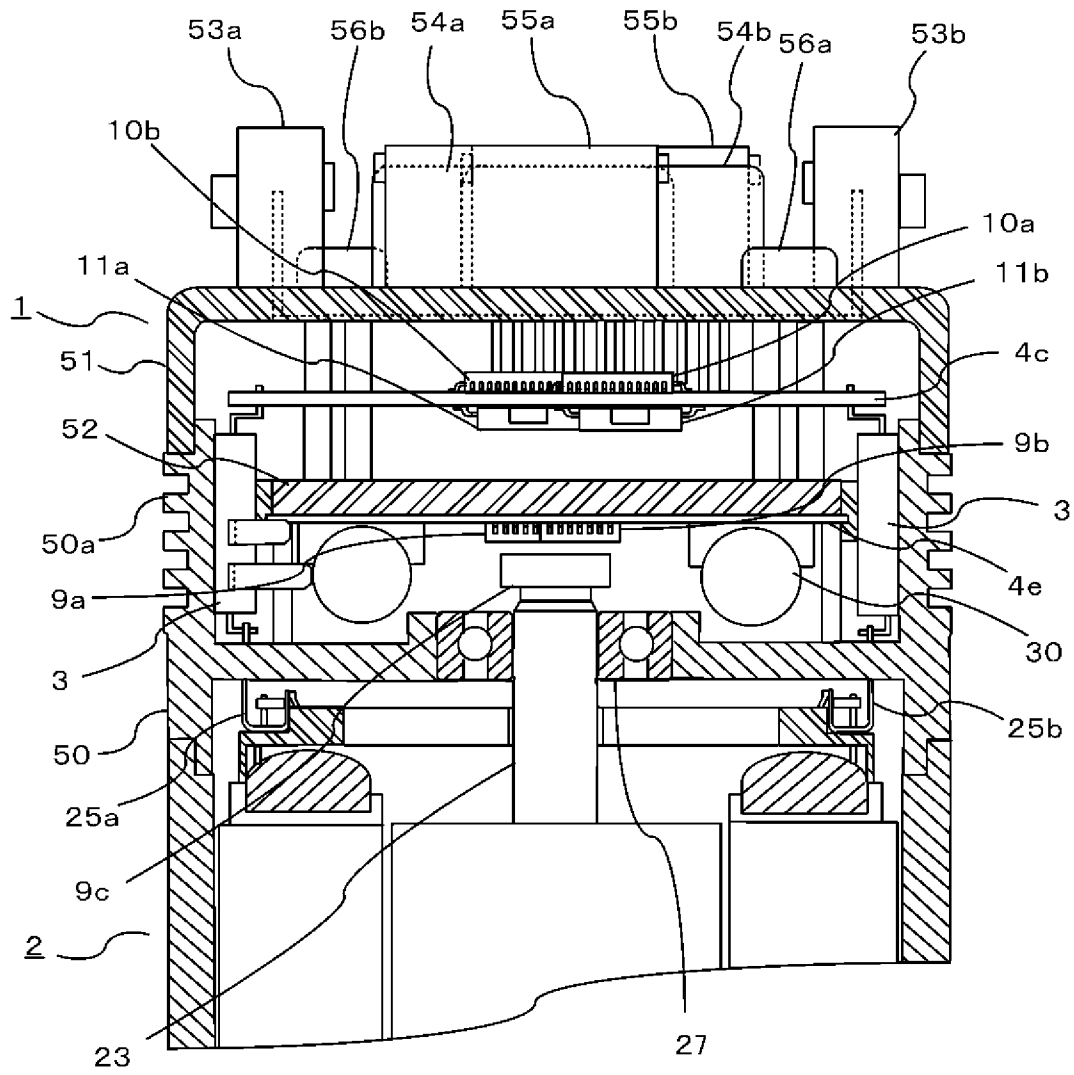
[図5]

図5



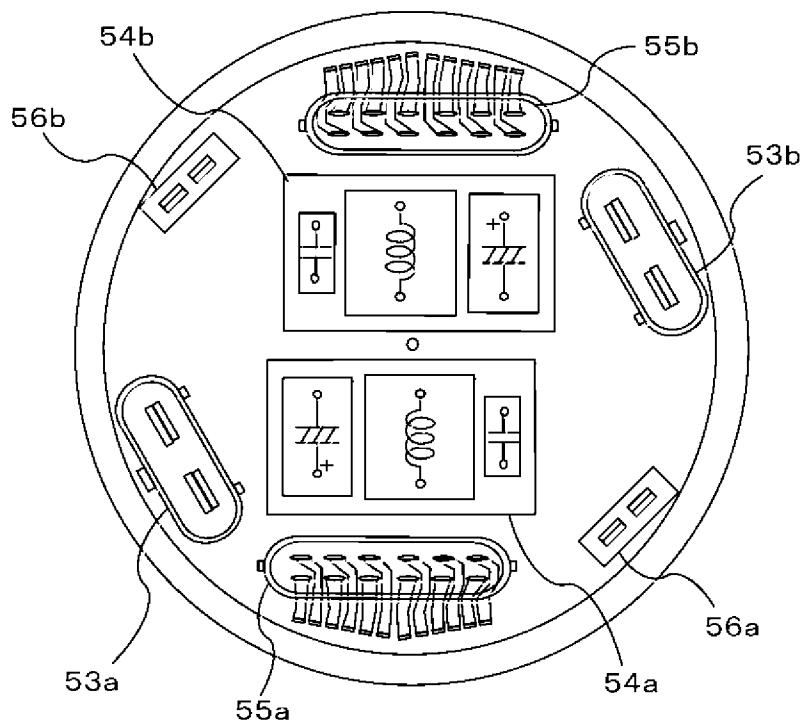
[図6]

図6



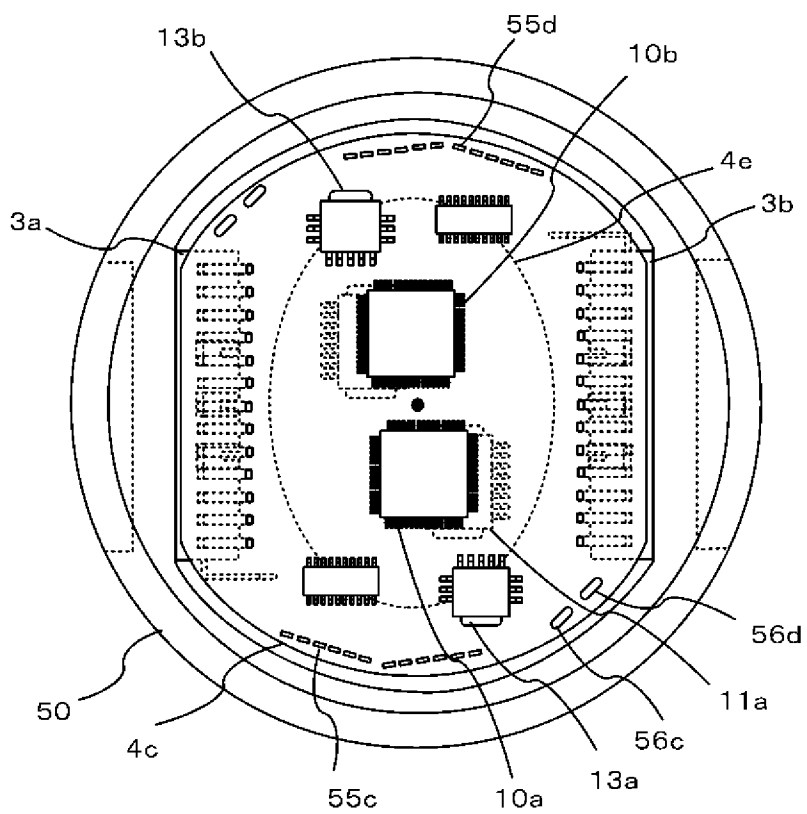
[図7]

図7



[図8]

図8



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/078054

A. CLASSIFICATION OF SUBJECT MATTER
B62D5/04(2006.01)i, H02P29/00(2006.01)i, B62D6/00(2006.01)n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
B62D5/04, H02P29/00, B62D6/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 3839358 B2 (JTEKT Corp.), 01 November 2006 (01.11.2006), paragraphs [0067], [0083] to [0084]; fig. 1 & US 2005/0159866 A1 & EP 1512609 A1 & WO 2003/106244 A1	1-9
Y	JP 2014-43122 A (Mitsubishi Electric Corp.), 13 March 2014 (13.03.2014), fig. 6 (Family: none)	1-9
Y	JP 9-107602 A (Hitachi, Ltd.), 22 April 1997 (22.04.1997), claim 1 (Family: none)	9

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 16 January 2015 (16.01.15)	Date of mailing of the international search report 27 January 2015 (27.01.15)
---	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/078054

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-234517 A (Renesas Electronics Corp.), 17 November 2011 (17.11.2011), fig. 1 & US 2011/0266984 A1 & CN 102237837 A	1-9

A. 発明の属する分野の分類（国際特許分類（IPC））
 Int.Cl. B62D5/04(2006.01)i, H02P29/00(2006.01)i, B62D6/00(2006.01)n

B. 調査を行った分野
 調査を行った最小限資料（国際特許分類（IPC））
 Int.Cl. B62D5/04, H02P29/00, B62D6/00

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2015年
 日本国実用新案登録公報 1996-2015年
 日本国登録実用新案公報 1994-2015年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 3839358 B2（株式会社ジェイテクト）2006.11.01, 段落[0067], [0083]-[0084], 図1 & US 2005/0159866 A1 & EP 1512609 A1 & WO 2003/106244 A1	1-9
Y	JP 2014-43122 A（三菱電機株式会社）2014.03.13, 図6（ファミリーなし）	1-9
Y	JP 9-107602 A（株式会社日立製作所）1997.04.22, 請求項1（ファミリーなし）	9

C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 16.01.2015	国際調査報告の発送日 27.01.2015
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 杉▲崎▼ 覚 電話番号 03-3581-1101 内線 3381

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2011-234517 A (ルネサスエレクトロニクス株式会社) 2011.11.17, 図 1 & US 2011/0266984 A1 & CN 102237837 A	1-9