

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 16 年 10 月 14 日 (2004.10.14)

【公開番号】特開 2003-168784 (P2003-168784A)

【公開日】平成 15 年 6 月 13 日 (2003.6.13)

【出願番号】特願 2001-367753 (P2001-367753)

【国際特許分類第 7 版】

H 0 1 L 27/105

G 1 1 C 11/14

G 1 1 C 11/15

H 0 1 L 43/08

【F I】

H 0 1 L 27/10 4 4 7

G 1 1 C 11/14 A

G 1 1 C 11/14 Z

G 1 1 C 11/15

H 0 1 L 43/08 Z

【手続補正書】

【提出日】平成 15 年 10 月 1 日 (2003.10.1)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数段に積み重ねられた複数の TMR 素子を有するアレイと、前記アレイ内に配置される第 1 配線と、前記第 1 配線に接続される第 1 素子と、前記アレイ内に配置され、前記第 1 配線と同一機能を有し、前記第 1 配線よりも上に形成される第 2 配線と、前記第 2 配線に接続される第 2 素子とを具備し、前記複数段のうちの少なくとも 1 つ内に配置される TMR 素子の数は、それよりも下の段内に配置される TMR 素子の数よりも多く、前記第 1 及び第 2 素子は、前記アレイの直下又はその周辺部に配置されることを特徴とする磁気ランダムアクセスメモリ。

【請求項 2】

複数段に積み重ねられた複数の TMR 素子を有するアレイと、前記アレイ内に配置される第 1 配線と、前記第 1 配線に接続される第 1 素子と、前記アレイ内に配置され、前記第 1 配線と同一機能を有し、前記第 1 配線よりも上に形成される第 2 配線と、前記第 2 配線に接続される第 2 素子とを具備し、前記第 1 及び第 2 素子は、共に、前記アレイの直下を除く周辺部に配置され、前記第 1 素子は、前記第 2 素子よりも前記アレイの近くに配置されることを特徴とする磁気ランダムアクセスメモリ。

【請求項 3】

前記第 1 及び第 2 配線は、共に、同一方向に延びていることを特徴とする請求項 1 又は 2 記載の磁気ランダムアクセスメモリ。

【請求項 4】

前記第 1 及び第 2 素子は、前記第 1 及び第 2 配線が延びる方向に一直列に並んでいることを特徴とする請求項 3 記載の磁気ランダムアクセスメモリ。

【請求項 5】

前記第 1 素子は、前記第 2 素子よりも前記アレイの中心に近い位置に配置されることを特

徴とする請求項 1 記載の磁気ランダムアクセスメモリ。

【請求項 6】

前記第 1 及び第 2 配線が延びる方向に存在する TMR 素子に関して、TMR 素子の数は、下段から上段に向かって次第に多くなることを特徴とする請求項 1 記載の磁気ランダムアクセスメモリ。

【請求項 7】

前記第 1 及び第 2 配線が延びる方向は、ロウ方向又はカラム方向であることを特徴とする請求項 3 記載の磁気ランダムアクセスメモリ。

【請求項 8】

前記第 1 及び第 2 配線は、データ書き込み動作又はデータ読み出し動作に使用する配線であることを特徴とする請求項 1 又は 2 記載の磁気ランダムアクセスメモリ。

【請求項 9】

前記第 1 及び第 2 素子は、スイッチング素子であることを特徴とする請求項 1 又は 2 記載の磁気ランダムアクセスメモリ。

【請求項 10】

前記第 1 及び第 2 素子は、センスアンプを構成していることを特徴とする請求項 1 又は 2 記載の磁気ランダムアクセスメモリ。

【請求項 11】

前記第 1 配線は、前記第 2 配線よりも短いことを特徴とする請求項 1 又は 2 記載の磁気ランダムアクセスメモリ。

【請求項 12】

前記 TMR 素子の数は、下段から上段に向かって、次第に多くなることを特徴とする請求項 1 又は 2 記載の磁気ランダムアクセスメモリ。

【請求項 13】

前記 TMR 素子の数は、下段から上段に向かって、複数段おきに、次第に多くなることを特徴とする請求項 1 又は 2 記載の磁気ランダムアクセスメモリ。

【請求項 14】

一列に並んだ複数の TMR 素子と、前記複数の TMR 素子に共通に接続され、かつ、前記複数の TMR 素子を挟み込む第 1 及び第 2 配線と、前記第 1 配線の一端に接続されるスイッチング素子と、前記第 2 配線の一端に接続されるセンスアンプとから構成される複数のユニットを具備し、前記複数のユニットは、複数段に積み重ねられ、かつ、前記複数のユニットのうちの少なくとも 1 つ内に配置される TMR 素子の数は、それよりも下のユニット内に配置される TMR 素子の数よりも多いことを特徴とする磁気ランダムアクセスメモリ。

【請求項 15】

一列に並んだ複数の TMR 素子と、前記複数の TMR 素子に共通に接続され、かつ、前記複数の TMR 素子を挟み込む第 1 及び第 2 配線と、前記第 1 配線の一端に接続されるスイッチング素子と、前記第 2 配線の一端に接続されるセンスアンプとから構成される複数のユニットを具備し、前記複数のユニットは、複数段に積み重ねられ、かつ、前記複数のユニットのうちの少なくとも 1 つ内に配置される第 1 及び第 2 配線の長さは、それよりも下のユニット内に配置される第 1 及び第 2 配線の長さよりも長いことを特徴とする磁気ランダムアクセスメモリ。

【請求項 16】

一列に並んだ複数の TMR 素子と、前記複数の TMR 素子に共通に接続される配線と、前記配線の一端に接続されるスイッチング素子と、前記配線他端に接続されるスイッチング素子とから構成される複数のユニットを具備し、前記複数のユニットは、複数段に積み重ねられ、かつ、前記複数のユニットのうちの少なくとも 1 つ内に配置される TMR 素子の数は、それよりも下のユニット内に配置される TMR 素子の数よりも多いことを特徴とする磁気ランダムアクセスメモリ。