



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0048368  
(43) 공개일자 2025년04월08일

- (51) 국제특허분류(Int. Cl.)  
G01R 1/067 (2006.01) G01R 1/073 (2006.01)
- (52) CPC특허분류  
G01R 1/06733 (2013.01)  
G01R 1/06761 (2013.01)
- (21) 출원번호 10-2025-7008795
- (22) 출원일자(국제) 2022년09월21일  
심사청구일자 2025년03월18일
- (85) 번역문제출일자 2025년03월18일
- (86) 국제출원번호 PCT/JP2022/035189
- (87) 국제공개번호 WO 2024/062560  
국제공개일자 2024년03월28일

- (71) 출원인  
재팬 일렉트로닉 메트리얼스 코오폰레이숀  
(6600805) 일본국 효고켄 아마가사키시 니시나가수쵸 2-5-13
- (72) 발명자  
다케다 도모유키  
일본국 효고켄 아마가사키시 니시나가수쵸 2-5-13  
재팬 일렉트로닉 메트리얼스 코오폰레이숀 내
- (74) 대리인  
특허법인태평양

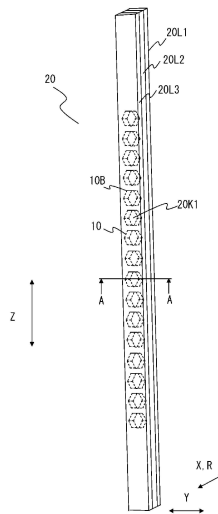
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 프로브 카드용 프로브

(57) 요약

웨이퍼(W) 상에 형성된 개개의 반도체 디바이스의 동작 테스트를 행하기 위해서, 반도체 디바이스의 전극 패드에 프로브를 접촉시켜, 전력의 공급, 신호의 입출력 및 접지를 행하기 위해서 사용되는 프로브 카드용 프로브(20)는, 프로브(20)의 내부에 매립된, 내벽면에 의한 능선(10)과 정점(10b)을 가지는 입체 형상의 응력 분산실(201k)을 복수개 구비한다.

대표도 - 도2



(52) CPC특허분류  
*G01R 1/07314* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

프로브 카드용 프로브로서,

상기 프로브는, 상기 프로브의 내부에 매립된, 내벽면에 의한 능선과 정점을 가지는 입체 형상의 응력 분산실을 복수개 구비하는 프로브 카드용 프로브.

#### 청구항 2

청구항 1에 있어서,

상기 프로브의 길이 방향으로 간격을 두고 늘어서는 복수개의 상기 응력 분산실을 복수열 구비하는 프로브 카드용 프로브.

#### 청구항 3

청구항 1에 있어서,

상기 프로브는 전기적으로 저저항인 금속층으로 이루어지는 저저항부와,

상기 저저항부의 외측에, 상기 저저항부 보다도 전기적으로 고저항이고, 스프링성을 가지는 고저항부를 구비하고,

상기 응력 분산실은 상기 고저항부에 형성되어 있는 프로브 카드용 프로브.

#### 청구항 4

청구항 1에 있어서,

상기 응력 분산실은 상기 프로브의 외측면으로 개구되어 있는 프로브 카드용 프로브.

#### 청구항 5

청구항 1에 있어서,

상기 응력 분산실에는 주위의 금속 보다도 전기적으로 저저항인 금속이 수용되어 있는 프로브 카드용 프로브.

#### 청구항 6

청구항 1에 있어서,

상기 응력 분산실에는 수지가 수용되어 있는 프로브 카드용 프로브.

#### 청구항 7

청구항 3에 있어서,

상기 응력 분산실에는, 상기 저저항부와 동일한 금속이 수용되어 있는 프로브 카드용 프로브.

#### 청구항 8

청구항 1에 있어서,

상기 응력 분산실은 공동인 프로브 카드용 프로브.

#### 청구항 9

청구항 8에 있어서,

모든 상기 응력 분산실은 상기 프로브의 외부에 연통하고 있는 프로브 카드용 프로브.

## 발명의 설명

### 기술 분야

[0001] 본원은 프로브 카드용 프로브에 관한 것이다.

### 배경 기술

[0002] 프로브 카드는, 웨이퍼 상에 형성된 개개의 반도체 디바이스의 동작 테스트를 행하기 위해서, 반도체 디바이스의 전극 패드에 프로브를 접촉시켜, 전력의 공급, 신호의 입출력 및 접지를 행하기 위해서 사용되는 전기적인 접속 장치이다.

[0003] 프로브는 프로브 카드의 표면에 마련되고, 소정의 압압력으로 선단이 반도체 디바이스의 전극 패드에 밀어 붙여 지도록 구성되어 있다.

[0004] 웨이퍼 상에 형성되는 반도체 디바이스의 수량을 증가시키기 위해서는, 반도체 디바이스의 사이즈를 작게 하는 것이 필요하다. 이 때문에, 반도체 디바이스의 전극 패드가 작게 설계됨과 아울러, 전극 패드 사이의 거리(피치)가 작게 설계되어 있다.

[0005] 반도체 디바이스의 미소화에 따라서, 프로브를 미세하게 할 필요가 있다. 그러나, 프로브를 미세하게 하면 프로브의 기계적 강도가 약하게 된다고 하는 문제가 있다.

[0006] 이 때문에, 반도체 디바이스의 전극 패드와의 양호한 전기적 접촉 및 기계적 접촉을 보증하기 위해서, 예를 들면, 특허 문헌 1에서는 프로브에 다층 금속 시트를 사용하는 구성이 제안되어 있다.

### 선행기술문헌

#### 특허문헌

[0007] (특허문헌 0001) 특허 문헌 1 : 일본 특허공표 제2018-501490호 공보

### 발명의 내용

#### 해결하려는 과제

[0008] 특허 문헌 1에는 코어와 제1 내측 코팅층과의 겹침을 포함하는 적어도 1개의 다층 구조와, 이 다층 구조를 완전하게 피복하는, 상기 코어 보다도 경도가 높은 재료로 만들어진 외측 코팅층을 가지는 프로브가 개시되어 있다.

[0009] 특허 문헌 1에 개시되어 있는 것과 같이, 양호한 전기적 접촉 및 기계적 접촉을 이루기 위해서는, 재질이 다른 복수의 층을 겹치게 한 구성이 바람직하지만, 프로브의 단면의 두께를 얇게 한다고 하는 요구에 응하는 것에는 한계가 있어, 추가적인 브레이크 스루(break through)가 필요하였다.

[0010] 프로브 카드를 이용하는 검사 공정에서는, 반도체 디바이스의 전극 패드에의 접촉을 확실하게 하기 위해서, 프로브가 전극 패드에 접촉한 후에, 보다 더 프로브 카드를 반도체 웨이퍼에 근접시키는 것(오버 드라이브)에 의해서, 프로브를 반도체 디바이스의 전극 패드에 밀어 붙이는 것이 행하여진다.

[0011] 이 때문에, 프로브에는, 소정값 이상의 접촉압을 가해도 기계적으로 파괴되지 않는 강도가 필요하게 된다. 프로브가 파괴되지 않기 위해서, 프로브에 국부적인 응력 집중이 생기지 않도록 할 필요가 있다. 그리고, 이 응력 집중이 생기지 않도록 하기 위해서는, 가능한 한 표면이 매끄럽고, 흠이 없는 프로브가 요구되고 있었다.

[0012] 그러나, 금속 표면을 매끄럽게 하는 것에도 한계가 있고, 프로브의 단면에서 의 두께가 얇아질수록 외력에 대해서 변형하기 쉬워진다(기계적 강도가 작아진다)고 하는 문제가 있었다.

[0013] 본원은, 앞서 설명한 문제를 해결하는 기술을 개시하는 것으로, 프로브를 미세하게 해도, 반도체 디바이스의 전극 패드에 적절한 침압으로 접촉하고, 소정값 이상의 접촉압을 가해도 파괴되지 않는 강도를 구비한 프로브 카드용 프로브를 제공하는 것을 목적으로 한다.

[0014] 즉, 본원의 프로브 카드용 프로브는, 응력 집중이 생기지 않도록 하는 것이 아니라, 응력 집중이 발생하는 위치를 의도적으로 분산시키는 구조로 하는 것에 의해서 큰 응력에 견딜 수 있는 기계적 강도가 높은 프로브 카드용 프로브이다.

### 과제의 해결 수단

[0015] 본원에 개시되는 프로브 카드용 프로브는,

[0016] 상기 프로브의 내부에 매립된, 내벽면에 의한 능선과 정점을 가지는 입체 형상의 응력 분산실을 복수개 구비하는 것이다.

### 발명의 효과

[0017] 본원에 개시되는 프로브 카드용 프로브에 의하면, 판 두께를 얇게 했다고 해도 응력 집중이 발생하는 위치를 분산시키는 것에 의해서 기계적 강도가 높은 프로브 카드용 프로브를 제공할 수 있다.

### 도면의 간단한 설명

[0018] 도 1은 실시 형태 1에 의한 프로브 카드를 사용하여 전자 회로를 검사하는 상태를 개략적으로 나타내는 도면이다.

도 2는 실시 형태 1에 의한 프로브의 사시도이다.

도 3은 실시 형태 1에 의한 프로브를 구성하는 3층의 금속층의 형상을 나타내는 평면도이다.

도 4는 도 2의 A-A 단면도이고, 프로브의 길이 방향(Z)에 수직하게 절단한 단면도이다.

도 5는 실시 형태 2에 의한 프로브의 사시도이다.

도 6은 실시 형태 2에 의한 프로브를 구성하는 3층의 금속층의 형상을 나타내는 평면도이다.

도 7은 도 5의 B-B 단면도이다.

도 8은 실시 형태 3에 의한 프로브를 길이 방향(Z)에 대해서 수직하게 절단한 단면도이다.

도 9는 실시 형태 4에 의한 프로브의 사시도이다.

도 10은 실시 형태 4에 의한 프로브를 구성하는 3층의 금속층의 형상을 나타내는 평면도이다.

도 11은 실시 형태 5에 의한 프로브의 사시도이다.

도 12의 (a)는 도 11의 C-C 단면도이다.

도 12의 (b)는 실시 형태 5에 의한 프로브의 변형예를 나타내는 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0019] 실시 형태 1.

[0020] 이하, 실시 형태 1에 의한 프로브 카드용 프로브를, 도면을 이용하여 설명한다.

[0021] 도 1은 프로브 카드(100)에 의한 전자 회로의 검사 상태를 개략적으로 나타내는 도면이다.

[0022] 본 명세서에 있어서는, 도 1의 지면 상방을 「상」, 도 1의 지면 하방을 「하」라고 하여 설명한다. 즉, 프로브 카드(100)에서 보아, 검사 대상층을 「하」라고 한다. 또, 도 1의 지면 좌우 방향을, 좌굴 방향(X)이라고 하고, 지면 바로 앞으로부터 안쪽을 향하는 방향 및 그 역방향을, 좌굴 방향(X)에 수직인 방향(Y)이라고 한다. 또, 프로브(20)의 길이 방향(도 1의 지면의 상하 방향)을 길이 방향(Z)이라고 한다.

[0023] 프로브 카드(100)는, 반도체 웨이퍼(W)에 형성된 전자 회로의 전기적 특성을 검사하기 위해서 이용되는 장치이다. 프로브 카드(100)는 전자 회로 상의 전극(C)에 각각 접촉시키는 다수의 프로브(20)를 구비하고 있다. 전자 회로의 특성 검사는 반도체 웨이퍼(W)를 프로브 카드(100)에 접근시켜, 프로브(20)의 선단을 전자 회로 상의 전극(C)에 접촉시키고, 프로브 카드(100)의 배선 기관(14)의 테스터 접속 전극(TC) 및 프로브(20)를 통해서 전극(C)을 테스터 장치(도시하지 않음)에 도통시켜 행하여진다.

- [0024] 프로브 카드(100)는 중공의 프레임(1)과, 프레임(1)의 상단에 장착된 상부 가이드(11)와, 프레임(1)의 하단에 장착된 하부 가이드(12)와, 상부 가이드(11)를 고정하는 고정판(13)과, 배선 기관(14)을 구비한다. 상부 가이드(11)와 하부 가이드(12)와의 사이에, 추가로 중간 가이드를 마련해도 괜찮다.
- [0025] 상부 가이드(11)는, 상하 방향으로 관통하는 복수의 가이드 구멍(11H)을 가진다. 상부 가이드(11)의 하방에 마련된 하부 가이드(12)는, 상하 방향으로 관통하는 복수의 가이드 구멍(12H)을 가진다. 상부 가이드(11)에 마련한 복수의 가이드 구멍(11H)군의 상방은, 고정판(13)에 마련한 개구부(13H)로 되어 있다. 고정판(13)의 상면에는 배선 기관(14)이 배치되어 있다. 배선 기관(14)은 그 하면에 프로브(20)의 상단의 단자부(20t)와 접촉하는 복수의 프로브 접속 패드(14P)를 구비한다.
- [0026] 그리고, 복수의 프로브(20)가 각각 가이드 구멍(12H) 및 가이드 구멍(11H) 내를 지나도록 삽입되어 가이드된다. 프로브(20)는 검사 대상(반도체 웨이퍼(W)에 형성된 전자 회로)에 대해서 수직하게 배치되는 수직형 프로브이다.
- [0027] 도 1의 좌우 방향이 프로브(20)의 좌굴 방향(X), 즉, 프로브 카드(100)의 오버 드라이브시에 프로브(20)가 탄성 변형하는 방향이다. 프로브(20)는 가늘고 긴 사각기둥 형상을 하고 있다. 프로브(20)는 직선 모양으로 상하 방향으로 연장되어 있다. 프로브(20)의 하단(일단)에 컨택트부(20c)를 구비한다. 그리고, 상단(타단)에 단자부(20t)가 형성되어 있다.
- [0028] 프로브(20)는 오버 드라이브시에, 그 길이 방향(Z)의 압축력이 가해지는 것에 의해, 검사 대상으로부터의 반력에 따라서 용이하게 좌굴 방향(X)으로 좌굴 변형한다. 컨택트부(20c)가 단자부(20t)측으로 후퇴하고, 이 때, 프로브(20)의 내부에는 응력이 발생한다.
- [0029] 도 2는 프로브(20)의 사시도이다.
- [0030] 도 3은 프로브(20)를 구성하는 3층의 금속층의 형상을 나타내는 평면도이다.
- [0031] 프로브(20)는 도전성을 가지는 금속에 의해서 구성되어 있다. 프로브(20)의 제1 금속층(20L1)~제3 금속층(20L3)은 각각 동일한 금속의 얇은 층이다. 제1 금속층(20L1)과 제3 금속층(20L3)은 평판 모양으로 형성되어 있다. 그리고, 제1 금속층(20L1)과 제3 금속층(20L3)과의 사이에 끼워진 제2 금속층(20L2)에는 프로브(20)의 길이 방향(Z)으로 간격을 두고, 복수의 육각기둥 형상의 구멍(20H)이 프로브(20)의 금속층의 적층 방향(R)으로 관통하여 늘어서 있다. 제1 금속층(20L1), 제2 금속층(20L2), 제3 금속층(20L3)은, 차례로 쌓아 올려 각 금속층 사이를 용착하는 것에 의해서 일체화되어 있다.
- [0032] 도 2에서는, 좌굴 방향(X)과 3개의 금속층의 적층 방향(R)은 동일하지만, 좌굴 방향을 각 금속층의 적층 방향(R)에 직교하는 방향(Y)으로 해도 괜찮다.
- [0033] 도 4는 도 2의 A-A 단면도이고, 프로브(20)의 길이 방향(Z)에 수직하게 절단한 단면도이다. 도 4의 지면 좌우 방향이 좌굴 방향(X)이다. 프로브(20)의 길이 방향(Z)에 수직인 단면은 제2 금속층(20L2)에 구멍(20H)이 배치되어 있는 부분에서는 도 4와 같이 되고, 구멍(20H)은 그 내벽과, 제1 금속층(20L1)과, 제3 금속층(20L3)에 의해서 주위가 막혀진 공동부(20K1)(응력 분산실)로 된다. 이와 같이, 공동부(20K1)는 프로브(20)의 내부에 형성되어 있다.
- [0034] 여기서, 공동부(20K1)를 마련하지 않았던 구조의 프로브(A)와 공동부(20K1)를 마련한 프로브(20)를 비교하면, 오버 드라이브량에 대한 침압의 관계는 공동부(20K1)를 마련한 프로브(20)가 침압이 작다.
- [0035] 또한, 공동부(20K1)에 의해서, 어떠한 효과를 얻을 수 있는지에 대해서 분석하였다. 공동부(20K1)를 마련하지 않았던 프로브(A), 육각기둥 형상의 공동부(20K1)를 마련한 프로브(20)에 대해서, 유한 요소법(FEM : Finite Element Method)에 근거하여, 프로브의 최대 응력을 구한 결과는, 외부로부터 힘이 가해진 경우, 응력은 도 2에 나타내는 공동부(20K1)의 각 정점(10B) 및 공동부(20K1)를 구성하는 인접하는 2면에 의해서 형성되는 능선(10)에 집중하고 있는 것을 알았다.
- [0036] 따라서, 응력 분산실로서 육각기둥 형상의 공동부(20K1)를 프로브(20)의 길이 방향(Z)으로 소정의 간격으로, 늘어놓아 매립하는 것에 의해서, 응력을 각 정점(10B) 및 각 능선(10)에 균등하게 분산시킬 수 있다.
- [0037] 프로브(20)의 제1 금속층(20L1)~제3 금속층(20L3)은, 이른바 MEMS(Micro Electro Mechanical Systems) 기술을 이용하여 제작된다(프로브 중간체 형성 공정). MEMS 기술은, 포토리소그래피 기술 및 회생층 에칭 기술을 이용하여 미세한 입체적 구조물을 작성하는 기술이다. 포토리소그래피 기술은 반도체 제조 공정 등에서 이용되는

포토리지스트를 이용한 미세 패턴의 가공 기술이다. 또, 희생층 에칭 기술은 희생층으로 불리는 하층을 형성하고, 그 위에 구조물을 구성하는 층을 형성한 후, 희생층만을 에칭에 의해서 제거하는 것에 의해 입체적인 구조물을 작성하는 기술이다.

- [0038] 제1 금속층(20L1)~제3 금속층(20L3)의 형성 처리에는, 주지의 도금 기술을 이용할 수 있다. 예를 들면, 음극으로서의 기관과, 양극으로서의 금속편을 전해액에 담고, 양 전극 사이에 전압을 인가하는 것에 의해, 전해액 중의 금속 이온을 기관 표면에 부착시킬 수 있다. 이와 같은 처리는, 전기 도금 처리라고 불려지고, 기관을 전해액에 담그는 웨트 프로세스이기 때문에, 도금 처리 후에는, 건조 처리가 행하여지고, 각각의 제1 금속층(20L1)~제3 금속층(20L3)을 얻는다. 이 건조 처리 후, 제1 금속층(20L1)~제3 금속층(20L3)을 쌓아 올려 용착한다. 연마 처리에 의해서 하부 선단이 되는 부분을 연마하고(연마 공정), 컨택트부(20c)를 형성한다.
- [0039] 실시 형태 1에 의한 프로브 카드용 프로브에 의하면, 검사시에 프로브(20)의 내부에 발생하는 응력을 공동부(20K1)의 각 정점(10B) 및 각 능선(10)에 분산할 수 있으므로 기계적 강도의 유지와 침압의 저감을 양립할 수 있다.
- [0040] 실시 형태 2.
- [0041] 이하, 실시 형태 2에 의한 프로브 카드용 프로브를 실시 형태 1과 다른 부분을 중심으로 설명한다.
- [0042] 도 5는 프로브(20)의 사시도이다.
- [0043] 도 6은 프로브(20)를 구성하는 3층의 금속층의 형상을 나타내는 평면도이다.
- [0044] 도 7은 도 5의 B-B 단면도이다.
- [0045] 실시 형태 1에서는, 3개의 금속층으로 이루어지는 금속 기둥의 내부에 독립한 육각기둥 형상의 복수의 공동부(20K1)를 길이 방향(Z)으로 늘어놓아 매립한 프로브(20)에 대해서 설명하였다. 본 실시의 형태 2에서는 프로브(20)의 복수의 공동부(20K1)가 가는 공동부(20K2)에 의해서 서로 연결되어 있다. 그리고 공동부(20K2)는 프로브(20)의 외부에 수(數) 개소에서 연통하고 있다.
- [0046] 공동부(20K1) 및 공동부(20K2)는 프로브(20)를 제조하는 과정에 있어서, 당초는 희생층으로서 형성되고, 에칭에 의해서 제거되어 형성된다. 즉, 실시 형태 1에서는 공동부(20K1)를 형성하기 위해서, 제1 금속층(20L1)~제3 금속층(20L3)을 개별로 제조한 후, 이들을 용착할 필요가 있었다. 본 실시의 형태 2에서는 제2 금속층(20L2)의 모든 구멍(20H)을 홈(20M1)에 의해서 접속한다. 또한, 몇개의 구멍(20H)에 연통하고, 프로브(20)의 외부로 개구되는 적어도 2개의 홈(20M2)을 형성하는 것에 의해서, 프로브(20)를 일련의 공정으로 제조할 수 있는 이점이 있다.
- [0047] 프로브(20)의 제조 공정은 대체로 다음과 같이 된다. 먼저, 제1 금속층(20L1)를 형성한다. 다음에, 제2 금속층(20L2)의 구멍(20H) 및 홈(20M1, 20M2)이 되는 부분 이외의 부분을 형성한다. 다음에, 구멍(20H)과 홈(20M1), 홈(20M2) 안에 희생층을 형성한다. 다음에, 제3 금속층(20L3)을 형성한다. 마지막으로 희생층을 녹여 프로브(20)의 내부에 복수의 공동부(20K1)와 공동부(20K2)가 형성된다.
- [0048] 실시 형태 2에 의한 프로브 카드용 프로브에 의하면, 모든 공정을 MEMS에 의한 일련의 공정으로서 완결할 수 있다. 따라서, 실시 형태 1의 효과에 더하여, 추가로 기계적 강도가 높은 프로브(20)를 제공할 수 있다.
- [0049] 실시 형태 3.
- [0050] 이하, 실시 형태 3에 의한 프로브 카드용 프로브를 실시 형태 1과 다른 부분을 중심으로 설명한다.
- [0051] 도 8은 프로브(20)를 길이 방향(Z)에 대해서 수직하게 절단한 단면도이다.
- [0052] 본 실시의 형태에서는, 공동부(20K1)를 프로브(20) 본체와는 다른 물질로 씰링하는 예를 설명한다. 도 4에 나타내는 것과 같이, 실시 형태 1에서 설명한 공동부(20K1)이었던 부분에, 주위의 프로브(20) 본체부 보다도 부드러운 물질을 수용한다. 수용하는 물질로서는, 예를 들면, Au 등의 금속, 또는 수지 등을 들 수 있다. Au 등을 수용하는 경우는, 실시 형태 2에서 설명한 제2 금속층(20L2)를 형성한 후에 공동부(20K1)에 Au의 층을 형성하고, 그 후, 제3 금속층(20L3)을 형성하여 씰링한다. 수지의 경우도 마찬가지이다.
- [0053] 실시 형태 3에 의한 프로브 카드용 프로브에 의하면, 실시 형태 2와 마찬가지로 모든 공정을 MEMS에 의한 일련의 공정으로 하여 완결할 수 있다. 따라서, 실시 형태 1의 효과에 더하여, 보다 더 기계적 강도가 높은 프로브(20)를 제공할 수 있다.

- [0054] 또, 구멍(20H)에 수용하는 금속으로서 Au 등을 사용하였을 경우에는, 프로브의 도전성을 향상시키면서, 실시 형태 1과 마찬가지로의 효과를 달성한다. 수지를 수용하였을 경우에는, 프로브(20)의 좌굴 변형시의 유연성을 증가시킬 수 있다.
- [0055] 실시 형태 4.
- [0056] 이하, 실시 형태 4에 의한 프로브 카드용 프로브를 실시 형태 1과 다른 부분을 중심으로 설명한다.
- [0057] 도 9는 프로브(20)의 사시도이다.
- [0058] 도 10은 프로브(20)를 구성하는 3층의 금속층의 형상을 나타내는 평면도이다.
- [0059] 프로브(20)가, 3층의 금속층에 의해서 형성되어 있는 점은 실시 형태 1과 동일하다. 본 실시의 형태에 의한 프로브(20)와, 실시 형태 1에 의한 프로브(20)는 제2 금속층(20L2)의 구성이 다르다. 제2 금속층(20L2)의 좌굴 방향(X)에 수직인 방향(Y)의 양면에는, 프로브(20)의 내측을 향하여 움푹 패인 절결부(20CT)가 프로브(20)의 길이 방향(Z)으로 교호로 마련되어 있다.
- [0060] 프로브(20)의 제조 공정은 대체로 다음과 같이 된다. 먼저, 제1 금속층(20L1)를 형성한다. 다음에, 제1 금속층(20L1) 위에, 제2 금속층(20L2)의 절결부(20CT)가 되는 부분 이외의 부분을 형성한다. 다음에, 절결부(20CT)에 희생층을 형성한다. 다음에, 제2 금속층(20L2) 위에 제3 금속층(20L3)을 형성한다. 마지막으로 희생층을 녹여 프로브(20)의 내부에 복수의 공동부(20K3)가 형성된다. 이 공동부(20K3)는 프로브(20)의 외부로 개구되어 있다.
- [0061] 실시 형태 3과 마찬가지로 공동부(20K3) 안에, 수지 또는 프로브(20) 본체 보다도 연하고 전기적으로 저저항인 금속을 수용하여 공동부(20K3)를 씰링해도 괜찮다. 이 경우, 실시 형태 3과 마찬가지로의 효과를 달성한다.
- [0062] 실시 형태 5.
- [0063] 이하, 실시 형태 5에 의한 프로브 카드용 프로브를 실시 형태 1과 다른 부분을 중심으로 설명한다.
- [0064] 도 11은 프로브(20)의 사시도이다.
- [0065] 도 12의 (a)는 도 11의 C-C 단면도이다.
- [0066] 도 12의 (b)는 프로브(20)의 변형예를 나타내는 단면도이다.
- [0067] 도 11에 나타내는 것과 같이, 프로브(20)는 전기적인 저항율이 다른 2 종류의 금속에 의해서 구성되어 있다. 하나는, 동, 금, 은(Cu, Au, Ag) 등의 저항율이 낮은 금속으로 이루어지는 저저항부(L)를 구성하는 내측의 금속이다. 저저항부(L)는 도전성이 높고 내전류 성능의 향상을 위해서 기능한다. 또 하나는, 팔라듐 코발트(PdCo) 합금 등의, 저저항부(L) 보다도 저항율이 높고, 도전성이 낮지만, 기계적 강도가 높고 스프링성이 있는 고저항부(H)를 구성하는 외측의 금속이다. 고저항부(H)는 프로브(20)의 기계적 강도를 유지하기 위해서 기능한다.
- [0068] 도 12의 (a), 도 12의 (b)에 나타내는 것과 같이, 프로브(20)의 고저항부(H)는 저저항부(L)의 주위를 둘러싸고 있다. 그리고 고저항부(H)만에 주목하면, 고저항부(H)의 좌굴 방향(X)의 양측의 내벽에는, 각각 복수의 사각기둥 형상의 오목홈(20R)이 형성되어 있다. 오목홈(20R)(응력 분산실)은 프로브(20)의 길이 방향(Z)을 따라서 등간격으로 형성되어 있다.
- [0069] 도 12의 (b)와 같이, 작은 오목홈(20R)을 복수열, 프로브(20)의 길이 방향(Z)을 따라서 배치해도 괜찮다. 그리고, 오목홈(20R) 안은 저저항부(L)이다. 따라서, 저저항부(L)만에 주목하면, 저저항부(L)는 좌굴 방향(X)의 양면으로부터 각각 좌굴 방향(X)으로 돌출하는 복수의 돌출부(LT)를 구비하고 있다. 위에서 설명한 바와 같이, 프로브(20)의 내부에 작용하는 응력은, 프로브(20) 안에 형성된 각 정점(10B) 및 각 능선(10)에 집중한다. 그래서, 기계적 강도가 높고 스프링성이 있는 고저항부(H)의 내측에 복수의 오목홈(20R)을 균등하게 마련하는 것에 의해서, 프로브(20)의 좌굴 변형시에 내부에 작용하는 응력의 균등인 분산을 도모할 수 있다.
- [0070] 본원은, 여러가지 예시적인 실시 형태 및 실시예가 기재되어 있지만, 1개 또는 복수의 실시 형태에 기재된 여러가지 특징, 양태 및 기능은 특정의 실시 형태의 적용에 한정되는 것이 아니라, 단독으로 또는 여러가지 조합으로 실시 형태에 적용 가능하다.
- [0071] 따라서, 예시되어 있지 않은 무수한 변형예가, 본원에 개시되는 기술의 범위내에서 상정된다. 예를 들면, 적어도 1개의 구성요소를 변형하는 경우, 추가하는 경우 또는 생략하는 경우, 나아가서는, 적어도 1개의 구성요소를 추출하고, 다른 실시 형태의 구성요소와 조합하는 경우가 포함되는 것으로 한다.

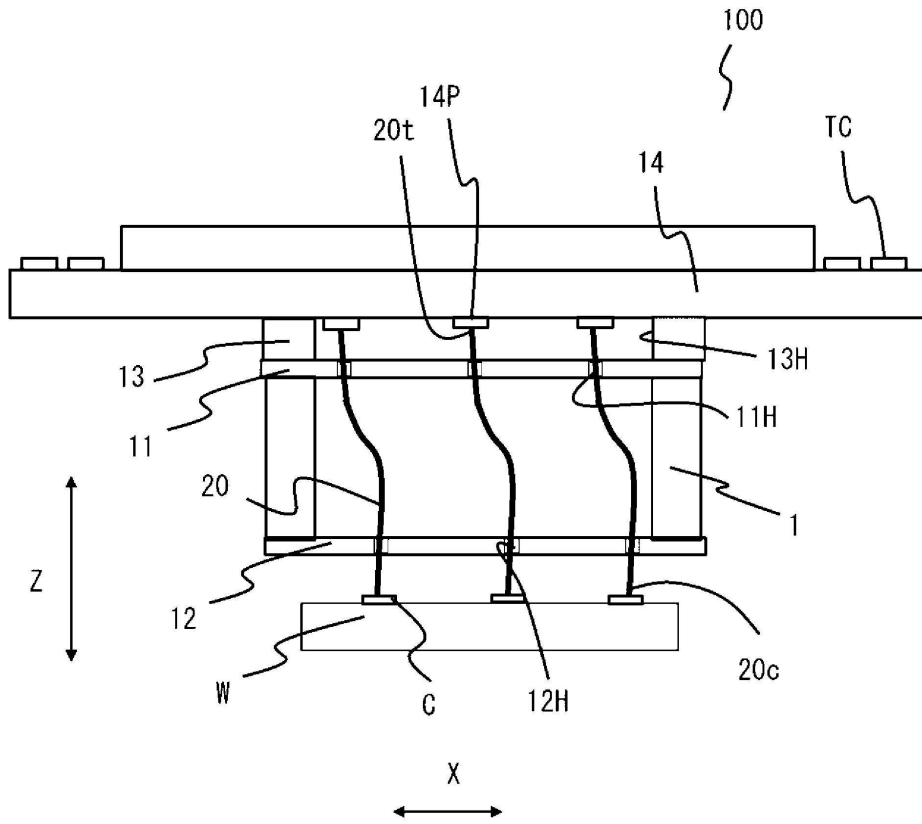
**부호의 설명**

[0072]

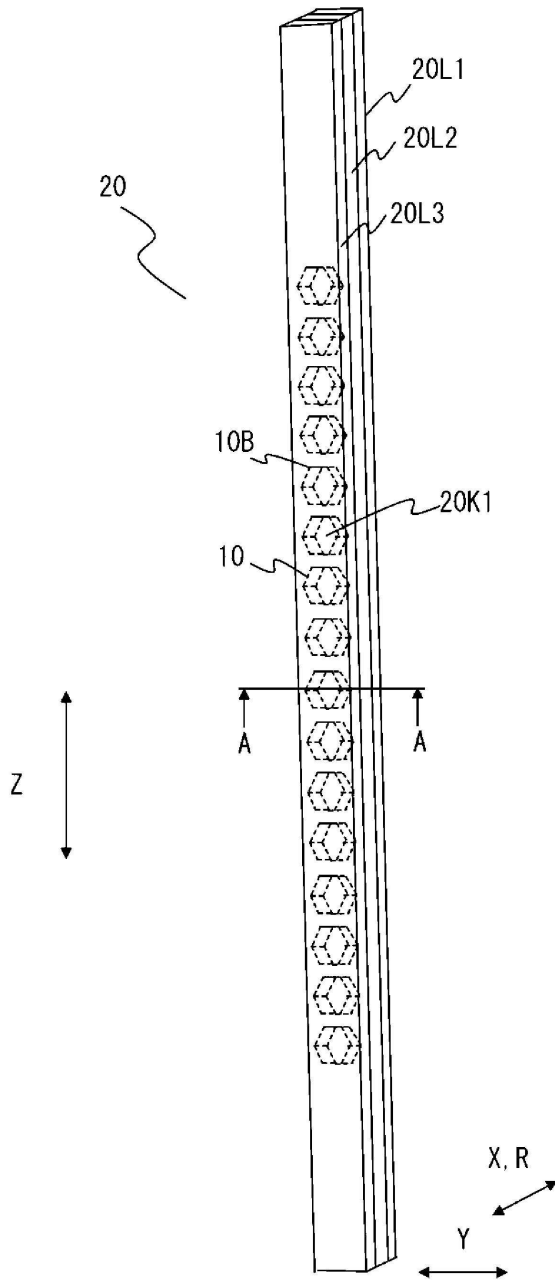
100 : 프로브 카드    1 : 프레임  
 10 : 능선            10B : 정점  
 11 : 상부 가이드    11H : 가이드 구멍  
 12 : 하부 가이드    12H : 가이드 구멍  
 13 : 고정판          13H : 개구부  
 14 : 배선 기관      14P : 프로브 접속 패드  
 20 : 프로브          20c : 컨택트부  
 20H : 구멍          20K1, 20K2, 20K3 : 공동부  
 20M1, 20M2 : 홈      20R : 오목홈  
 20t : 단자부        C : 전극  
 H : 고저항부        20CT : 절결부  
 L : 저저항부        H : 고저항부  
 20L1 : 제1 금속층    20L2 : 제2 금속층  
 20L3 : 제3 금속층    LT : 돌출부  
 R : 적층 방향        TC : 테스터 접속 전극  
 W : 반도체 웨이퍼    X : 좌굴 방향  
 Y : 좌굴 방향(X)에 직교하는 방향 Z : 길이 방향

도면

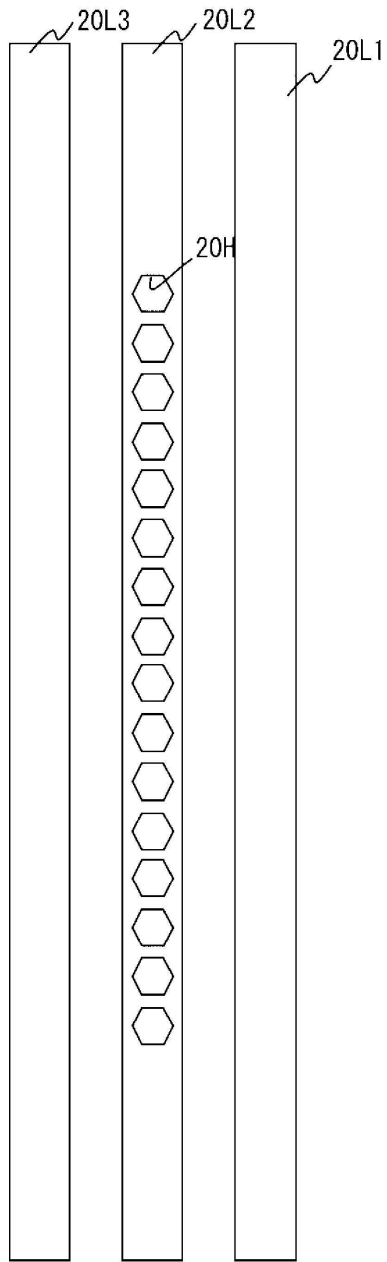
도면1



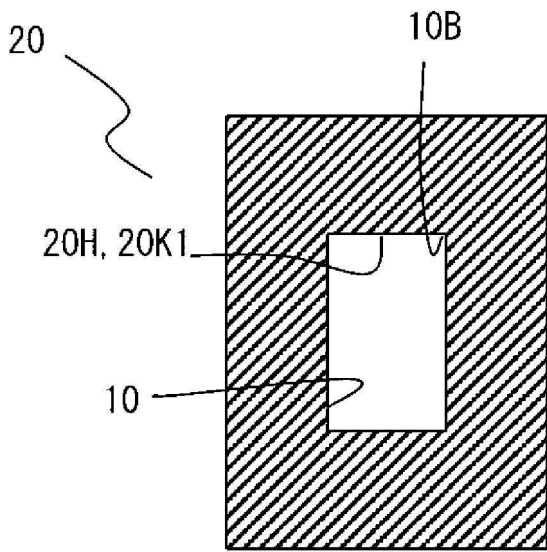
도면2



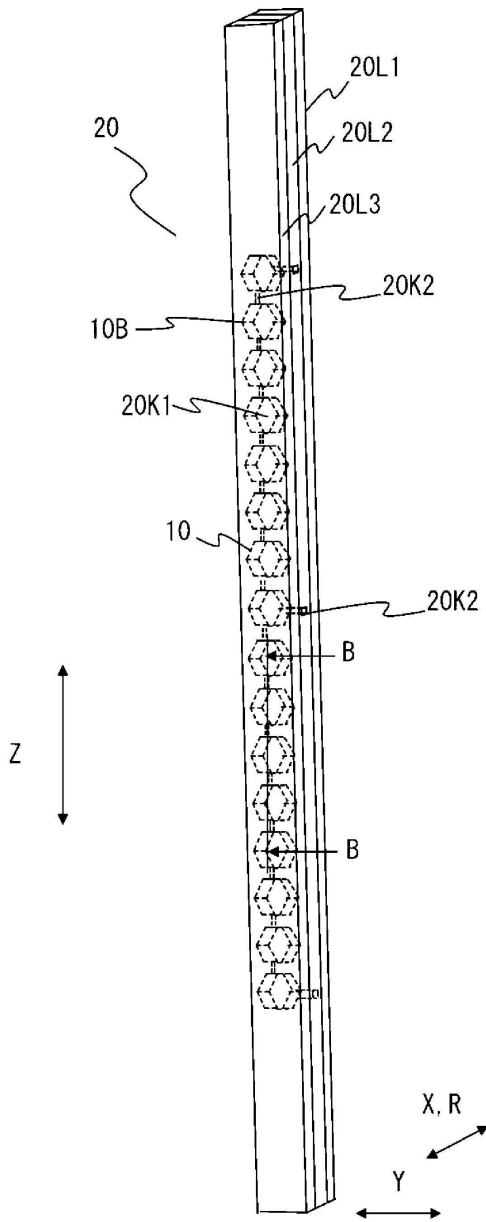
도면3



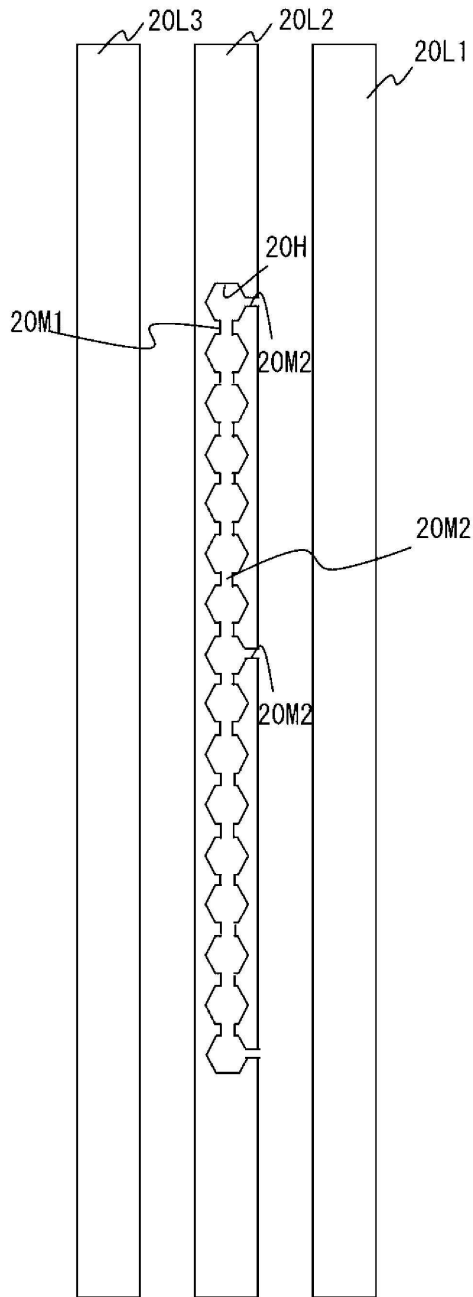
도면4



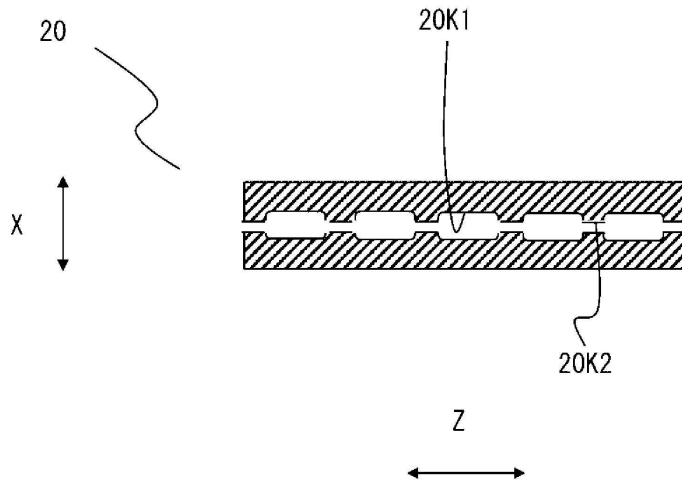
도면5



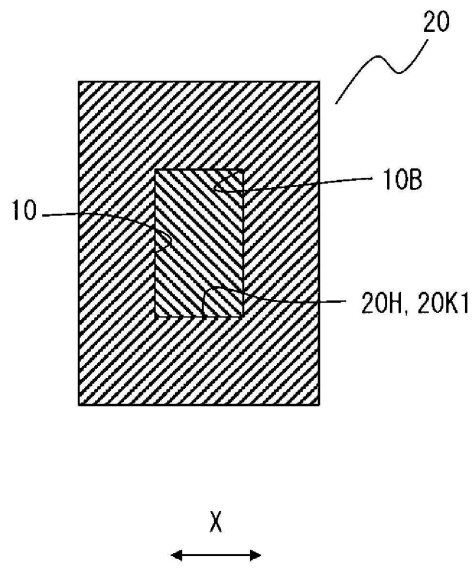
도면6



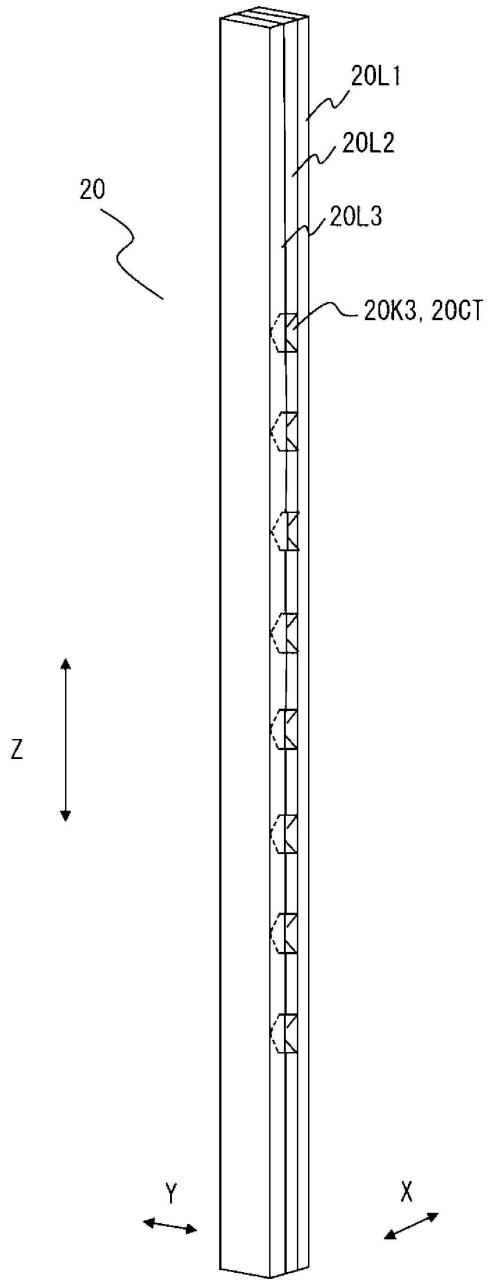
도면7



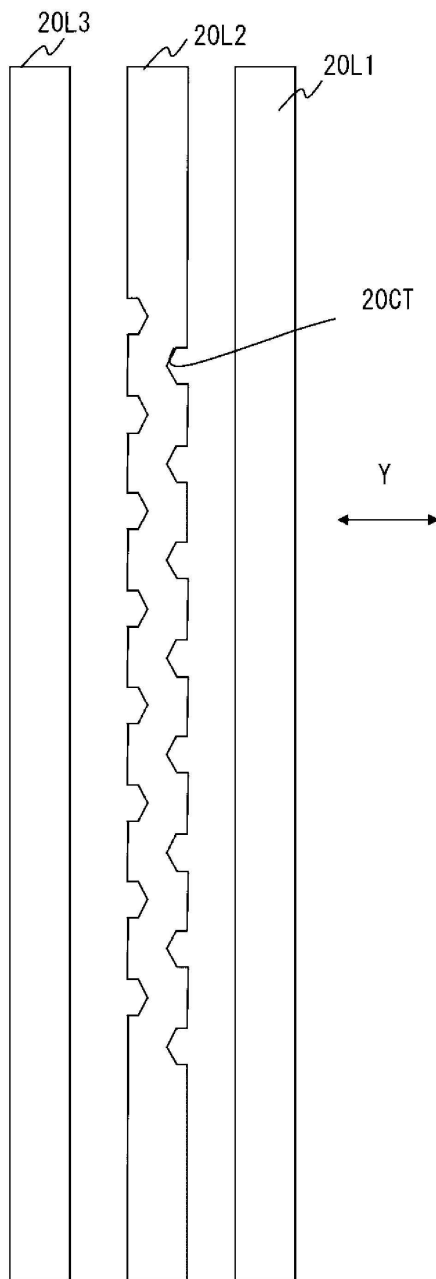
도면8



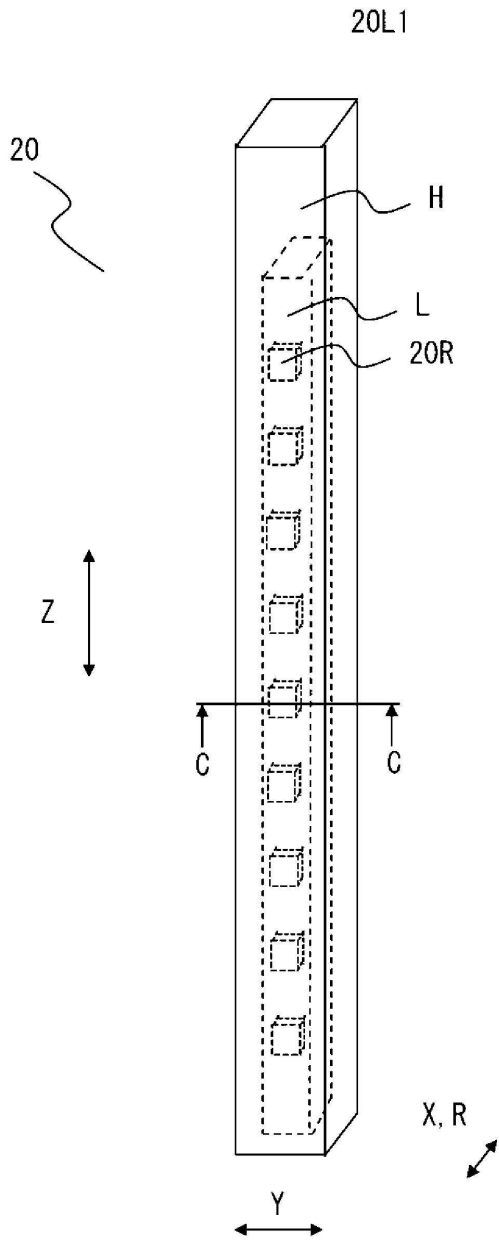
도면9



도면10



도면11



도면12

