

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94198890

※申請日期：94.6.8

※IPC 分類：H01L 29/82, G02F 1/368

一、發明名稱：(中文/英文)

電氣光學裝置及其製造方法、液晶顯示裝置及其製造方法

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

三菱電機股份有限公司/MITSUBISHI DENKI KABUSHIKI KAISHA

代表人：(中文/英文)

野間口有/TAMOTSU NOMAKUCHI

住居所或營業所地址：(中文/英文)

日本國東京都千代田區丸之內二丁目 2 番 3 號

國籍：(中文/英文)

日本/JAPAN

三、發明人：(共 3 人)

姓名：(中文/英文)

1. 村上春美/HARUMI MURAKAMI

2. 荒木利夫/TOSHIO ARAKI

3. 石賀展昭/NOBUAKI ISHIGA

國籍：(中文/英文)

1.~3. 日本/JAPAN

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 日本、2004/10/26、2004-310677

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關於電氣光學裝置、橫方向電場方式等液晶顯示裝置及該等製造方法，可以防止夾有絕緣膜之配線之層間短縮所引起之不良以及提高產量。

【先前技術】

近年來，如特許文獻 1（特開平 8-254712 號公報）所示，在主動矩陣型液晶顯示裝置中，使用橫方向電場方式而可以得到超廣視角的方法，其中係於平行基板的方向上對液晶施加電場。藉由上述的方式，在變化視角方向時，幾乎沒有對比變化與色階層級（level）反轉的問題。

在特許文獻 1 中，兩個相對電極中間夾著下層之源極配線而互相分開配置。因此，在對源極配線施加電壓之狀態中，上述電壓會引起電場的發生，而改變配置於陣列基板與彩色濾光片基板之間的液晶之配向狀態。因此，必須增加兩個相對電極之形成寬度，如此便限制了光之透過，而產生面板顯示部之開口率下降的問題。

例如特許文獻 2（特開 2003-307748 號公報）所示，提出一種用於解決上述問題之橫方向電場方式之顯示器結構。在上述特許文獻 2 中，相對電極將源極配線包覆，兩者重疊配置。根據上述結構，從源極配線發生之電場由於相對電極而被遮蔽的緣故，上述電場不及於液晶，可以減低液晶之配向狀態的變化。因此，可以縮短限制光透過的寬度，因而可以提高開口率。

如上述所述，為了提高開口率，除了上述橫方向電場方式之外，其它如特許文獻 3（特開平 9-325358 號公報）也揭示同樣關於源極配線與上部電極重疊之技術。

【發明內容】

但是，在特許文獻 2 之中，上層的相對電極覆蓋下層的源極配線，其中中間夾著層間絕緣膜。由於兩者重疊配置的關係，一旦在上述重疊區域之層間絕緣膜發生孔洞或缺陷時，上層的相對電極與下層的源極配線會形成短路且發生顯示不良，而產生產率下降與信賴性下降等問題。

而且，在特許文獻 3 之中，由於上層的畫素電極與下層的源極配線之間隔著閘極絕緣膜而有一部份重疊的緣故，同樣會發生上述的問題。

上述層間絕緣膜之孔洞與缺陷等例如是進行圖案化製程時在形成光阻圖案時於光阻中所產生之氣泡、於光阻顯影時顯影液中所含有的氣泡、層間絕緣膜成膜時產生於膜中之異物所引起，實際上要將上述缺陷發生的機率降到 0 是非常難的。

因此，本發明之課題就是防止起因於層間絕緣膜之孔洞與缺陷所發生之電極間短路不良的問題，以及實現具有高產率高信賴性之電氣光學裝置及其製造方法。

另外，本發明除了可以利用具有超廣視角之橫方向電場方式而提升面板顯示部開口率之外，也提供可以防止起因於層間絕緣膜之孔洞與缺陷所引起間短路之不良、同時具有高產率與高信賴性之液晶顯示裝置及其製造方法。

為了解決上述問題，本發明之方法包括：形成位於下層之至少一種薄膜狀第 1 電極；於該第 1 電極上形成具有接觸洞的絕緣膜；以及在該具有接觸洞的絕緣膜上形成至少一種薄膜狀第 2 電極，其中該第 2 電極至少有一部分藉由該接觸洞而與該第 1 電極形成電氣連接；其中該絕緣膜至少形成兩層以上，且至少利用兩次以上的製程在該絕緣膜形成該接觸洞。

請求項 1 所述之發明包括位於下層至少一種以上之導電性薄膜所構成之第 1 電極、形成於上述第 1 電極上具有接觸洞之層間絕緣膜、形成於上述層間絕緣膜上至少一種由導電性薄膜所構成之第 2 電極。上述第 2 電極之至少一部分藉由接觸洞而與下層之至少一種之第 1 電極形成電氣連接，因為至少形成兩層以上之層間絕緣膜且至少利用兩次以上的製程依上述層間絕緣膜形成接觸洞，所以即使於層間絕緣膜發生孔洞與缺陷，也可以防止接觸洞以外之電極間之短路不良的問題，並可以提高具有高信賴性之電氣光學裝置的產率。

【實施方式】

第 1 實施例

第 1 圖係繪示本發明第 1 實施例之液晶顯示裝置用 TFT 陣列基板之平面圖，而第 2 圖係繪示第 1 圖之剖面圖。第 2 圖之剖面圖係沿著第 1 圖之剖面線 X-X' 部分所得到之閘極端子部與源極端子部之剖面結構。

上述液晶顯示裝置用 TFT 陣列基板係由例如是玻璃基

板之透明絕緣性基板 1 上利用至少一種以上之導電性薄膜所形成之最下層的金屬層如閘極電極 2、保持容量共通電極 3、閘極配線 4、閘極端子 5、覆蓋上述最下層之金屬層的一部份或全部之絕緣膜 6、形成於上述閘極絕緣膜 6 上之至少一種以上之導電性薄膜所組成的第 1 電極 10、11、12、形成於上述第 1 電極 10、11、12 上之層間絕緣膜 14、18、設置於上述層間絕緣膜 14、18 之接觸洞 16、17（參照第 10 與 12 圖）、19、20、21（參照第 12 圖）、設置於層間絕緣膜 14、18 以及閘極絕緣膜 6 之接觸洞 15（參照第 10 圖）、形成於層間絕緣膜 18 上之至少一種以上之導電性薄膜，且覆蓋上述層間絕緣膜 14、18 以及接觸洞 15、16、17 之至少一部分而配置之第 2 電極 22、23、24 所組成。第 2 電極 22、23、24 之至少一部分係藉由接觸洞 15、16、17（參照第 10 與 12 圖）、19、20、21（參照第 12 圖）而與下層之至少一種以上之第 1 電極 5、10、12 形成電氣連接，而上述第 2 電極 22 係根據層間絕緣膜 14、18 之至少一方而與上述第 1 電極 10 形成電性絕緣結構。

層間絕緣膜 14、18 所構成之至少兩層之疊層結構係形成於上述第 1 電極 5、10、12 與上述第 2 電極 22、23、24 之間，形成於上述層間絕緣膜 14、18 之接觸洞係至少利用兩次以上的製程而形成。

上述液晶顯示裝置用 TFT 陣列基板的製造方法請參考第 2 及 3 至 14 圖。

第 1 製程

首先，在例如是玻璃基板的透明絕緣性基板 1 上形成第 1 金屬薄膜後，利用第 1 次微影製程將第 1 金屬薄膜圖案化，如第 2、3 以及 4 圖所示，至少形成閘極電極 2、保持容量共通電極 3、閘極配線 4 以及閘極端子 5。上述第 1 金屬薄膜可以是比阻抗值低的鋁或鈾、或上述元素為主成分的合金。

在一較佳實施例中，首先，在透明絕緣性基板上利用濺鍍法，使用習知氫氣而形成 200 奈米厚的鋁膜。上述濺鍍法的條件係使用磁電管濺鍍法，成膜功率密度 $3\text{W}/\text{cm}^2$ 、氫氣流量 40sccm。

接著，在習知的氫氣內加入氮氣，使用上述混合氣體進行反應性濺鍍法，而形成添加有氮原子之鋁氮合金，此鋁氮合金之膜厚為 50 奈米。上述濺鍍法的條件為成膜功率密度 $3\text{W}/\text{cm}^2$ ，氫氣流量 40sccm、氮氣流量 20sccm。根據上述方法而形成包含有 200 奈米厚之鋁膜以及上方之 50 奈米厚的氮化鋁膜共兩層膜所構成之第 1 金屬薄膜。另外，此時上層氮化鋁膜之氮元素組成大約是 18wt%。

接著，形成光阻圖案，使用含有習知磷酸與硝酸之溶液在蝕刻上述二層膜之後將光阻圖案除去，如第 2、3 以及 4 圖所示，而形成閘極電極 2、保持容量共通電極 3、閘極配線 4 以及閘極端子 5 的圖案。

在此，上述閘極端子 5 係位於閘極配線 4 之延長部分上方，另外上述保持容量共通電極 3 並沒有和上述閘極配線 4 與上述閘極端子 5 形成電性連接。

第 2 製程

接著，如第 2、5 以及 6 圖所示，依序形成第 1 絕緣膜 6（閘極絕緣膜）、由矽等所組成之半導體主動膜 7、由添加有摻雜物原子之矽等所構成之歐姆接觸膜 8 之後，利用第 2 次微影製程形成半導體膜 7（半導體主動膜）以及歐姆接觸膜之圖案。此時，半導體主動膜 7 以及歐姆接觸膜 8 的形狀係設定為而且連續的形狀，除了包含形成有 TFT 區域之外，更可以包括在後續第 3 製程中所形成之源極電極 9 以及源極配線 11 之圖案。

在一較佳實施例中，上述第 2 製程係使用化學氣相沈積法，形成 400 奈米厚的氮化矽膜（ SiN_x ：x 是正數）作為第 1 絕緣膜（閘極絕緣膜）6、形成 150 奈米厚的非晶矽膜（a-Si）最為半導體主動膜 7、形成 30 奈米厚之摻雜有磷等原子的 n+ 型非晶矽薄膜（n+a-Si）作為歐姆接觸膜 8，在依序形成上述膜層之後，接著形成光阻圖案，根據乾蝕刻法，使用習知氟氣體將非晶矽膜以及歐姆接觸膜 8 蝕刻之後，除去光阻圖案而形成半導體膜 7、8。

第 3 製程

接著，在形成第 2 金屬薄膜之後，利用第 3 微影製程而將第 2 金屬薄膜圖案化，如第 2、7 以及 8 圖所示，而形成源極電極 9、汲極電極 10（畫素汲極）、源極配線 11 以及源極端子 12。

作為上述第 2 金屬薄膜，較佳者是使用具有較低之比阻抗值、與歐姆接觸層 8 有良好接觸特性、以及與後續製

程所形成之畫素電極 22 具有良好的接觸特性等優點之材料。具有上述特性之材料者，例如是以鉬作為基材而添加鈦或鎢的等的合金。

在一較佳實施例中，上述第 3 製程係根據濺鍍法，使用習知氬氣，形成 200 奈米厚的鉬鈦合金，其中鉬的含量在 10wt% 以下、而鈦的添加量例如是 5wt%。之後形成光阻圖案，利用習知含有磷酸與硝酸的溶液進行蝕刻，接著更利用氟氣體進行乾蝕刻，而至少除去源極電極 9 以及汲極電極 10 之間的歐姆接觸膜 8，之後除去光阻圖案而形成源極電極 9、汲極電極 10、源極配線 11 以及源極端子 12。另外，此時形成 TFT 之通道部 13。

第 4 製程

接著，如第 2、9 以及 10 圖所示，在形成第 2 絕緣膜與作為第 1 層間絕緣膜 14 之後，利用第 4 次微影製程進行圖案化，同時形成至少貫通至第 1 金屬薄膜之閘極端子表面的接觸洞 15、貫通至第 2 金屬薄膜之源極端子 12 之表面的接觸洞 16、貫通至汲極電極 10 之表面的接觸洞 17。

在一較佳實施例中，上述第 4 製程係以化學氣相沈積法形成 200 奈米厚的氮化矽膜 (SiN_x) 作為第 1 層間絕緣膜 14，之後形成光阻圖案，以乾蝕刻法使用習知氟氣體而蝕刻上述氮化矽膜，之後除去光阻圖案，並形成閘極端子 5 用的接觸洞 15、源極端子 12 用的接觸洞 16 以及汲極電極 10 (畫素汲極) 用的接觸洞 17。

此時，在光阻圖案中起因於泡泡而產生之缺陷一旦存

在的時候，因為乾蝕刻的關係，上述缺陷部分正下方的氮化矽膜 14(第 1 層間絕緣膜)會跟著被蝕刻而形成孔洞 25。

第 5 製程

接著，再次重複和第 4 製程相同的第 5 製程。也就是說，如第 2、11 以及 12 圖所示，在形成第 3 絕緣膜作為第 2 層間絕緣膜 18 之後，根據第 5 微影製程進行圖案化，與第 4 製程一樣形成閘極端子用的接觸洞 19、源極端子 12 用的接觸洞 20、以及汲極電極 10(畫素汲極)用的接觸洞 21。

此時，接觸洞 19、20、21 係比在第 4 製程中所形成之相對應的 15、16、17 之外徑尺寸還大，較佳者是形成樓梯狀的剖面形狀。

另外，第 2 層間絕緣膜 18 的膜厚較佳者是比较第 1 層間絕緣膜 14 的膜厚還薄。

在一較佳實施例中，上述第 5 製程係以化學氣相沈積法形成 100 奈米厚的氮化矽膜(SiN_x)而作為第 2 層間絕緣膜 18，之後形成光阻圖案，接著以乾蝕刻法利用氟氣體蝕刻上述氮化矽膜，之後除去光阻圖案，而形成閘極端子 5 用的接觸洞 19、源極端子 12 用的接觸洞 20 以及汲極電極 10(畫素汲極)用的接觸洞 21。

此時，在光阻圖案中起因於泡泡而產生之缺陷一旦存在的時候，因為乾蝕刻的關係，上述缺陷部分正下方的氮化矽膜 18(第 2 層間絕緣膜)會跟著被蝕刻而形成孔洞 26。

第 6 製程

最後，如第 2、13 以及 14 圖所示，形成透明導電性薄膜之後，利用第 6 次微影製程使用上述透明導電性薄膜而形成藉由接觸洞 17、21 而與下層之汲極電極 10 形成電性連接之畫素電極 22、藉由接觸洞 15、19 而與下層之閘極端子 5 形成電性連接之閘極端子墊 23、藉由接觸洞 16、20 而與下層之源極端子 12 形成電性連接之源極端子墊 24 之圖案，因而完成第 1 實施例之電氣光學顯示裝置用 TFT 陣列基板。

在一較佳實施例中，第 6 製程係以使用習知氬氣之濺鍍法而形成 100 奈米厚之由氧化銦(In_2O_3)與氧化錫(SnO_2)混合的 ITO 膜，作為透明導電性膜。之後形成光阻圖案，並與含有習知鹽酸與硝酸之溶液蝕刻之後，除去光阻圖案，而形成可以透光之畫素電極 22、閘極端子墊 23、以及源極端子墊 24。

根據上述方法所形成之 TFT 陣列基板中，由層間絕緣膜 14 與層間絕緣膜 18 所構成之至少兩層的疊層結構因為使得下層與上層之配線或電極（由閘極電極 2、保持容量共通電極 3、閘極配線 4、閘極端子 5、汲極電極 10、源極配線 11 以及源極端子 12 所構成之第 1 電極、與畫素電極 22、閘極端子墊 23、以及源極端子墊 24 所構成之第 2 電極）形成電性絕緣的關係，相較於僅僅設置一層之層間絕緣膜的結構而言，可以防止下層與上層之配線或電極之電性短路或電性短路所引起之顯示不良的問題。

在第 15 圖中，係繪示位於上層之畫素電極 22 與位於

下層之源極電極 11 之重疊部分的剖面圖。第 15 圖係根據第 1 圖之剖面線 Y-Y' 部分所示之位置的剖面圖。另外，為了比較在層間絕緣膜 14 與層間絕緣膜 18 所發生之膜缺陷、接觸洞等圖案形成時於光阻圖案內由於氣泡等缺陷所產生之孔洞缺陷 25、26，因此第 16 圖係繪示僅僅有一層層間絕緣膜的剖面圖。在第 16 圖中，僅繪示層間絕緣膜 14，由於孔洞缺陷 25 的關係而露出源極配線 11 的表面，因而在透明導電性薄膜形成時與畫素電極 22 形成短路。另外，在第 1 實施例之第 15 圖中，由於孔洞缺陷 25 與孔洞缺陷 26 分別發生於不同位置，並沒有露出源極配線 11，因此並不會與畫素電極 22 形成短路。當然，在第 15 圖中，孔洞缺陷 25 與孔洞缺陷 26 如果發生於同一位置的時候，會發生短路，但是由於在層間絕緣膜 14 之孔洞缺陷 25 與層間絕緣膜 18 之孔洞缺陷 26 完全發生於同一位置的機率實在很低，因此根據本發明第 1 實施例，可以防止短路與短路所引起之顯示不良的問題。

而且，在上述第 1 實施例中，特別是第 2 層間絕緣膜 18 內形成之複數個接觸洞 19、20、21 之外徑尺寸比第 1 層間絕緣膜相對應之接觸洞 15、16、17 之外徑尺寸大，如第 1 圖以及第 2 圖所示。因此可以防止位於上層電極膜 22、23、24 之接觸洞段差部分的斷線不良問題。

另外，第 2 層間絕緣膜 18 的膜厚由於比第 1 層間絕緣膜 14 的膜厚薄，因此即使發生起因於光阻圖案內氣泡而產生之孔洞缺陷 25、26，也可以乾蝕刻法使用習知氟氣體僅

僅貫通第 2 層間絕緣膜 18。因此，在考慮由蝕刻以及化學氣相沈積法形成之氮化矽（ SiN_x ）膜之內面均一性時，可以獲得最短的蝕刻時間，也可以獲得更高的信賴性並提高產率。

因此，根據第 1 實施例將 TFT 陣列基板與具有共通電極以及彩色濾光片等之相對基板貼合、且在上述基板之間填入作為電氣光學材料的液晶所製造之電氣光學顯示裝置係作為液晶顯示裝置，且因為可以提高生產能力而提高產率，因而可以降低生產成本而以較低的價格供應。

另外，本發明不限於液晶顯示裝置，也可以在上述第 1 實施例之 TFT 陣列基板之畫素電極 22 上形成 EL 等發光型之電氣光學材料的圖案，且將上述 EL 圖案密封於上述第 1 實施例之 TFT 陣列基板與具有相對電極之相對基板內，而可以提升 EL 型之顯示裝置的產率。

另外，雖然在第 1 實施例中係形成由層間絕緣膜 14 與層間絕緣膜 18 所構成之兩層的疊層結構，但本發明並不限於此，例如更可以形成第 3 層間絕緣膜等三層以上的結構。根據上述方法，形成多層結構可以確實地補救在各層發生之膜的缺陷與孔洞不良的問題。但是，實際上兩層之結構即可補救膜之缺陷與孔洞的問題，並可以避免製程的複雜化，因此兩層或最多三層的結構就已經足夠。

根據上述方法，除了形成由層間絕緣膜 14 與層間絕緣膜 18 之兩層所構成之疊層結構之外，由於至少根據兩次以上之製程形成位於上述層間絕緣膜 14、18 內之接觸洞，即

使在層間絕緣膜 14、18 內發生孔洞與缺陷，也可以防止接觸洞以外的部分發生電極間之短路不良的問題，因此可以製造出信賴性高的電氣光學裝置並提生產率。

第 2 實施例

第 17 圖係繪示本發明第 2 實施例之液晶顯示裝置用 TFT 陣列基板之平面圖，而第 18 圖係繪示第 17 圖之剖面圖。第 18 圖之剖面圖係沿著第 17 圖之剖面線 X-X' 部分所得到之閘極端子部與源極端子部之剖面結構。另外，在第 2 實施例中，關於和上述第 1 實施例具有相同功能之元件，基本上使用同一符號。

如第 17 以及 18 圖所示，上述液晶顯示裝置用 TFT 陣列顯示基板包括藉由接觸洞 17、21 以及接觸洞 30、33 而相互相對配置之汲極電極 10、與保持容量接觸膜 28 形成電性連接之畫素電極 35、與藉由接觸洞 31、34 而和保持容量共通電極 3 形成電性連接之相對電極 36。其中在與畫素電極 35 以及相對電極 36 之間膜面大略平行的方向上施加電場。

上述液晶顯示裝置用 TFT 陣列基板的製造方法請參考第 18 至 30 圖。

第 1 製程

首先，在例如是玻璃基板的透明絕緣性基板 1 上形成第 1 金屬薄膜後，利用第 1 次微影製程將第 1 金屬薄膜圖案化，如第 2、3 以及 4 圖所示，至少形成閘極電極 2、保持容量共通電極 3、閘極配線 4 以及閘極端子 5。

另外，如第 19 圖所示，保持容量共通電極 3 係以平面上同一圖案而形成。上述第 1 金屬薄膜可以是比阻抗值低的鋁或鋁、或上述元素為主成分的合金。

在一較佳實施例中，首先，第 1 製程在透明絕緣性基板上利用濺鍍法，使用習知氬氣而形成 200 奈米厚的鋁膜。上述濺鍍法的條件係使用磁電管濺鍍法，成膜功率密度 $3\text{W}/\text{cm}^2$ 、氬氣流量 40sccm。

接著，在習知的氬氣內加入氮氣，使用上述混合氣體進行反應性濺鍍法，而形成添加有氮原子之鋁氮合金，此鋁氮合金之膜厚為 50 奈米。上述濺鍍法的條件為成膜功率密度 $3\text{W}/\text{cm}^2$ ，氬氣流量 40sccm、氮氣流量 20sccm。根據上述方法而形成包含有 200 奈米厚之鋁膜以及上方之 50 奈米厚的氮化鋁膜共兩層膜所構成之第 1 金屬薄膜。另外，此時上層氮化鋁膜之氮元素組成大約是 18wt%。

接著，形成光阻圖案，使用含有習知磷酸與硝酸之溶液在蝕刻上述二層膜之後將光阻圖案除去，而形成閘極電極 2、保持容量共通電極 3、閘極配線 4 的圖案。

第 2 製程

接著，如第 18、21 以及 22 圖所示，依序形成第 1 絕緣膜 6（閘極絕緣膜）、由矽等所組成之半導體主動膜 7、由添加有摻雜物原子之矽等所構成之歐姆接觸膜 8 之後，利用第 2 次微影製程形成半導體膜 7（半導體主動膜）以及歐姆接觸膜 8 之圖案。此時，半導體主動膜 7 以及歐姆接觸膜 8 的形狀係設定為而且連續的形狀，除了包含形成有

TFT 區域之外，更可以包括在後續第 3 製程中所形成之源極電極 9 以及源極配線 11 之圖案。

在一較佳實施例中，上述第 2 製程係使用化學氣相沈積法，形成 400 奈米厚的氮化矽膜（ SiN_x ：x 是正數）作為第 1 絕緣膜（閘極絕緣膜）、形成 150 奈米厚的非晶矽膜（a-Si）最為半導體主動膜 7、形成 30 奈米厚之摻雜有磷等原子的 n+ 型非晶矽薄膜（n+a-Si）作為歐姆接觸膜 8，在依序形成上述膜層之後，接著形成光阻圖案，根據乾蝕刻法，使用習知氟氣體將非晶矽膜以及歐姆接觸膜 8 蝕刻之後，除去光阻圖案而形成半導體膜 7、8。

第 3 製程

接著，如第 18、23 以及 24 圖所示，在形成第 2 金屬薄膜之後，利用第 3 微影製程而將第 2 金屬薄膜圖案化，而形成源極電極 9、汲極電極 10、源極配線 11 以及保持容量接觸膜 28。作為上述第 2 金屬薄膜，較佳者是使用具有較低之比阻抗值、與歐姆接觸層 8 有良好接觸特性、以及與後續製程所形成之畫素電極 35 具有良好的接觸特性等優點之材料。具有上述特性之材料者，例如是以鉬作為基材而添加鈦或鎢的等的合金。

在一較佳實施例中，上述第 3 製程係根據濺鍍法使用習知氬氣，形成 200 奈米厚的鉬鈦合金，其中鉬的含量在 10wt% 以下、而鈦的添加量例如是 5wt%。之後形成光阻圖案，利用習知含有磷酸與硝酸的溶液進行蝕刻，接著更利用氟氣體進行乾蝕刻，而至少除去源極電極 9 以及汲極

電極 10 之間的歐姆接觸膜 8，之後除去光阻圖案而形成源極電極 9、汲極電極 10、源極配線 11 以及保持容量接觸膜 28。另外，此時形成 TFT 之通道部 13。

第 4 製程

接著，如第 18、25 以及 26 圖所示，在形成第 2 絕緣膜與作為第 1 層間絕緣膜 29 之後，利用第 4 次微影製程進行圖案化，同時形成至少貫通至第 1 金屬薄膜之保持容量共通電極 3 表面的接觸洞 31、貫通至第 2 金屬薄膜之保持容量接觸膜 28 之表面的接觸洞 30、貫通至汲極電極 10 之表面的接觸洞 17。

在一較佳實施例中，上述第 4 製程係以化學氣相沈積法形成 200 奈米厚的氮化矽膜（ SiN_x ）作為第 1 層間絕緣膜 29，之後形成光阻圖案，以乾蝕刻法使用習知氟氣體而蝕刻上述氮化矽膜，之後除去光阻圖案，並形成保持容量共通電極 3 用的接觸洞 31、保持容量接觸膜 28 用的接觸洞 30 以及汲極電極 10（畫素汲極）用的接觸洞 17。

此時，在光阻圖案中起因於泡泡而產生之缺陷一旦存在的時候，因為乾蝕刻的關係，上述缺陷部分正下方的氮化矽膜 29（第 1 層間絕緣膜）會跟著被蝕刻而形成孔洞 25。

第 5 製程

接著，再次重複和第 4 製程相同的第 5 製程。也就是說，如第 18、27 以及 28 圖所示，在形成第 3 絕緣膜作為第 2 層間絕緣膜 32 之後，根據第 5 微影製程進行圖案化，與第 4 製程一樣形成保持容量共通電極 3 用的接觸洞 34、

保持容量接觸膜 28 用的接觸洞 33、以及汲極電極 10（畫素汲極）用的接觸洞 21。

此時，接觸洞 21、33、34 係比在第 4 製程中所形成之相對應的 17、30、31 之外徑尺寸還大，較佳者是形成樓梯狀的剖面形狀。

另外，第 2 層間絕緣膜 32 的膜厚較佳者是比较第 1 層間絕緣膜 29 的膜厚還薄。

在一較佳實施例中，上述第 5 製程係以化學氣相沈積法形成 100 奈米厚的氮化矽膜（ SiN_x ）而作為第 2 層間絕緣膜 32，之後形成光阻圖案，接著以乾蝕刻法利用氟氣體蝕刻上述氮化矽膜，之後除去光阻圖案，而形成保持容量共通電極 3 用的接觸洞 34、保持容量接觸膜 28 用的接觸洞 33 以及汲極電極 10（畫素汲極）用的接觸洞 21。

此時，在光阻圖案中起因於泡泡而產生之缺陷一旦存在的時候，因為乾蝕刻的關係，上述缺陷部分正下方的氮化矽膜 32（第 2 層間絕緣膜）會跟著被蝕刻而形成孔洞 26。

第 6 製程

最後，如第 18、29 以及 30 圖所示，在形成透明導電性薄膜之後，利用第 6 次微影製程，利用上述透明導電性薄膜形成畫素電極 35 以及相對電極 36 之圖案。

此時，畫素電極 35 係藉由接觸洞 17、21、30、33 而與下層之汲極電極 10 以及保持容量接觸膜 28 形成電性連接。

另外，相對電極 36 係藉由接觸洞 31、34 而與下層之

保持容量共通電極 3 形成電性連接。而且，相對電極 36 係具有至少一部分覆蓋下層源極配線 11 之上方的形狀。

根據上述的方法，而完成第 2 實施例之液晶顯示裝置用 TFT 陣列基板。

如此，畫素電極 35 與相對電極 36 相互完全分離，而且具有兩者之圖案之一邊至少一部分相互大略平行之形狀的圖案。

在一較佳實施例中，第 6 製程係以使用習知氫氣之濺鍍法而形成 100 奈米厚之由氧化銦(In_2O_3)與氧化錫(SnO_2)混合的 ITO 膜，作為透明導電性膜。之後形成光阻圖案，並與含有習知鹽酸與硝酸知溶液蝕刻之後，除去光阻圖案，而形成畫素電極 35、相對電極 36。

在第 2 實施例之中也可以獲得與上述第 1 實施例同樣的效果。

而且，在第 2 實施例中，如第 17 以及 18 圖所示，特別是相對電極 36 與下層之源極配線 11 重疊的區域中，具有與第 1 實施例中之第 15 以及第 16 圖所示之相同的效果。也就是說，僅有一層層間絕緣層膜之結構會使得層間絕緣膜 29，32 產生缺損、孔洞缺陷等 25、26 而導致電性短路的問題，因此本發明將層間絕緣膜 29、32 形成兩層疊層結構，而且利用兩次以上之製程形成接觸洞，可以大大地獲得防止不良的效果。

因此，根據第 2 實施例將 TFT 陣列基板與具有共通電極以及彩色濾光片等之相對基板貼合、且在上述基板之間

填入作為電氣光學材料的液晶所製造之電氣光學顯示裝置係作為液晶顯示裝置，且因為可以提高生產能力而提高產率，因而可以降低生產成本而以較低的價格供應。

另外，雖然在第 2 實施例中係形成由層間絕緣膜 29 與層間絕緣膜 32 所構成之兩層的疊層結構，但本發明並不限於此，例如更可以形成第 3 層間絕緣膜等三層以上的結構。

另外，在上述第 1 實施例與第 2 實施例中，以鋁作為第 1 金屬膜以及在上方形形成添加有氮原子之氮化鋁膜之二層膜結構，除了以鋁作為金屬薄膜可以將低電極與配線之阻抗之外，因為上層設置有氮化鋁膜的關係，可以使得由透明導電膜 ITO 膜所組成之閘極端子墊 23（參照第 2 圖）藉由接觸洞 15、19 與閘極端子 5 形成電性連接時、相對電極 36（參照第 18 圖）藉由接觸洞 31、34 與保持容量共通電極 3 形成電性連接時之介面的接觸阻抗變好。另外，由於在上層形成有氮化鋁膜的緣故，因此可以抑制在 100℃ 以上加熱時於鋁膜表面產生之突起。而且，氮化鋁/鋁之二層結構具有如下優點，也就是可以利用鋁系金屬之蝕刻液如習知包含磷酸與硝酸之溶液，進行一次蝕刻製程。另外，在上述各實施例之中，使用添加有 18wt% 之氮原子的氮化鋁膜，但是本發明並不限定於上述方法。根據本申請人之評價可以知道，在上層之鋁添加氮原子之組成介於 5~26wt% 的話，可以得到與本發明相同的效果。另外，添加之元素並不限於氮原子也可以是碳原子或氧原子。上層之鋁要添加之元素的種類或添加量係根據濺鍍法而定，因此在其

他實施例中可以任意的變更或調整於習知氬氣中混合之氣體の種類與流量。例如，可以混合氧氣、二氧化碳氣體或是大氣而進行反應性蝕刻，以取代氮氣。

而且，作為基材的金屬薄膜方面，也可以利用在鋁中添加有釹與 Gd、鏷等希土類金屬元素或鈮的鋁合金，而形成鋁合金—氮/鋁合金之二層膜結構。在上述場合，可以提高防止上述製程之加熱製程中發生的機會，更可以提高產品之產率與信賴性。在鋁中添加釹、Gd、鏷、鈮元素之添加量在 5wt% 以下，較佳者係介於 0.1~5 wt% 的範圍。因為未滿 0.1 wt% 時，無法充分抑制，而超過 5wt% 的添加量增加鋁合金的比阻抗 ($5\mu\Omega\text{cm}$ 以上)，會破壞低阻抗的優點。

而且，在上述第 1 與第 2 實施例中，在作為第 2 金屬膜之鉬中的添加量小於 10 wt% 以下，例如可以使用添加有 5 wt% 鈮之鉬鈮合金，但是本發明並不限定於此。在鉬中添加鈮原子可以提升耐蝕性、特別是對水的耐蝕性，而且因為可以抑制鋁系列金屬之習之含有磷酸與硝酸之溶液的蝕刻速度，所以在第 1 實施例與第 2 實施例中作為第 1 金屬膜之之鉬合金膜所用的蝕刻溶液可以和鉬鈮合金所用的蝕刻液共用，此為本發明之優點之一。為了得到上述效果，鉬之中鈮的添加量較佳者是界於 2.5~10 wt% 之間。另外，在鉬中添加 30~50 wt% 的鎢之鉬鎢膜也可以得到相同的效果。

另外，在上述第 1 與第 2 實施例中，使用氧化銦(In_2O_3)

與氧化錫 (SnO_2) 之 ITO 膜，作為透明導電性膜，但是本發明並不限定於此，也可以使用氧化銦、氧化錫、氧化鋅、或上述材料之混合物。例如，使用氧化銦之中混有氧化鋅的 IZO 膜時，可以藉由使用習知氫氣的濺鍍法，在非晶質的狀態下形成透明導電性膜，位在上述實施例中除了可以使用含有鹽酸與硝酸知強酸溶液知外也可以使用草酸 (oxalic acid) 等弱酸作為蝕刻液，所以在上述實施例中使用第 1 以及第 2 金屬薄膜等缺乏耐酸性之鋁系或鉬系等合金膜的時候，也可以防止透明導電性膜於蝕刻時因為藥液滲入的緣故而在上述鋁系、鉬系合金膜發生腐蝕斷線的問題。另外，使用氧化銦之中混合有氧化錫以及氧化鋅之 ITZO 膜的時候，因為加熱非晶質狀態下形成之膜而變成化學安定性佳的結晶狀態的緣故，非晶質狀態下圖案化之後，加熱而變成結晶質狀態，可以提耐蝕性高且信賴性高之液晶顯示裝置的產率。另外，氧化銦、氧化錫、氧化鋅之濺鍍膜之氧元素組成比氧化物之化學量論組成還少，因此為了改善透過率與比阻抗值，除了使用氫氣作為濺鍍氣體之外，較佳者是使用混合有氧氣與水氣的混合氣體來成膜。

而且，在上述第 1 與第 2 實施例中，使用化學氣相沈積法形成氮化矽膜 (SiN_x) 作為第 1 與第 2 層間絕緣膜，但是本發明並不限於此，第 1 或第 2 層間絕緣膜之中任一可以使用氧化矽膜 (SiO_x)、或者其他利用塗佈製程而形成之有機樹脂膜。特別是，使用感光性有機樹脂膜作為層間絕緣膜的時候，可以利用微影製程形成接觸洞的緣故，第

2 層間絕緣膜的膜厚並不需要比第 1 層間絕緣膜的膜厚薄。

另外，在上述各實施例中，接觸洞 19、20、21 之外徑尺寸大於接觸洞 15、16、17 之外徑尺寸，雖然其剖面形狀設定為樓梯狀，但是將接觸洞 15、16、17、19、20、21 之側壁傾斜而形成順圓錐狀也可以。

【圖式之簡單說明】

第 1 圖係繪示本發明第 1 實施例之 TFT 陣列基板的平面圖。

第 2 圖係繪示本發明第 1 實施例之 TFT 陣列基板的剖面圖。

第 3 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程平面圖。

第 4 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程剖面圖。

第 5 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程平面圖。

第 6 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程剖面圖。

第 7 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程平面圖。

第 8 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程剖面圖。

第 9 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程平面圖。

第 10 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程剖面圖。

第 11 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程平面圖。

第 12 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程剖面圖。

第 13 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程平面圖。

第 14 圖係繪示本發明第 1 實施例之 TFT 陣列基板的製程剖面圖。

第 15 圖係繪示本發明第 1 實施例之 TFT 陣列基板之一部分的剖面圖。

第 16 圖係繪示其它比較例之 TFT 陣列基板之一部分的剖面圖。

第 17 圖係繪示本發明第 2 實施例之 TFT 陣列基板的平面圖。

第 18 圖係繪示本發明第 2 實施例之 TFT 陣列基板的剖面圖。

第 19 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程平面圖。

第 20 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程剖面圖。

第 21 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程平面圖。

第 22 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程剖面圖。

第 23 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程平面圖。

第 24 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程剖面圖。

第 25 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程平面圖。

第 26 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程剖面圖。

第 27 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程平面圖。

第 28 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程剖面圖。

第 29 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程平面圖。

第 30 圖係繪示本發明第 2 實施例之 TFT 陣列基板的製程剖面圖。

【主要元件符號說明】

1~透明絕緣性基板；

2~閘極電極；

3~保持容量共通電極；

4~閘極配線；

5~閘極端子；

6~閘極絕緣膜；

7~半導體主動膜；

8~歐姆接觸膜；

9~源極電極；

10~汲極電極；

11~源極配線；

12~源極端子；

13~通道部；

14、18、29、32~層間絕緣膜；

15、16、17、19、20、21、30、31、33、34~接觸洞；

20、21、33、34~接觸洞；

22~畫素電極；

23~閘極端子墊；

24~源極端子墊；

25、26~孔洞缺陷；

28~保持容量接觸膜；

31、34~接觸洞；

35~畫素電極；

36~相對電極。

五、中文發明摘要：

防止起因於層間絕緣膜之孔洞與缺陷所引起之短路不良的問題。閘極電極 2、保持容量共通電極 3、閘極配線 4、閘極端子 5、源極電極 9、汲極電極 10、源極配線 11 以及源極端子 12 構成第 1 電極；畫素電極 22、閘極端子墊 23、以及源極端子墊 24 構成第 2 電極。層間絕緣膜 14、18 用於隔絕第 1 電極、第 2 電極。除了至少形成由層間絕緣膜 14、18 所構成之兩層結構外，至少根據兩次以上之製程形成位於上述層間絕緣膜 14、18 內之接觸洞。即使在層間絕緣膜 14、18 內發生孔洞與缺陷，也可以防止接觸洞以外的部分發生電極間之短路不良的問題，因此可以提生產率。

六、英文發明摘要：

十、申請專利範圍：

1. 一種電氣光學裝置的製造方法，包括：

形成位於下層之至少一種薄膜狀第 1 電極；

於該第 1 電極上形成具有接觸洞的絕緣膜；以及

在該具有接觸洞的絕緣膜上形成至少一種薄膜狀第 2 電極，其中該第 2 電極至少有一部分藉由該接觸洞而與該第 1 電極形成電氣連接；

其特徵在於：

該絕緣膜至少形成兩層以上，且至少利用兩次以上的製程在該絕緣膜形成該接觸洞。

2. 一種液晶顯示裝置的製造方法，包括：

進行第 1 製程，在絕緣性基板上形成第 1 導電性薄膜，並且利用第 1 微影製程至少形成閘極配線、閘極電極、以及閘極端子；

進行第 2 製程，形成第 1 絕緣膜、半導體主動膜以及歐姆接觸膜，並且利用第 2 微影製程將該半導體主動膜與該歐姆接觸膜圖案化；

進行第 3 製程，形成第 2 導電性薄膜，並利用第 3 微影製程至少形成源極配線、源極電極、源極端子、汲極電極；

進行第 4 製程，形成第 2 絕緣膜，並利用第 4 微影製程而在該第 2 絕緣膜至少形成到達該源極端子、汲極電極之接觸洞，以及在該第 1 絕緣膜與該第 2 絕緣膜至少形成到達該閘極端子表面的接觸洞；以及

進行第 5 製程，形成第 3 導電性薄膜，並利用第 5 微影製程而至少形成與該汲極電極電氣連接之畫素電極圖案、該閘極端子、與源極端子電氣連接之端子墊圖案；

其特徵在於：

至少重複該第 4 製程兩次以上，而形成至少兩層以上之包括該第 2 絕緣膜與該接觸洞之結構。

3. 一種橫方向電場方式之液晶顯示裝置的製造方法，包括：

形成位於下層之至少一種薄膜狀電極；

於該電極上形成具有接觸洞的絕緣膜；以及

在該具有接觸洞的絕緣膜上形成至少一種薄膜狀畫素電極以及相對於該畫素電極之相對電極，其中該畫素電極以及該相對電極中至少有一方藉由該接觸洞而與該至少一種薄膜狀電極形成電氣連接，且在該畫素電極以及該相對電極之間於大略平行該絕緣膜表面的方向上施加電場；

其特徵在於：

該絕緣膜至少形成兩層以上，且至少利用兩次以上的製程在該絕緣膜形成該接觸洞。

4. 一種橫方向電場方式之液晶顯示裝置的製造方法，包括：

進行第 1 製程，在絕緣性基板上形成第 1 導電性薄膜，並且利用第 1 微影製程至少形成閘極配線、閘極電極、以及保持容量共通電極；

進行第 2 製程，形成第 1 絕緣膜、半導體主動膜以及

歐姆接觸膜，並且利用第 2 微影製程將該半導體主動膜與該歐姆接觸膜圖案化；

進行第 3 製程，形成第 2 導電性薄膜，並利用第 3 微影製程至少形成源極配線、源極電極、汲極電極、保持容量接觸膜；

進行第 4 製程，形成第 2 絕緣膜，並利用第 4 微影製程而在該第 2 絕緣膜至少形成到達該汲極電極、該保持容量接觸膜表面之接觸洞，以及在該第 1 絕緣膜與該第 2 絕緣膜至少形成到達該保持容量接觸膜表面的接觸洞；以及

進行第 5 製程，形成第 3 導電性薄膜，並利用第 5 微影製程而形成與該汲極電極以及該保持容量接觸膜呈電氣連接之畫素電極圖案、與保持容量共通電極呈電氣連接且相對於該畫素電極之相對電極；

其特徵在於：

至少重複該第 4 製程兩次以上，而形成至少兩層以上之包括該第 2 絕緣膜與該接觸洞之結構。

5. 如申請專利範圍第 2 或 4 項所述之液晶顯示裝置的製造方法，其中利用該第 3 製程而形成之該第 2 導電性薄膜係以鈿為主成份，包括至少含有 10wt% 以下之鈳的鈿鈳合金。

6. 如申請專利範圍第 5 項所述之液晶顯示裝置的製造方法，其中利用該第 5 製程而形成之該第 3 導電性薄膜係以鈿為主成份，包括至少含有 10wt% 以下之鈳的鈿鈳合金。

7. 如申請專利範圍第 6 項所述之液晶顯示裝置的製造

方法，其中利用該第 1 製程而形成之該第 1 導電性薄膜係以鋁為主成份，包括至少含有 5wt% 以下之鋁的鋁鈹合金。

8. 一種電氣光學裝置，包括：

位於下層之至少一種薄膜狀第 1 電極；

位於該第 1 電極上具有接觸洞的絕緣膜；以及

位於該具有接觸洞的絕緣膜上之至少一種薄膜狀第 2 電極，其中該第 2 電極至少有一部分藉由該接觸洞而與該第 1 電極連接；

其特徵在於：

該絕緣膜至少形成兩層以上，且形成於該兩層以上之絕緣膜內之該接觸洞的形狀之面積係往上層方向增加，該形狀之剖面外徑依序擴大且形成樓梯狀或順圓錐狀。

9. 一種液晶顯示裝置，包括：

至少形成於絕緣性基板上之閘極配線、閘極電極、閘極端子以及保持容量共通電極；

至少形成於該絕緣性基板上方之閘極絕緣膜、薄膜電晶體之半導體主動膜、源極電極、汲極電極、源極配線以及源極端子；

形成於該絕緣性基板上方之具有到達該源極端子以及該汲極電極之接觸洞的層間絕緣膜；

形成於該閘極絕緣膜以及該層間絕緣膜之到達該閘極端子表面之接觸洞；以及

至少形成於該絕緣性基板上方之與該汲極電極呈電氣連接之畫素電極、與該閘極端子以及源極端子呈電氣連接

之端子墊；

其特徵在於：

該層間絕緣膜至少具有兩層以上之構造，且形成於該層間絕緣膜之接觸洞的形狀愈靠近上層則面積愈大且剖面外徑依序擴大，而呈現樓梯狀或是順圓錐狀。

10. 一種橫方向電場方式之液晶顯示裝置，包括：

位於下層之至少一種薄膜狀電極；

位於該電極上且形成有接觸洞的層間絕緣膜；以及

位於該形成有接觸洞的絕緣膜上之至少一種薄膜狀畫素電極以及相對於該畫素電極之相對電極，其中該畫素電極以及該相對電極中至少有一方藉由該接觸洞而與該至少一種薄膜狀電極形成電氣連接，且在該畫素電極以及該相對電極之間於大略平行該絕緣膜表面的方向上施加電場；

其特徵在於：

該層間絕緣膜至少具有兩層以上之構造，且形成於該層間絕緣膜之接觸洞的形狀愈靠近上層則面積愈大，且剖面外徑依序擴大而呈現樓梯狀或是順圓錐狀。

11. 一種橫方向電場方式之液晶顯示裝置，包括：

至少形成於絕緣性基板上之閘極配線、閘極電極以及保持容量共通電極；

至少形成於該絕緣性基板上方之閘極絕緣膜、薄膜電晶體之半導體主動膜、源極電極、汲極電極、源極配線以及保持容量接觸膜；

形成於該絕緣性基板上方之具有到達該汲極電極以及

該保持容量接觸膜之各表面之接觸洞的層間絕緣膜；

形成於該閘極絕緣膜以及該層間絕緣膜之到達該保持容量共通電極表面之接觸洞；以及

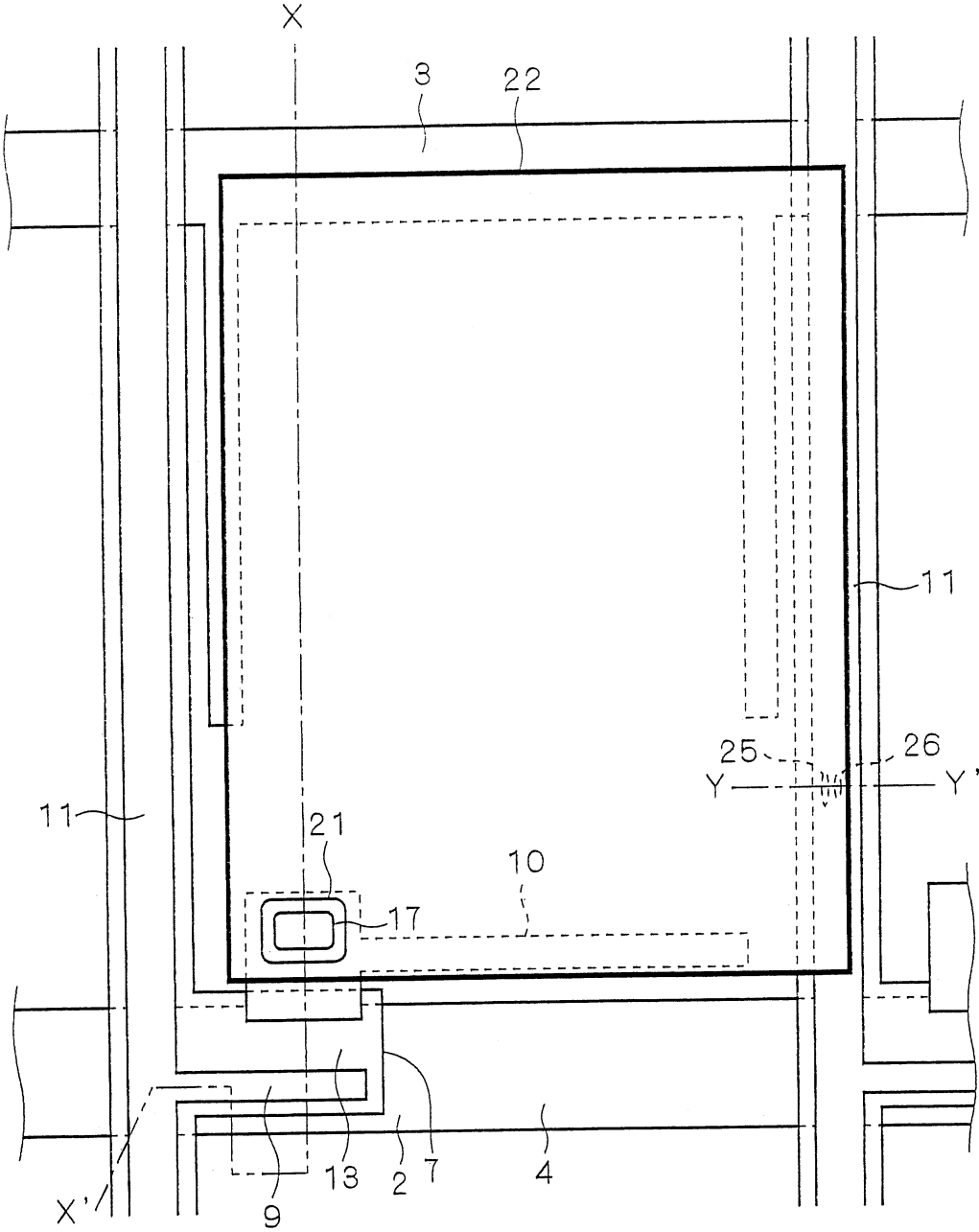
至少形成於該絕緣性基板上方之與該汲極電極、該保持容量接觸膜呈電氣連接之畫素電極、與該保持容量共通電極呈電氣連接且相對於該畫素電極之相對電極；

其特徵在於：

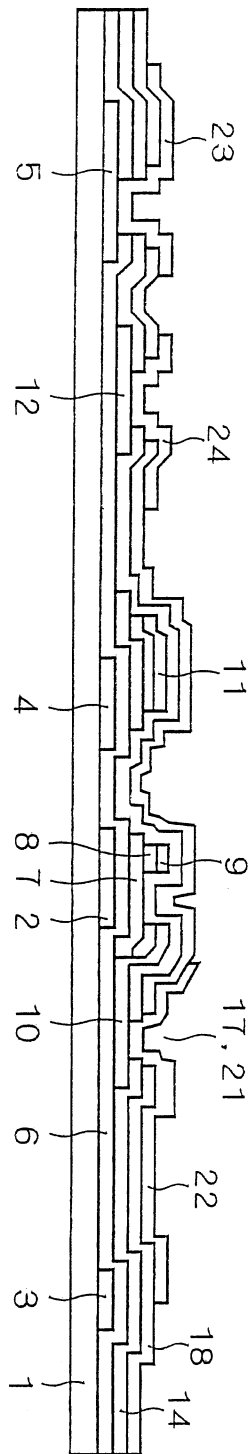
該層間絕緣膜至少具有兩層以上之構造，且形成於該至少兩層以上之層間絕緣膜之接觸洞的形狀愈靠近上層則面積愈大且剖面外徑依序擴大，而呈現樓梯狀或是順圓錐狀。

12. 如申請專利範圍第 8 項所述之電氣光學裝置，其中該兩層以上之絕緣膜之膜厚愈靠近上層則愈薄。

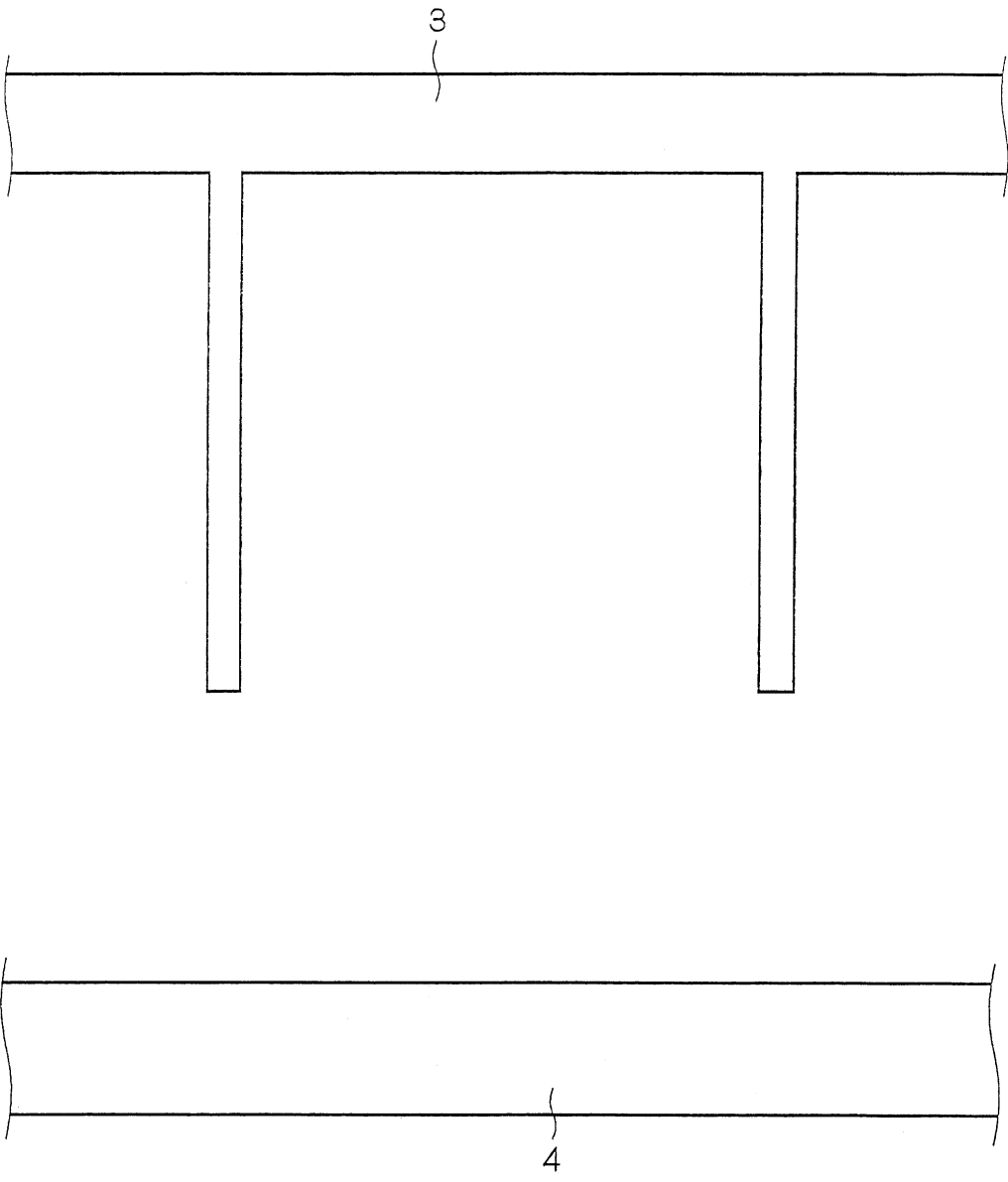
13. 如申請專利範圍第 9 至 11 項中任何一項所述之液晶顯示裝置，其中該兩層以上之層間絕緣膜之膜厚愈往上層則愈薄。



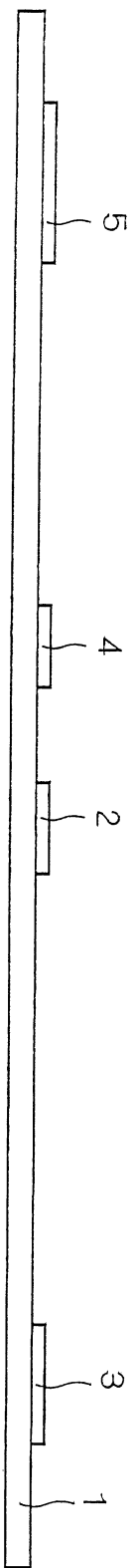
第1圖



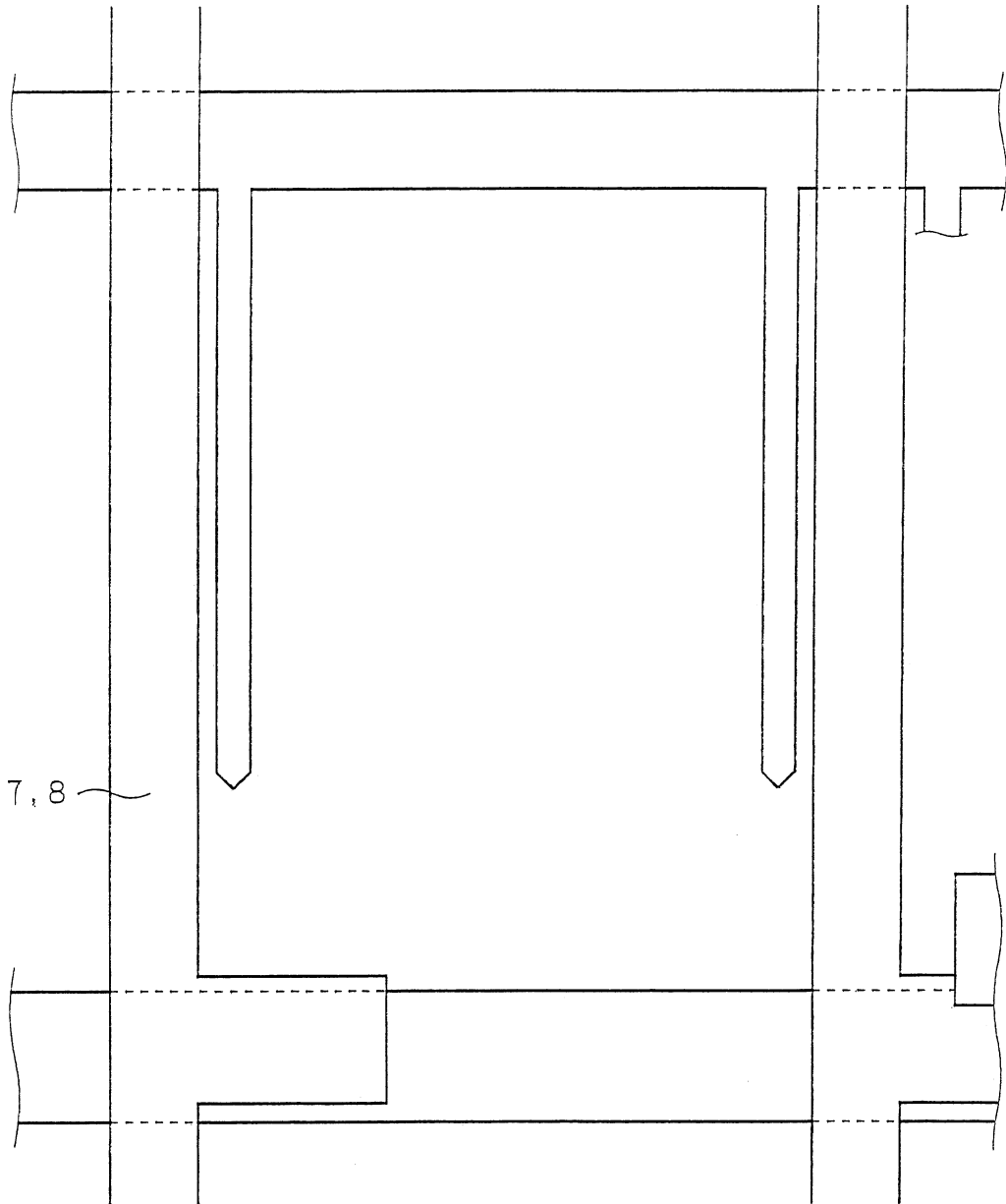
第2圖



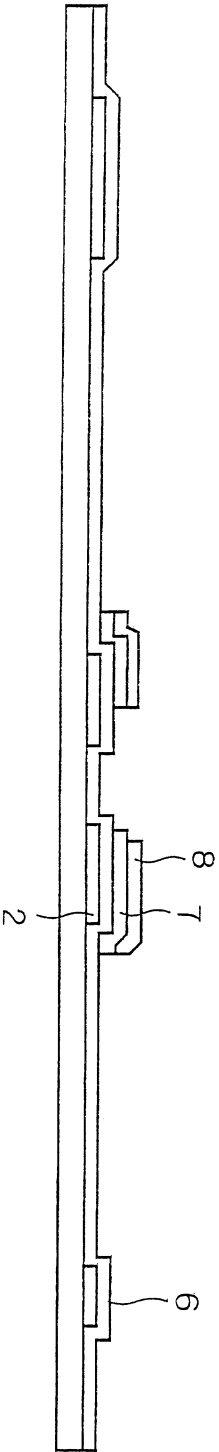
第3圖



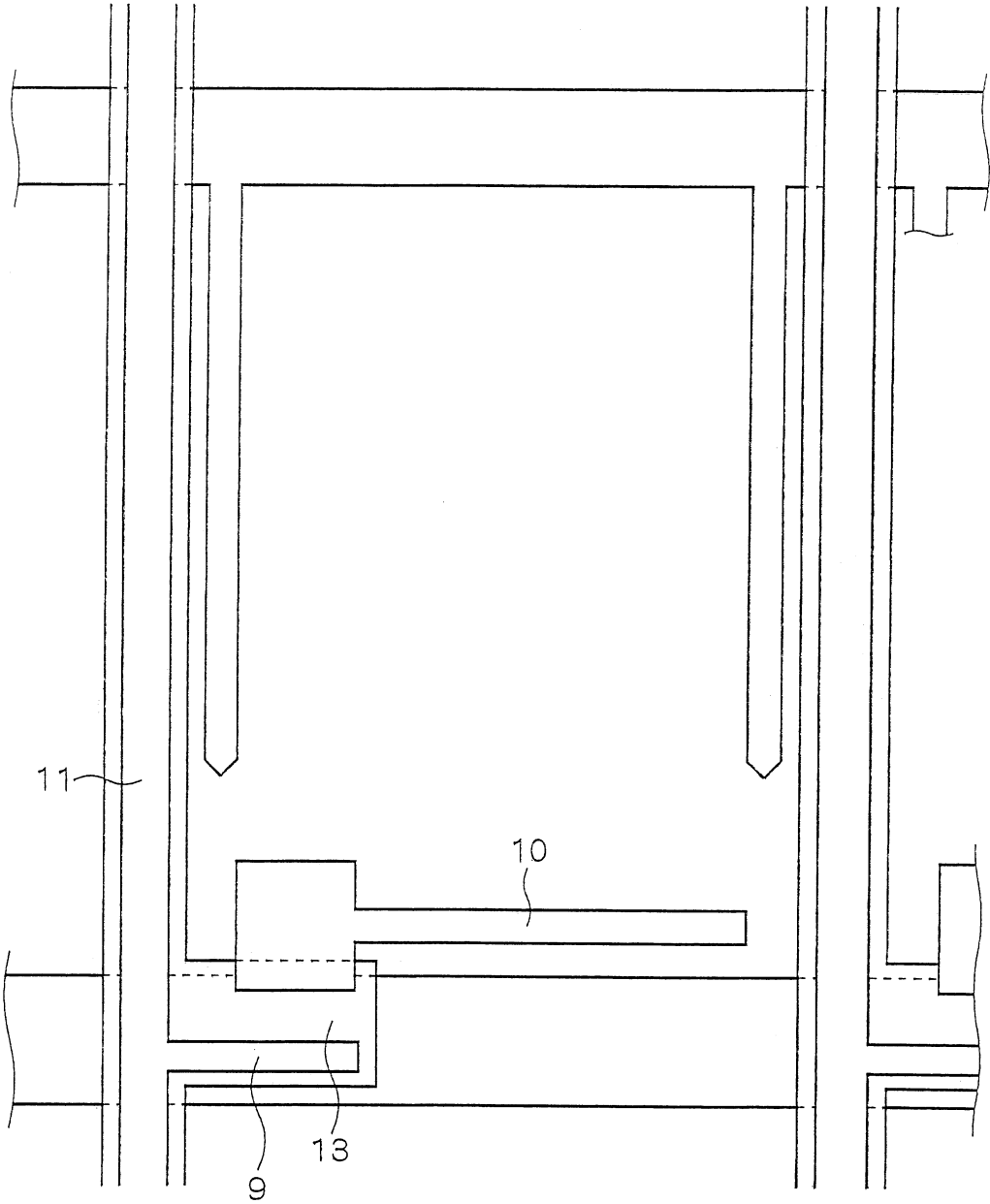
第4圖



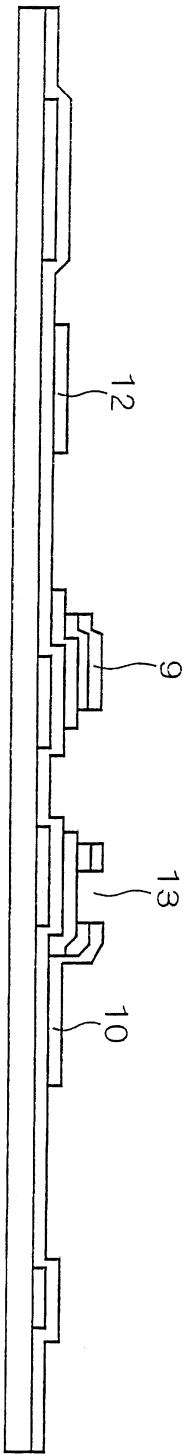
第5圖



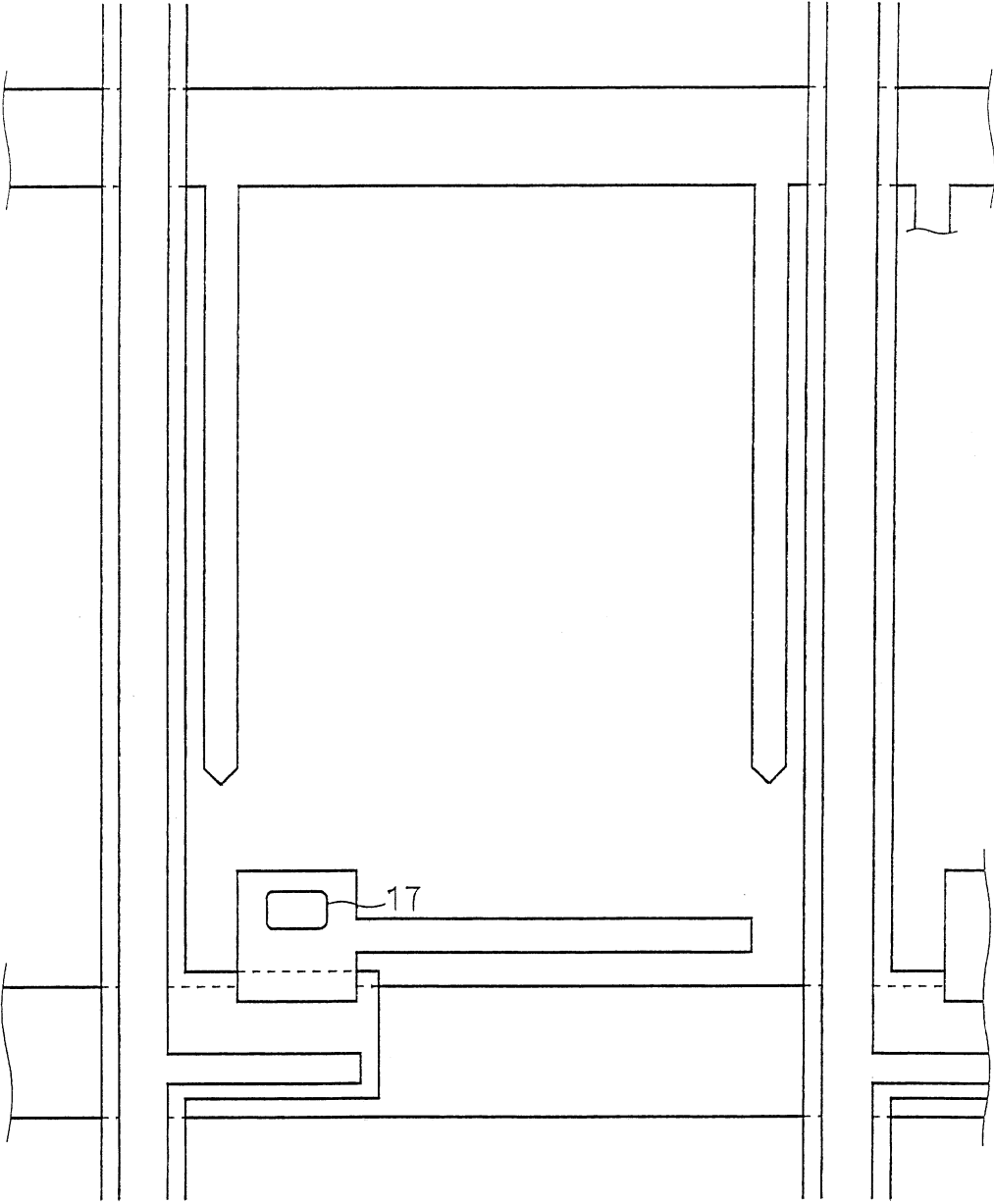
第6圖



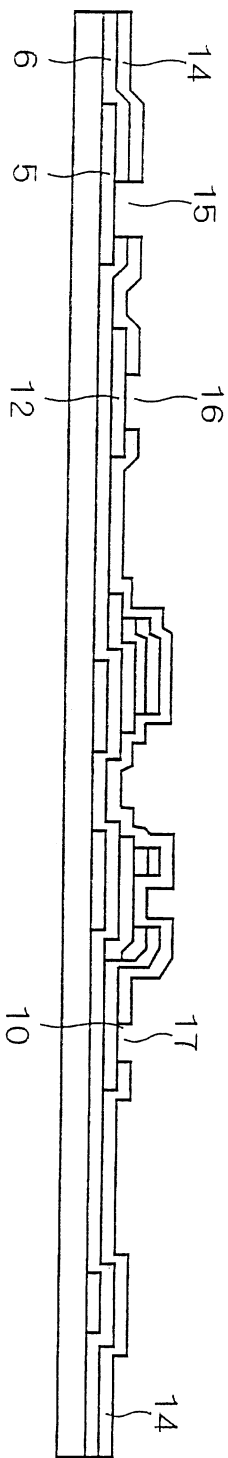
第7圖



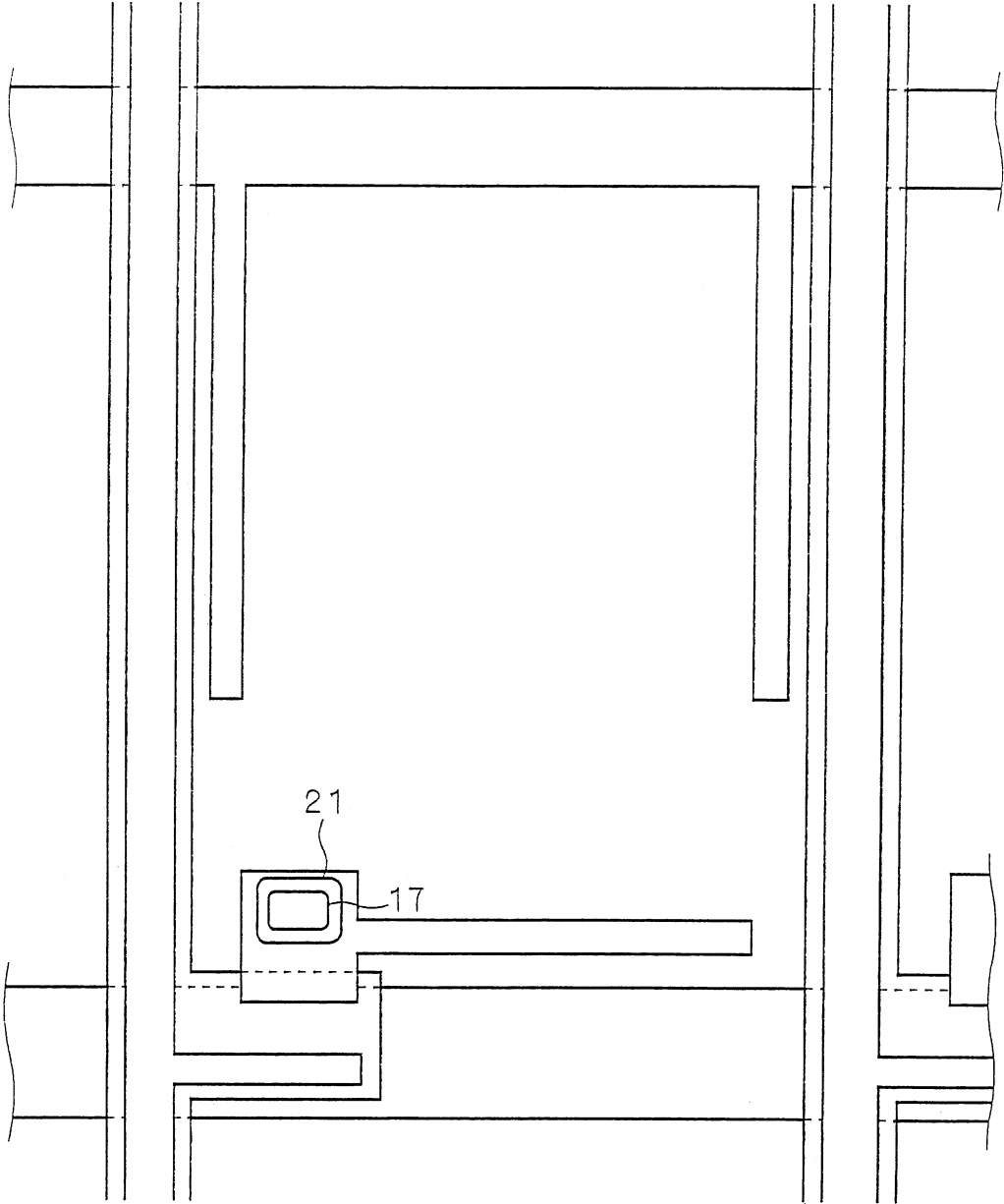
第8圖



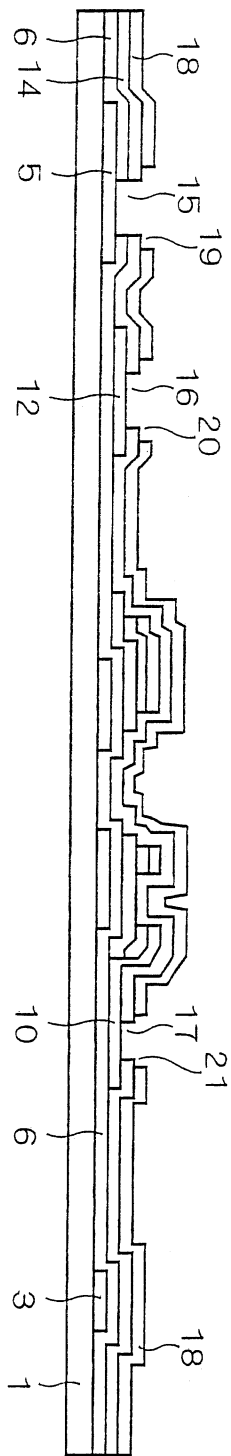
第9圖



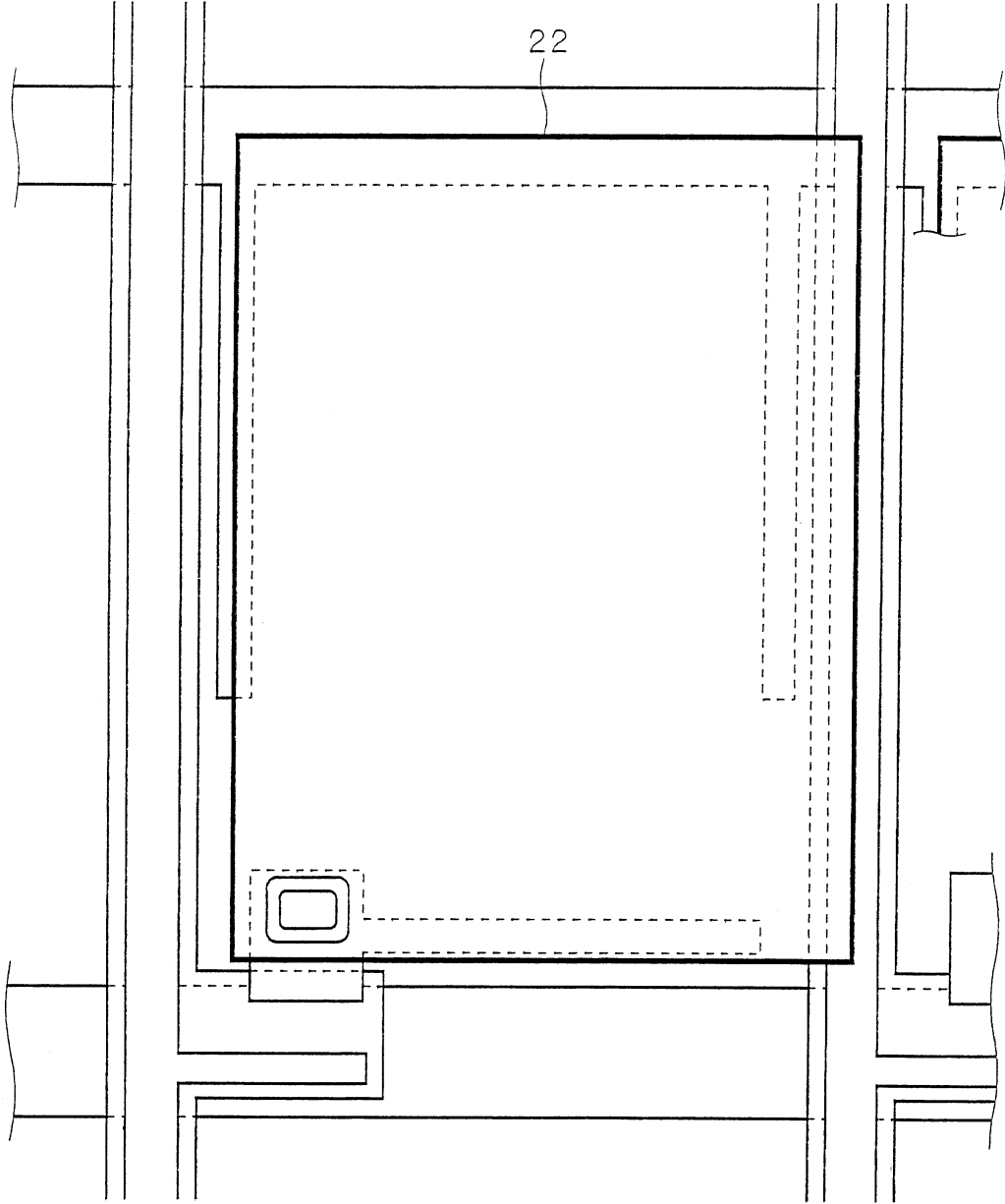
第10圖



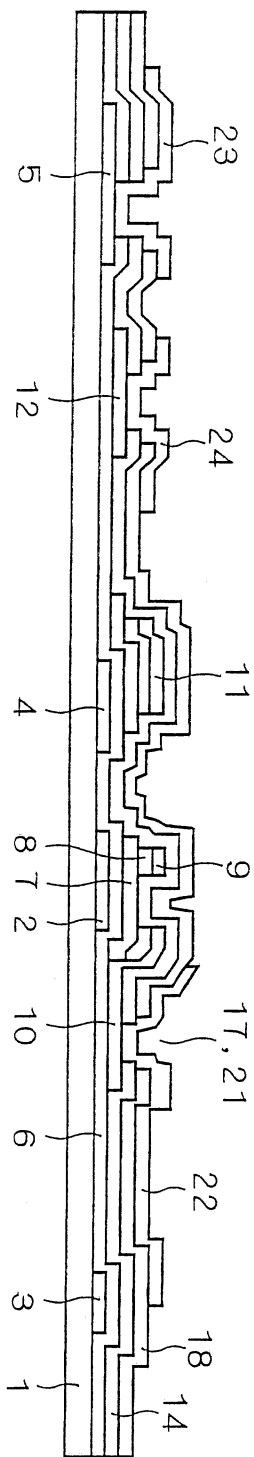
第11圖



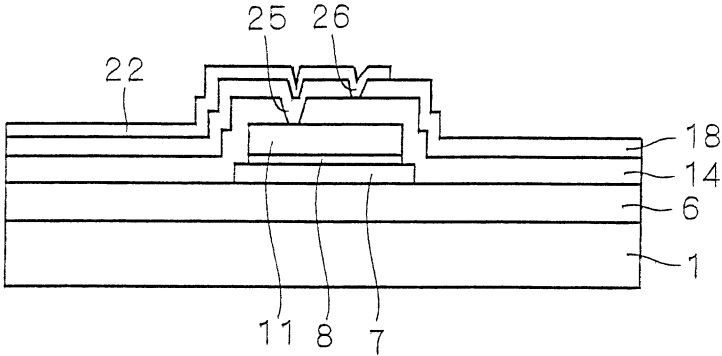
第12圖



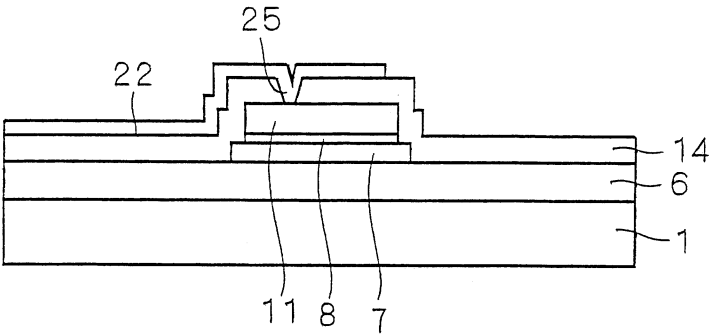
第13圖



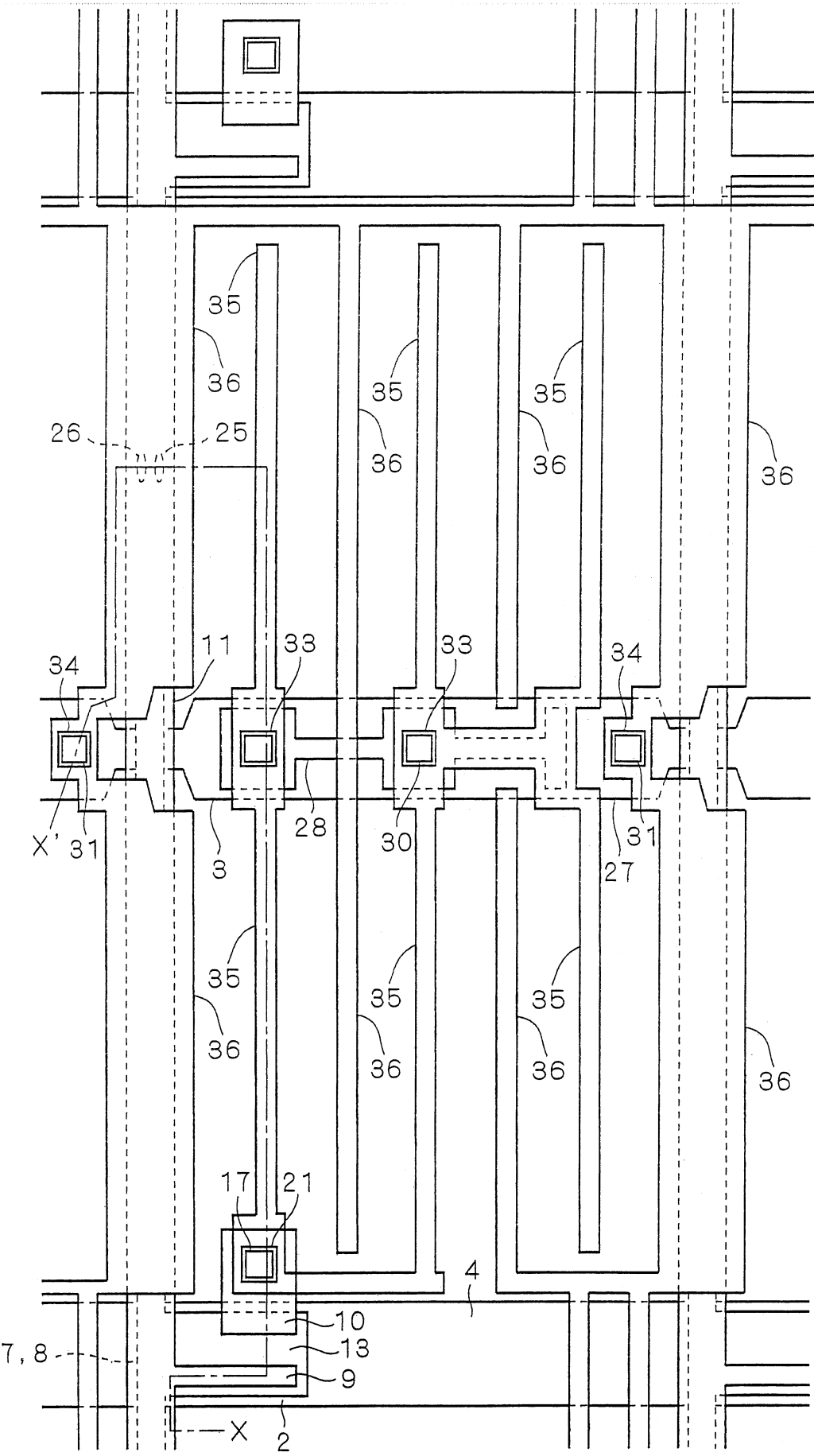
第14圖



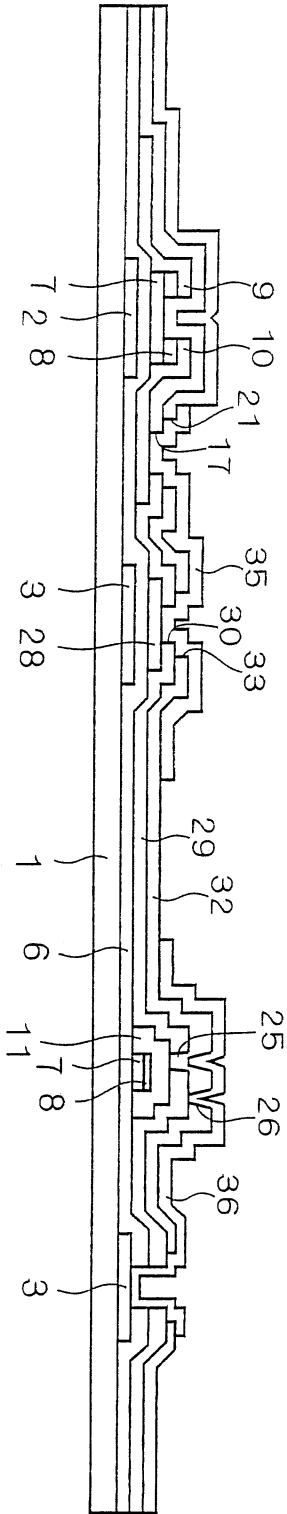
第15圖



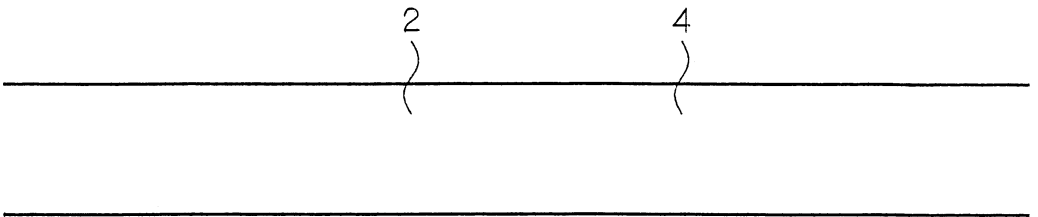
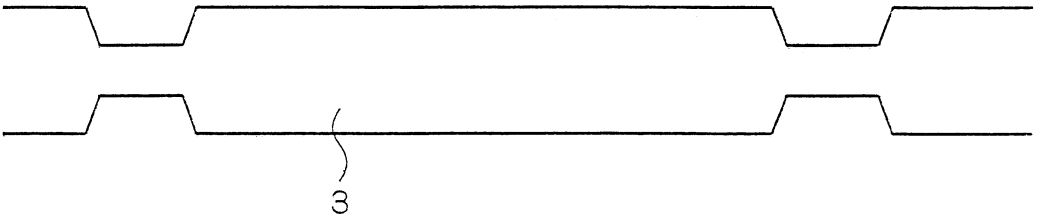
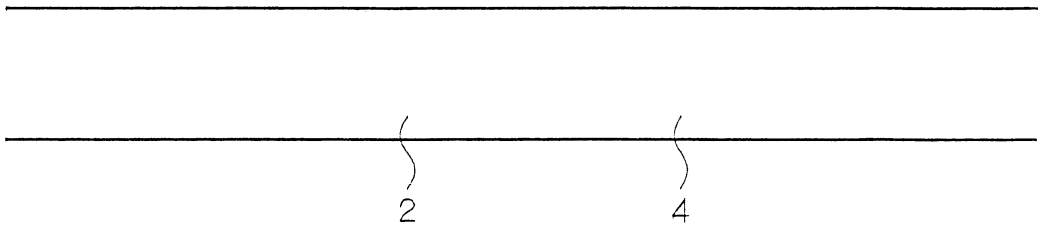
第16圖



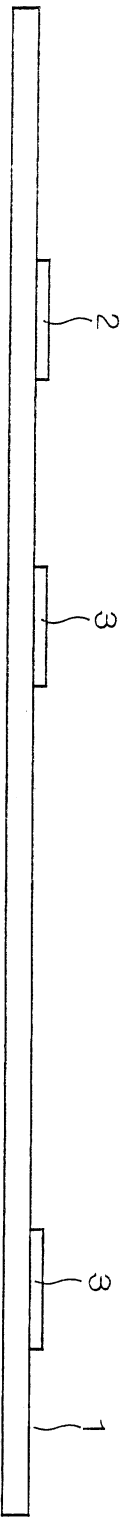
第17圖



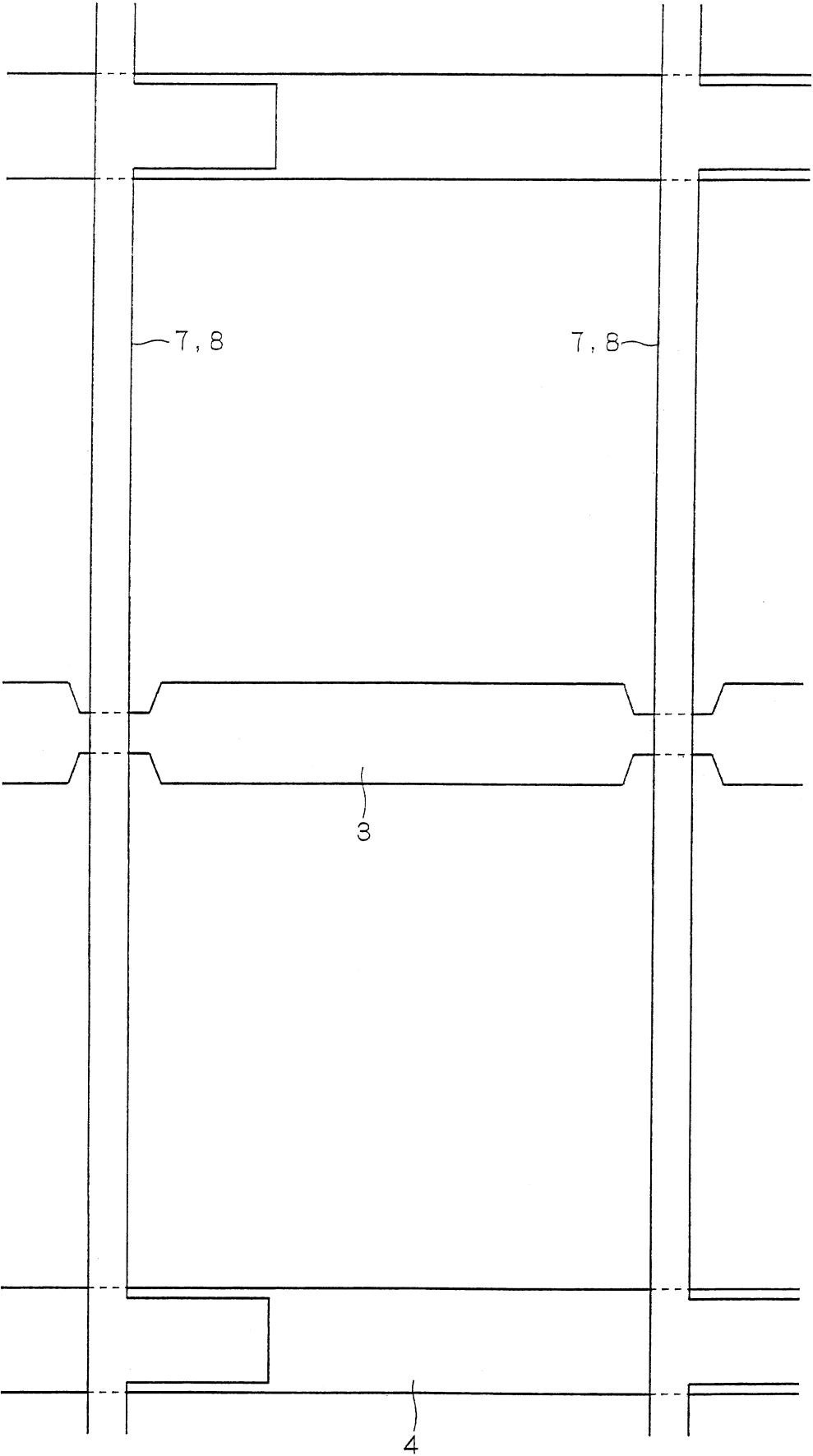
第18圖



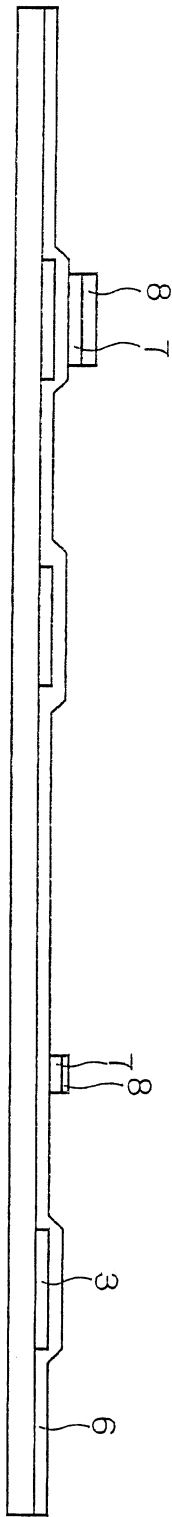
第19圖



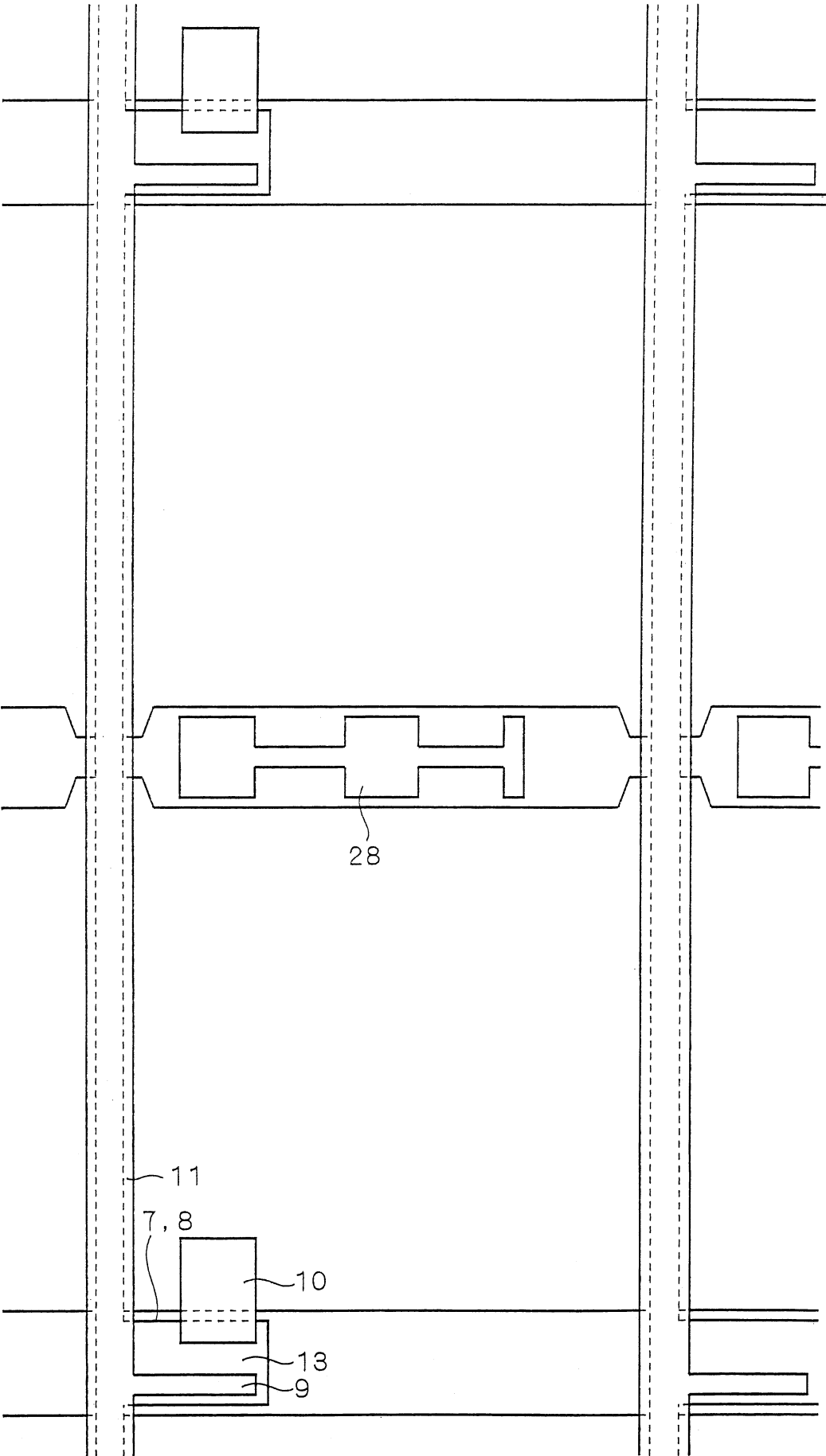
第20圖



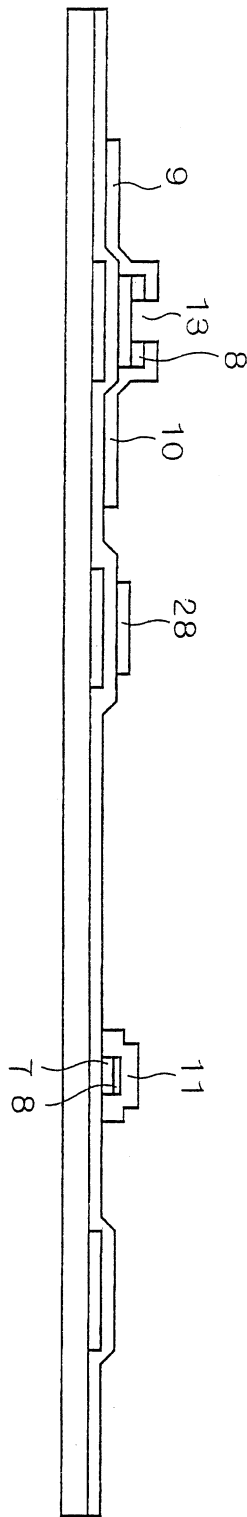
第21圖



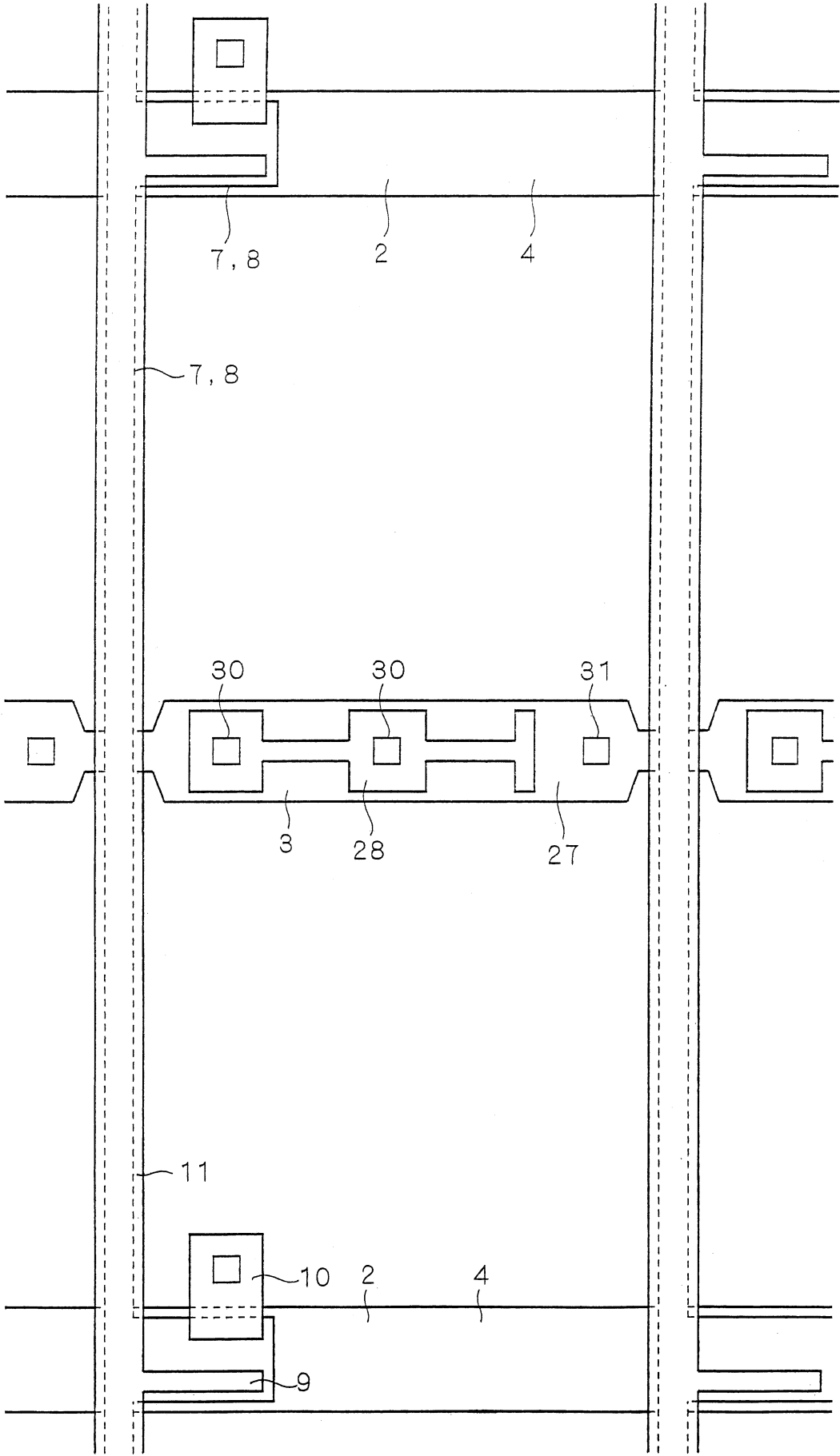
第22圖



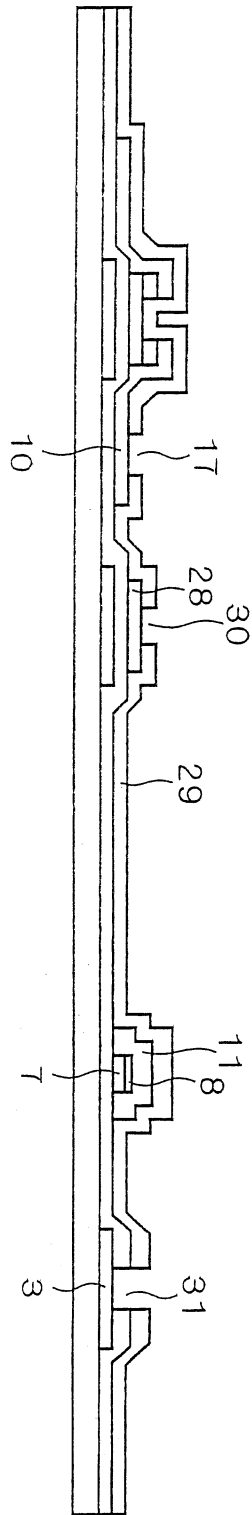
第23圖



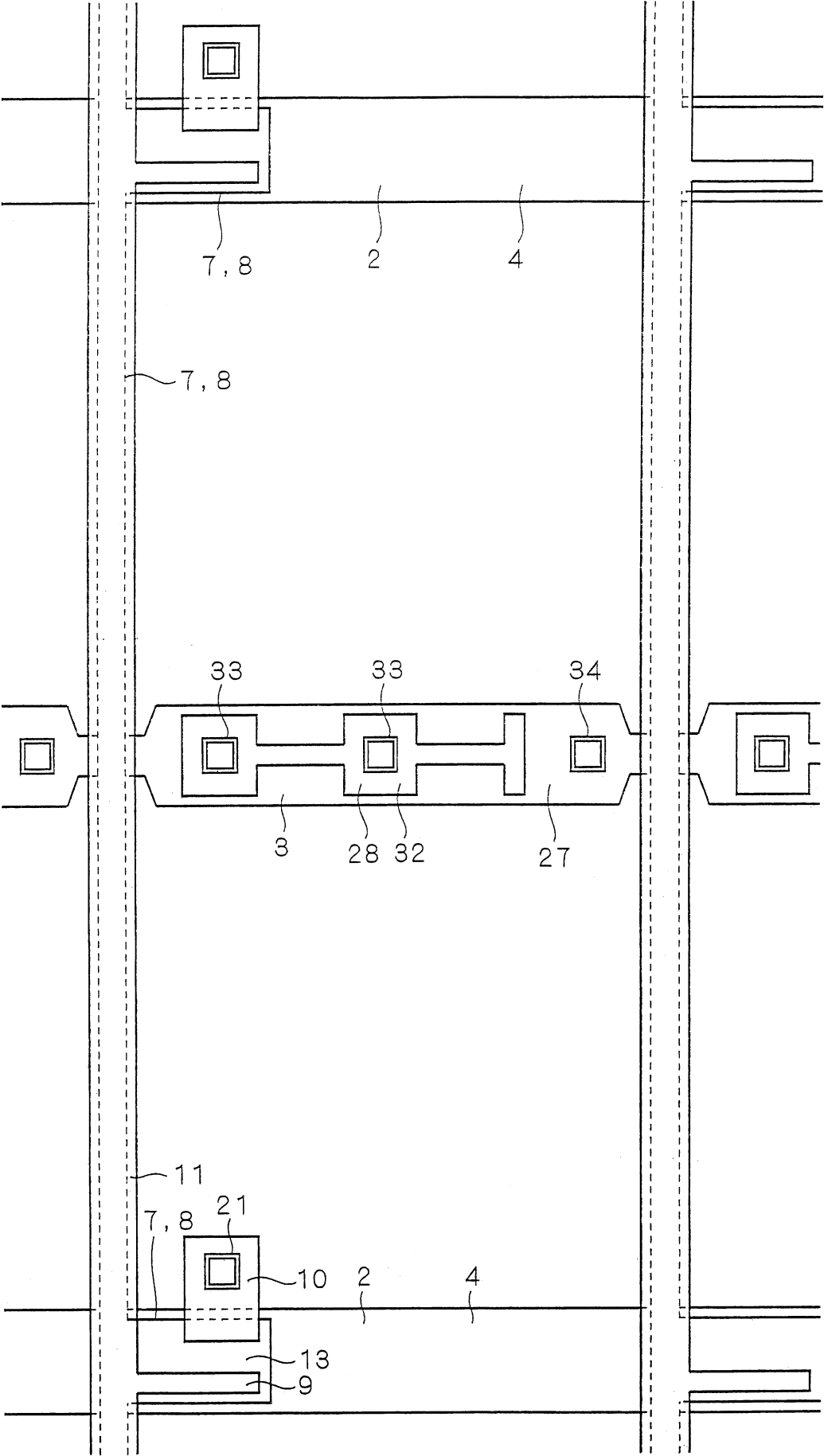
第24圖



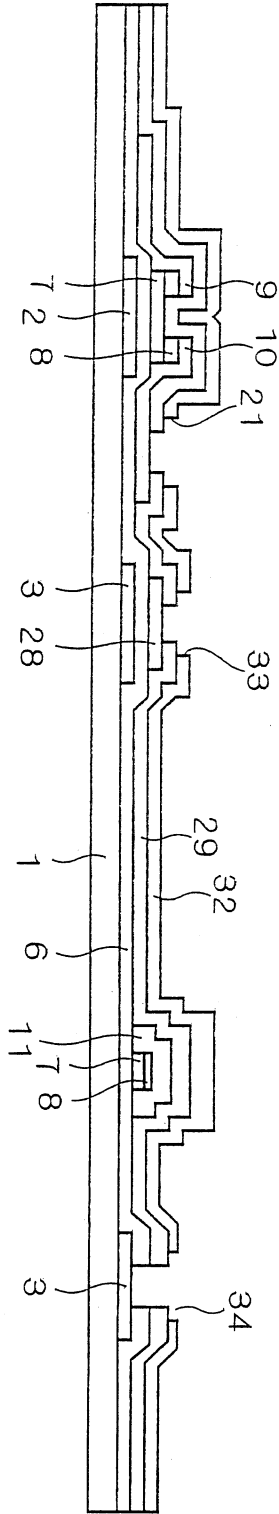
第25圖



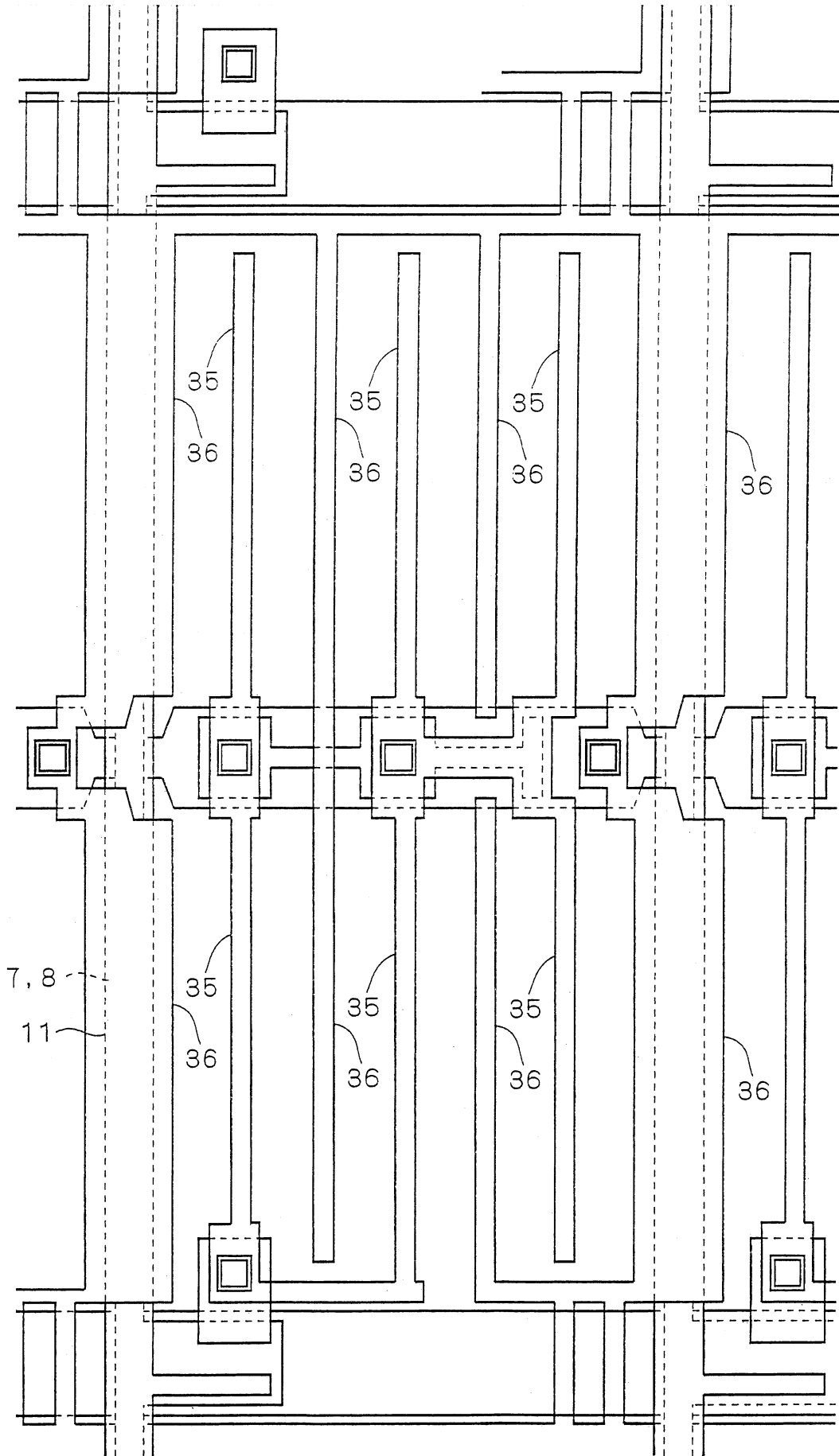
第26圖



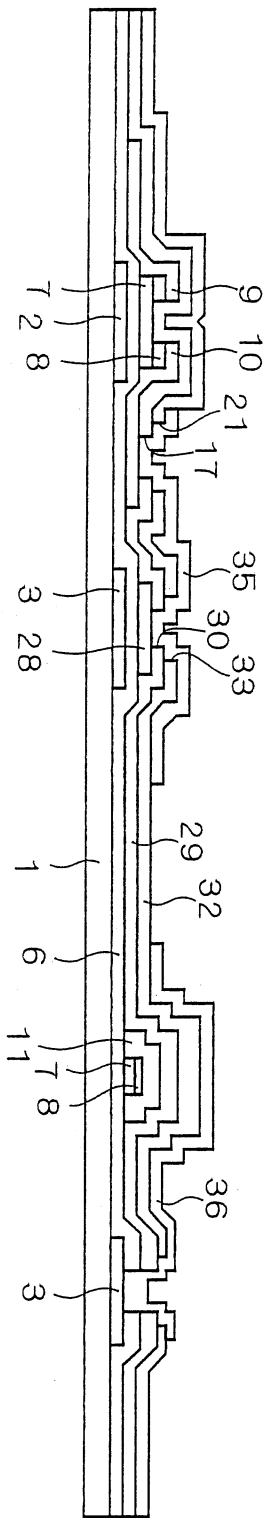
第27圖



第28圖



第29圖



第30圖

七、指定代表圖：

(一) 本案指定代表圖為：第 (1) 圖。

(二) 本代表圖之元件符號簡單說明：

- | | |
|------------|-------------|
| X—X' ~剖面線； | Y—Y' ~剖面線； |
| 2~閘極電極； | 3~保持容量共通電極； |
| 4~閘極配線； | 7~半導體主動膜； |
| 9~源極電極； | 10~汲極電極； |
| 11~源極配線； | 13~通道部； |
| 17~接觸洞； | 21~接觸洞； |
| 22~畫素電極； | 25~孔洞缺陷； |
| 26~孔洞缺陷。 | |

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無