

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-103809

(P2004-103809A)

(43) 公開日 平成16年4月2日(2004.4.2)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 L 43/08	HO 1 L 43/08	5 D O 3 4
G 1 1 B 5/39	G 1 1 B 5/39	
HO 1 L 43/12	HO 1 L 43/12	

審査請求 未請求 請求項の数 13 O L (全 32 頁)

(21) 出願番号	特願2002-263259 (P2002-263259)	(71) 出願人	000003067 T D K 株式会社 東京都中央区日本橋1丁目13番1号
(22) 出願日	平成14年9月9日(2002.9.9)	(74) 代理人	100081606 弁理士 阿部 美次郎
		(72) 発明者	上島 聡史 東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内
		(72) 発明者	桑島 哲哉 東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内
		Fターム(参考)	5D034 BA03 BA05 BA11 BA15 DA07

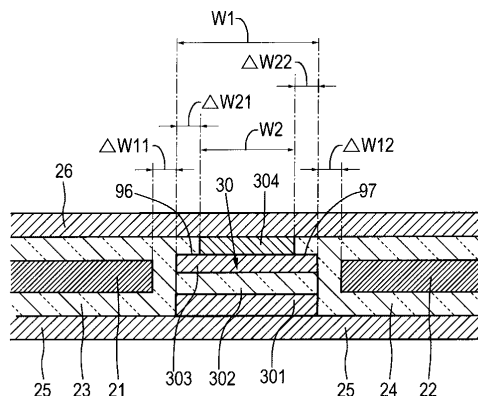
(54) 【発明の名称】 磁気抵抗効果素子、薄膜磁気ヘッド、磁気ヘッド装置、磁気記録再生装置及び磁気抵抗効果素子もしくは薄膜磁気ヘッドの製造方法

(57) 【要約】

【課題】 センス電流漏洩を確実に防止できるとともに、狭トラック化にも容易に対応できる磁気抵抗効果素子、薄膜磁気ヘッド、磁気ヘッド装置及び磁気記録再生装置を提供する。

【解決手段】 GMR膜30は、フリ-層301を含み、膜厚方向の両面の少なくとも一面側に、幅方向の両端で落ち込むステップ部96、97を有する。電極膜25、26のそれぞれは、GMR膜30の両面に隣接する。磁区制御膜21、22は、GMR膜30の幅方向の両側部に、間隔W11、W12を隔てて配置されフリ-層301の磁区を制御する。絶縁層23、24は、磁区制御膜21、22と、電極膜25、26及びGMR膜30との間を埋めている。磁区制御膜21、22とGMR膜30との間では、両者間に生じる間隔W11、W12を埋め、更に、ステップ部96、97を埋めるように形成されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

磁気抵抗効果膜と、一对の電極膜と、磁区制御膜と、絶縁層とを含む磁気抵抗効果素子であって

前記磁気抵抗効果膜は、少なくとも1つのフリ-層を含み、膜厚方向の両面の少なくとも一面側に、幅方向の両端で落ち込むステップ部を有しており、

前記一对の電極膜のそれぞれは、前記磁気抵抗効果膜の前記膜厚方向の両面に隣接し、前記ステップ部を有する一面側では、前記ステップ部間の面で、前記磁気抵抗効果膜に隣接しており、

前記磁区制御膜は、前記磁気抵抗効果膜の幅方向の両側部に配置され、前記フリ-層の磁区を制御するものであり、

前記絶縁層は、前記磁区制御膜と、前記電極膜及び前記磁気抵抗効果膜との間を埋めている

磁気抵抗効果素子。

【請求項 2】

請求項 1 に記載された磁気抵抗効果素子であって、前記ステップ部は、膜厚方向の両面に設けられている磁気抵抗効果素子。

【請求項 3】

磁気抵抗効果膜と、一对の電極膜と、磁区制御膜と、絶縁層とを含む磁気抵抗効果素子であって

前記磁気抵抗効果膜は、少なくとも1つのフリ-層を含んでおり、

前記一对の電極膜のそれぞれは、前記磁気抵抗効果膜の前記膜厚方向の両面に隣接しており、

前記一对の電極膜の少なくとも一方は、前記磁気抵抗効果膜と隣接する部分に、幅方向の両端で落ち込むステップ部を有しており、

前記磁区制御膜は、前記磁気抵抗効果膜の幅方向の両側部に配置され、前記フリ-層の磁区を制御するものであり、

前記絶縁層は、前記磁区制御膜と、前記一对の電極膜の少なくとも一方及び前記磁気抵抗効果膜との間を埋めている

磁気抵抗効果素子。

【請求項 4】

請求項 3 に記載された磁気抵抗効果素子であって、

前記ステップ部は、前記一对の電極膜の一方と、前記磁気抵抗効果膜との間に、前記磁気抵抗効果膜の最大幅よりも狭幅の接触幅を生じさせる

磁気抵抗効果素子。

【請求項 5】

請求項 1 乃至 4 の何れかに記載された磁気抵抗効果素子であって、前記磁気抵抗効果膜は、スピンバルブ膜である磁気抵抗効果素子。

【請求項 6】

請求項 1 乃至 4 の何れかに記載された磁気抵抗効果素子であって、前記磁気抵抗効果膜は、強磁性トンネル接合膜である磁気抵抗効果素子。

【請求項 7】

磁気抵抗効果素子と、スライダとを含む薄膜磁気ヘッドであって、

前記磁気抵抗効果素子は、請求項 1 乃至 6 の何れかに記載されたものでなり、

前記スライダは、前記磁気抵抗効果素子を支持する

薄膜磁気ヘッド。

【請求項 8】

薄膜磁気ヘッドと、ヘッド支持装置とを含む磁気ヘッド装置であって、

前記薄膜磁気ヘッドは、請求項 7 に記載されたものでなり、

前記ヘッド支持装置は、前記薄膜磁気ヘッドを支持する

10

20

30

40

50

磁気ヘッド装置。

【請求項 9】

磁気ヘッド装置と、磁気ディスクとを含む磁気記録再生装置であって、
前記磁気ヘッド装置は、請求項 8 に記載されたものでなり、
前記磁気ディスクは、前記磁気ヘッド装置との協働により、磁気記録の書き込み及び読み出しを行う
磁気記録再生装置。

【請求項 10】

磁気抵抗効果素子の製造方法であって、
断面形状が T 形状をしたレジストマスクを用い、膜厚方向の両面の少なくとも一面側に幅
方向の両端で落ち込むステップ部を有する磁気抵抗効果膜を形成し、 10
次に、指向性成膜プロセスにより、前記レジストマスクの基部近傍まで回り込むように、
第 1 の絶縁層を形成し、前記指向性成膜プロセスにおける指向角度は、前記磁気抵抗効果
膜の膜面に垂直な垂線に対して、零ではない、ある角度を有しており、
次に、前記第 1 の絶縁層の上に、前記レジストマスクの基部には回り込まないように磁区
制御膜を成膜し、
次に、前記磁区制御膜の上に、指向性成膜プロセスにより、前記レジストマスクの基部近
傍まで回り込み、前記第 1 の絶縁層に連なるように、第 2 の絶縁層を形成し、前記指向性
成膜プロセスにおける指向角度は、前記磁気抵抗効果膜の膜面に垂直な垂線に対して、零
ではない、ある角度を有する 20
工程を含む磁気抵抗効果素子の製造方法。

【請求項 11】

磁気抵抗効果素子の製造方法であって、
断面形状が T 形状をしたレジストマスクを用い、膜厚方向の両面の少なくとも一面側に幅
方向の両端で落ち込むステップ部を有する電極膜を形成し、
次に、成膜プロセスにより、前記ステップ部を絶縁膜によって埋め、
次に、断面形状が T 形状をしたレジストマスクを用い、前記電極膜の上にパターン化され
た磁気抵抗効果膜を形成し、
次に、指向性成膜プロセスにより、前記レジストマスクの基部近傍まで回り込むように、
第 1 の絶縁層を形成し、前記指向性成膜プロセスにおける指向角度は、前記磁気抵抗効果 30
膜の膜面に垂直な垂線に対して、零ではない、ある角度を有しており、
次に、前記第 1 の絶縁層の上に、前記レジストマスクの基部には回り込まないように磁区
制御膜を成膜し、
次に、前記磁区制御膜の上に、指向性成膜プロセスにより、前記レジストマスクの基部近
傍まで回り込み、前記第 1 の絶縁層に連なるように、第 2 の絶縁層を形成し、前記指向性
成膜プロセスにおける指向角度は、前記磁気抵抗効果膜の膜面に垂直な垂線に対して、零
ではない、ある角度を有する
工程を含む磁気抵抗効果素子の製造方法。

【請求項 12】

磁気抵抗効果素子を有する薄膜磁気ヘッドの製造方法であって、 40
断面形状が T 形状をしたレジストマスクを用い、膜厚方向の両面の少なくとも一面側に幅
方向の両端で落ち込むステップ部を有する磁気抵抗効果膜を形成し、
次に、指向性成膜プロセスにより、前記レジストマスクの基部近傍まで回り込むように、
第 1 の絶縁層を形成し、前記指向性成膜プロセスにおける指向角度は、前記磁気抵抗効果
膜の膜面に垂直な垂線に対して、零ではない、ある角度を有しており、
次に、前記第 1 の絶縁層の上に、前記レジストマスクの基部には回り込まないように磁区
制御膜を成膜し、
次に、前記磁区制御膜の上に、指向性成膜プロセスにより、前記レジストマスクの基部近
傍まで回り込み、前記第 1 の絶縁層に連なるように、第 2 の絶縁層を形成し、前記指向性
成膜プロセスにおける指向角度は、前記磁気抵抗効果膜の膜面に垂直な垂線に対して、零 50

ではない、ある角度を有する
工程を含む薄膜磁気ヘッドの製造方法。

【請求項 13】

磁気抵抗効果素子を有する薄膜磁気ヘッドの製造方法であって、
断面形状が T 形状をしたレジストマスクを用い、膜厚方向の両面の少なくとも一面側に幅
方向の両端で落ち込むステップ部を有する電極膜を形成し、
次に、成膜プロセスにより、前記ステップ部を絶縁膜によって埋め、
次に、断面形状が T 形状をしたレジストマスクを用い、前記電極膜の上にパターン化され
た磁気抵抗効果膜を形成し、
次に、指向性成膜プロセスにより、前記レジストマスクの基部近傍まで回り込むように、
第 1 の絶縁層を形成し、前記指向性成膜プロセスにおける指向角度は、前記磁気抵抗効果
膜の膜面に垂直な垂線に対して、零ではない、ある角度を有しており、
次に、前記第 1 の絶縁層の上に、前記レジストマスクの基部には回り込まないように磁区
制御膜を成膜し、
次に、前記磁区制御膜の上に、指向性成膜プロセスにより、前記レジストマスクの基部近
傍まで回り込み、前記第 1 の絶縁層に連なるように、第 2 の絶縁層を形成し、前記指向性
成膜プロセスにおける指向角度は、前記磁気抵抗効果膜の膜面に垂直な垂線に対して、零
ではない、ある角度を有する
工程を含む薄膜磁気ヘッドの製造方法。

10

【発明の詳細な説明】

20

【0001】

【発明の属する技術分野】

本発明は、磁気抵抗効果素子、薄膜磁気ヘッド、磁気ヘッド装置、磁気記録再生装置及び
磁気抵抗効果素子もしくは薄膜磁気ヘッドの製造方法に関する。

【0002】

【従来の技術】

時代とともに急速に進展するハードディスク（HDD）の高密度記録化に伴い、薄膜磁気
ヘッドの性能向上も、それに追従すべく、絶え間ない研究開発の努力がなされてきた。薄
膜磁気ヘッドとしては、磁気抵抗効果素子（以下 MR 素子と称する）を用いた読み取り素
子と、誘導型電磁変換素子を有する記録ヘッドとを内蔵する複合型薄膜磁気ヘッドが、一
般に用いられる。

30

【0003】

読み取り素子として用いられる MR 素子は、スピンバルブ膜（以下 SV 膜と称する）及び
強磁性トンネル接合素子（以下 TMR 膜と称する）などの巨大磁気抵抗効果（以下 GMR
と称する）素子を用いたものが現在の主流である。SV 膜を用いたものとしては、膜面に
平行な方向にセンス電流を流す方式のほか、膜面に垂直な方向にセンス電流を流す CPP
- GMR（Current Perpendicular to a Plane of
a Giant Magnetoresistance）も知られている。

【0004】

この種の GMR 素子は、磁化方向が固定されたピンド層と、非磁性層と、外部磁界に
応答するフリ層とを有し、フリ層の磁化方向が外部磁界に
応答して回転したとき、ピンド層の固定された磁化方向に対するフリ層の磁化方向の
回転角度に応じて、非磁性層を通るセンス電流に対する抵抗値が、大きく変化する
特性を利用している。

40

【0005】

このような動作特性を有する GMR 素子では、フリ層のバルクハウゼンノイズを抑制し
なければならない。その手段として、磁区制御膜を備え、GMR 素子のフリ層にバイア
ス磁界を印加する方法が採られる。バイアス磁界を印加する磁区制御膜としては、永
久磁石が一般に用いられる。

【0006】

さらに、CPP タイプの SV 膜や、TMR 膜では、センス電流を膜面と垂直に流す関係上

50

、膜の上面及び下面にリード電極を隣接させる必要がある。そのような構造の例は、例えば、特開2002-74626号公報に記載されている。この公知文献では、下部電極の一面上にフリ-層、バリア層、固定層及び反強磁性層を積層して能動領域を形成し、能動領域の下面及び上面に、下部電極及び上部電極をそれぞれ隣接させてある。能動領域の両側には磁区制御膜となる硬磁性層を隣接させてある。硬磁性層は、下部電極及び上部電極とは、絶縁層を介して隣接する。

【0007】

この構造の問題点の1つは、能動領域の両側に磁区制御膜となる硬磁性層が隣接しているため、本来、能動領域のみを通して流れるべきセンス電流が、硬磁性層に漏洩してしまい、このため、効率が低下してしまうことである。

10

【0008】

もう1つの問題点は、読み取りトラック幅が、能動領域の幅によって定まってしまうため、能動領域の全体の幅を狭くする以外に、狭トラック化の要求に応える手段をもたないことである。

【0009】

別の公知文献として、特開2002-117510号公報、米国特許第6、353、318号明細書を挙げることができる。この公知文献は、硬磁性層と、下部電極、上部電極及び能動領域との間に、絶縁層を設けた構造を開示している。この構造によれば、硬磁性層へのセンス電流の漏洩は防止できる。

【0010】

しかし、読み取りトラック幅が、能動領域の幅によって定まる構造であり、能動領域の全体の幅を狭くする以外に、狭トラック化の要求に応える手段をもたない点で、先に例示した公知技術と軌を一にする。

20

【0011】

【特許文献1】

特開2002-74626号公報(図1~図6)

【特許文献2】

特開2001-6127号公報(6頁、9欄~10欄、図1)

【特許文献3】

特開2002-117510号公報(4頁6欄、図3)

30

【特許文献4】

米国特許第6、353、318号明細書(FIGS. 7, 8)

【発明が解決しようとする課題】

本発明の課題は、センス電流漏洩を確実に防止できるとともに、狭トラック化にも容易に対応できる磁気抵抗効果素子、薄膜磁気ヘッド、磁気ヘッド装置及び磁気記録再生装置を提供することである。

【0012】

本発明のもう1つの課題は、上述した磁気抵抗効果素子もしくは薄膜磁気ヘッドを製造するのに適した製造方法を提供することである。

【0013】

【課題を解決するための手段】

上述した課題を解決するため、本発明は、2つの態様に係る磁気抵抗効果素子を開示する。

40

【0014】

第1の態様に係る磁気抵抗効果素子は、磁気抵抗効果膜と、一对の電極膜と、磁区制御膜と、絶縁層とを含む。

【0015】

前記磁気抵抗効果膜は、少なくとも1つのフリ-層を含み、膜厚方向の両面の少なくとも一面側に、幅方向の両端で落ち込むステップ部を有する。

【0016】

50

前記一对の電極膜のそれぞれは、前記磁気抵抗効果膜の前記膜厚方向の両面に隣接し、前記ステップ部を有する一面側では、前記ステップ部間の面で、前記磁気抵抗効果膜に隣接している。

【0017】

前記磁区制御膜は、前記磁気抵抗効果膜の幅方向の両側部に配置され、前記フリ-層の磁区を制御する。前記絶縁層は、前記磁区制御膜と、前記電極膜及び前記磁気抵抗効果膜との間を埋めている。

【0018】

上述したように、第1の態様に係る磁気抵抗効果素子は、磁気抵抗効果膜と、一对の電極膜とを含んでおり、一对の電極膜のそれぞれは、磁気抵抗効果膜の両面に隣接している。したがって、磁気抵抗効果膜の膜面に対して垂直方向にセンス電流を流す磁気抵抗効果素子を得ることができる。そのような磁気抵抗効果素子の例は、C P PタイプのS V膜またはT M R膜である。

10

【0019】

C P PタイプのS V膜またはT M R膜は、少なくとも1つのフリ-層を含んでおり、フリ-層に発生することのあるバルクハウゼンノイズを抑制しなければならない。第1の態様に係る磁気抵抗効果素子は、磁区制御膜を含んでおり、磁区制御膜は、磁気抵抗効果膜の幅方向の両側部に配置され、フリ-層の磁区を制御する。したがって、バルクハウゼンノイズを抑制することができる。

【0020】

絶縁層は、磁区制御膜と、電極膜及び磁気抵抗効果膜との間を埋めている。この構造によれば、電極膜及び磁気抵抗効果膜から磁区制御膜へのセンス電流の漏洩を、絶縁層によって確実に防止することができる。

20

【0021】

磁気抵抗効果膜は、膜厚方向の両面の少なくとも一面側に、幅方向の両端で落ち込むステップ部を有しており、電極膜は、ステップ部間の面で、磁気抵抗効果膜に隣接する。この構造によれば、センス電流が、主に、ステップ部間の縮小された幅に対応する中央領域を流れることになるので、読み取りトラック幅を狭小化できる。しかも、絶縁層が、ステップ部に入り、ステップ部に厚い絶縁層が形成されるので、磁区制御膜と電極膜との間の電気絶縁性が更に向上する。

30

【0022】

第2の態様に係る磁気抵抗効果素子は、磁気抵抗効果膜と、一对の電極膜と、磁区制御膜と、絶縁層とを含む。前記磁気抵抗効果膜は、少なくとも1つのフリ-層を含む。

【0023】

前記一对の電極膜のそれぞれは、前記磁気抵抗効果膜の前記膜厚方向の両面に隣接する。前記一对の電極膜の少なくとも一方は、前記磁気抵抗効果膜と隣接する部分に、幅方向の両端で落ち込むステップ部を有する。

【0024】

前記磁区制御膜は、前記磁気抵抗効果膜の幅方向の両側部に配置され、前記フリ-層の磁区を制御する。

40

【0025】

前記絶縁層は、前記磁区制御膜と、前記一对の電極膜の少なくとも一方及び前記磁気抵抗効果膜との間を埋めている。

【0026】

上述したように、第2の態様に係る磁気抵抗効果素子は、磁気抵抗効果膜と、一对の電極膜とを含んでおり、一对の電極膜のそれぞれは、磁気抵抗効果膜の両面に隣接している。したがって、磁気抵抗効果膜の膜面に対して垂直方向にセンス電流を流す磁気抵抗効果素子を得ることができる。そのような磁気抵抗効果素子の例は、C P PタイプのS V膜またはT M R膜である。

【0027】

50

C P PタイプのS V膜またはT M R膜は、少なくとも1つのフリ - 層を含んでおり、フリ - 層に発生することのあるバルクハウゼンノイズを抑制しなければならない。第2の態様に係る磁気抵抗効果素子は、磁区制御膜を含んでおり、磁区制御膜は、磁気抵抗効果膜の幅方向の両側部に配置され、フリ - 層の磁区を制御する。したがって、バルクハウゼンノイズを抑制することができる。

【0028】

絶縁層は、磁区制御膜と、一对の電極膜の少なくとも一方及び磁気抵抗効果膜との間を埋めている。この構造によれば、一对の電極膜の少なくとも一方及び磁気抵抗効果膜から磁区制御膜へのセンス電流の漏洩を、絶縁層によって確実に防止することができる。

【0029】

一对の電極膜の少なくとも一方は、磁気抵抗効果膜と隣接する部分に、幅方向の両端で落ち込むステップ部を有する。このようなステップ部があると、絶縁層が、ステップ部に入り、ステップ部に厚い絶縁層が形成されるので、磁区制御膜と、一对の電極膜の少なくとも一方との間の電気絶縁性が更に向上する。

【0030】

更に、ステップ部の設計によって、一对の電極膜の一方と、磁気抵抗効果膜との間の接触面積を自由に調整することができる。例えば、ステップ部を、一对の電極膜の一方と、磁気抵抗効果膜との間に、磁気抵抗効果膜の最大幅よりも狭幅の接触幅を生じさせるように設計した場合には、センス電流が、主に、ステップ部間の縮小された幅に対応する中央領域を流れることになるので、読み取りトラック幅を狭小化できる。

【0031】

本発明は、更に、上記磁気抵抗効果素子を読み取り素子として用いた薄膜磁気ヘッド、この薄膜磁気ヘッドとヘッド支持装置とを組み合わせた磁気ヘッド装置、及び、磁気ヘッド装置と磁気ディスクとを組み合わせた磁気記録再生装置をも開示する。これらの場合も、上述した磁気抵抗効果素子の有する作用効果をそのまま発揮し得る。

【0032】

更に加えて、本発明は、磁気抵抗効果素子または薄膜磁気ヘッドの製造に適した製造方法も開示する。

【0033】

【発明の実施の形態】

1. 磁気抵抗効果素子

図1は第1の態様に係る磁気抵抗効果素子の一実施例を示す断面図である。図示実施例の磁気抵抗効果素子はG M R素子であり、G M R膜30と、電極膜25、26と、磁区制御膜21、22と、絶縁層23、24とを含む。

【0034】

G M R膜30は、フリ - 層301を含み、膜厚方向の両面の少なくとも一面側に、幅方向の両端で落ち込むステップ部96、97を有する。図示実施例の磁気抵抗効果素子は、フリ - 層301に隣接する非磁性層302を有し、非磁性層302の上に、ピンド層303が隣接している。ピンド層303の上には反強磁性層304が設けられている。ピンド層303は、反強磁性層304との交換結合により、磁化方向が固定される。

【0035】

反強磁性層304は、幅方向の両端で、ピンド層303の幅W1よりも、寸法差W21、W22だけ狭い幅W2を有しており、寸法差W21、W22によって、ステップ部96、97を生じさせてある。フリ - 層301、非磁性層302、ピンド層303及び反強磁性層304の膜構造及び組成材料等については、既に知られている技術を、任意に適用できる。

【0036】

非磁性層302は、S V膜の場合はC u等を主成分とする導電性材料層で構成され、T M R膜の場合は、酸化アルミニウム層等の絶縁性材料層で構成される。

【0037】

10

20

30

40

50

電極膜 25、26 のそれぞれは、GMR 膜 30 の両面に隣接する。実施例では、上部電極膜 26 が、ステップ部 96 - 97 間の面で反強磁性層 304 に隣接し、下部電極膜 25 がフリ - 層 301 に隣接している。

【0038】

磁区制御膜 21、22 は、GMR 膜 30 の幅方向の両側部に、間隔 W11、W12 を隔てて配置されている。磁区制御膜 21、22 は、フリ - 層 301 の磁区を制御する。

【0039】

絶縁層 23、24 は、磁区制御膜 21、22 と、電極膜 25、26 及び GMR 膜 30 との間を埋めている。具体的には、絶縁層 23、24 は、磁区制御膜 21、22 と電極膜 25、26 との間では、層状に配置され、磁区制御膜 21、22 と GMR 膜 30 との間では、
10 両者間に生じる間隔 W11、W12 を埋め、更に、ステップ部 96、97 を埋めるように形成されている。

【0040】

上述したように、本発明に係る磁気抵抗効果素子は、GMR 膜 30 と、電極膜 25、26 とを含んでおり、電極膜 25、26 のそれぞれは、GMR 膜 30 の両面に隣接している。したがって、GMR 膜 30 の膜面に対して垂直方向にセンス電流を流す磁気抵抗効果素子を得ることができる。そのような磁気抵抗効果素子の例は、既に述べたように、CPP
タイプの SV 膜または TMR 膜である。

【0041】

CPP タイプの SV 膜または TMR 膜は、少なくとも 1 つのフリ - 層 301 を含んでおり、
20 フリ - 層 301 に発生することのあるバルクハウゼンノイズを抑制しなければならない。図示実施例の磁気抵抗効果素子は、磁区制御膜 21、22 を含んでおり、磁区制御膜 21、22 は、GMR 膜 30 の幅方向の両側部に配置され、フリ - 層 301 の磁区を制御する。したがって、バルクハウゼンノイズを抑制することができる。

【0042】

絶縁層 23、24 は、磁区制御膜 21、22 と、電極膜 25、26 との間に層状に介在し、
30 GMR 膜 30 との間では、両者間に生じる間隔 W11、W12 を埋めている。この構造によれば、電極膜 25、26 及び GMR 膜 30 から磁区制御膜 21、22 へのセンス電流の漏洩を、絶縁層 23、24 によって、確実に防止することができる。

【0043】

GMR 膜 30 は、膜厚方向の両面の少なくとも一面側に、幅方向の両端で落ち込むステップ部 96、97 を有しており、電極膜 25、26 はステップ部 96 - 97 間の面で、GMR
30 に隣接している。この構造によれば、センス電流が、主に、ステップ部 96 - 97 間の縮小された幅 W2 に対応する中央領域を通して流れることになるので、読み取りトラック幅を狭小化できる。しかも、絶縁層 23、24 が、ステップ部 96、97 に入るので、
30 磁区制御膜 21、22 と上部電極膜 26 との間の電気絶縁性が更に向上する。

【0044】

図 2 は第 1 の態様に係る磁気抵抗効果素子の別の実施例を示す断面図である。図において、
40 図 1 に表れた構成部分と同一の構成部分については、同一の参照符号を付してある。この実施例では、ステップ部 96、97 は、反強磁性層 304 の幅方向の両端部に、反強磁性層 304 の表面からその膜厚内の段差をもって落ち込んでいる。この実施例の場合も図 1 に示したと同様の作用効果を奏する。

【0045】

図 3 は第 1 の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。図において、
図 1 に表れた構成部分と同一の構成部分については、同一の参照符号を付してある。この実施例では、ステップ部 96、97 は、反強磁性層 304 の表面から、ピンド層 303 に達し、その膜厚内で止まるような段差をもって落ち込む。この実施例の場合も図 1
に示したと同様の作用効果を奏する。

【0046】

図 4 は第 1 の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。図にお
50

いて、図 1 に表れた構成部分と同一の構成部分については、同一の参照符号を付してある。この実施例では、ステップ部 96、97 は、反強磁性層 304 及びピンド層 303 の幅方向の両端を切り欠き、非磁性層 302 に達する段差をもって落ち込む。この実施例の場合も図 1 に示したと同様の作用効果を奏する。

【0047】

図 5 は第 1 の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。この実施例では、フリ - 層 301 の両端にステップ部 96、97 を設けてある。電極膜 25 はステップ部 96 - 97 間の面で、フリ - 層 301 に隣接している。この構造によれば、センス電流が、主に、ステップ部 96 - 97 間の縮小された幅 W2 に対応する中央領域を流れることになるので、読み取りトラック幅を狭小化できる。しかも、絶縁層 23、24 が、ステップ部 96、97 に入るので、磁区制御膜 21、22 と電極膜 25 との間の電気絶縁性が更に向上する。

10

【0048】

図 6 は第 1 の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。図において、図 1 に表れた構成部分と同一の構成部分については、同一の参照符号を付してある。この実施例では、反強磁性層 304 の両端にステップ部 96、97 を設けるとともに、フリ - 層 301 の両端にもステップ部 98、99 を設けてある。上部電極膜 26 はステップ部 96 - 97 間の面で、反強磁性層 304 に隣接し、下部電極膜 25 はステップ部 98 - 99 間の面で、フリ - 層 301 に隣接している。この構造によれば、センス電流が、主に、ステップ部 96 - 97、及び、98 - 99 間の縮小された幅 W2 に対応する中央領域を流れることになるので、読み取りトラック幅を狭小化できる。しかも、絶縁層 23、24 が、ステップ部 96 ~ 99 に入るので、磁区制御膜 21、22 と電極膜 25、26 との間の電気絶縁性が更に向上する。

20

【0049】

図 7 は第 1 の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。この実施例では、フリ - 層 301 の両端にステップ部 96、97 を設けてある。電極膜 25 はステップ部 96 - 97 間の面で、フリ - 層 301 に隣接している。この構造は、図 5 の実施例と同じであり、図 5 の実施例と同様に、センス電流が、主に、ステップ部 96 - 97 間の縮小された幅 W2 に対応する中央領域を流れることになるので、読み取りトラック幅を狭小化できる。しかも、絶縁層 23、24 が、ステップ部 96、97 に入るので、磁区制御膜 21、22 と電極膜 25 との間の電気絶縁性が更に向上する。図 5 の実施例と異なる点は、磁区制御膜 21、22 が、電極膜 26 に隣接していることである。

30

【0050】

次に第 2 の態様に係る磁気抵抗効果素子について、図 8 ~ 図 19 を参照して説明する。図において、先に示した図面に現れた構成部分と同一の構成部分については同一の参照符号を付し、重複説明は、これを省略することがある。

【0051】

まず、図 8 は第 2 の態様に係る磁気抵抗効果素子の一実施例を示す断面図である。図示実施例の磁気抵抗効果素子は、GMR 膜 30 と、一对の電極膜 25、26 と、磁区制御膜 21、22 と、絶縁層 23、24、202 とを含む。GMR 膜 30 は、フリ - 層 301、非磁性層 302、ピンド層 303 及び反強磁性層 304 を含む。非磁性層 302 は SV 膜の場合、導電性非磁性層となり、TMR 膜の場合、絶縁性非磁性層となることは前述したとおりである。

40

【0052】

電極膜 25、26 のそれぞれは、GMR 膜 30 の膜厚方向の両面に隣接する。電極膜 25、26 のうち、電極膜 25 は、GMR 膜 30 と隣接する部分に、幅方向の両端で落ち込むステップ部 251、252 を有する。ステップ部 251、252 は、この実施例では、電極 25 の幅方向両端が、GMR 膜 30 の幅方向両端と同一位置となるよう形成されている。

【0053】

50

磁区制御膜 21, 22 は、GMR 膜 30 の幅方向の両側部に配置され、フリ - 層 301 の磁区を制御する。

【0054】

絶縁層 23, 24, 202 は、磁区制御膜 21, 22 と、電極膜 25, 26 及び GMR 膜 30 との間を埋めている。より詳しくは、絶縁膜 202 は、その表面が、電極膜 25 の表面位置とほぼ同じ高さ位置を保ち、同一の平面を構成するように、ステップ部 251, 252 を埋めている。絶縁層 23, 24 は、磁区制御膜 21, 22 と、電極膜 26 及び絶縁膜 202 との間に層状に介在し、GMR 膜 30 との間では、両者間に生じる間隔 W11、W12 を埋めている。

【0055】

上述したように、第 2 の態様に係る磁気抵抗効果素子は、GMR 膜 30 と、電極膜 25, 26 とを含んでおり、電極膜 25, 26 のそれぞれは、GMR 膜 30 の両面に隣接している。したがって、GMR 膜 30 の膜面に対して垂直方向にセンス電流を流す磁気抵抗効果素子を得ることができる。そのような磁気抵抗効果素子の例は、CPP タイプの SV 膜または TMR 膜であることは前述したとおりである。

【0056】

第 2 の態様に係る磁気抵抗効果素子も、磁区制御膜 21, 22 を含んでおり、磁区制御膜 21, 22 は、GMR 膜 30 の幅方向の両側部に配置され、フリ - 層 301 の磁区を制御する。したがって、バルクハウゼンノイズを抑制することができる。

【0057】

絶縁層 23, 24, 202 は、磁区制御膜 21, 22 と、電極膜 25, 26 及び GMR 膜 30 との間を埋めている。この構造によれば、電極膜 25, 26 及び GMR 膜 30 から磁区制御膜 21, 22 へのセンス電流の漏洩を、絶縁層 23, 24, 202 によって確実に防止することができる。

【0058】

電極膜 25, 26 のうち、電極膜 25 は、GMR 膜 30 と隣接する部分に、幅方向の両端で落ち込むステップ部 251, 252 を有する。このようなステップ部 251, 252 があると、絶縁層 202 が、ステップ部 251, 252 に入り、ステップ部 251, 252 に厚い絶縁層 251, 252 が形成されるので、磁区制御膜 21, 22 と、電極膜 25 との間の電気絶縁性が更に向上する。

【0059】

更に、ステップ部 251, 252 の設計によって、電極膜 25 と、GMR 膜 30 との間の接触面積を自由に調整することができる。例えば、後で説明するように、ステップ部 251, 252 を、電極膜 25 と、GMR 膜 30 との間に、GMR 膜 30 の最大幅よりも狭幅の接触幅を生じさせるように設計した場合には、センス電流が、主に、ステップ部 251 - 252 間の縮小された幅に対応する中央領域を流ることになるので、読み取りトラック幅を狭小化できる。

【0060】

図 8 の実施例では、電極 25, 26 のうち、電極 25 にのみ、ステップ部 251, 252 を設けた例を示したが、電極 25, 26 の何れか一方、または、両者にステップ部 251, 252 を設けてもよい。

【0061】

図 9 は第 2 の態様に係る磁気抵抗効果素子の別の実施例を示す断面図である。図において、図 8 に表れた構成部分と同一の構成部分については、同一の参照符号を付し、重複説明は省略する。図示実施例では、電極膜 25, 26 のうち、電極膜 25 が、GMR 膜 30 と隣接する部分に、幅方向の両端で落ち込むステップ部 251, 252 を有する他、反強磁性層 304 が、幅方向の両端で、ピンド層 303 の幅 W1 よりも、寸法差 W21、W22 だけ狭い幅 W2 を有しており、寸法差 W21、W22 によって、ステップ部 96、97 を生じさせてある。この実施例は、図 1 に示した第 1 の態様と、図 8 に示した第 2 の態様との組み合わせと観念することができる。従って、図 1 及び図 8 の実施例で説明し

10

20

30

40

50

た作用効果を、併せ得ることができる。

【0062】

図10は第2の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。図示実施例では、電極膜25, 26のうち、電極膜25が、GMR膜30と隣接する部分に、幅方向の両端で落ち込むステップ部251, 252を有する。ステップ部251, 252は、GMR膜30の最大幅W1よりも、寸法差W31、W32だけ狭い接触幅W3を生じさせるように付されている。このような構造であると、電極25の側では、センス電流が、主に、ステップ部251-252間の縮小された電極幅に対応する中央領域を流れて流れることになるので、読み取りトラック幅を狭小化できる。

【0063】

図11は第2の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。図示実施例では、電極膜25が、GMR膜30と隣接する部分に、幅方向の両端で落ち込むステップ部251, 252を有する点では、図10の実施例と同様であるが、図10の実施例と異なって、反強磁性層304は、幅方向の両端で、GMR膜30の最大幅W1よりも、寸法差W21、W22だけ狭い幅W2を有しており、寸法差W21、W22によって、ステップ部96, 97を生じさせてある。従って、電極膜26の側でも、センス電流が、主に、ステップ部96-97間の縮小された幅に対応する中央領域を流れて流れることになるので、読み取りトラック幅を狭小化できる。

【0064】

図11の実施例は、図1に示した第1の態様と、図10に示した第2の態様との組み合わせと観念することができる。従って、図1および図10の実施例で説明した作用効果を、併せて得ることができる。

【0065】

図12は第2の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。図示実施例では、フリ-層301は、ステップ部251, 252によって画定される電極膜25と同幅であり、幅方向の両端で、GMR膜30の最大幅W1よりも、寸法差W31、W32だけ狭い幅W3を有している。このような構造であると、センス電流が、更に、中央領域に集中するように流れることになるので、読み取りトラック幅を狭小化できる。

【0066】

図12の実施例は、図5に示した第1の態様と、図10に示した第2の態様との組み合わせと観念することもできる。従って、図5および図10の実施例で説明した作用効果を、併せて得ることができる。

【0067】

図13は第2の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。図示実施例では、フリ-層301は、ステップ部251, 252によって画定される電極膜25と同幅であり、幅方向の両端で、GMR膜30の最大幅W1よりも、寸法差W31、W32だけ狭い幅W3を有しているのに加えて、反強磁性層304は、幅方向の両端で、GMR膜30の最大幅W1よりも、寸法差W21、W22だけ狭い幅W2を有しており、寸法差W21、W22によって、ステップ部96, 97を生じさせてある。

【0068】

図13の実施例は、図1に示した第1の態様と、図12に示した第2の態様との組み合わせと観念することができる。従って、図1および図12の実施例で説明した作用効果を、併せて得ることができる。

【0069】

図14は第2の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。図示実施例では、磁区制御膜21, 22が、電極膜26に隣接している。

【0070】

また、電極膜25, 26のうち、電極膜25が、GMR膜30と隣接する部分に、幅方向の両端で落ち込むステップ部251, 252を有する。ステップ部251, 252は、GMR膜30の最大幅W1よりも、寸法差W31、W32だけ狭い接触幅W3を生じさ

10

20

30

40

50

せるように付されている。

【0071】

図14の実施例は、図7に示した第1の態様と、図10に示した第2の態様との組み合わせと観念することができる。従って、図7および図10の実施例で説明した作用効果を、併せて得ることができる。

【0072】

図15は第2の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。図示実施例では、磁区制御膜21、22が、電極膜26に隣接している。

【0073】

また、電極膜25、26のうち、電極膜25が、GMR膜30と隣接する部分に、幅方向の両端で落ち込むステップ部251、252を有する。ステップ部251、252は、電極25の幅方向両端が、GMR膜30の幅方向両端と同一位置となるよう形成されている。

【0074】

図15の実施例は、図7に示した第1の態様と、図8に示した第2の態様との組み合わせと観念することができる。従って、図7および図8の実施例で説明した作用効果を、併せて得ることができる。

【0075】

図16は第2の態様に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。図示実施例では、磁区制御膜21、22が、電極膜26に隣接している。

【0076】

また、電極膜25、26のうち、電極膜25が、GMR膜30と隣接する部分に、幅方向の両端で落ち込むステップ部251、252を有する。フリ-層301は、ステップ部251、252によって画定される電極膜25と同幅であり、幅方向の両端で、GMR膜30の最大幅W1よりも、寸法差W31、W32だけ狭い幅W3を有している。

【0077】

絶縁膜202は、フリ-層301と非磁性層302との境界と、同一の平面を構成するように、ステップ部251、252を埋めている。

【0078】

図16の実施例は、図7に示した第1の態様と、図12に示した第2の態様との組み合わせと観念することができる。従って、図7および図12の実施例で説明した作用効果を、併せて得ることができる。

【0079】

2. 薄膜磁気ヘッド

図17は本発明に係る薄膜磁気ヘッドの斜視図、図18は図17に示した薄膜磁気ヘッドの電磁変換素子部分の拡大断面図、図19は図18の19-19線に沿った断面図、図20は図19の拡大図である。何れの図面においても、寸法、プロポ-ション等は、図示の都合上、誇張されまたは省略されている。図示された薄膜磁気ヘッドは、スライダ基体5と、電磁変換素子3、4とを含む。スライダ基体5は、媒体対向面に浮上特性制御用の幾何学的形状を有している。そのような幾何学的形状の代表例として、実施例では、レ-ル51、52を示してある。レ-ル51、52の表面は、空気ベアリング面(以下ABSと称する)53、54となる。レ-ル51、52の形状は、図示の単純な直線状輪郭の他、複雑な輪郭や、負圧を発生される輪郭など多種、多様であり、本発明には何れも適用できる。スライダ基体5は、例えば、アルティック(Al_2O_3-TiC)等のセラミック材料からなる。

【0080】

図18~図20を参照すると、スライダ基体1の端面には絶縁層501が設けられている。絶縁層501は、例えば、アルミナ(Al_2O_3)、 SiO_2 等の絶縁材料からなり、1~5 μm の厚みである。

【0081】

電磁変換素子 3、4 は、再生素子を構成する磁気抵抗効果素子 3 と、記録素子 4 とを含む。再生素子を構成する磁気抵抗効果素子 3 は、S V 膜または T M R 膜を含んでいる。S V 膜の場合は、膜面に垂直に電流を流す C P P - G M R が用いられる。T M R 膜は、本来、膜面に垂直にセンス電流を流すものである。

【0082】

記録素子 4 は、例えば、誘導型磁気変換素子あり、書き込み用磁極端が A B S 5 3、5 4 に面している。記録素子 4 は、再生素子を構成する磁気抵抗効果素子 3 と近接して配置され、保護膜 4 9 によって覆われている。

【0083】

記録素子 4 は、下部磁極層 4 1 と、上部磁極層 4 5 と、記録ギャップ層 4 2 と、薄膜コイル 4 3、4 7 とを含む。下部磁極層 4 1 は上部シールド層 4 1 として兼用されている。 10

【0084】

下部磁極層 4 1 は、上部シールドギャップ層 4 6 の上に形成され、上部磁極層 4 5 と磁氣的に連結されている。記録ギャップ層 4 2 は下部磁極層 4 1 の磁極部分と、上部磁極層 4 5 の磁極部分との間に設けられている。薄膜コイル 4 3、4 7 は下部磁極層 4 1 及び上部磁極層 4 5 の間のインナーギャップ間の絶縁層 4 8 内に、絶縁された状態で配設されている。

【0085】

再生素子を構成する磁気抵抗効果素子 3 は、G M R 膜 3 0 と、電極膜 2 5、2 6 と、下部シールド層 2 8 と、下部シールドギャップ層 2 0 1 と、上部シールドギャップ層 4 6 とを含む。図示実施例の磁気抵抗効果素子 3 は、更に、磁区制御膜 2 1、2 2 と、絶縁層 (2 3 1、2 3 2)、(2 4 1、2 4 2) とを含む。 20

【0086】

下部シールド層 2 8 は、パーマロイ (N i F e) 等の磁性材料よりなり、絶縁層 5 0 1 の上に、スパッタリング法またはめっき法等によって、例えば約 3 μ m の厚みとなるように形成されている。

【0087】

下部シールドギャップ層 2 0 1 は、下部シールド層 2 8 の上に備えられている。下部シールドギャップ層 2 0 1 は、アルミナ等の絶縁材料よりなり、スパッタ等によって、例えば 1 0 ~ 2 0 0 n m の厚みに形成されている。 30

【0088】

下部電極膜 2 5 は、例えば、数十 n m の厚みをもって、下部シールドギャップ層 2 0 1 の上に形成されている。下部電極膜 2 5 は、G M R 膜 3 0 と隣接すべき部分が、突出しており、その突出部分の両側に生じる凹部は絶縁層 2 0 2 によって埋められている。絶縁層 2 0 2 の表面は下部電極膜 2 5 の表面と同一平面を構成している。絶縁層 2 0 2 は、アルミナ (A l ₂ O ₃)、S i O ₂ 等の絶縁材料からなる。

【0089】

図 2 0 を参照すると、G M R 膜 3 0 は、フリ - 層 3 0 1 を含み、膜厚方向の両面の少なくとも一面側に、幅方向の両端で落ち込むステップ部 9 6、9 7 を有する。図示実施例の磁気抵抗効果素子は、フリ - 層 3 0 1 に隣接する非磁性層 3 0 2 を有し、非磁性層 3 0 2 の上に、ピンド層 3 0 3 が隣接している。ピンド層 3 0 3 の上には反強磁性層 3 0 4 が設けられている。ピンド層 3 0 3 は、反強磁性層 3 0 4 との交換結合により、磁化方向が固定される。 40

【0090】

反強磁性層 3 0 4 は、幅方向の両端で、ピンド層 3 0 3 の幅 W 1 よりも狭い幅 W 2 を有しており、寸法差によって、間隔 W 2 1、W 2 2 のステップ部 9 6、9 7 を生じさせてある。フリ - 層 3 0 1、非磁性層 3 0 2、ピンド層 3 0 3 及び反強磁性層 3 0 4 の膜構造及び組成材料等については、既に知られている技術を、任意に適用できる。一例をあげると、フリ - 層 3 0 1 及びピンド層 3 0 3 は、例えば、N i F e、N i F e C o、C o F e 等で構成され、反強磁性層 3 0 4 は F e M n、M n I r、N i M n、C r M n P t などに 50

よって構成される。

【0091】

非磁性層302は、SV膜の場合はCu等を主成分とする導電性材料層で構成され、TMR膜の場合は、酸化アルミニウム層などの絶縁性材料層で構成される。

【0092】

上部電極膜26は、ステップ部96-97間の面で反強磁性層304に隣接し、下部電極膜25がフリ-層301に隣接している。

【0093】

磁区制御膜21、22は、GMR膜30の幅方向の両側部に、絶縁層(231、232)、(241、242)による間隔を隔てて配置されている。磁区制御膜21、22は、フリ-層301の磁区を制御する。 10

【0094】

絶縁層(231、232)、(241、242)は、磁区制御膜21、22と、電極膜25、26及びGMR膜30との間を埋めている。具体的には、絶縁層(231、232)、(241、242)は、磁区制御膜21、22と電極膜25、26との間では、層状に配置され、磁区制御膜21、22とGMR膜30の間では、両者間に生じる間隔W11、W12を埋め、更に、ステップ部96、97を埋めるように形成されている。

【0095】

上部電極膜26は上部シールドギャップ層46によって覆われている。上部シールドギャップ層46は、アルミナ等の絶縁材料からなり、スパッタ等によって、例えば10~200nmの厚み(最小厚み)に形成されている。 20

【0096】

上部シールド層41は、パーマロイ(NiFe)等の磁性材料よりなり、上部シールドギャップ層46の上に、スパッタリング法またはめっき法等によって、例えば約3 μ mの厚みとなるように形成されている。実施例では、上部シールド層41は、記録素子4の下部磁性層として兼用されている。

【0097】

上述した薄膜磁気ヘッドにおいて、GMR膜30と、電極膜25、26とを含んでおり、電極膜25、26のそれぞれは、GMR膜30の両面に隣接している。したがって、GMR膜30の膜面に対して垂直方向にセンス電流を流す磁気抵抗効果素子3を得ることができる。そのような磁気抵抗効果素子3の例は、既に述べたように、CPPタイプのSV膜またはTMR膜である。 30

【0098】

CPPタイプのSV膜またはTMR膜は、少なくとも1つのフリ-層301を含んでおり、フリ-層301に発生することのあるバルクハウゼンノイズを抑制しなければならない。図示実施例の磁気抵抗効果素子は、磁区制御膜21、22を含んでおり、磁区制御膜21、22は、GMR膜30の幅方向の両側部に配置され、フリ-層301の磁区を制御する。したがって、バルクハウゼンノイズを抑制することができる。

【0099】

絶縁層(231、232)、(241、242)は、磁区制御膜21、22と、電極膜25、26との間に層状に介在し、GMR膜30の間では、両者間に生じる間隔W11、W12を埋めている。この構造によれば、電極膜25、26及びGMR膜30から磁区制御膜21、22へのセンス電流の漏洩を、絶縁層(231、232)、(241、242)によって、確実に防止することができる。 40

【0100】

GMR膜30は、膜厚方向の両面の少なくとも一面側に、幅方向の両端で落ち込むステップ部96、97を有しており、電極膜25、26はステップ部96-97間の面で、GMR膜30に隣接している。この構造によれば、センス電流が、主に、ステップ部96-97間の縮小された幅W2に対応する中央領域を通して流れることになるので、読み取りトラック幅を狭小化できる。しかも、絶縁層(231、232)、(241、242)が、 50

ステップ部 96、97 に入るので、磁区制御膜 21、22 と上部電極膜 26 との間の電気絶縁性が更に向上する。

【0101】

上記実施例の薄膜磁気ヘッドは、図 1 ~ 図 16 に示した膜構造のうち、図 11 に示したものを適用したものであるが、図 1 ~ 図 10、図 12 ~ 図 16 に示した膜構造も同様に適用できる。

【0102】

3. 磁気ヘッド装置

図 21 は本発明に係る磁気ヘッド装置の正面図、図 22 は図 21 に示した磁気ヘッド装置の底面図である。図示された磁気ヘッド装置は、図 17 ~ 図 20 に示した薄膜磁気ヘッド 40 と、ヘッド支持装置 5 とを含む。ヘッド支持装置 5 は、金属薄板でなる支持体 51 の長手方向の一端にある自由端に、同じく金属薄板でなる可撓体 52 を取付け、この可撓体 52 の下面に薄膜磁気ヘッド 40 を取付けた構造となっている。

10

【0103】

具体的には、可撓体 52 は、支持体 51 の長手方向軸線と略平行して伸びる 2 つの外側枠部 521、522 と、支持体 51 から離れた端において外側枠部 521、522 を連結する横枠 523 と、横枠 523 の略中央部から外側枠部 521、522 に略平行するように延びていて先端を自由端とした舌状片 524 とを有する。横枠 523 のある方向とは反対側の一端は、支持体 51 の自由端付近に溶接等の手段によって取付けられている。

【0104】

支持体 51 の下面には、例えば半球状の荷重用突起 525 が設けられている。この荷重用突起 525 により、支持体 51 の自由端から舌状片 524 へ荷重力が伝えられる。

20

【0105】

薄膜磁気ヘッド 40 は、舌状片 524 の下面に接着等の手段によって取付けられている。薄膜磁気ヘッド 40 は、ピッチ動作及びロール動作が許容されるように支持されている。

【0106】

本発明に適用可能なヘッド支持装置 5 は、上記実施例に限定するものではなく、これまで提案され、またはこれから提案されることのあるヘッド支持装置を、広く適用できる。例えば、支持体 51 と舌状片 524 とを、タブテープ (TAB) 等のフレキシブルな高分子系配線板を用いて一体化したもの等を用いることもできる。また、従来より周知のジンバル構造を持つものを自由に用いることができる。

30

【0107】

4. 磁気記録再生装置

図 23 は図 21、図 22 に示した磁気ヘッド装置を用いた磁気記録再生装置の平面図である。図示された磁気記録再生装置は、図 21、図 22 に示した磁気ヘッド装置 6 と、位置決め装置 8 と、磁気ディスク 7 とを含む。位置決め装置 8 は、ロータリ・アクチュエータ方式であり、ヘッド支持装置 5 の他端側を支持している。

【0108】

本実施例において、磁気ディスク 7 は磁気ヘッド装置 6 と協働して磁気記録再生を行う。磁気ディスク 7 は、図示しない回転駆動機構により、矢印 F1 の方向に高速で回転駆動される。

40

【0109】

薄膜磁気ヘッド 40 は、ヘッド支持装置 5 及び位置決め装置 8 により、矢印 B1 または B2 の方向に駆動され、所定のトラック上で、磁気ディスク 7 への書き込み及び読み出しを行う。

【0110】

5. 薄膜磁気ヘッドの製造方法

次に、本発明に係る薄膜磁気ヘッドの製造方法の第 1 態様について、図 24 ~ 図 36 を参照して説明する。この製造方法は磁気抵抗効果素子の製造にも適用できる。

【0111】

50

まず、図 2 4 に示すように、スライダ基体 5 の上に、絶縁層 5 0 1 を形成し、更に絶縁層 5 0 1 の上に下部電極膜 2 5 を形成する。下部電極層を構成する導電層 2 5 を、下部シールド層から独立して設ける場合は、図 1 8、図 1 9 に例示したように、絶縁層 5 0 1、下部シールド層 2 8 及び下部シールドギャップ層 2 0 1 を形成し、更に下部シールドギャップ層 2 0 1 の上に下部電極膜となる導電層 2 5 を形成する。

【 0 1 1 2 】

次に、図 2 5 に示すように、下部電極膜 2 5 上に、再生用の G M R 素子となる被パターンニング層 3 0 0 を形成する。図では、被パターンニング層 3 0 0 は単層表示であるが、実際の S V 膜または T M R 膜では、図 1 ~ 図 1 6 に示したように、多層膜構造となる。

【 0 1 1 3 】

次に、図 2 6 に示すように、被パターンニング層 3 0 0 の上に、下層レジスト層 1 1 1 を形成し、更に、下層レジスト層 1 1 1 の上に上層レジスト層 1 1 2 を形成する。下層レジスト層 1 1 1 は、スピンコート法等の手段によって塗布した後、必要に応じて、これを加熱することによって形成される。

【 0 1 1 4 】

下層レジスト層 1 1 1 を構成するレジスト材料は、その上に形成される上層レジスト層 1 1 2 を構成するレジスト材料とインターミキシングを起こさない材料であることが必要である他、アンダーカットの入った積層 (2 層) レジストパターンを形成する場合は、採用されるアンダーカット形成方法に適した材料が選択される。アンダーカット形成方法としては、現像剤のみによる方法、アッシングのみによる方法、及び、現像剤とアッシングとを併用する方法がある。

【 0 1 1 5 】

この内、現像のみでアンダーカットの入った 2 層レジストパターンを形成する場合は、下層レジスト層 1 1 1 を構成するレジスト材料は、現像剤として通常用いられるアルカリ性水溶液に溶解し、かつ、上層レジスト層 (後述) よりもアルカリ性水溶液による溶解速度の速い材料によって構成する。この場合の具体例としては、ポリメチルグルタールイミド (以下 P M G I と称する) を挙げることができる。

【 0 1 1 6 】

アッシングのみでアンダーカットの入った 2 層レジストを得る場合は、アッシング反応速度が、上層レジスト層 (後述) を構成するレジスト材料よりも速いこと等の条件を満たす材料を用いる。

【 0 1 1 7 】

現像剤とアッシングとを併用してアンダーカットを入れる場合は、アルカリ性水溶液に溶解し、かつ、アッシング反応速度が上層レジスト層 (後述) を構成するレジスト材料よりも速いこと等の条件を満たす材料を用いる。

【 0 1 1 8 】

上層レジスト層 1 1 2 は、フェノール性水酸基を含むレジストを主成分とするものが好ましい。上層レジスト層 1 1 2 に適したフェノール性水酸基を含むレジストの例としては、特公昭 3 7 - 1 8 0 1 5 号公報に開示された N Q D - ノボラックレジスト (ナフトキノンジアジド - ノボラックレジスト)、特開平 6 - 2 4 2 6 0 2 号公報に開示された一体型 N Q D - ノボラックレジスト、特開 2 0 0 0 - 6 3 4 6 6 号公報に開示された疎水性一体型 N Q D - ノボラックレジスト、及び、特開平 6 - 2 7 3 9 3 4 号公報に開示されたポリヒドロキシスチレン系樹脂を主成分とした化学増幅型レジスト等を挙げることができる。

【 0 1 1 9 】

次に、図 2 7 に示すように、マスク 1 0 5 を介して、上層レジスト層 1 1 2 を露光して、上層レジスト層 1 1 2 にマスク 1 0 5 のパターンに従った潜像を形成する。露光用の光は、紫外線、エキシマレーザー光、電子ビーム等、どのような光でもよい。露光用の光が電子線である場合には、マスク 1 0 5 を介することなく、直接、上層レジスト層 1 1 2 に電子線を照射することにより、所定のパターンの潜像を形成してもよい。また、必要に応じて、露光後に上層レジスト層 1 1 2 を加熱する。

10

20

30

40

50

【0120】

次に、図28に示すように、現像液によって、露光後の上層レジスト層112を現像すると共に、下層レジスト層111の一部を溶解させる。現像後、下層レジスト層111および上層レジスト層112の水洗と乾燥を行う。これにより、アンダーカットの入ったレジストマスク110が得られる。アンダーカットの入ったレジストマスク110では、上層レジスト層112は、下層の下層レジスト層111の平面積よりも大きい幅W31を有する。このようなレジストマスク110は、パターンの微細化に有効である。現像液としては、テトラメチルアンモニウムハイドロオキシド(TMAH)の水溶液等のアルカリ性水溶液を用いることが好ましい。

【0121】

次に、図29に示すように、例えばイオンミリング等のドライエッチングによって、被パターンニング層300を選択的にエッチングし、GMR膜30を形成する。

【0122】

次に、図30に示すように、レジストマスク110の幅W31よりも狭い幅W32のレジストマスク120を形成する。このレジストマスク120も、レジストマスク110と同様に、アンダーカットの入ったレジストパターン121、122である。レジストパターン120は、レジストパターン110をアッシングなどの手段によってスリム化して得ることもできるし、レジストパターン110を形成するときのプロセスを、再度、実行することによっても、得ることができる。

【0123】

次に、図31に示すように、例えばイオンミリング等のドライエッチングによって、GMR膜30の表面を選択的にエッチングし、ステップ部96、97を形成する。

【0124】

次に、図32に示すように、レジストマスク120を残したままで、例えば、スパッタ等の薄膜形成プロセスを実行することにより、絶縁層231、241を成膜する。絶縁層231、241は Al_2O_3 などの絶縁材料となる。この薄膜形成プロセスにおいては、指向性を持つイオン・ビーム・ディポジッション(以下IBDと称する)方法を適用する。具体的には、膜面に垂直な垂線V1に対して、角度1をもつ指向性スパッタを実行し、絶縁層231、241を、レジストパターン122の下側に形成されているアンダーカット部分に侵入させる。これにより、絶縁層231、241はステップ部96、97を埋めるように付着される。

【0125】

次に、図33に示すように、レジストマスク120を残したままで、絶縁層231、241の上に磁区制御膜21、22を、スパッタなどの手段によって成膜する。このときのスパッタは、膜面に対してほぼ直交する方向に行う。このため、磁区制御膜21、22は、レジストパターン122の下側のアンダーカット部分には入らず、絶縁層231、241のうち、アンダーカット部分において、ステップ部を埋めている部分は、磁区制御膜21、22が成膜されず、絶縁層231、241が露出している。

【0126】

次に、図34に示すように、レジストマスク120を残したままで、例えば、スパッタ等の薄膜形成プロセスを実行することにより、絶縁層232、242を成膜する。絶縁層232、242は Al_2O_3 などの絶縁材料となる。この薄膜形成プロセスにおいても、指向性を持つIBDを適用する。具体的には、膜面に垂直な垂線V1に対して、角度2をもつ指向性スパッタを実行し、絶縁層232、242を、レジストパターン122の下側に形成されているアンダーカット部分に侵入させる。これにより、絶縁層232、242は、先に成膜されている絶縁層231、241と、アンダーカットの部分で連続することになる。

【0127】

次に、図35に示すように、レジストマスク120を剥離し、除去する。レジストマスク120の剥離に当たってはアセトン等の有機溶剤を用いることができる。

10

20

30

40

50

【0128】

次に、図36に示すように、上部電極膜26を成膜し、更に、記録ヘッドのための製造プロセスを実行する。記録ヘッドの製造プロセスは周知である。

【0129】

次に、本発明に係る薄膜磁気ヘッドの製造方法の第2態様について、図37～図53を参照して説明する。図において、第1態様において表れた構成部分と同一の構成部分については、同一の参照符号を付し、重複説明は省略する。この製造方法は磁気抵抗効果素子の製造にも適用できる。

【0130】

まず、図37に示すように、スライダ基体5の上に、絶縁層501を形成し、更に絶縁層501の上に下部電極膜となる導電層250を形成する。 10

【0131】

図示の場合、下部電極膜を構成する導電層250は、下部シールド層として兼用される。導電層250を、下部シールド層として兼用する場合は、例えば、NiFe、CoFeNi、CoFeなどの軟磁性材料を用いる。これとは異なって、図18、図19に例示したように、下部電極層を構成する導電層250を、下部シールド層から独立して設ける場合は、絶縁層501、下部シールド層28及び下部シールドギャップ層201を形成し、更に下部シールドギャップ層201の上に下部電極膜となる導電層250を形成する。

【0132】

次に、図38に示すように、導電層250の上に、所定パターンをもつレジストマスク100を形成する。レジストマスク100は、下層レジスト層101の上に、その平面積よりも大きい幅を有する上層レジスト層102を積層したアンダーカット構造を有する。アンダーカットの入ったレジストマスク100は、パターンの微細化に有効である。レジストマスク100は、後で述べるパターンニング方法の適用によって形成できる。 20

【0133】

次に、図39に示すように、例えばイオンミリング、リアクティブ・イオン・エッチング(RIE)等のドライエッチングによって、導電層250を選択的にエッチングし、下部電極膜25を形成する。

【0134】

次に、図40に示すように、レジストマスク100を残したままで、例えば、スッパタ等の薄膜形成プロセスを実行することにより、絶縁層202を成膜する。絶縁層202はAl₂O₃などの絶縁材料となる。 30

【0135】

次に、図41に示すように、レジストマスク100を有機溶剤を用いて剥離し、下部電極膜25の中央に設けられた凸部の表面と、絶縁層202の表面が同一の平面を構成するように平坦化処理を行う。平坦化処理は、例えばCMP法の適用によって実行できる。

【0136】

次に、図42に示すように、下部電極膜25及び絶縁層202の作る平面上に、再生用のGMR素子となる被パターンニング層300を形成する。

【0137】

次に、図43に示すように、被パターンニング層300の上に、下層レジスト層111を形成し、更に、下層レジスト層111の上に上層レジスト層112を形成する。 40

【0138】

次に、図44に示すように、マスク105を介して、上層レジスト層112を露光して、上層レジスト層112にマスク105のパターンに従った潜像を形成する。

【0139】

次に、図45に示すように、現像液によって、露光後の上層レジスト層112を現像すると共に、下層レジスト層111の一部を溶解させる。現像後、下層レジスト層111および上層レジスト層112の水洗と乾燥を行う。これにより、アンダーカットの入ったレジストマスク110が得られる。アンダーカットの入ったレジストマスク110では、上層 50

レジスト層 112 は、下層の下層レジスト層 111 の平面積よりも大きい幅 W31 を有する。

【0140】

次に、図 46 に示すように、例えばイオンミリング等のドライエッチングによって、被パターンニング層 300 を選択的にエッチングし、GMR 膜 30 を形成する。

【0141】

次に、図 47 に示すように、レジストマスク 110 の幅 W31 よりも狭い幅 W32 のレジストマスク 120 を形成する。このレジストマスク 120 も、レジストマスク 110 と同様に、アンダーカットの入ったレジストパターン 121、122 である。

【0142】

次に、図 48 に示すように、例えばイオンミリング等のドライエッチングによって、GMR 膜 30 の表面を選択的にエッチングし、ステップ部 96、97 を形成する。

【0143】

次に、図 49 に示すように、レジストマスク 120 を残したままで、例えば、スパッタ等の薄膜形成プロセスを実行することにより、絶縁層 231、241 を成膜する。

【0144】

次に、図 50 に示すように、レジストマスク 120 を残したままで、絶縁層 231、241 の上に磁区制御膜 21、22 を、スパッタなどの手段によって成膜する。このときのスパッタは、膜面に対してほぼ直交する方向に行う。このため、磁区制御膜 21、22 は、レジストパターン 122 の下側のアンダーカット部分には入らず、絶縁層 231、241 のうち、アンダーカット部分において、ステップ部を埋めている部分は、磁区制御膜 21、22 が成膜されず、絶縁層 231、241 が露出している。

【0145】

次に、図 51 に示すように、レジストマスク 120 を残したままで、例えば、スパッタ等の薄膜形成プロセスを実行することにより、絶縁層 232、242 を成膜する。

【0146】

次に、図 52 に示すように、レジストマスク 120 を剥離し、除去する。レジストマスク 110 の剥離に当たってはアセトン等の有機溶剤を用いることができる。

【0147】

次に、図 53 に示すように、上部電極膜 26 を成膜し、更に、記録ヘッドのための製造プロセスを実行する。記録ヘッドの製造プロセスは周知である。

【0148】

次に、実施例を挙げて、図 37 ~ 図 53 のプロセスを更に具体的に説明する。

(1) 図 37 のプロセス

図 37 に示すプロセスにおいて、スライダ基体 5 として、直径 3 インチ、厚み 2 mm の AlTiC (アルティック) を用いた。このスライダ基体 5 の上に、 Al_2O_3 でなる絶縁層 501 を、厚さ 3 μm となるようにスパッタした。その後、公知のフレームめっき法により、厚さ 3 μm の NiFe のめっき膜でなる導電膜 250 を成膜した。この NiFe めっき膜は、下部シールド層 28 (図 18 ~ 図 20 参照) として兼用される。絶縁層 501 のスパッタプロセス条件は次の通りである。

スパッタ装置：アルカテル社製 HEDA 2480 (RF バイアススパッタ)

スパッタ条件

スパッタ膜	Al_2O_3
ターゲット	Al_2O_3
Power	15 (kW) (13.56 MHz)
バイアス Vdc	-150 (V)
Ar ガス圧力	1 (mTorr)
Ar ガス流量	100 sccm

なお、流量単位 sccm とは、standard cubic cm の略語であり、圧力を 1 気圧 (1.01325 $\times 10^5$ Pa) に変換した時の 1 分間当たりの cm^3 単位の流

10

20

30

40

50

量を表す。

【0149】

(2) 図38のプロセス

図38のプロセスにおいて、レジストマスク100は、PMGIを用いたアンダーカット入りの2層構造とした。その成膜プロセス条件は、次の通りである。

(a) PMGI塗布条件

PMGIとしては、シプレイファーイースト社製のLOL-500を用い、スピコートにて、50nmの厚さに塗布し、次にプリベークした。プリベーク条件は180、300秒とした。

(b) レジストプリント条件

レジストとして、クラリアンジャパン社製のAZ510Pを用い、スピコートにより0.25μmの厚さに塗布し、次にプリベークした。プリベーク条件は120、60秒とした。

(c) 露光条件

露光装置として、ニコン社製NSR-TFHGX14Cを用いた。露光条件は次のとおりである。

NA; 0.6

; 0.75

Dose; 30mJ/cm²

焦点; 0μm

マスクサイズ; 0.2μm

(d) 現像条件

120の温度で60秒間加熱した。次に、現像液として、2.38%テトラメチルアンモニウムヒドロキシド(TMAH)の水溶液を用い、30秒、1パドルで、現像処理を行った。

【0150】

上述したプロセスを経ることにより、図38において、クリティカルパターン部分のレジスト幅0.12μm、長さ3μmで、両側に3μmだけ飛び出るアンダーカット入りのレジストマスク100を得た。レジストマスク100は、スライダ基体5をウエハーとしてその面上に多数整列して形成される。

【0151】

(3) 図39のプロセス

下部電極膜25を得るに当たり、その導電層250をミリングした。ミリング装置は、Veeco社製IBE-IBDである。ミリング条件は次のとおりである。

ガス; Ar

ガス流量; 10sccm

圧力; 2×10^{-4} Torr

ミリング角度; 5° (膜面垂線に対する角度)

ビーム電流; 300mA

ビーム電圧; DC300V

加速電圧; -500V

これにより、図39に示す下部電極膜25が得られた。ミリング深さは0.1μmである。

【0152】

(4) 図40のプロセス

図40の絶縁膜202のスパッタ成膜は、次の条件で行った。

スパッタ装置: アルカテル社製 HEDA2480 (RFバイアススパッタ)

スパッタ膜: Al₂O₃

ターゲット: Al₂O₃

Power: 15 (kW) (13.56MHz)

バイアス V_{dc} : - 150 (V)

Arガス圧力 : 1 (mTorr)

Arガス流量 : 100 sccm

【0153】

(5) 図41のプロセス

50 のNMP (N-メチルピロリドン) 中に、1時間、揺動を与えながら浸漬し、レジストマスク100を溶解除去した。日立製作所製 CD-SEM S7800により、目的のクリティカルパターン部分に形成された金属パターンを観察したところ、 $0.1\ \mu\text{m}$ 幅のNiFe孤立ラインパターンの外側に、その境界にバリのないアルミナパターンが存在するNiFe- Al_2O_3 連続パターンが得られた。

10

【0154】

(6) 図42のプロセス

図42のプロセスでは、公知の手段にしたがって、TMR膜を得るための膜構造を有する被パターンニング膜300を成膜した。

【0155】

(7) 図43~図45のプロセス

図43、図44のプロセスにおいて、下層レジスト層111として、PMGIを用い、その上に上層レジスト層112となるレジストをプリントした。そのプロセス条件は、次の通りである。

(a) PMGI塗布条件

PMGIとしては、シプレファーマーイースト社製のLOL-500を用い、スピコートにて、 $50\ \text{nm}$ の厚さに塗布し、次にプリベークした。プリベーク条件は 180 、 300 秒とした。

20

(b) レジストプリント条件

レジストとして、クラリアンジャパン社製のAZ510Pを用い、スピコートにより $0.25\ \mu\text{m}$ の厚さに塗布し、次にプリベークした。プリベーク条件は 120 、 60 秒とした。

(c) 露光条件

露光装置として、ニコン社製NSR-TFHGX14Cを用いた。露光条件は次のとおりである。

30

NA ; 0.6

; 0.75

Dose ; $27\ \text{mJ}/\text{cm}^2$

焦点 ; $0\ \mu\text{m}$

マスクサイズ ; $0.2\ \mu\text{m}$

(d) 現像条件

120 の温度で 60 秒間加熱した。次に、現像液として、 2.38% テトラメチルアンモニウムヒドロオキサイド (TMAH) の水溶液を用い、 30 秒、 1 パドルで、現像処理を行った。

【0156】

上述したプロセスを経ることにより、図45において、クリティカルパターン部分のレジスト幅 $0.14\ \mu\text{m}$ 、長さ $3\ \mu\text{m}$ で、両側に $3\ \mu\text{m}$ だけ飛び出るアンダーカット入りのレジストマスク110を得た。レジストマスク110は、スライダ基体5をウエハーとしてその面上に多数整列して形成される。

40

【0157】

(8) 図46のプロセス

TMR膜を得るための膜構造と有する被パターンニング膜300を、レジストマスク110をマスクとしてミリングした。ミリング装置は、Veeco社製IBE-IBDである。ミリング条件は次のとおりである。

ガス ; Ar

50

ガス流量 ; 10 s c c m

圧力 : 2×10^{-4} Torr

ミリング角度 : 5° (膜面垂線に対する角度)

ビーム電流 : 300 mA

ビーム電圧 : DC 300 V

加速電圧 : - 500 V

これにより、図 46 の TMR 膜でなる GMR 膜 30 が得られた。GMR 膜 30 の幅 W 31 は $0.12 \mu\text{m}$ である。

【0158】

(9) 図 47 のプロセス

図 46 のミリングプロセスを経て、幅 W 31 が $0.12 \mu\text{m}$ となっていたレジストマスク 120 を下記の条件でスリミングし、その幅 W 32 を $0.1 \mu\text{m}$ とした。

アッシング装置 : Matrix inc. 社製 System 104

圧力 : 1.0 Torr (約 133 Pa)

ガス : O_2

ガス流量 : 30 s c c m

RF 出力 : 200 W

基板温度 : 70

【0159】

(10) 図 48 のプロセス

図 47 のプロセスの後、ミリングによって、GMR 膜 30 の表面を選択的にエッチングし、ステップ部 96、97 を形成した。ステップ部 96、97 の深さは、表面層から次の層に達するようにした。ミリング装置は、Veeco 社製 IBE-IBD である。ミリング条件は次のとおりである。

ガス ; Ar

ガス流量 ; 10 s c c m

圧力 : 2×10^{-4} Torr

ミリング角度 : 5° (膜面垂線に対する角度)

ビーム電流 : 300 mA

ビーム電圧 : DC 300 V

加速電圧 : - 500 V

【0160】

(11) 図 49 のプロセス

アルミナ (Al_2O_3) を $0.01 \mu\text{m}$ の厚さにスパッタし、絶縁層 231、241 を成膜した。スパッタ装置は、Veeco 社製 IBE-IBD である。スパッタ条件は次のとおりである。

ガス ; Ar

ガス流量 ; 10 s c c m

圧力 : 2×10^{-4} Torr

スパッタ角度 1 : 45° (膜面垂線 V1 に対する角度)

ビーム電流 : 300 mA

ビーム電圧 : DC 1500 V

加速電圧 : - 200 V

ターゲット : Al_2O_3

【0161】

(12) 図 50 のプロセス

PtMn を $0.02 \mu\text{m}$ の厚さにスパッタし、磁区制御膜 21、22 を成膜した。スパッタ装置は、Veeco 社製 IBE-IBD である。スパッタ条件は次のとおりである。

ガス ; Ar

10

20

30

40

50

ガス流量 ; 10 s c c m
 圧力 : 2×10^{-4} T o r r
 スパッタ角度 : 10° (膜面垂線に対する角度)
 ビーム電流 : 300 m A
 ビーム電圧 : D C 1500 V
 加速電圧 : - 200 V
 ターゲット : P t M n

【0162】

(13) 図51のプロセス

アルミナ (Al_2O_3) を $0.01 \mu m$ の厚さにスパッタし、絶縁層 232、242 を成膜した。スパッタ装置は、V e e c o 社製 I B E - I B D である。スパッタ条件は次のとおりである。

ガス ; A r
 ガス流量 ; 10 s c c m
 圧力 : 2×10^{-4} T o r r
 スパッタ角度 2 : 45° (膜面垂線 V 1 に対する角度)
 ビーム電流 : 300 m A
 ビーム電圧 : D C 1500 V
 加速電圧 : - 200 V
 ターゲット : Al_2O_3

【0163】

(14) 図52のプロセス

次に、50 の N M P (N - メチルピロリドン) 中に、1時間、揺動を与えながら浸漬し、レジストマスク 120 を溶解除去した。これにより、図52に示す所望パターンを有する G M R 膜 30 が得られた。

【0164】

図52の G M R 膜 30 を、日立製作所製 C D - S E M S 7800 により観察したところ、 $0.1 \mu m$ 幅の T M R 膜の孤立ラインパターンの外側に、バリのないアルミナによる絶縁層 232、242 が連続する連続パターンが得られていることが確認された。

【0165】

(15) 図53のプロセス

公知のフレームめっき法により、厚さ $3 \mu m$ の N i F e 膜を形成し、上部電極膜 26 とした。

【0166】

上述したプロセスによって得られる G M R 膜 30 の幅は $0.12 \mu m$ であり、上電極膜 26 が G M R 膜 30 に接している幅は $0.1 \mu m$ であり、実効読み取り幅は $0.1 \mu m$ であった。

【0167】

図示及び説明は省略するが、本発明は、S V 膜に対して、膜面に垂直に電流を流す C P P - G M R 素子を有する薄膜磁気ヘッドの製造にも、若干のプロセス修正を加えることにより、適用できることは明らかである。

【0168】

本発明は、上記実施の形態に限定されず種々の変更が可能である。例えば、本発明は、半導体デバイスや、薄膜を用いたセンサやアクチュエータ等、薄膜磁気ヘッド以外のマイクロデバイスの製造方法にも適用することができる。

【0169】

【発明の効果】

以上述べたように、本発明によれば、次のような効果を得ることができる。

(a) センス電流漏洩を確実に防止できるとともに、狭トラック化にも容易に対応できる磁気抵抗効果素子、薄膜磁気ヘッド、磁気ヘッド装置及び磁気記録再生装置を提供するこ

10

20

30

40

50

とができる。

(b) 上述した磁気抵抗効果素子もしくは薄膜磁気ヘッドを製造するのに適した製造方法を提供することができる。

【図面の簡単な説明】

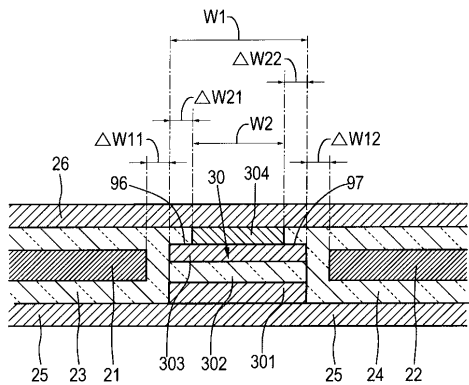
- 【図 1】図 1 は発明に係る磁気抵抗効果素子の一実施例を示す断面図である。
- 【図 2】本発明に係る磁気抵抗効果素子の別の実施例を示す断面図である。
- 【図 3】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 4】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 5】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 6】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 7】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 8】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 9】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 10】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 11】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 12】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 13】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 14】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 15】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 16】本発明に係る磁気抵抗効果素子の更に別の実施例を示す断面図である。
- 【図 17】本発明に係る薄膜磁気ヘッドの斜視図である。
- 【図 18】図 17 に示した薄膜磁気ヘッドの電磁変換素子部分の拡大断面図である。
- 【図 19】図 18 の 19 - 19 線に沿った断面図である。
- 【図 20】図 19 の拡大図である。
- 【図 21】本発明に係る磁気ヘッド装置の正面図である。
- 【図 22】図 21 に示した磁気ヘッド装置の底面図である。
- 【図 23】図 21、図 22 に示した磁気ヘッド装置を用いた磁気記録再生装置の平面図である。
- 【図 24】本発明に係る製造方法における一工程を示す図である。
- 【図 25】図 24 の工程の後の工程を説明する断面図である。
- 【図 26】図 25 の工程の後の工程を説明する断面図である。
- 【図 27】図 26 の工程の後の工程を説明する断面図である。
- 【図 28】図 27 の工程の後の工程を説明する断面図である。
- 【図 29】図 28 の工程の後の工程を説明する断面図である。
- 【図 30】図 29 の工程の後の工程を説明する断面図である。
- 【図 31】図 30 の工程の後の工程を説明する断面図である。
- 【図 32】図 31 の工程の後の工程を説明する断面図である。
- 【図 33】図 32 の工程の後の工程を説明する断面図である。
- 【図 34】図 33 の工程の後の工程を説明する断面図である。
- 【図 35】図 34 の工程の後の工程を説明する断面図である。
- 【図 36】図 35 の工程の後の工程を説明する断面図である。
- 【図 37】本発明に係る製造方法における別の工程を示す図である。
- 【図 38】図 37 の工程の後の工程を説明する断面図である。
- 【図 39】図 38 の工程の後の工程を説明する断面図である。
- 【図 40】図 39 の工程の後の工程を説明する断面図である。
- 【図 41】図 40 の工程の後の工程を説明する断面図である。
- 【図 42】図 41 の工程の後の工程を説明する断面図である。
- 【図 43】図 42 の工程の後の工程を説明する断面図である。
- 【図 44】図 43 の工程の後の工程を説明する断面図である。
- 【図 45】図 44 の工程の後の工程を説明する断面図である。

- 【図46】図45の工程の後の工程を説明する断面図である。
- 【図47】図46の工程の後の工程を説明する断面図である。
- 【図48】図47の工程の後の工程を説明する断面図である。
- 【図49】図48の工程の後の工程を説明する断面図である。
- 【図50】図49の工程の後の工程を説明する断面図である。
- 【図51】図50の工程の後の工程を説明する断面図である。
- 【図52】図51の工程の後の工程を説明する断面図である。
- 【図53】図52の工程の後の工程を説明する断面図である。

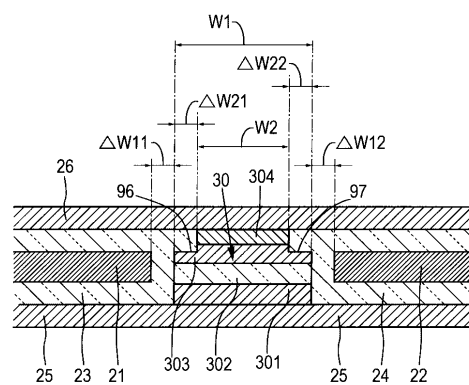
【符号の説明】

- 21、22 磁区制御膜
- 25、26 電極膜
- 30 GMR膜30（GMR膜）
- 96～99 ステップ部

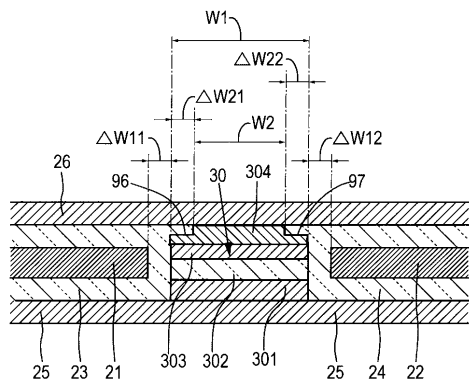
【図1】



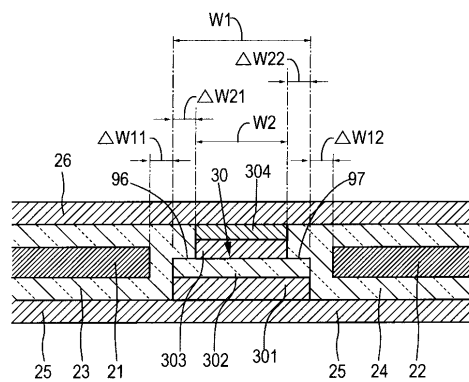
【図3】



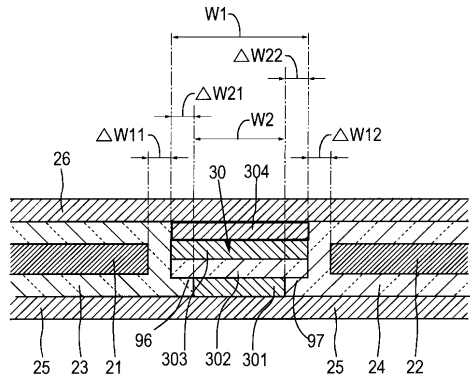
【図2】



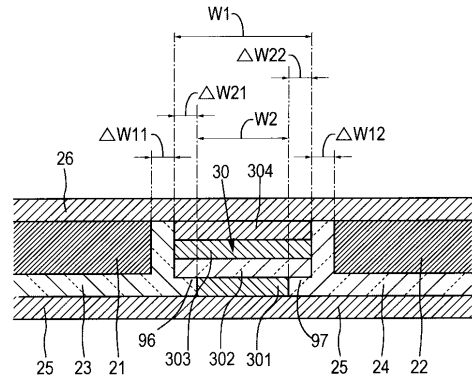
【図4】



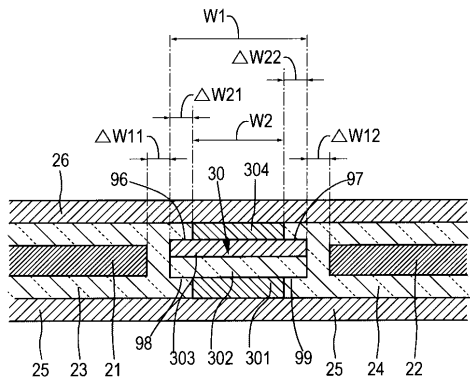
【 図 5 】



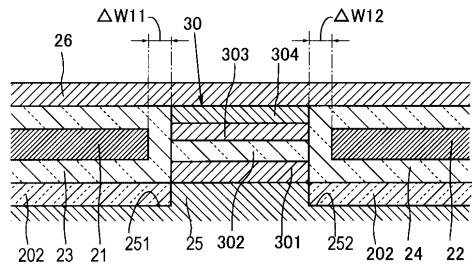
【 図 7 】



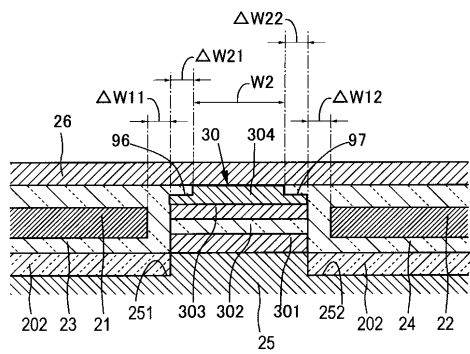
【 図 6 】



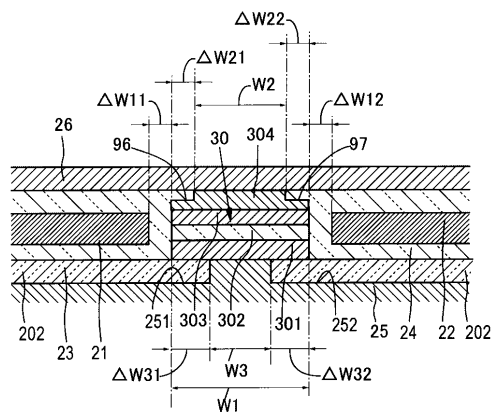
【 図 8 】



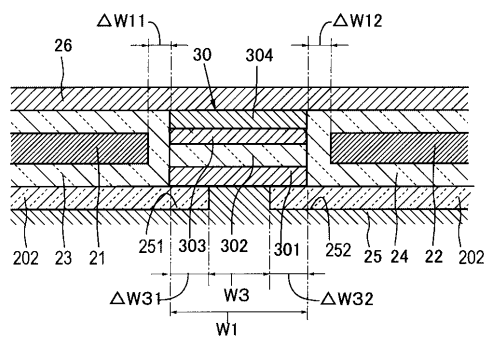
【 図 9 】



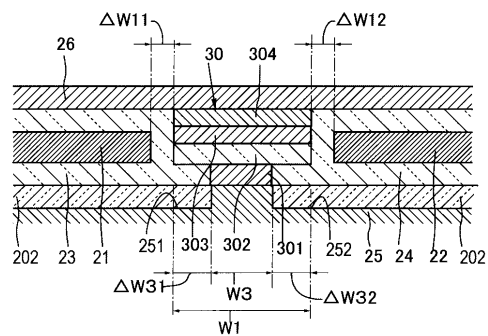
【 図 1 1 】



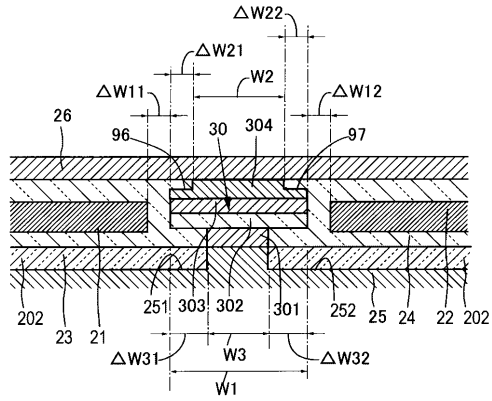
【 図 1 0 】



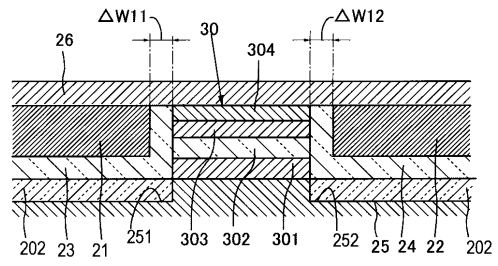
【 図 1 2 】



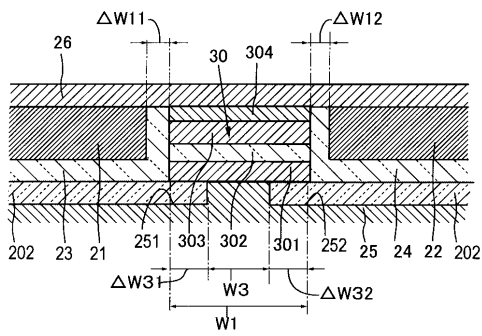
【 図 1 3 】



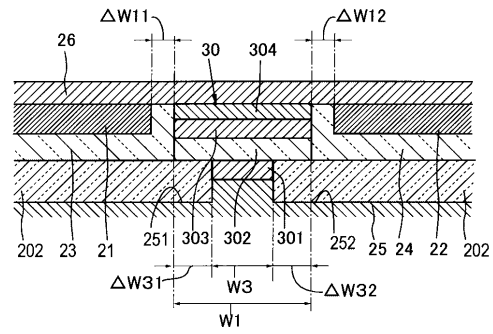
【 図 1 5 】



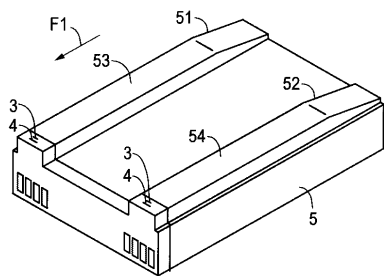
【 図 1 4 】



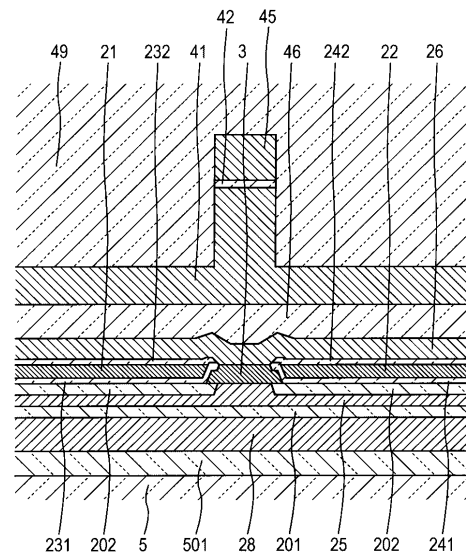
【 図 1 6 】



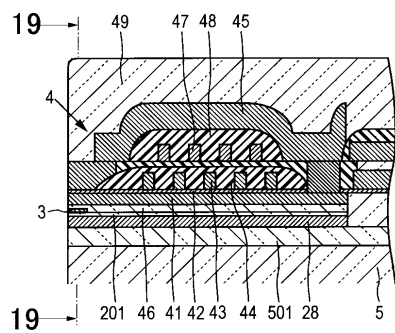
【 図 1 7 】



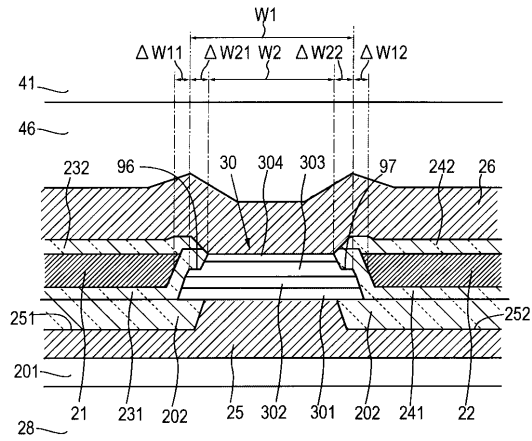
【 図 1 9 】



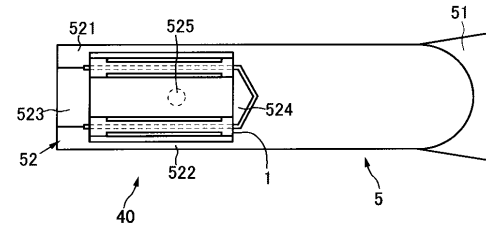
【 図 1 8 】



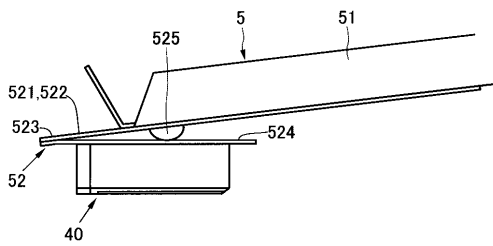
【 図 2 0 】



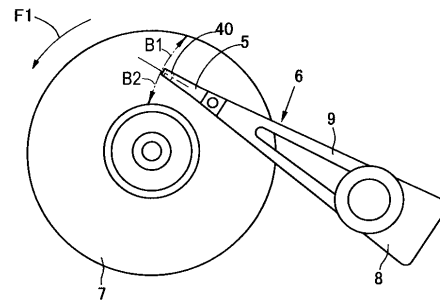
【 図 2 2 】



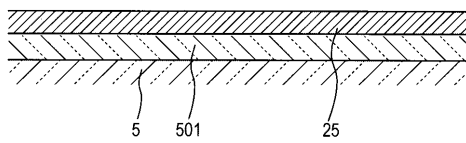
【 図 2 1 】



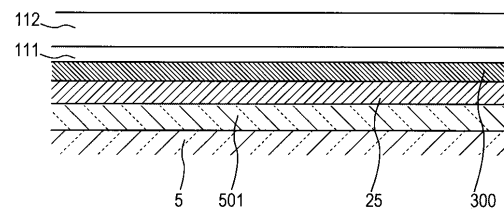
【 図 2 3 】



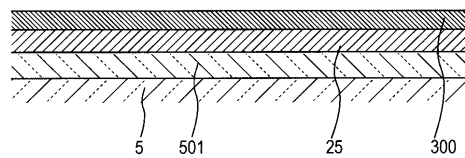
【 図 2 4 】



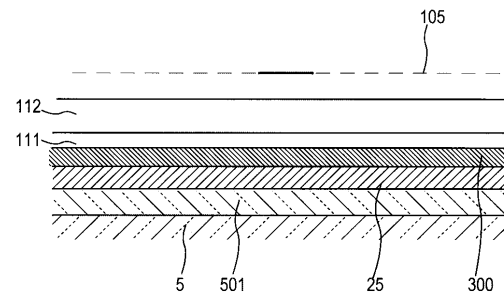
【 図 2 6 】



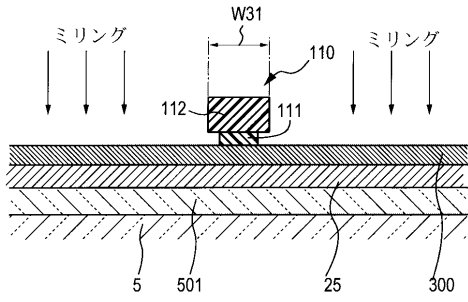
【 図 2 5 】



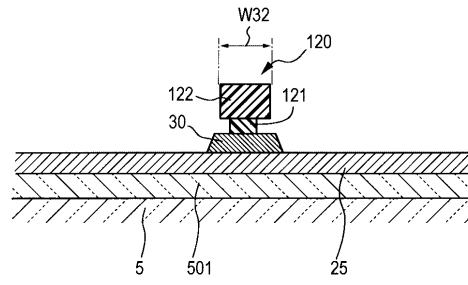
【 図 2 7 】



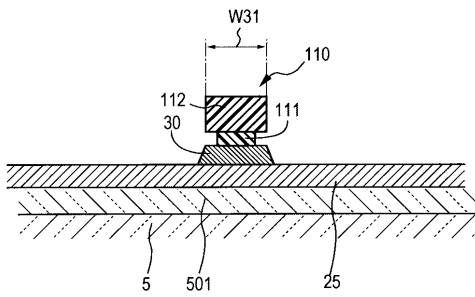
【図 28】



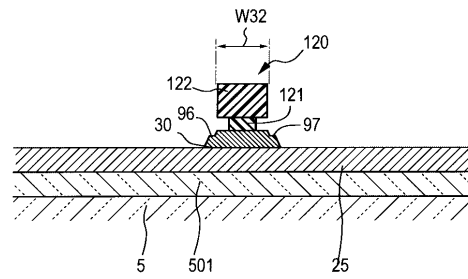
【図 30】



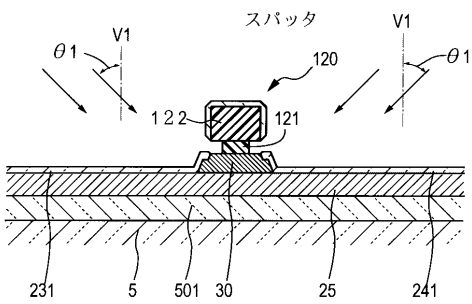
【図 29】



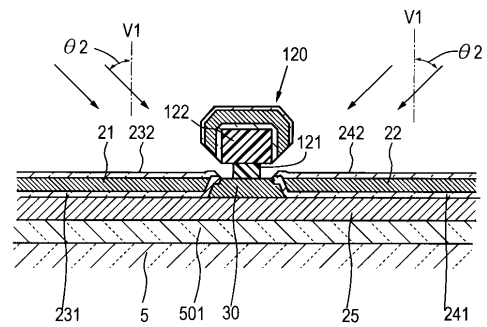
【図 31】



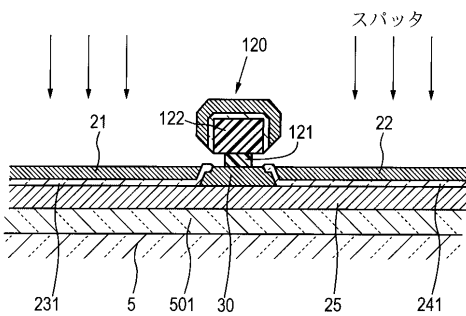
【図 32】



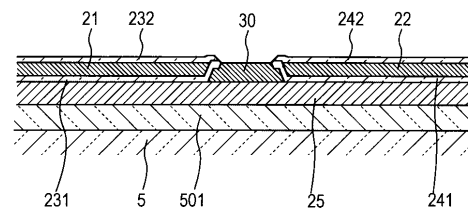
【図 34】



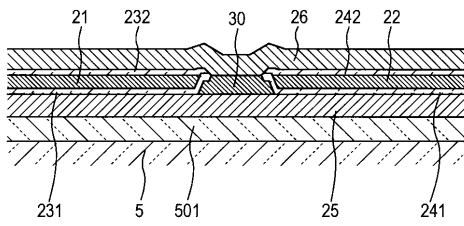
【図 33】



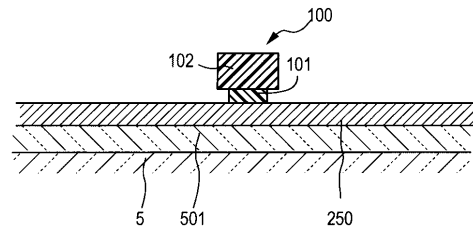
【図 35】



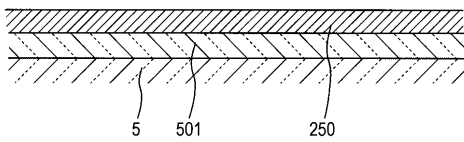
【図 36】



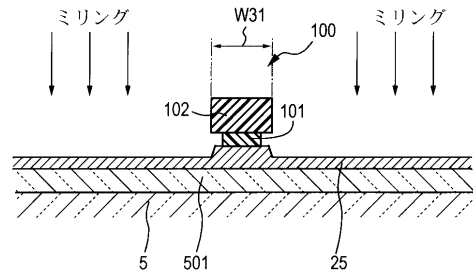
【図 38】



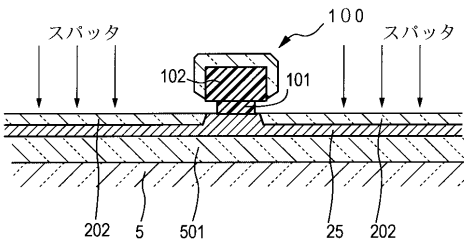
【図 37】



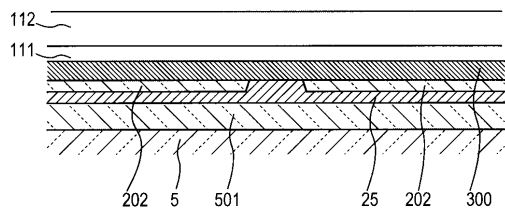
【図 39】



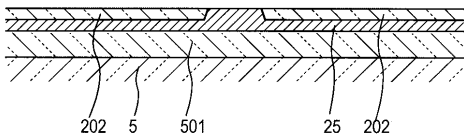
【図 40】



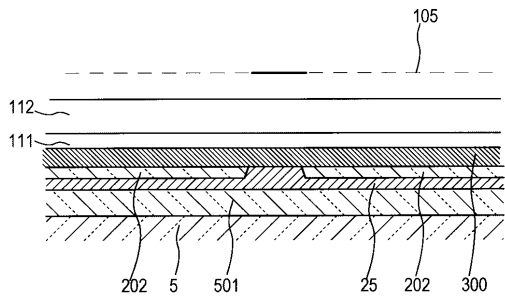
【図 43】



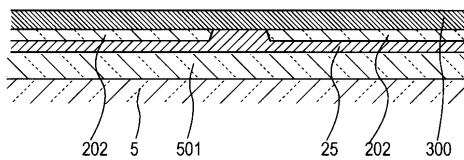
【図 41】



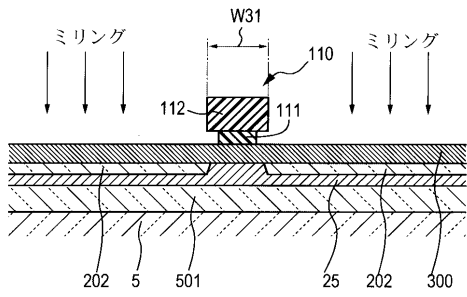
【図 44】



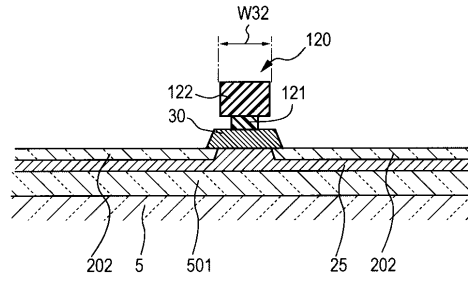
【図 42】



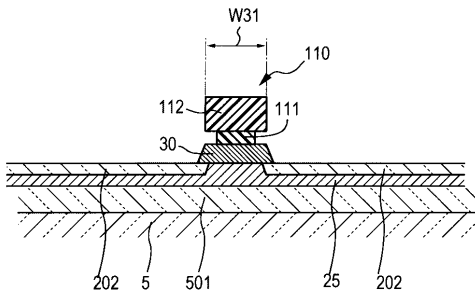
【図 4 5】



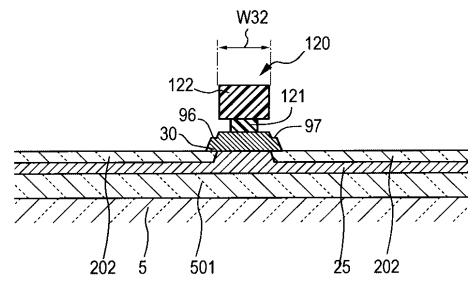
【図 4 7】



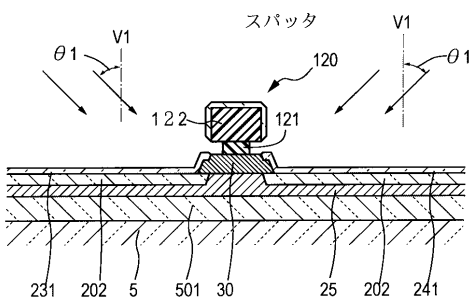
【図 4 6】



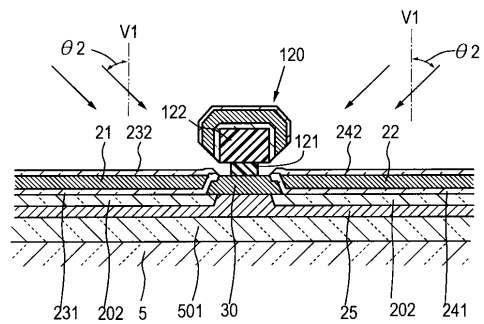
【図 4 8】



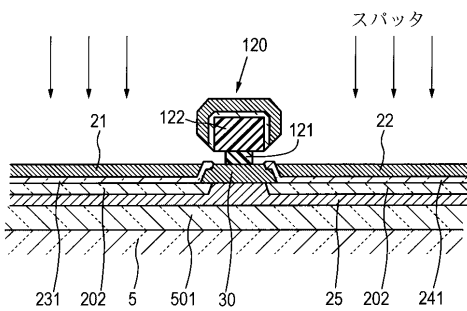
【図 4 9】



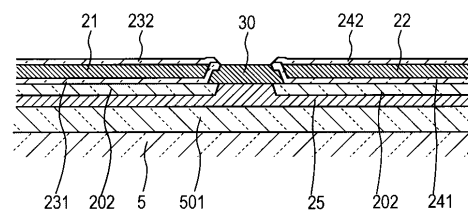
【図 5 1】



【図 5 0】



【図 5 2】



【 図 5 3 】

