(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2017 年 11 月 23 日 (23.11.2017)

WIPO | PCT

(10) 国际公布号
WO 2017/198077 A1

(51) 国际专利分类号:
H01L 27/02 (2006.01) *H01L 27/12* (2006.01)

(21) 国际申请号: PCT/CN2017/083204

(22) 国际申请日: 2017 年 5 月 5 日 (05.05.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610321379.5 2016年5月16日 (16.05.2016) CN

(71) 申请人: **京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.)** [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。 **鄂尔多斯市源盛光电有限责任公司 (ORDOS YUANSHENG OPTOELECTRONICS CO., LTD.)** [CN/CN]; 中国内蒙古自治区鄂尔多斯市东胜区鄂尔多斯装备制造基地, Inner Mongolia 017020 (CN)。

(72) 发明人: **刘振定 (LIU, Chen Ting)**; 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。 **潘晓东 (PAN, Xiaodong)**; 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。 **胡志明 (HU, Zhiming)**; 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。 **南春香 (NAN, Chunxiang)**; 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。

(74) 代理人: **北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES)**; 中国北京市海淀区彩和坊路10号1号楼10层, Beijing 100080 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,

(54) Title: ELECTROSTATIC DISCHARGE ASSEMBLY, ARRAY SUBSTRATE AND PREPARATION METHOD THEREFOR, AND DISPLAY PANEL

(54) 发明名称: 静电释放组件、阵列基板及其制备方法、显示面板

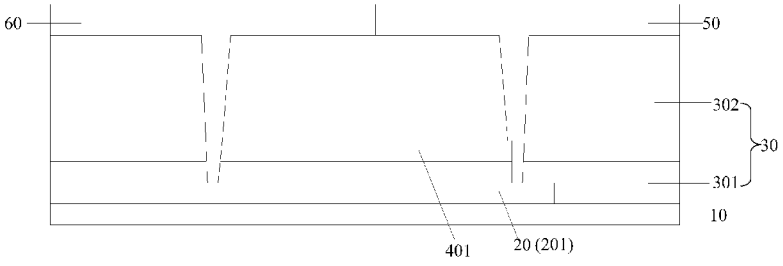


图 1(a)

(57) Abstract: An electrostatic discharge assembly, array substrate and preparation method therefor, and display panel. The electrostatic discharge assembly comprises: a substrate (10), a semiconductor layer (20) disposed on the substrate (10), an insulating layer (30), a first auxiliary electrode (401), a first electrode (50) and a second electrode (60); the first electrode (50) and the second electrode (60) are spacedly disposed and are respectively in contact with the semiconductor layer (20); the first auxiliary electrode (401) is in contact with one of the first electrode (50) and the second electrode (60); and the insulation layer (30) is provided between the first auxiliary electrode (401) and one of the first electrode (50) and the second electrode (60). The electrostatic discharge assembly can be used to release and neutralize static electricity.

(57) 摘要: 一种静电释放组件、阵列基板及其制备方法、显示面板。静电释放组件包括：衬底基板（10），设置在衬底基板（10）上的半导体层（20）、绝缘层（30）、第一辅助电极（401）、第一电极（50）和第二电极（60）；其中，第一电极（50）和第二电极（60）彼此间隔设置且分别与半导体层（20）接触，第一辅助电极（401）与第一电极（50）和第二电极（60）之一接触，绝缘层（30）设置在第一电极（50）和第二电极（60）二者与第一辅助电极（401）之间。静电释放组件可以用于释放与中和静电。

WO 2017/198077 A1

[见续页]

MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

静电释放组件、阵列基板及其制备方法、显示面板

技术领域

本公开涉及一种静电释放组件、阵列基板及其制备方法、显示面板。

背景技术

薄膜晶体管液晶显示器和有源式有机发光二极管显示器均包括阵列基板，阵列基板上均设置有大量的数据线和栅线。然而，在栅线和数据线的交叠部位，由于数据线和栅线上的电荷的释放经常会引起静电(Electro-Static discharge，简称ESD)击穿，使得数据线和栅线短路，从而导致显示不良。

发明内容

本公开的实施例提供一种静电释放组件，包括：衬底基板，设置在所述衬底基板上的半导体层、第一绝缘层、第一辅助电极、第一电极和第二电极；其中，所述第一电极和所述第二电极彼此间隔设置且分别与所述半导体层接触，所述第一辅助电极与所述第一电极和所述第二电极之一接触，所述第一绝缘层设置在所述第一电极和所述第二电极二者与所述第一辅助电极之间。

在一些示例中，静电释放组件还包括与第一辅助电极间隔设置的第二辅助电极，所述第二辅助电极与所述第一电极和所述第二电极中的另一者接触。

在一些示例中，所述第一辅助电极、所述第二辅助电极、所述第一电极和所述第二电极至少之一的边缘包括锯齿状边缘。

在一些示例中，所述第一电极和所述第二电极同层设置，所述第一电极和所述第二电极包括彼此相对的第一边缘和第二边缘，所述第一边缘和所述第二边缘至少之一包括锯齿状边缘。

在一些示例中，所述第一边缘和所述第二边缘各自的一部分为锯齿状，在所述第一边缘或所述第二边缘延伸的方向上，所述第一边缘的具有锯齿状的部分和所述第二边缘的具有锯齿状的部分彼此错开。

在一些示例中，所述第一辅助电极和所述第二辅助电极同层设置，所述第一辅助电极和所述第二辅助电极包括具有相对的第三边缘和第四边缘，所

述第三边缘和所述第四边缘至少之一包括锯齿状边缘。

在一些示例中，所述第三边缘和所述第四边缘各自的一部分为锯齿状，在所述第三边缘或所述第四边缘延伸的方向上，所述第三边缘的具有锯齿状的部分和所述第四边缘的具有锯齿状的部分彼此错开。

在一些示例中，静电释放组件还包括第二绝缘层，设置在所述半导体层与所述第一辅助电极之间。

在一些示例中，所述半导体层为多晶硅层。

在一些示例中，静电释放组件还包括设置在所述衬底基板与所述半导体层之间的遮光层和隔离层至少之一，其中所述遮光层在所述衬底基板上的投影完全覆盖所述半导体层在所述衬底基板上的投影。

根据本公开的实施例提供一种阵列基板，包括显示区和非显示区，以及位于所述非显示区中的上述静电释放组件。

在一些示例中，阵列基板还包括栅线、数据线以及公共电极线；其中，所述栅线或所述数据线与所述静电释放组件中的第一电极相连；所述公共电极线与所述静电释放组件中的第二电极相连；或者，所述栅线与所述静电释放组件中的所述第一电极相连；所述数据线与所述静电释放组件中的所述第二电极相连。

在一些示例中，所述静电释放组件中的所述第一电极和所述第二电极与所述栅线和所述数据线之一同层设置；或者所述显示区还包括像素电极，或像素电极和公共电极，所述静电释放组件中的所述第一电极和所述第二电极与所述像素电极或所述公共电极同层设置。

在一些示例中，所述静电释放组件中的第一辅助电极与所述栅线或所述数据线同层设置。

根据本公开的实施例提供一种阵列基板的制备方法，包括：在显示区形成显示结构，在非显示区形成上述静电释放组件。

在一些示例中，所述静电释放组件与所述显示结构同步形成。

在一些示例中，所述显示结构包括栅极、栅线、源极、漏极、数据线及像素电极；所述第一电极和所述第二电极与所述栅极、所述栅线通过同一次构图工艺形成；或者，所述第一电极和所述第二电极与所述源极、所述漏极、及所述数据线通过同一次构图工艺形成；或者，所述第一电极和所述第二电

极与所述像素电极通过同一次构图工艺形成。

在一些示例中，所述显示结构包括公共电极；所述第一电极和所述第二电极与所述公共电极通过同一次构图工艺形成。

在一些示例中，所述显示结构包括栅极、栅线、源极、漏极以及数据线；所述第一辅助电极和第二辅助电极与所述栅极、所述栅线通过同一次构图工艺形成；或者，所述第一辅助电极和第二辅助电极与所述源极、所述漏极、所述数据线通过同一次构图工艺形成。

根据本公开的实施例提供一种显示装置，包括上述阵列基板。

本公开实施例中的静电释放组件可以提高了静电释放组件的抗 ESD 的能力。

附图说明

为了更清楚地说明本公开实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本公开的一些实施例，而非对本公开的限制。

图 1(a)为本公开实施例提供的一种静电释放组件的结构示意图一；

图 1(b)为本公开实施例提供的一种静电释放组件的结构示意图二；

图 1(c)为本公开实施例提供的一种静电释放组件的结构示意图三；

图 1(d)为本公开实施例提供的一种静电释放组件的结构示意图四；

图 2(a)为本公开实施例提供的一种静电释放组件中第一辅助电极和第二辅助电极包括锯齿状的尖端的俯视结构示意图；

图 2(b)为本公开实施例提供的一种静电释放组件中第一电极和第二电极包括锯齿状的尖端的俯视结构示意图；

图 2(c)为本公开实施例提供的一种静电释放组件中第一辅助电极、第二辅助电极、第一电极和第二电极均包括锯齿状的尖端的俯视结构示意图；

图 3 为本公开实施例提供的一种静电释放组件中第一辅助电极、第二辅助电极、第一电极和第二电极均包括部分锯齿状的尖端的俯视结构示意图；

图 4 为本公开实施例提供的一种静电释放组件的结构示意图五；

图 5 为本公开实施例提供的阵列基板的显示区的局部截面示意图。

具体实施方式

为使本公开实施例的目的、技术方案和优点更加清楚，下面将结合本公开实施例的附图，对本公开实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本公开的一部分实施例，而不是全部的实施例。基于所描述的本公开的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本公开保护的范围。

本公开实施例提供一种静电释放组件，如图 1(a)和图 1(b)所示，包括设置在衬底基板 10 上的半导体层 20、绝缘层 30、第一辅助电极 401、第一电极 50 和第二电极 60；第一电极 50 和第二电极 60 相对设置（例如，第一电极 50 和第二电极 60 彼此间隔设置）。第一电极 50 和第二电极 60 与半导体层 20 均接触；第一电极 50 或第二电极 60 与第一辅助电极 401 接触；第一辅助电极 401、半导体层 20、以及第一电极 50 和第二电极 60 之间设置有绝缘层 30 隔离。

需要说明的是，本公开实施例中的静电释放组件可以应用在任意的电子设备中，用于进行静电释放。例如，显示器的阵列基板、集成电路等。

本公开实施例的静电释放组件进行静电释放的原理为：由于第一电极 50 和第二电极 60 与半导体层 20 均接触，因此，当该静电释放组件用于静电释放时，第一电极 50、半导体层 20 和第二电极 60 之间便可形成一个导电通道，而半导体层 20 具有特殊的性能，随着线路静电电压于第一电极 50 和第一辅助电极 401 上的增加，第一辅助电极 401 对半导体层 20 电场强度也相对提高，致使半导体层 20 产生反相电荷形成通道后利于静电电流流过。此时，半导体层 20 相当于是个小电阻，所述导电通道可以对电荷进行静电释放与中和。进一步地，当静电电压越高时，半导体层 20 通道相当于低电阻，从而对高静电电压进行大电流进行静电释放与中和。

例如，当上述静电释放组件应用于阵列基板时，可用于解决数据线或栅线产生的静电。示例的，数据线与静电释放组件中的第一电极 50 相连，公共电极线与静电释放组件中的第二电极 60 相连，当数据线上产生的静电电压较小(例如＜50V)时，数据线上的电流可以通过第一电极 50、半导体层 20 流向公共电极线，从而使得数据线上的小电流逐渐被释放与中和；随着数据线上产生的静电电压逐渐增大(例如 50V~300V)，半导体层 20 在高电压的作用下，

电阻减小，因而数据线上产生的静电电流可以通过第一电极 50、半导体层 20 快速流向公共电极线，从而使得数据线上的大电流被释放与中和；当数据线上产生的静电的电压较大(300V~1KV)时，一方面，半导体层 20 在高电压的作用下，电阻减小，因而数据线上的静电电流可以通过第一电极 50、半导体层 20 快速流向公共电极线，从而使得数据线上的电流被快速释放和中和，此外，由于第一电极 50 和第二电极 60 相对设置，当数据线上的电压较大时，第一电极 50 和第二电极 60 也可以对数据线上的电流进行释放与中和；另一方面，由于第一电极 50 或第二电极 60 还与第一辅助电极 401 相连，因而数据线上的电流还可以通过第一辅助电极 401 进行释放与中和。

对于静电释放组件中半导体层 20、第一辅助电极 40、第一电极 50 和第二电极 60 具体设置位置不进行限定，只要第一电极 50 和第二电极 60 与半导体层 20 均接触即可。例如可以是如图 1(a)或图 1(c)所示的，在衬底基板 10 上依次形成半导体层 20、绝缘层 30、第一辅助电极 401 及第一电极 50 和第二电极 60。在另一些示例中，如图 1(b)所示的，在衬底基板 10 上依次形成第一辅助电极 401、绝缘层 30、半导体层 20 及第一电极 50 和第二电极 60。

例如，第一辅助电极 401 可以通过绝缘层 30 上的过孔与第一电极 50 接触或者与第二电极 60 接触。

此处，第一辅助电极 401 设置在第一电极 50、第二电极 60 与半导体层 20 之间，由于第一辅助电极 401 与第一电极 50 或第二电极 60 接触，而第一电极 50 和第二电极 60 与半导体层 20 接触，即，相当于第一辅助电极 401 与半导体层 40 接触，当所述导电通道中有电流经过时，由于第一辅助电极 401 与半导体层 20 的距离较近，因而第一辅助电极 401 可以使半导体层 20 中的导电通道快速打开，以进行静电释放与中和。

对于半导体层 20 的材料不进行限定，例如可以是非晶硅、多晶硅等。

对于绝缘层 30 的材料不进行限定，例如可以为氮化硅、氧化硅或氮氧化硅等绝缘材料。

对于第一辅助电极 401、第一电极 50 和第二电极 60 的材料，只要能导电即可，例如可以为铝、钨、铬、钼或其它金属、金属化合物以及合金。第一辅助电极 401、第一电极 50 和第二电极 60 的材料可以相同，也可以不同。

本公开实施例提供一种静电释放组件，由于第一电极 50 和第二电极 60

与半导体层 20 均接触，因而当该静电释放组件用于静电释放时，第一电极 50、半导体层 20 及第二电极 60 便可形成一个导电通道。由于半导体层 20 的电阻随着电压的增加，电阻减小，因而该静电释放组件既可以进行被动静电释放，即，当静电电压较小时，静电释放组件可以对静电电压进行小电流释放与中和，又可以进行主动静电释放，即，随着静电电压的增大，静电释放组件对大电流进行释放与中和的能力增加。进一步地，由于第一辅助电极 401 与第一电极 50 或第二电极 60 接触，因而当静电释放组件中经过的电流较大时，第一辅助电极 401 还可以对大电流进行释放与中和，从而使得静电释放组件可以快速释放和中和静电。本公开实施例中的静电释放组件可以对不同电压的静电进行相应的释放与中和，因而，提高了静电释放组件的抗 ESD 的能力。在此基础上，静电电流可以依次通过第一电极 50、半导体层 20 和第二电极 60 进行释放与中和，当然也可以是，依次通过第二电极 60、半导体层 20 和第一电极 50 进行释放和中和，因而该静电释放组件还可以进行对等双向流通。

例如，如图 1(c)和图 1(d)所示，上述静电释放组件还包括与第一辅助电极 401 相对且绝缘的第二辅助电极 402。例如，第一辅助电极 401 和第二辅助电极 402 彼此间隔设置。

第二辅助电极 402 的材料和第一辅助电极 401 的材料可以相同，也可以不同。第二辅助电极 402 的材料例如可以为铝、钨、铬、钼或其它金属、金属化合物以及合金。第二辅助电极 402 可以通过绝缘层 30 上的过孔与第二电极 60 接触。

本公开实施例中，当静电释放组件中经过的电流较大时，第一辅助电极 401 和第二辅助电极 402 都可以对大电流进行瞬间释放与中和，从而使得静电释放组件可以快速释放与中和静电，提高了静电释放组件的大电流静电释放与中和的能力。

例如，如图 2(a)、图 2(b)、图 2(c)或图 3 所示，第一辅助电极 401 和第二辅助电极 402 分别包括锯齿状的尖端，也就是说，包括锯齿状边缘；和/或；第一电极 50 和第二电极 60 分别包括锯齿状的尖端，也就是说，包括锯齿状边缘。例如，第一辅助电极 401 和所述第二辅助电极 402 同层设置且第一辅助电极 401 和所述第二辅助电极 402 的相对侧分别包括锯齿状的尖端和/

或，第一电极 50 和所述第二电极 60 同层设置，且第一电极 50 和所述第二电极 60 的相对侧分别包括锯齿状的尖端。然而，根据本公开的实施例不限于此，也可以是第一辅助电极、第二辅助电极、第一电极和第二电极至少之一的边缘包括锯齿状边缘。

可以是如图 2(a)所示的，第一辅助电极 401 和第二辅助电极 402 的相对侧分别包括锯齿状的尖端，第一电极 50 和第二电极 60 的相对侧不包括锯齿状的尖端；或者，如图 2(b)所示的，第一辅助电极 401 和第二辅助电极 402 的相对侧不包括锯齿状的尖端，第一电极 50 和第二电极 60 的相对侧分别包括锯齿状的尖端；或者，如图 2(c)所示的，第一辅助电极 401 和第二辅助电极 402 的相对侧分别包括锯齿状的尖端，第一电极 50 和第二电极 60 的相对侧也分别包括锯齿状的尖端。

此处，需要说明的是，第一辅助电极 401 和第二辅助电极 402 的相对侧可以是如图 2(a)和图 2(c)所示的全部设置成锯齿状的尖端，也可以是如图 3 所示的，部分设置成锯齿装的尖端。第一电极 50 和第二电极 60 的相对侧可以是如图 2(b)所示的全部设置成锯齿状的尖端，也可以是如图 3 所示的部分设置成锯齿装的尖端。

对于第一辅助电极 401、第二辅助电极 402、第一电极 50 和第二电极 60 包括的锯齿状的尖端的个数，可根据静电释放组件中用于释放的最大电压进行设置。锯齿状的尖端的个数越多，越能够快速地释放高电压的静电。

本公开实施例中，第一辅助电极 401 和第二辅助电极 402 同层设置，且第一辅助电极 401 和第二辅助电极 402 的相对侧分别设置有锯齿状的尖端，和/或，第一电极 50 和第二电极 60 同层设置，且第一电极 50 和第二电极 60 的相对侧分别设置有锯齿状的尖端，由于尖端状的外形有利于高电压瞬间放电，因而当静电释放组件需要对高电压的静电进行释放与中和时，可以通过第一辅助电极 401、第二辅助电极 402，和/或，第一电极 50 和第二电极 60 的相对侧设置的锯齿状的尖端瞬间进行放电。

在一些示例中，第一电极 50 和第二电极 60 之间的间距在 1 微米至 5 微米的范围内，第一辅助电极 401 和第二辅助电极 402 之间的间距在 1 微米至 5 微米的范围内。然而，根据本公开的实施例对此没有特别限定，可以根据实际情况调整上述间距的范围。

在实际生产过程中，由于第一辅助电极 401 和第二辅助电极 402 的距离较近，若将第一辅助电极 401 和第二辅助电极 402 的相对侧，全部设置成锯齿状的尖端，则第一辅助电极 401 的锯齿状的尖端很容易和第二辅助电极 402 上锯齿状的尖端接触，因而会导致第一辅助电极 401 和第二辅助电极 402 连接在一起，从而使得上述静电释放组件在高电压时，不能有效达到瞬间释放与中和高电压静电目的；同理，若将第一电极 50 和第二电极 60 的相对侧，全部设置成锯齿状的尖端，则第一电极 50 的锯齿状的尖端很容易和第二电极 60 的锯齿状的尖端接触，因而会导致第一电极 50 和第二电极 60 连接在一起，从而使得上述静电释放组件在高电压时，不能有效达到瞬间释放和中和高电压的静电目的。

基于上述，在一些示例中，如图 3 所示，第一辅助电极 401 和第二辅助电极 402 上的尖端相互错开（例如，在相应的具有锯齿状的边缘的延伸方向上彼此错开）；和/或，第一电极 50 上的尖端与第二电极 60 上的尖端相互错开，如此可以更有利于尖端放电（例如，在相应的具有锯齿状的边缘的延伸方向上彼此错开）。

此处需要说明的是，第一电极 50 上的尖端与第二电极 60 上的尖端相互错开是指第一电极 50 上的尖端整体和第二电极 60 上的尖端整体相互错开；第一辅助电极 401 和第二辅助电极 402 上的尖端相互错开是指第一辅助电极 401 上的尖端整体与第一辅助电极 401 上的尖端整体相互错开。

基于上述，由于多晶硅具有高的迁移率、响应速度快等优点且多晶硅可以在低温下制作，因而，在一些示例中，如图 1(a)所示，半导体层 20 为多晶硅层 201，在此基础上，绝缘层 30 包括第一子绝缘层 301 和第二子绝缘层 302，第一子绝缘层 301 设置在多晶硅层 201 与第一辅助电极 401 之间，第二子绝缘层 302 设置在第一辅助电极 401 与第一电极 50 和第二电极 60 之间。

多晶硅层 201 的制作过程例如可以是在衬底基板 10 上沉积一层非晶硅(a-Si)，采用 ELA(Excimer Laser Annealing，准分子激光退火)或 SPC(Solid Phase Crystallization，固相结晶化)的方式进行结晶，从而形成多晶硅层 201。当然，也可以直接形成多晶硅层 201。

第二子绝缘层 302 的材料可以和第一子绝缘层 301 的材料相同，也可以不同。

本公开实施例中，通过将半导体层20设置为多晶硅层201，由于多晶硅的迁移率高、响应速度快，因而本公开实施例中的静电释放组件能够快速释放静电。

在一些示例中，由于光照会影响半导体层20的漏电流，因而，为了避免光照对静电释放组件的影响，如图4所示，上述静电释放组件还包括设置在衬底基板10上的靠近半导体层20一侧的遮光层70和隔离层80；遮光层70在衬底基板10上的投影完全覆盖半导体层20在衬底基板10上的投影。

对于遮光层70的材料，只要能够遮光即可，例如可以为油墨、树脂聚合物、金属等。隔离层80的材料可以为氮化硅、氧化硅或氮氧化硅等绝缘材料。

本公开实施例中，通过设置遮光层70，且使遮光层70在衬底基板10上的投影完全覆盖半导体层20在衬底基板10上的投影，这样便可以避免光照对半导体层20的影响，进而避免了对静电释放组件的影响。

本公开实施例提供了一种阵列基板，包括显示区和非显示区，非显示区包括多个上述的静电释放组件。

显示区包括栅线、数据线，以及由栅线和数据线交叉限定的子像素，每个子像素包括薄膜晶体管，薄膜晶体管包括栅极、绝缘层、半导体层、源极和漏极。当该阵列基板为液晶显示器的(Liquid Crystal Display，简称LCD)阵列基板时，每个子像素还包括像素电极，进一步的还可以包括公共电极、公共电极线。当该阵列基板为有机电致发光二管(Organic Light-Emitting Diode，简称OLED)显示器的阵列基板时，每个子像素还包括阳极、有机材料功能层以及阴极。

图5示出了根据本公开一个实施例的阵列基板的显示区的局部截面图。如图5所示，显示区包括形成在衬底基板10上的栅极100、栅绝缘层200、有源层300、源极4001、漏极4002、钝化层500、像素电极层600、平坦化层700和像素电极800。另外，该阵列基板还包括与栅极100一体形成的栅线以及与源极4001一体形成的数据线。图5所示的结构仅仅为示例性结构，根据本公开的实施例不限于此。显示区内的各层与非显示区内的静电释放组件中的各层可以在同一构图工艺中形成以简化工艺，这在下文中会更加详细地描述。

需要说明的是，对于静电释放组件的个数，可根据阵列基板中需要进行

静电释放的数据线和栅极的条数进行合理设置。

本公开实施例提供一种阵列基板，在非显示区设置多个静电释放组件，由于每个静电释放组件都可以对与其相连的栅线和数据线上的低电压静电、中电压静电或高电压静电分别进行相对应的释放与中和，因而提高了阵列基板的抗 ESD 的能力，防止阵列基板受到破坏。

在一些示例中，显示区包括栅线、数据线以及公共电极线，其中，栅线或数据线与静电释放组件中的第一电极 50 相连；公共电极线与静电释放组件中的第二电极 60 栅极相连。

或者，栅线与静电释放组件中的第一电极 50 相连；数据线与静电释放组件中的第二电极 60 相连。

这样，可释放与中和栅极和/或数据线上的静电电压。

需要说明的是，本公开实施中栅线或数据线与静电释放组件中的第一电极 50 相连，可以是仅栅线与静电释放组件中的第一电极 50 相连，用于释放栅线上的静电电压；或者是，仅数据线与静电释放组件中的第一电极 50 相连，用于释放数据线上的静电电压；当然也可以是，栅线和数据线均与不同静电释放组件中的第一电极 50 相连，此时栅线和数据线与不同的静电释放组件相连，用于释放栅线和数据线上的静电电压。

本公开实施例中，若第一辅助电极 401 与第一电极 50 接触，由于第一电极 50 与半导体层 20 接触，因而无论是栅线或者数据线或者还是公共电极线，其与第一电极 50 相连，即相当于也和与第一电极 50 接触的第一辅助电极 401 相连，如此在大电流放电时，栅线或者数据线或者公共电极上的电荷可以既通过第一电极放电也可以通过第一辅助电极放电；同理，若第二辅助电极 402 与第二电极 60 接触，由于第二电极 60 与半导体层 20 接触，因而无论是栅线或者数据线或者还是公共电极线，其与第二电极 60 相连，即相当于也和与第二电极 60 接触的第二辅助电极 402 相连。

此处，需要说明的是，栅线或数据线只能和第一电极 50 或与第一电极 50 接触的第一辅助电极 401 中的一个相连，若一条栅线与第一电极 50 相连，另一条栅线和该静电释放组件中与第一电极 50 接触的第一辅助电极 401 相连，则会导致这两条栅线短路；或者，一条栅线与第一电极 50 相连，一条数据线和该静电释放组件中与第一电极 50 接触的第一辅助电极 401 相连，则会导致

栅线和数据线短路。可以理解的是，各条公共电极线通常接恒定电位，如接地或者接零电位，所以在一条公共电极线接第一电极 50 的同时，另一条公共电极线可以接第一辅助电极 401；第二电极 60 和第一辅助电极 402 的连接与第一电极 50 和第二辅助电极 402 类似，在此不再赘述。

当需要对阵列基板中的栅线和数据线上的静电均进行释放与中和时，可以将栅线和数据线与不同的静释放组件中的第一电极 50 相连，公共电极线与静电释放组件中的第二电极 60 相连。此时，阵列基板中的静电释放组件的个数至少大于等于栅线条数和数据线条数之和。或者，可以将栅线与静电释放组件中的第二电极 60 相连，数据线与静电释放组件中的第一电极 50 相连，此时，阵列基板中的静电释放组件的个数至少应大于栅线和数据线中条数较多的个数。此处，需要说明的是，若数据线与栅线的条数不相同，数据线与栅线通过静电释放组件一一对应连接后，剩余的栅线或数据线可以通过公共电极线释放剩余的栅线或数据线上的电压。

在一些示例中，静电释放组件中的第一电极 50 和第二电极 60 与栅线同层设置；或者，静电释放组件中的第一电极 50 和第二电极 60 与数据线同层设置；或者，针对例如液晶显示器件而言，显示区还包括像素电极和公共电极，静电释放组件中的第一电极 50 和第二电极 60 与像素电极或公共电极同层设置。针对例如有机电致发光显示器件而言，静电释放组件中的第一电极 50 和第二电极 60 也可与阳极同层设置。

例如，通过同一次构图工艺形成静电释放组件中的第一电极 50 和第二电极 60 以及栅线，或者通过同一次构图工艺形成静电释放组件中的第一电极 50 和第二电极 60 以及数据线，或者通过同一次构图工艺形成静电释放组件中的第一电极 50 和第二电极 60 以及像素电极或公共电极。

本公开实施例中，由于栅线与静电释放组件中的第一电极 50 和第二电极 60 同层设置，因而可以利用现有工艺，在制作阵列基板上的栅线的同时制作静电释放组件中的第一电极 50 和第二电极 60；或者，数据线与静电释放组件中的第一电极 50 和第二电极 60 同层设置，在制作阵列基板上的数据线的同时制作静电释放组件中的第一电极 50 和第二电极 60；或者，将静电释放组件中的第一电极 50 和第二电极 60 与像素电极或公共电极同层设置，这样便可以利用现有工艺在制作像素电极或公共电极的同时制作第一电极 50 和

第二电极 60，因而无需增加新的膜层和制作工艺，简化了静电释放组件的制作工艺。

在一些示例中，上述静电释放组件中的第一辅助电极 401 和第二辅助电极 402 与栅线或数据线同层设置。即，通过同一次构图工艺形成静电释放组件中的第一辅助电极 401 和第二辅助电极 402 与栅线，或者通过同一次构图工艺形成静电释放组件中的第一辅助电极401和第二辅助电极402与数据线。

本公开实施例，利用现有工艺在制作阵列基板上的栅线或数据线的同时可以制作静电释放组件中的第一辅助电极 401 和第二辅助电极 402，无需增加新的膜层和制作工艺，因而简化了静电释放组件的制作工艺。

本公开实施例提供一种阵列基板的制备方法，包括：在显示区形成显示结构，在非显示区形成上述的静电释放组件；静电释放组件与显示结构同步形成。

显示结构可以包括栅极、栅线、公共电极线、源极、漏极、数据线、像素电极，进一步的还可以包括公共电极等。此处，对于静电释放组件中某一结构例如第一电极 50 与显示结构中的何种结构同步形成不进行限定。

本公开实施例中，由于静电释放组件和显示结构同步形成，因而可以在形成显示结构的同时形成静电释放组件，无需增加额外工艺，简化了阵列基板的制作工艺。

可选的，第一电极 50 和第二电极 60 与栅极、栅线通过同一次构图工艺形成；或者，第一电极 50 和第二电极 60 与源极、漏极及数据线通过同一次构图工艺形成；或者，第一电极 50 和第二电极 60 与像素电极通过同一次构图工艺形成；或者，第一电极 50 和第二电极 60 与公共电极通过同一次构图工艺形成。

本公开实施例，利用现有工艺在形成源极、漏极及数据线的同时形成第一电极 50 和第二电极 60；或者，在形成像素电极的同时形成第一电极 50 和第二电极 60；或者，在形成栅极、栅线的同时形成第一电极 50 和第二电极 60；或者，在形成公共电极的同时形成第一电极 50 和第二电极 60，这样便无需增加额外工艺，简化了阵列基板的制作工艺。

可选的，第一辅助电极 401 和第二辅助电极 402 与栅极、栅线通过同一次构图工艺形成；或者，第一辅助电极 401 和第二辅助电极 402 与源极、漏

极、数据线通过同一次构图工艺形成。

由于第一辅助电极 401、第二辅助电极 402 与第一电极 50、第二电极 60 是在不同层形成，因而第一辅助电极 401、第二辅助电极 402 和第一电极 50、第二电极 60 并不能与栅极、栅线同时形成，或与源极、漏极、数据线同时形成。

本公开实施例中，由于利用现有工艺在形成栅极、栅线的同时形成第一辅助电极 401 和第二辅助电极 402；或者，在形成源极、漏极、数据线的同时形成第一辅助电极 401 和第二辅助电极 402，这样便无需增加额外工艺，简化了阵列基板的制作工艺。

本公开实施例还提供了一种显示装置，包括上述的阵列基板。

显示装置可以为 LCD 的显示装置，也可以为 OLED 的显示装置。

当阵列基板为 LCD 的阵列基板时，显示装置还包括与阵列基板对盒的对盒基板，彩色膜片可以设置在阵列基板上，也可以设置在对盒基板上。

本公开实施例提供一种显示装置，由于该显示装置包括上述的静电释放组件，因而可以对数据线和栅线上产生的静电进行释放与中和，从而防止了数据线和栅线上的静电使显示装置受到破坏，提高了显示装置的抗 ESD 的能力。

以上所述仅是本公开的示范性实施方式，而非用于限制本公开的保护范围，本公开的保护范围由所附的权利要求确定。

本申请要求于 2016 年 5 月 16 日递交的中国专利申请第 201610321379.5 号的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

权利要求书

1、一种静电释放组件，包括:

衬底基板，

设置在所述衬底基板上的半导体层、第一绝缘层、第一辅助电极、第一电极和第二电极;

其中，所述第一电极和所述第二电极彼此间隔设置且分别与所述半导体层接触，所述第一辅助电极与所述第一电极和所述第二电极之一接触，所述第一绝缘层设置在所述第一电极和所述第二电极二者与所述第一辅助电极之间。

2、根据权利要求 1 所述的静电释放组件，还包括与第一辅助电极间隔设置的第二辅助电极，所述第二辅助电极与所述第一电极和所述第二电极中的另一者接触。

3、根据权利要求 2 所述的静电释放组件，其中，所述第一辅助电极、所述第二辅助电极、所述第一电极和所述第二电极至少之一的边缘包括锯齿状边缘。

4、根据权利要求 1 或 2 所述的静电释放组件，其中，所述第一电极和所述第二电极同层设置，所述第一电极和所述第二电极包括彼此相对的第一边缘和第二边缘，所述第一边缘和所述第二边缘至少之一包括锯齿状边缘。

5、根据权利要求 4 所述的静电释放组件，其中，所述第一边缘和所述第二边缘各自的一部分为锯齿状，在所述第一边缘或所述第二边缘延伸的方向上，所述第一边缘的具有锯齿状的部分和所述第二边缘的具有锯齿状的部分彼此错开。

6、根据权利要求 2 所述的静电释放组件，其中，所述第一辅助电极和所述第二辅助电极同层设置，所述第一辅助电极和所述第二辅助电极包括具有相对的第三边缘和第四边缘，所述第三边缘和所述第四边缘至少之一包括锯齿状边缘。

7、根据权利要求 6 所述的静电释放组件，其中，所述第三边缘和所述第四边缘各自的一部分为锯齿状，在所述第三边缘或所述第四边缘延伸的方向上，所述第三边缘的具有锯齿状的部分和所述第四边缘的具有锯齿状的部分

彼此错开。

8、根据权利要求 1-7 任一项所述的静电释放组件，还包括第二绝缘层，设置在所述半导体层与所述第一辅助电极之间。

9、根据权利要求 1-8 任一项所述的静电释放组件，其中，所述半导体层为多晶硅层。

10、根据权利要求 1-9 任一项所述的静电释放组件，还包括设置在所述衬底基板与所述半导体层之间的遮光层和隔离层至少之一，

其中所述遮光层在所述衬底基板上的投影完全覆盖所述半导体层在所述衬底基板上的投影。

11、一种阵列基板，包括显示区和非显示区，以及位于所述非显示区中的如权利要求 1-10 任一项所述的静电释放组件。

12、根据权利要求 11 所述的阵列基板，还包括栅线、数据线以及公共电极线；

其中，所述栅线或所述数据线与所述静电释放组件中的第一电极相连；所述公共电极线与所述静电释放组件中的第二电极相连；

或者，

所述栅线与所述静电释放组件中的所述第一电极相连；所述数据线与所述静电释放组件中的所述第二电极相连。

13、根据权利要求 12 所述的阵列基板，其中，所述静电释放组件中的所述第一电极和所述第二电极与所述栅线和所述数据线之一同层设置；或者

所述显示区还包括像素电极，或像素电极和公共电极，所述静电释放组件中的所述第一电极和所述第二电极与所述像素电极或所述公共电极同层设置。

14、根据权利要求 12 所述的阵列基板，其中，所述静电释放组件中的第一辅助电极与所述栅线或所述数据线同层设置。

15、一种阵列基板的制备方法，包括：

在显示区形成显示结构，在非显示区形成权利要求 1-10 任一项所述的静电释放组件。

16、根据权利要求 15 所述的制备方法，其中，所述静电释放组件与所述显示结构同步形成。

17、根据权利要求 15 或 16 所述的制备方法，其中，所述显示结构包括栅极、栅线、源极、漏极、数据线及像素电极;

所述第一电极和所述第二电极与所述栅极、所述栅线通过同一次构图工艺形成；或者，

所述第一电极和所述第二电极与所述源极、所述漏极、及所述数据线通过同一次构图工艺形成；或者，

所述第一电极和所述第二电极与所述像素电极通过同一次构图工艺形成。

18、根据权利要求 15 或 16 所述的制备方法，其中，所述显示结构包括公共电极;

所述第一电极和所述第二电极与所述公共电极通过同一次构图工艺形成。

19、根据权利要求 15 或 16 所述的制备方法，其中，所述显示结构包括栅极、栅线、源极、漏极以及数据线;

所述第一辅助电极和第二辅助电极与所述栅极、所述栅线通过同一次构图工艺形成；或者，

所述第一辅助电极和第二辅助电极与所述源极、所述漏极、所述数据线通过同一次构图工艺形成。

20、一种显示装置，包括权利要求 11-14 任一项所述的阵列基板。

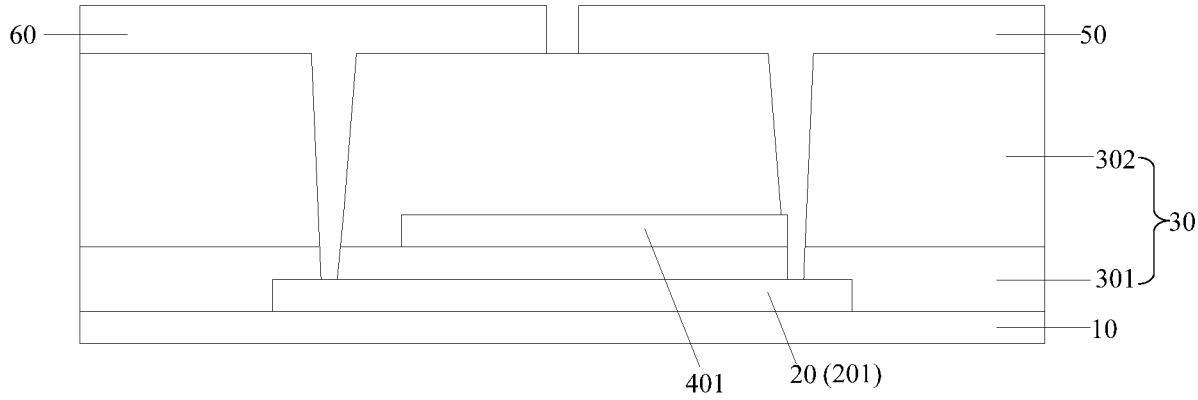

60
50
302
30
301
10
401
20 (201)

图 1(a)

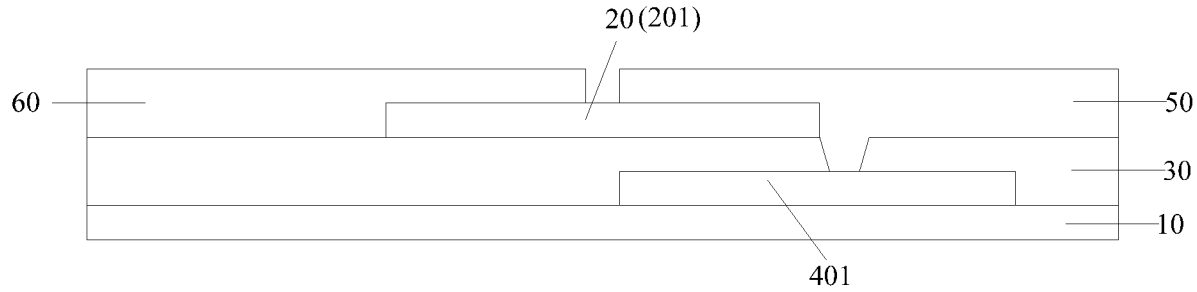

20 (201)
60
50
30
10
401

图 1(b)

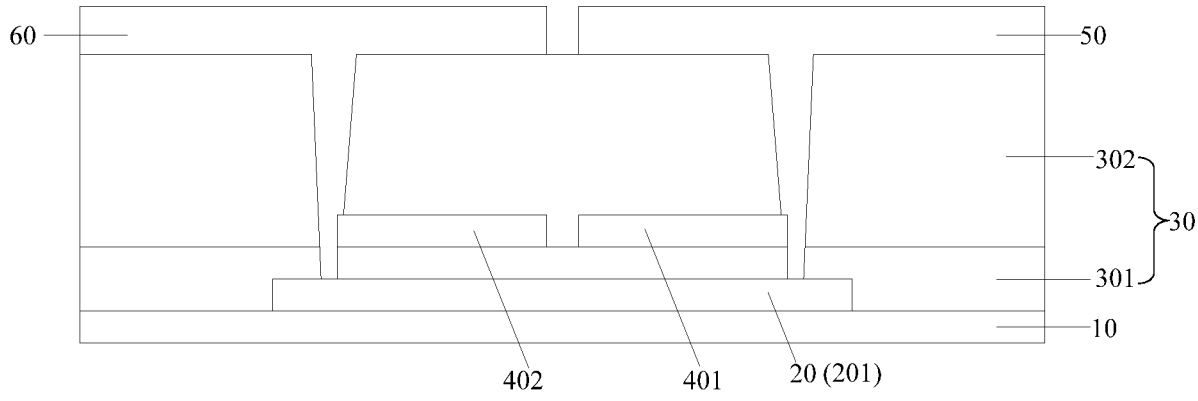

60
50
302
30
301
10
402
401
20 (201)

图 1(c)

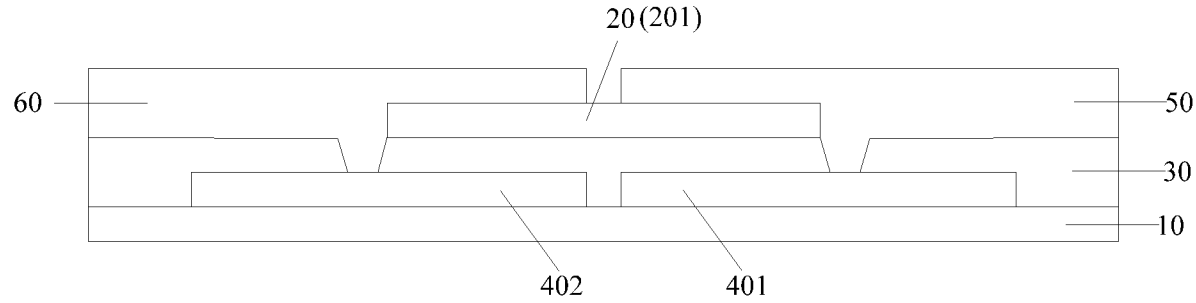


图 1(d)

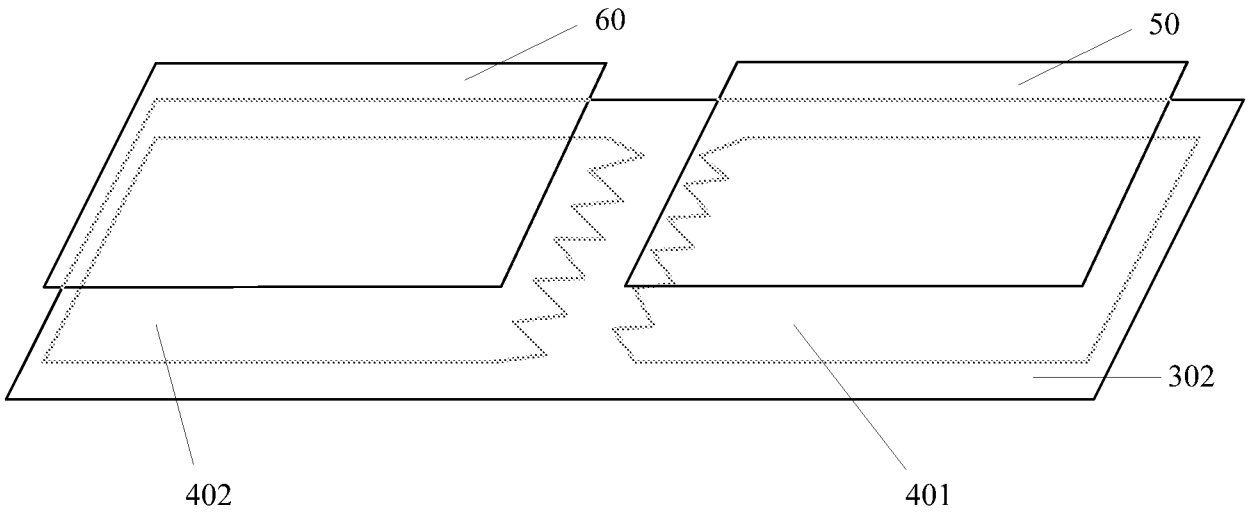


图 2(a)

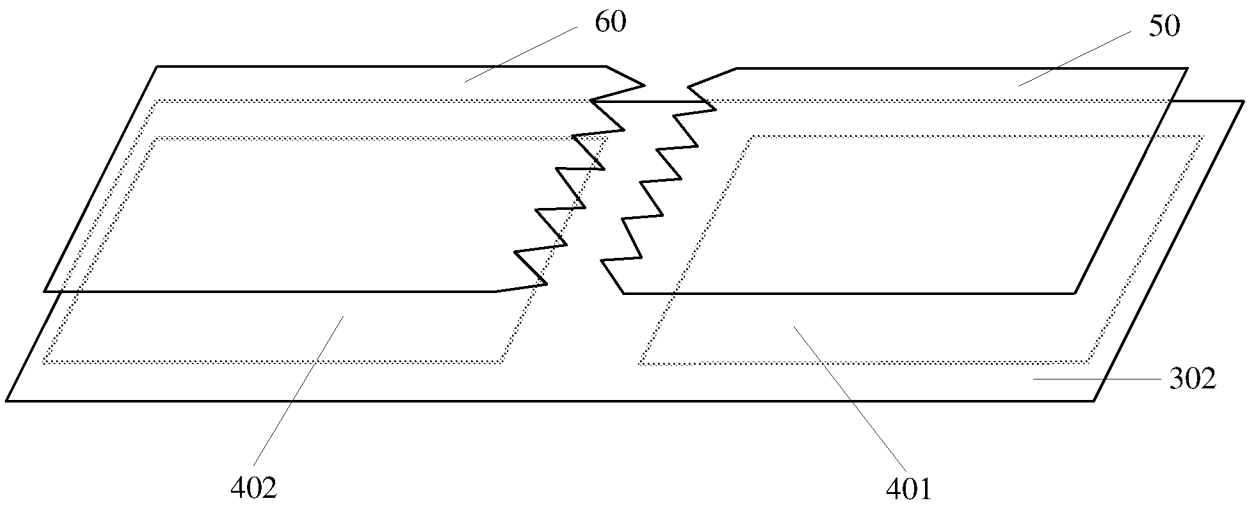


图 2(b)

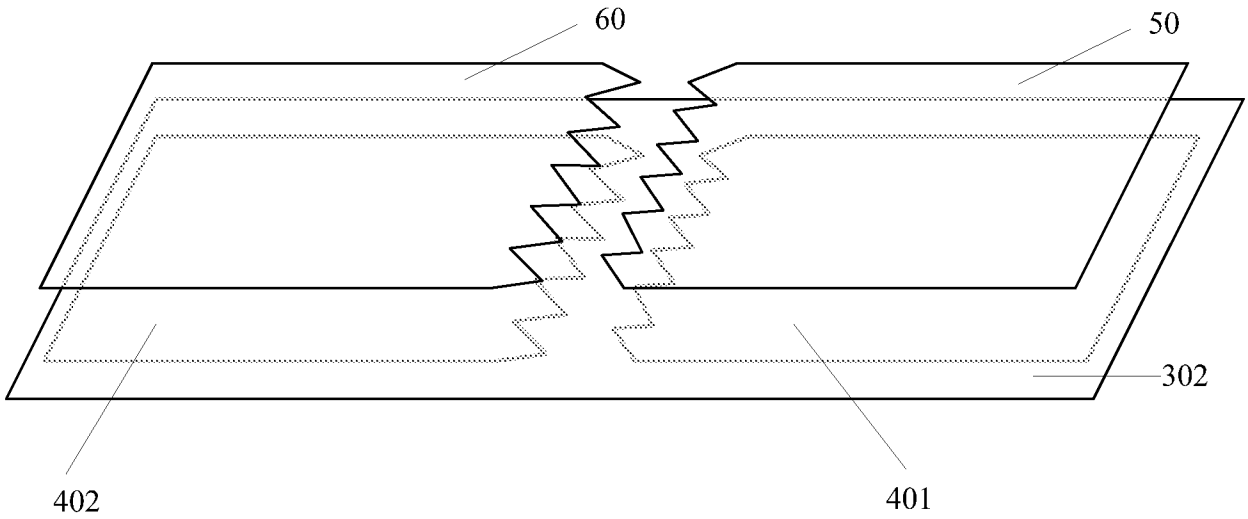


图 2(c)

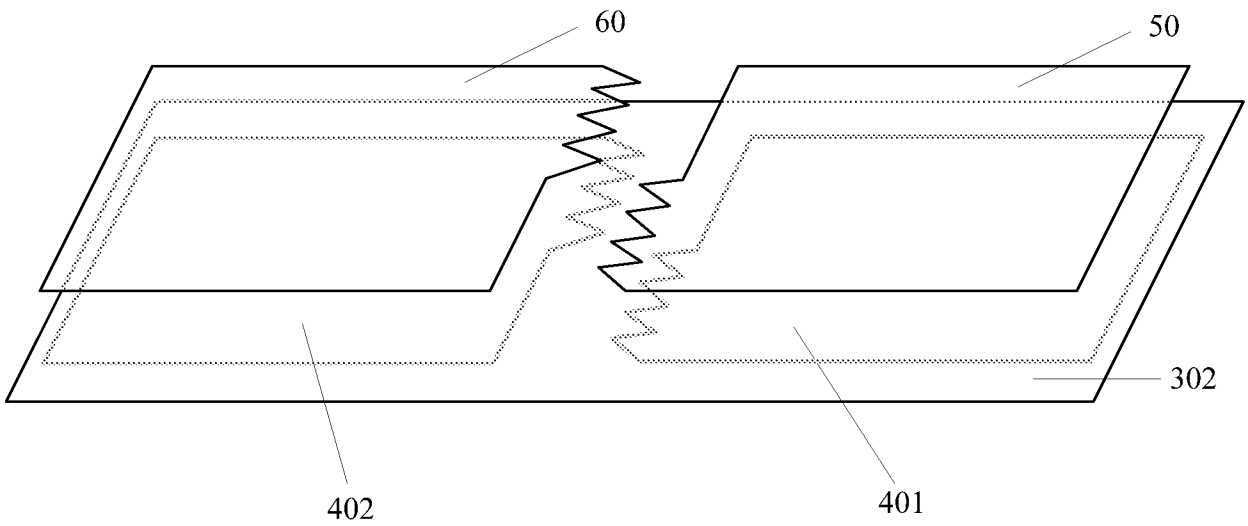


图 3

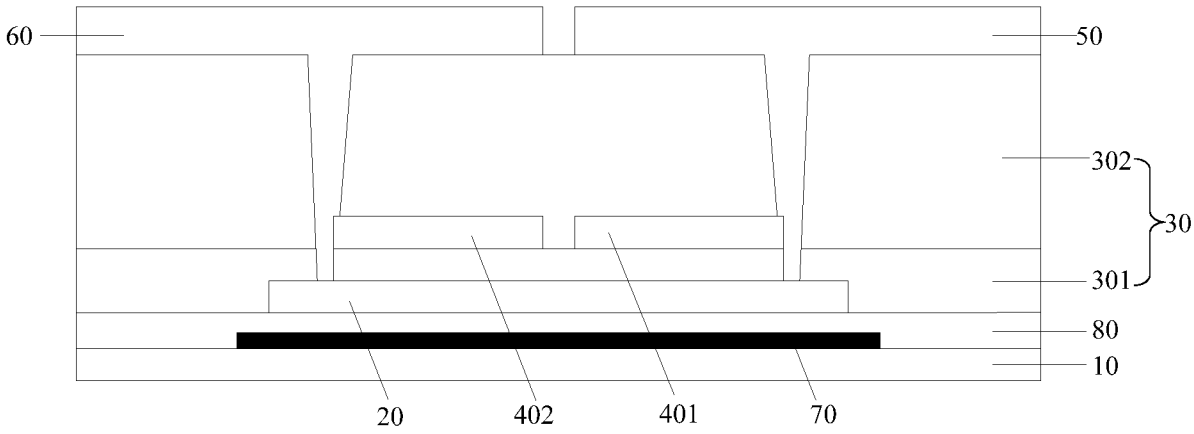

60
50
302
30
301
80
10
20
402
401
70

图 4

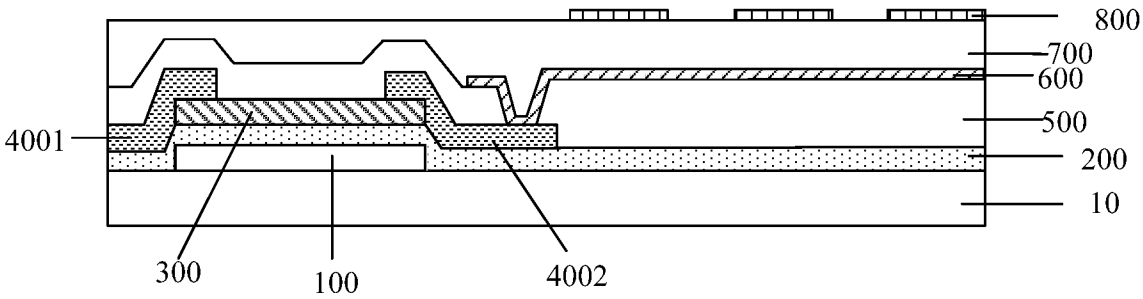

800
700
600
500
200
10
4001
300
100
4002

图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/083204

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/02 (2006.01) i; H01L 27/12 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

DWPI, CNTXT, CNABS, CNKI: sawtooth, tip, interval, ESD, electro static, discharge, protect, electrode, auxiliary, display, panel, gap, tip

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 105810677 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 27 July 2016 (27.07.2016) description, paragraphs [0036]-[0092], and figures 1-4	1-20
A	CN 101226954 A (SAMSUNG SDI CO., LTD.) 23 July 2008 (23.07.2008) the whole document	1-20
A	CN 103928456 A (SHANGHAI AVIC OPTOELECTRONICS CO., LTD. et al.) 16 July 2014 (16.07.2014) the whole document	1-20
A	US 2010157501 A1 (ASAKURA et al.) 24 June 2010 (24.06.2010) the whole document	1-20

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
07 July 2017	14 July 2017
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer ZHAO, Duan Telephone No. (86-10) 62411328

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/083204

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105810677 A	27 July 2016	None	
CN 101226954 A	23 July 2008	EP 1947697 B1	25 December 2013
		KR 100788589 B1	26 December 2007
		CN 101226954 B	18 June 2014
		EP 1947697 A1	23 July 2008
		US 8035298 B2	11 October 2011
		JP 2008176256 A	31 July 2008
		JP 4767877 B2	07 September 2011
		US 2008174238 A1	24 July 2008
CN 103928456 A	16 July 2014	CN 103928456 B	30 November 2016
US 2010157501 A1	24 June 2010	JP 5196330 B2	15 May 2013
		KR 20100070997 A	28 June 2010
		US 8199451 B2	12 June 2012
		JP 2010165665 A	29 July 2010

国际检索报告

国际申请号
PCT/CN2017/083204

A. 主题的分类

H01L 27/02(2006.01)i; H01L 27/12(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

DWPI，CNTXT，CNABS，CNKI：静电，释放，放电，保护，电极，辅助，显示，面板，锯齿，尖端，间隔，ESD，electro static，discharge，protect，electrode，auxiliary，display，panel，gap，tip

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN 105810677 A (京东方科技集团股份有限公司 等) 2016年 7月 27日 (2016-07-27) 说明书第36-92段，附图1-4	1-20
A	CN 101226954 A (三星SDI株式会社) 2008年 7月 23日 (2008-07-23) 全文	1-20
A	CN 103928456 A (上海中航光电子有限公司 等) 2014年 7月 16日 (2014-07-16) 全文	1-20
A	US 2010157501 A1 (ASAKURA 等) 2010年 6月 24日 (2010-06-24) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2017年 7月 7日	2017年 7月 14日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	赵端
传真号 (86-10)62019451	电话号码 (86-10)62411328

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/083204

检索报告引用的专利文件			公布日（年/月/日）	同族专利			公布日（年/月/日）
CN	105810677	A	2016年 7月 27日	无			
CN	101226954	A	2008年 7月 23日	EP	1947697	B1	2013年 12月 25日
				KR	100788589	B1	2007年 12月 26日
				CN	101226954	B	2014年 6月 18日
				EP	1947697	A1	2008年 7月 23日
				US	8035298	B2	2011年 10月 11日
				JP	2008176256	A	2008年 7月 31日
				JP	4767877	B2	2011年 9月 7日
				US	2008174238	A1	2008年 7月 24日
CN	103928456	A	2014年 7月 16日	CN	103928456	B	2016年 11月 30日
US	2010157501	A1	2010年 6月 24日	JP	5196330	B2	2013年 5月 15日
				KR	20100070997	A	2010年 6月 28日
				US	8199451	B2	2012年 6月 12日
				JP	2010165665	A	2010年 7月 29日