(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2022 年 4 月 21 日 (21.04.2022)

WIPO | PCT

(10) 国际公布号
WO 2022/077971 A1

(51) 国际专利分类号:
G11C 29/52 (2006.01) *G11C 11/4078* (2006.01)
G11C 11/406 (2006.01)

(21) 国际申请号: PCT/CN2021/105582

(22) 国际申请日: 2021 年 7 月 9 日 (09.07.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202011111033.5 2020年10月16日 (16.10.2020) CN

(71) 申请人: 长鑫存储技术有限公司 (**CHANGXIN MEMORY TECHNOLOGIES, INC.**) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230000 (CN)。

(72) 发明人: 许小峰 (**XU, Xiaofeng**); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230000 (CN)。

(74) 代理人: 北京名华博信知识产权代理有限公司 (**BOXIN CHINA INTELLECTUAL PROPERTY**); 中国北京市海淀区黑泉路8号1幢4层101-10号, Beijing 100192 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) **Title:** MEMORY TEST METHOD

(54) 发明名称: 存储器测试方法

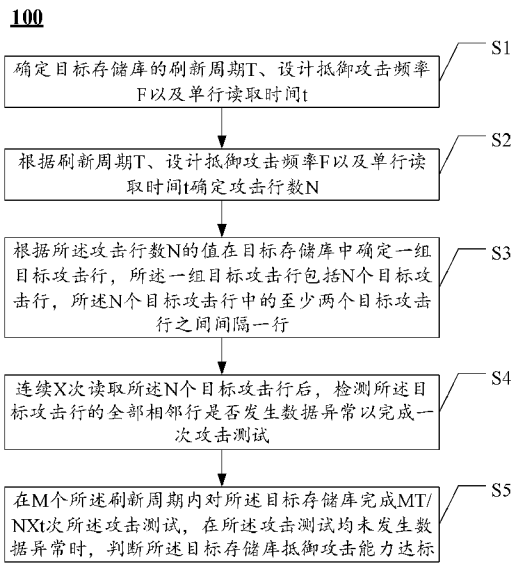

图 1

S1 Determine a refresh period T, a designed attack defense frequency F and a single-row read time t of a target repository

S2 Determine the number N of attack rows according to the refresh period T, the designed attack defense frequency F and the single-row read time t

S3 Determine a group of target attack rows in the target repository according to the value of the number N of attack rows, wherein the group of target attack rows comprises N target attack rows, and at least two target attack rows of the N target attack rows are separated by one row

S4 After the N target attack rows are read X consecutive times, detect whether data exception occurs in all adjacent rows of the target attack rows, so as to complete an attack test

S5 Perform the attack test on the target repository MT/NXt times during M refresh periods, and when no data exception occurs in the attack test, determine that the attack defense capability of the target repository reaches a standard

(57) **Abstract:** A memory test method, comprising: determining a refresh period T, a designed attack defense frequency F and a single-row read time t of a target repository (S1); determining the number N of attack rows according to the refresh period T, the designed attack defense frequency F and the single-row read time t (S2); determining a group of target attack rows in the target repository according to the value of the number N of attack rows, wherein the group of target attack rows comprises N target attack rows, and at least two target attack rows of the N target attack rows are separated by one row (S3); after the N target attack rows are read X consecutive times, detecting whether data exception occurs in all adjacent rows of the target attack rows, so as to complete an attack test (S4); and performing the attack test on the target repository MT/NXt times during M refresh periods, and when no data exception occurs in the attack test, determining that the attack defense capability of the target repository reaches a standard (S5).

WO 2022/077971 A1

[见续页]

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：
— 包括国际检索报告(条约第21条(3))。

(57) 摘要：一种存储器测试方法，所述方法包括：确定目标存储库的刷新周期T、设计抵御攻击频率F以及单行读取时间t（S1）；根据刷新周期T、设计抵御攻击频率F以及单行读取时间t确定攻击行数N（S2）；根据所述攻击行数N的值在目标存储库中确定一组目标攻击行，所述一组目标攻击行包括N个目标攻击行，所述N个目标攻击行中的至少两个目标攻击行之间间隔一行（S3）；连续X次读取所述N个目标攻击行后，检测所述目标攻击行的全部相邻行是否发生数据异常以完成一次攻击测试（S4）；在M个所述刷新周期内对所述目标存储库完成MT/NXt次所述攻击测试，在所述攻击测试均未发生数据异常时，判断所述目标存储库抵御攻击能力达标（S5）。

存储器测试方法

本公开要求在 2020 年 10 月 16 日提交中国专利局、申请号为202011111033.5、发明名称为“存储器测试方法”的中国专利申请的优先权，其全部内容通过引用结合在本公开中。

技术领域

本公开涉及但不限于一种存储器测试方法。

背景技术

行锤效应是指在 DRAM 的一个刷新周期中如果一行存储单元在短时间内被多次读取，其物理相连的相邻行的存储单元会出现位翻转（BitFlip）现象，导致数据异常。黑客常常利用存储器的行锤效应做攻击，为了防止攻击产生的行锤效应，存储器生产厂商通常通过监控程序判断存储器是否遭受攻击，进而在判断遭受攻击时激活主动刷新，避免出现行锤效应。

为了测试存储器的保护程序是否足够强壮，需要使用攻击测试程序对存储器进行攻击测试。由于不同存储器设置的保护程序不同，相关技术中测试存储器抵御攻击能力的方法能够突破的存储器设置的保护程序较少，导致攻击测试的成功率很高。这种情况下通过测试的存储器实际上可能无法抵抗较为灵活的攻击策略，无法保证能够面对绝大部分改进后的攻击场景，即可靠性验证不足。

需要说明的是，在上述背景技术部分公开的信息仅用于加强对本公开的背景的理解，因此可以包括不构成对本领域普通技术人员已知的现有技术的信息。

发明内容

以下是对本公开详细描述的主题的概述。本概述并非是为了限制权利要求的保护范围。

本公开的目的在于提供一种存储器测试方法，用于至少在一定程度上克

服由于相关技术的限制和缺陷而导致的无法有效验证 DRAM 抵抗行锤效应攻击的能力的问题。

根据本公开实施例的第一方面，提供一种存储器测试方法，包括：确定目标存储库的刷新周期T、设计抵御攻击频率F以及单行读取时间t；根据刷新周期T、设计抵御攻击频率F以及单行读取时间t确定攻击行数N；根据所述攻击行数N的值在目标存储库中确定一组目标攻击行，所述一组目标攻击行包括N个目标攻击行，所述N个目标攻击行中的至少两个目标攻击行之间间隔一行；连续X次读取所述N个目标攻击行后，检测所述目标攻击行的全部相邻行是否发生数据异常以完成一次攻击测试；在M个所述刷新周期内对所述目标存储库完成 MT/NXt 次所述攻击测试，在所述攻击测试均未发生数据异常时，判断所述目标存储库抵御攻击能力达标。

本公开实施例通过根据存储器自身特征数值确定攻击方案，可以实现以高于存储器设计抵御攻击能力的攻击频率对存储器进行攻击测试，从而可以有效验证存储器是否具有符合标称频率的行锤效应攻击抵抗能力。

应当理解的是，以上的一般描述和后文的细节描述仅是示例性和解释性的，并不能限制本公开。

在阅读并理解了附图和详细描述后，可以明白其他方面。

附图说明

并入到说明书中并且构成说明书的一部分的附图示出了本申请的实施例，并且与描述一起用于解释本公开实施例的原理。在这些附图中，类似的附图标记用于表示类似的要素。下面描述中的附图是本公开的一些实施例，而不是全部实施例。对于本领域技术人员来讲，在不付出创造性劳动的前提下，可以根据这些附图获得其他的附图。

一个或多个实施例通过与之对应的附图中的图片进行示例性说明，这些示例性说明并不构成对实施例的限定，附图中具有相同参考数字标号的元件表示为类似的元件，除非有特别申明，附图中的图不构成比例限制。

图 1 是本公开示例性实施例中存储器测试方法的流程图。

图 2 是本公开一个实施例中一组目标攻击行的示意图。

图 3 是本公开另一个实施例中一组目标攻击行的示意图。

图 4 是本公开再一个实施例中一组目标攻击行的示意图。

图 5 是本公开再一个实施例中一组目标攻击行的示意图。

图 6 是图 2 所示实施例中对待测存储器进行测试的流程图。

图 7 是图 3 所示实施例中对待测存储器进行测试的流程图。

图 8 是图 4 或图 5 所示实施例中对待测存储器进行测试的流程图。

图 9 是本公开实施例的实现环境的一个示意图。

具体实施方式

现在将参考附图更全面地描述示例实施方式。然而，示例实施方式能够以多种形式实施，且不应被理解为限于在此阐述的范例；相反，提供这些实施方式使得本公开将更加全面和完整，并将示例实施方式的构思全面地传达给本领域的技术人员。所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施方式中。在下面的描述中，提供许多具体细节从而给出对本公开的实施方式的充分理解。然而，本领域技术人员将意识到，可以实践本公开的技术方案而省略所述特定细节中的一个或更多，或者可以采用其它的方法、组元、装置、步骤等。在其它情况下，不详细示出或描述公知技术方案以避免喧宾夺主而使得本公开的各方面变得模糊。

此外，附图仅为本公开的示意性图解，图中相同的附图标记表示相同或类似的部分，因而将省略对它们的重复描述。附图中所示的一些方框图是功能实体，不一定必须与物理或逻辑上独立的实体相对应。可以采用软件形式来实现这些功能实体，或在一个或多个硬件模块或集成电路中实现这些功能实体，或在不同网络和/或处理器装置和/或微控制器装置中实现这些功能实体。

下面结合附图对本公开示例实施方式进行详细说明。

图 1 示意性示出本公开示例性实施例中存储器测试方法的流程图。

参考图 1，存储器测试方法 100 可以包括：

步骤 S1，确定目标存储库的刷新周期 T、设计抵御攻击频率 F 以及单行读取时间 t；

步骤 S2，根据刷新周期 T、设计抵御攻击频率 F 以及单行读取时间 t 确定攻击行数 N；

步骤 S3，根据所述攻击行数 N 的值在目标存储库中确定一组目标攻击行，所述一组目标攻击行包括N个目标攻击行，所述N个目标攻击行中的至少两个目标攻击行之间间隔一行；

步骤 S4，连续 X 次读取所述 N 个目标攻击行后，检测所述目标攻击行的全部相邻行是否发生数据异常以完成一次攻击测试；

步骤S5，在M个所述刷新周期内对所述目标存储库完成MT/NXt次所述攻击测试，在所述攻击测试均未发生数据异常时，判断所述目标存储库抵御攻击能力达标。

本公开实施例通过根据存储器自身特征数值确定攻击方案，可以实现以高于存储器设计抵御攻击能力的攻击频率测试存储器，从而可以有效验证存储器是否具有符合标称频率的行锤效应攻击抵抗能力。

下面，对存储器测试方法 100 的各步骤进行详细说明。

在本公开实施例中，对待测存储器的各存储库进行逐一测试。步骤 S1~步骤 S5 是对一个存储库进行测试的步骤，对待测存储器的每个存储库进行如步骤 S1~步骤 S5 的操作，即可完成对待测存储器的测试。

在步骤 S1，确定目标存储库的刷新周期 T、设计抵御攻击频率 F 以及单行读取时间 t。

一般而言，存储器的设定刷新周期为 64ms。在两次刷新之间，在不被操作的情况下，一行存储单元的状态几乎不自主改变（会存在少量漏电现象）。如果在短时间内对目标行的两个相邻行（上一行和下一行）进行读取，则该目标行的存储单元存在一定概率出现位翻转现象（Bit Flip），此时称该目标行产生行锤效应（Row Hammer）。

为了防止非法程序在短时间内迅速读取存储器的相近多行，利用行锤效应使存储器中的一行或多行存储单元出现位翻转，存储器在设计时，通常采取保护机制，即在检测到两次刷新之间存储器被读取次数（即读取频率）超过预设值时，触发主动刷新以使可能出现位翻转的存储单元迅速还原，抵御攻击。存储器自身程序设计能够抵御的攻击频率不同，因此对于不同的存储器，在测试其抵御攻击能力之前需要获取其设计抵御攻击频率 F，以便确立攻击频率大于 F 的攻击方案，有效验证存储器抵御攻击的能力。在一些实施例中，存储器的设计抵御攻击频率 F 为 200k 次或 50k 次。

此外，不同种类存储器的单行读取时间不同，即攻击耗时不同，为了计算出在刷新周期内攻击频率大于 F 的攻击方案，还需要获取该存储器的单行读取时间。在一个实施例中，存储器的单行读取时间为 85ns。

在步骤 S2，根据刷新周期 T、设计抵御攻击频率 F 以及单行读取时间 t 确定攻击行数 N。

为了在刷新周期内实现频率大于 F 的攻击方案，首先需要确定每次攻击能够读取的行数。在一个实施例中，可以根据以下公式确定攻击行数 N：

$$N=[T/Ft] \quad (1)$$

公式（1）的含义是对 T/Ft 的结果进行取整。

例如，当T=64ms，F=200k次，t=85ns时，为了在64ms内完成超过200k次的攻击测试，每次攻击测试的允许时间为 T/F=64ms/200k=320ns，在这个允许时间内最多能够读取 320/85≈3.76 行，由于只能读取整数行，对该结果取整，即可得到 N=3，即对于该存储器，每次攻击测试最多能够完整读取 3 行。

同理，当 T=64ms，F=50k 次，t=85ns 时，为了在 64ms 内完成超过 50k 次的攻击测试，每次攻击测试的允许时间为 T/F=64ms/50k=1280ns，在这个允许时间内最多能够读取 1280/85≈15.1 行，由于只能读取整数行，对该结果取整，即可得到 N=15，即对于该存储器，每次攻击测试最多能够完整读取 15 行。

每次攻击的行数越多，越能够增加破坏 DRAM 防御机制的概率，即攻击强度较大，因此，在本公开的一些实施例中，可以直接使用公式（1）确定的 N 值设计攻击方案，以实现一次攻击操作能够读取的目标攻击行的数量的最大化，进而实现攻击能力最大化。

在步骤S3，根据所述攻击行数N的值在目标存储库中确定一组目标攻击行，所述一组目标攻击行包括N个目标攻击行，所述N个目标攻击行中的至少两个目标攻击行之间间隔一行。

DRAM 的保护机制一般是概率性的采样保护，如果仅攻击某一行，被 DRAM 保护机制发现的概率会较高，导致攻击难度低，无法有效测试出DRAM的真实抵御攻击能力。因此，本公开实施例设置N个目标攻击行，并使用多种方式设置 N 个目标攻击行的排布，以形成多种攻击方案，全方位地

测试 DRAM 的抵御攻击能力。

在每个攻击方案中，为了尽快诱导至少一个存储单元产生位翻转，本公开实施例设置目标攻击行中的至少两个目标攻击行之间间隔一行，以诱导这两个目标攻击行中间的行出现行锤效应。

根据每次攻击最多能够读取的攻击行数 N 来确定攻击方案。在攻击行数较少，即测试频率较高时，可以采用的攻击方案较少，为了尽可能增加攻破存储器自身防御方案的能力，可以设置固定攻击行，即在每次攻击测试中，均攻击（读取）若干相同行，以增加该固定攻击行的相邻行出现行锤效应的可能。在攻击行数较多，即测试频率相对较低时，在单次攻击测试中攻击次数较多，此时可以使用多次随机读取或循环读取方案诱导存储器出现行锤效应。

图 2 是本公开一个实施例中一组目标攻击行的示意图。

参考图 2，在攻击行数 N 小于预设值时，目标存储库对应的第 i 组目标攻击行包括 n 个固定攻击行和 m 个移动攻击行，N=m+n；其中，n 个固定攻击行的行号为随机确定，固定攻击行的行号在目标存储库对应的每组目标攻击行中均相同；m 个移动攻击行之间均间隔一行，第 i 组目标攻击行中 m 个移动攻击行的最小行号为 x-1+i，x 为第 1 组目标攻击行中 m 个移动攻击行的最小行号，x 为随机确定。

图 2 所示实施例中，T=64ms，F=200k 次，t=85ns，N=3，n=1，m=2，预设值例如可以为 3~15 之间的任意整数。固定攻击行 21 的行号为随机确定。由于两个移动攻击行 22 之间间隔一行，仅需确定行号最小的移动攻击行 22 的行号即可。移动攻击行 22 的行号也可以为随机确定。

为了尽可能增强攻击效果，提高目标攻击行的相邻行出现行锤效应的概率，可以设置固定攻击行 21 的行号和移动攻击行 22 的行号差值较小，例如为 4。

图 3 是本公开另一个实施例中一组目标攻击行的示意图。

参考图 3，在另一个实施例中，在攻击行数 N 小于预设值时，目标存储库对应的第 i 组目标攻击行包括 n 个固定攻击行和 m 个移动攻击行，N=m+n；其中，n 个固定攻击行之间均间隔一行，n 个固定攻击行对应的最小行号为随机确定，n 个固定攻击行的行号在目标存储库对应的每组目标攻

击行中均相同；m 个移动攻击行的行号均为随机确定，m 个移动攻击行的行号在目标存储库对应的每组目标攻击行中不完全相同。

在图 3 所示实施例中，T=64ms，F=200k 次，t=85ns，N=3，n=2，m=1，预设值例如可以为 3~15 之间的任意整数。由于两个固定攻击行 31 之间间隔一行，仅需确定行号最小的固定攻击行 31 的行号即可，在一个实施例中，固定攻击行 31 的行号为随机确定。移动攻击行 32 的行号也可以为随机确定。为了尽可能增强攻击效果，提高目标攻击行的相邻行出现行锤效应的概率，可以设置行号最小的固定攻击行 31 的行号和移动攻击行 32 的行号差值较小，例如为 6。

图 4 是本公开再一个实施例中一组目标攻击行的示意图。

参考图 4，在攻击行数 N 大于等于预设值时，目标存储库对应的第 i 组目标攻击行包括 N 个移动攻击行 41，每个移动攻击行与至少一个其他移动攻击行之间间隔一行，第 i 组目标攻击行中 N 个移动攻击行的最小行号为 x-1+i，x 为第 1 组目标攻击行中 N 个移动攻击行的最小行号，x 为随机确定。

图 4 所示实施例中，T=64ms，F=50k 次，t=85ns，N=15（未完全示出），预设值例如可以为 3~15 之间的任意整数。由于单次攻击测试中可以利用的攻击行数较多，正常读取即能够实现攻击目的，但是为了提高目标攻击行的相邻行出现行锤效应的概率，可以设置每个移动攻击行至少与一个其他攻击行之间间隔一行，如图 4 所示。由于各移动攻击行之间的相对位置关系确定，因此在确定一组移动攻击行时，仅需确定行号最小的移动攻击行的行号，即可确定全组移动攻击行的行号。在一个实施例中，行号最小的移动攻击行的行号可以为随机确定。

当攻击行数 N 较大时，可选择的攻击方案更多。在一个实施例中，可以在 N 大于等于预设值时，响应来自于用户的攻击行数修改指令，更新攻击行数 N 的值。即，可以将计算出的攻击行数 N 推荐给用户，当用户想要增加攻击频率的时候，可以在攻击行数 N 的基础上减小，通过输入较小的更新后的 N 值，实现攻击频率的增加。但是，由于本公开中攻击行数 N 的值是根据满足攻击条件（攻击频率不小于待测存储器的设计抵御攻击频率）的最低要求来计算的，如果用户增加 N 的值，则无法实现攻击频率大于等于设计抵御攻击频率的攻击，因此，在这种情况下，仅允许用户减小 N 值以增加攻击频

率，不允许用户增加 N 值降低攻击频率。

图 5 是本公开再一个实施例中一组目标攻击行的示意图。

参考图 5，在攻击行数 N 大于等于预设值时，目标存储库对应的第 i 组目标攻击行包括N个移动攻击行51，此时可以设置在N个移动攻击行中，每两个移动攻击行之间间隔一行。相比于图 4 所示实施例，图 5 所示实施例中移动攻击行的位置设置更紧凑，更容易诱导各移动攻击行之间的行出现行锤效应。

在步骤 S4，连续 X 次读取所述 N 个目标攻击行后，检测所述目标攻击行的全部相邻行是否发生数据异常以完成一次攻击测试。

确定一组目标攻击行的组成形式后，在多次攻击测试中，可以对相同形式、行号变化的移动攻击行进行读取。

例如，对于图 2 所示实施例，如果确定在一个刷新周期内完成 i 次攻击测试，则可以将第 1 次攻击测试对应的第 1 组目标攻击行中的固定攻击行的行号随机确定为 z1，移动攻击行的最小行号随机确定为 x，连续读取 X 次该第 1 组目标攻击行，检测这些目标攻击行的全部相邻行是否发生数据异常以完成一次攻击测试。进行第 2 次攻击测试时，第 2 组目标攻击行的形式与第 1 组相同，固定攻击行的行号仍旧为 z1，移动攻击行的最小行号为 x+1；进行第 3 次攻击测试时，第 3 组目标攻击行中的固定攻击行的行号仍旧为 z1，移动攻击行的最小行号为 x+2。以此类推，进行第 i 次攻击测试时，第 i 组目标攻击行中的固定攻击行的行号仍旧为 z，移动攻击行的最小行号为 x-1+i。

在第二个刷新周期内进行测试时，可以重新确定目标攻击行的行号，以提供更丰富的攻击方案。例如，在图 2 所示实施例中，可以在第二个刷新周期内设置第 1 次攻击测试对应的固定攻击行的行号为 z2，移动攻击行的最小行号为y。按照上述逻辑，在第二个刷新周期内，进行第i次攻击测试时，固定攻击行的行号仍旧为 z2，移动攻击行的最小行号为 y-1+i。

同理，对于图 3 所示实施例，在一个刷新周期内，可以在进行第 1 次攻击测试时，将第 1 组目标攻击行的固定攻击行的最小行号随机设置为 z1，将移动攻击行的行号随机设置为 x，从而在同一刷新周期内的第 i 次攻击测试中，第 i 组目标攻击行中固定攻击行的最小行号仍旧为 z1，移动攻击行的行号为 x-1+i。在第二个刷新周期内，第 1 组攻击测试对应的第 1 组目标攻击行

中固定攻击行的最小行号被随机设置为 z2，移动攻击行的行号被随机确定为 y；第 i 组攻击测试对应的第 1 组目标攻击行中固定攻击行的最小行号仍旧为 z2，移动攻击行的行号变更为 y-1+i。

对于图 4 和图 5 所示实施例，在移动攻击行之间的间距确定的情况下，一个刷新周期内的第 1 组测试对应的移动攻击行的最小行号为 x，第 i 组测试对应的移动攻击行的最小行号为 x-1+i。第二个刷新周期内，重新随机确定移动攻击行的最小行号。图 4 和图 5 所示实施例适用于长时间的纯随机测试。

通过在刷新周期内变更移动攻击行的行号、在刷新周期之间变更全部目标攻击行的行号，可以对每一种攻击方案进行充分的测试，并设置更丰富的攻击方案。

在步骤 S4，每次攻击测试不但包括正常攻击（读取）的时间，还包括验证相邻行是否出现行锤效应的时间。为了增加攻击频率，需要尽量减少验证行锤效应占用的时间，即减少验证的相邻行；为了提高验证准确率，需要尽量增加验证行锤效应占用的时间。因此，一次攻击测试需要验证的相邻行的行数可以由本领域技术人员根据实际情况自行设置。

在图 2 所示实施例中，N=3 时，则设置验证的相邻行的行数为 1，被验证的相邻行是两个移动攻击行之间的行。在图 3 所示实施例中，N=3 时，则设置被验证的相邻行是两个固定攻击行之间的行。由于在图 2 和图 3 所示实施例中，N=3，施加 200k 次攻击操作，满足测试需求的单纯攻击时间是 3*85ns*200k=51ms，由于一个刷新周期为 64ms，可以利用中间多出的 13ms 设置更多次的攻击操作，以及设置每次验证相邻行的数量和验证相邻行操作的次数（即设置 X 的值）。

在图 4 或图 5 所示实施例中，可以根据 N 的值设置一个刷新周期内攻击测试的数量、每次攻击测试对应的 X 值和验证的相邻行的数量。例如，当 N=15，设计抵御攻击频率为 50k 次时，满足测试需求的单纯攻击时间是 15*85ns*50k=63.75ms，由于一个刷新周期为 64ms，一个刷新周期内有 250us 可供验证相邻行，即能验证 250000/85≈2941 个相邻行。如果一次验证相邻行操作（即一次攻击测试的结尾）需要验证 14 个相邻行（每两个目标攻击行之间的行的总数），则该攻击方案中，最多可以在一个刷新周期内设置

2941/14≈210 次攻击测试。

以上确定 X 值、每次攻击测试验证的相邻行的数量的方案仅为示例，本领域技术人员可以根据实际情况自行设置。

在步骤 S5，在 M 个所述刷新周期内对所述目标存储库完成 MT/NXt 次所述攻击测试，在所述攻击测试均未发生数据异常时，判断所述目标存储库抵御攻击能力达标。

由上述分析可知，一次攻击测试为 X 次读取 N 个目标攻击行，则一次攻击测试的测试时间至少为 NXt，该测试时间不包括验证相邻行是否出现行锤效应的时间。即，在一个刷新周期 T 内，可以最多进行 T/NXt 次攻击测试。如果对目标存储库进行 M 个刷新周期的测试，则对目标存储库施加的攻击测试的次数为 MT/NXt 次。

对目标存储库进行 M 个刷新周期的攻击测试后，如果每次攻击测试均未发现数据异常，则可以判断目标存储库抵御攻击能力达标。如果有一次攻击测试发现数据异常，则可以停止后续攻击测试，直接判断目标存储库抵御攻击能力不达标；或者，如果在 MT/NXt 次刷新测试中有至少预设值次（例如 3 次）出现数据异常，判断目标存储库抵御攻击能力不达标。

测试一个目标存储库后，继续测试待测存储器的其他存储库，直至完成对待测存储器中全部存储库的测试。

图 6 是图 2 所示实施例中对待测存储器进行测试的流程图。

在图 6 所示实施例中，测试流程可以包括：

步骤 S600，设置目标存储库序号 z=0，根据步骤 S1~步骤 S3 随机确定固定攻击行的行号 i 和移动攻击行的最小行号 j；

步骤 S601，读取存储库 k 的第 i 行；

步骤 S602，读取存储库 k 的第 j 行；

步骤 S603，读取存储库 k 的第 j+2 行；

步骤 S604，判断本轮读取的序号即读取次数是否达到 X，如果否，进入步骤 S605，如果是，进入步骤 S606；

步骤 S605，将读取次数加一返回步骤 S601；

步骤 S606，读取存储库 k 的第 j+1 行以验证是否出现行锤效应；

步骤 S607，判断是否达到单周期预设攻击测试次数，如果否，进入步骤

S608，如果是，进入步骤 S609；

步骤 S608，对攻击次数加一、将读取次数清零、对 j 加一后返回步骤 S601；

步骤 S609，判断测试周期数是否达到 M，如果否，进入步骤 S610，如果是，进入步骤 S611；

步骤 S610，对测试周期数、i、j 均加一，对攻击测试次数和读取次数清零后返回步骤 S601；

步骤 S611，判断 k 是否为待测存储器中存储库的最大序号，如果否，进入步骤 S612，如果是，进入步骤 S613；

步骤 S612，清零测试周期数、攻击测试次数、读取次数，将 k 加一，重新随机确定 i 和 j 后返回步骤 S601；

步骤 S613，确定测试结果。

在图 6 所示实施例中，步骤 S601~S606 是单个攻击测试的测试流程，步骤 S601~S608 是单个刷新周期的测试流程，步骤 S601~S610 是单个存储库的测试流程，步骤 S600~S613 是单个存储器的测试流程。

图 7 是图 3 所示实施例中对待测存储器进行测试的流程图。

在图 7 所示实施例中，测试流程可以包括：

步骤 S700，设置目标存储库序号 z=0，根据步骤 S1~步骤 S3 随机确定固定攻击行的行号 i 和移动攻击行的最小行号 j；

步骤 S701，读取存储库 k 的第 i 行；

步骤 S702，读取存储库 k 的第 i+2 行；

步骤 S703，读取存储库 k 的第 j 行；

步骤 S704，判断本轮读取的序号即读取次数是否达到 X，如果否，进入步骤 S705，如果是，进入步骤 S707；

步骤 S705，将读取次数加一返回步骤 S701；

步骤 S706，读取存储库 k 的第 i+1 行以验证是否出现行锤效应；

步骤 S707，判断是否达到单周期预设攻击测试次数，如果否，进入步骤 S708，如果是，进入步骤 S709；

步骤 S708，对攻击次数加一、将读取次数清零、对 j 加一后返回步骤 S701；

步骤 S709，判断测试周期数是否达到 M，如果否，进入步骤 S710，如果是，进入步骤 S711；

步骤 S710，对测试周期数、i、j 均加一，对攻击测试次数和读取次数清零后返回步骤 S701；

步骤 S711，判断 k 是否为待测存储器中存储库的最大序号，如果否，进入步骤 S712，如果是，进入步骤 S713；

步骤 S712，清零测试周期数、攻击测试次数、读取次数，将 k 加一，重新随机确定 i 和 j 后返回步骤 S701；

步骤 S713，确定测试结果。

在图 7 所示实施例中，步骤 S701~S706 是单个攻击测试的测试流程，步骤 S701~S708 是单个刷新周期的测试流程，步骤 S701~S710 是单个存储库的测试流程，步骤 S700~S713 是单个存储器的测试流程。

图 8 是图 4 或图 5 所示实施例中对待测存储器进行测试的流程图。

在图 8 所示实施例中，测试流程可以包括：

步骤 S800，设置目标存储库序号 z=0，根据步骤 S1~步骤 S3 随机确定固定攻击行的行号 i 和移动攻击行的最小行号 j；

步骤 S801，顺次读取存储库 k 中的 N 个目标攻击行，目标攻击行的最小行号为 i；

步骤 S802，判断本轮读取的序号即读取次数是否达到 X，如果否，进入步骤 S803，如果是，进入步骤 S804；

步骤 S803，将读取次数加一返回步骤 S801；

步骤 S804，读取目标攻击行的相邻行以验证是否出现行锤效应；

步骤 S805，判断是否达到单周期预设攻击测试次数，如果否，进入步骤 S806，如果是，进入步骤 S807；

步骤 S806，对攻击次数加一、将读取次数清零、对 j 加一后返回步骤 S801；

步骤 S807，判断测试周期数是否达到 M，如果否，进入步骤 S808，如果是，进入步骤 S809；

步骤 S808，对测试周期数、i、j 均加一，对攻击测试次数和读取次数清零后返回步骤 S801；

步骤 S809，判断 k 是否为待测存储器中存储库的最大序号，如果否，进入步骤 S810，如果是，进入步骤 S811；

步骤 S810，清零测试周期数、攻击测试次数、读取次数，将 k 加一，重新随机确定 i 和 j 后返回步骤 S801；

步骤 S811，确定测试结果。

在图 8 所示实施例中，步骤 S801~S804 是单个攻击测试的测试流程，步骤 S801~S806 是单个刷新周期的测试流程，步骤 S801~S808 是单个存储库的测试流程，步骤 S800~S811 是单个存储器的测试流程。

本公开实施例中方法的有效性已经在攻击 Intel coffee lake 9th 处理器的测试中得到验证，通过使用 Cache off（缓存关闭）的访问方式直接访问内存，攻破了 coffee lake 的存储器保护机制，通过各实施例对应的攻击方案诱导存储器出现了行锤效应。

本公开实施例可以基于 EFI（Extensible Firmware Interface，可扩展固件接口）环境实现，以绕过 OS（Operating System，操作系统）环境存在的地址寻址缺陷和内存碎片缺陷。EFI 环境是英特尔公司推出的一种在未来的类 PC 电脑系统中替代 BIOS（Basic Input Output System，基本输入输出系统）的升级方案。

EFI 在概念上类似于一个低阶的操作系统，是硬件和预启动软件间的接口规范，具有操控所有硬件资源的能力。EFI 环境不提供复杂的存储器保护功能，它只具备简单的存储器管理机制，具体来说就是指运行在 x86 处理器的段保护模式下，以最大寻址能力为限把存储器分为一个平坦的段，所有的程序都有权限存取任何一段位置，并不提供真实的保护服务。当 EFI 所有组件加载完毕时，系统可以开启一个类似于操作系统 Shell 的命令解释环境，在这里，用户可以调入执行任何 EFI 应用程序。

本公开实施例提供的方法可以通过 EFI 应用程序的形式实现，以直接对存储器进行测试。

图 9 是本公开实施例的实现环境的一个示意图。

参考图 9，攻击测试应用程序 91 设置在 EFI 环境 92 上，EFI 环境 92 以 CPU93 为基础，设置有 BIOS 功能。CPU93 连接 DRAM94，DRAM94 包括多个存储库 941。攻击测试应用程序 91 执行如图 1 所示的方法读取存储库 941

中的行，实现对 DRAM94 抵御攻击能力的测试。

本公开实施例提供的方法还可以通过其他方式实现，本公开对此不作特殊限制。

综上所述，本公开实施例通过根据 DRAM 的参数确定多种攻击方案，可以有效提高利用行锤效应攻击 DRAM 的攻击强度，使 DRAM 抵御攻击能力测试的测试结果更为准确。

上述附图仅是根据本公开示例性实施例的方法所包括的处理的示意性说明，而不是限制目的。易于理解，上述附图所示的处理并不表明或限制这些处理的时间顺序。另外，也易于理解，这些处理可以是例如在多个模块中同步或异步执行的。

本领域技术人员在考虑说明书及实践这里公开的发明后，将容易想到本公开的其它实施方案。本申请旨在涵盖本公开的任何变型、用途或者适应性变化，这些变型、用途或者适应性变化遵循本公开的一般性原理并包括本公开未公开的本技术领域中的公知常识或惯用技术手段。说明书和实施例仅被视为示例性的，本公开的真正范围和构思由权利要求指出。

最后应说明的是：以上各实施例仅用以说明本公开的技术方案，而非对其限制；尽管参照前述各实施例对本公开进行了详细的说明，本领域技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分或者全部技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本公开各实施例技术方案的范围。

工业实用性

本公开实施例所提供的存储器测试方法，通过根据存储器自身特征数值确定攻击方案，可以实现以高于存储器设计抵御攻击能力的攻击频率对存储器进行攻击测试，从而可以有效验证存储器是否具有符合标称频率的行锤效应攻击抵抗能力。

权利要求

1、一种存储器测试方法，包括：

确定目标存储库的刷新周期 T、设计抵御攻击频率 F 以及单行读取时间 t；

根据刷新周期T、设计抵御攻击频率F以及单行读取时间t确定攻击行数N；

根据所述攻击行数N的值在目标存储库中确定一组目标攻击行，所述一组目标攻击行包括N个目标攻击行，所述N个目标攻击行中的至少两个目标攻击行之间间隔一行；

连续X次读取所述N个目标攻击行后，检测所述目标攻击行的全部相邻行是否发生数据异常以完成一次攻击测试；

在 M 个所述刷新周期内对所述目标存储库完成 MT/NXt 次所述攻击测试，在所述攻击测试均未发生数据异常时，判断所述目标存储库抵御攻击能力达标。

2、如权利要求 1 所述的存储器测试方法，其中，所述根据刷新周期 T、设计抵御攻击频率 F 以及单行读取时间 t 确定攻击行数 N 包括：N=[T/Ft]。

3、如权利要求 1 所述的存储器测试方法，其中，所述根据所述攻击行数 N 的值在目标存储库中确定一组目标攻击行包括：

在所述攻击行数 N 小于预设值时，所述目标存储库对应的第 i 组目标攻击行包括 n 个固定攻击行和 m 个移动攻击行，N=m+n；

其中，所述 n 个固定攻击行的行号为随机确定，所述固定攻击行的行号在所述目标存储库对应的每组目标攻击行中均相同；所述 m 个移动攻击行之间均间隔一行，第 i 组目标攻击行中所述 m 个移动攻击行的最小行号为 x-1+i，x 为第 1 组目标攻击行中所述 m 个移动攻击行的最小行号，x 为随机确定。

4、如权利要求 1 所述的存储器测试方法，其中，所述根据所述攻击行数 N 的值在目标存储库中确定一组目标攻击行包括：

在所述攻击行数 N 小于预设值时，所述目标存储库对应的第 i 组目标攻击行包括 n 个固定攻击行和 m 个移动攻击行，N=m+n；

其中，所述 n 个固定攻击行之间均间隔一行，所述 n 个固定攻击行对应的最小行号为随机确定，所述 n 个固定攻击行的行号在所述目标存储库对应的每组目标攻击行中均相同；所述 m 个移动攻击行的行号均为随机确定，所述 m 个移动攻击行的行号在所述目标存储库对应的每组目标攻击行中不完全相同。

5、如权利要求 1 所述的存储器测试方法，其中，所述根据所述攻击行数 N 的值在目标存储库中确定一组目标攻击行包括：

在所述攻击行数 N 大于等于预设值时，所述目标存储库对应的第 i 组目标攻击行包括 N 个移动攻击行，每个所述移动攻击行与至少一个其他移动攻击行之间间隔一行，第 i 组目标攻击行中所述 N 个移动攻击行的最小行号为 x-1+i，x 为第 1 组目标攻击行中所述 N 个移动攻击行的最小行号，x 为随机确定。

6、如权利要求 4 所述的存储器测试方法，其中，在所述 N 个移动攻击行中，每两个移动攻击行之间间隔一行。

7、如权利要求 3 所述的存储器测试方法，其中，N=3，n=1，m=2。

8、如权利要求 4 所述的存储器测试方法，其中，N=3，n=2，m=1。

9、如权利要求 5 或 6 所述的存储器测试方法，其中，N=15。

10、如权利要求 5 或 6 所述的存储器测试方法，所述存储器测试方法还包括：

在所述攻击行数 N 大于等于所述预设值时，响应来自于用户的攻击行数修改指令更新所述攻击行数 N 的值。

11、如权利要求 1 所述的存储器测试方法，其中，所述方法基于 EFI 环境实现。

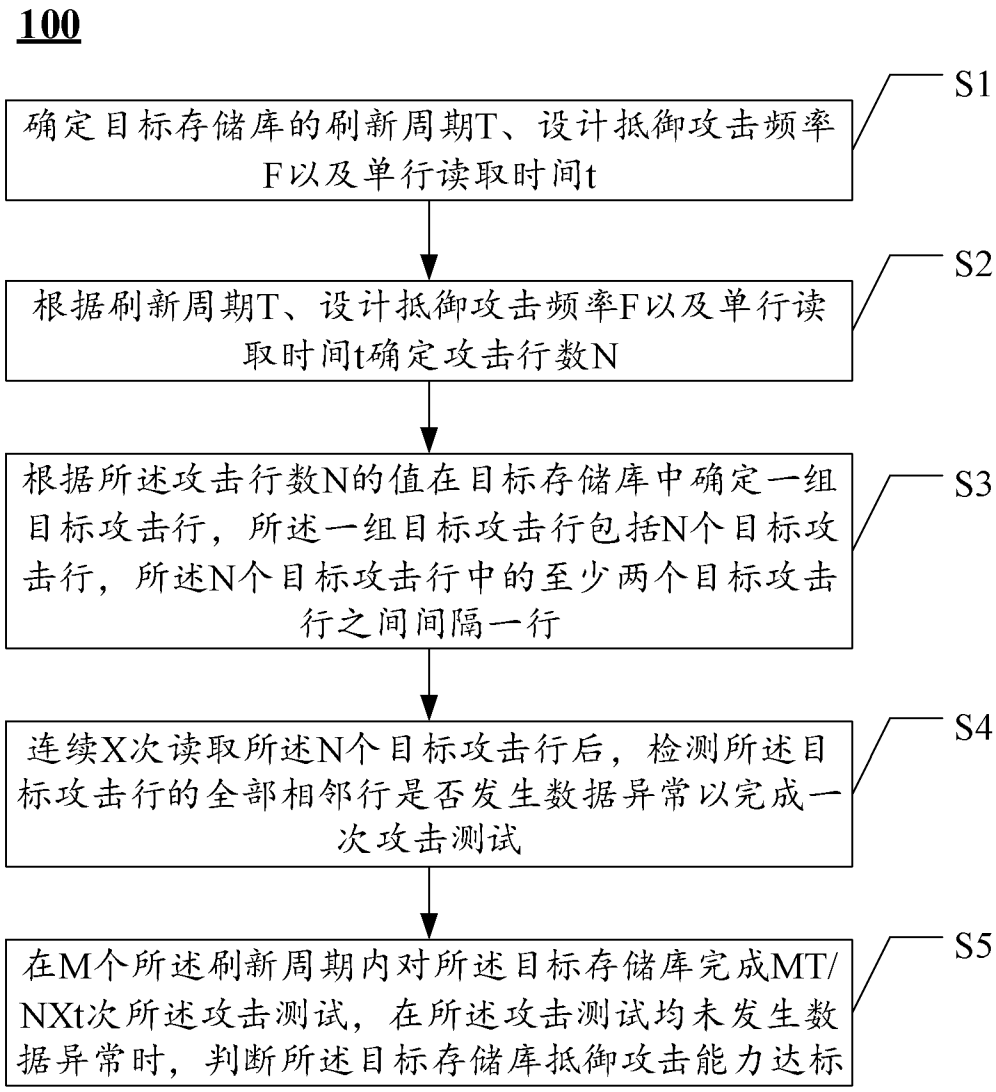
100
S1
确定目标存储库的刷新周期T、设计抵御攻击频率F以及单行读取时间t
S2
根据刷新周期T、设计抵御攻击频率F以及单行读取时间t确定攻击行数N
S3
根据所述攻击行数N的值在目标存储库中确定一组目标攻击行，所述一组目标攻击行包括N个目标攻击行，所述N个目标攻击行中的至少两个目标攻击行之间间隔一行
S4
连续X次读取所述N个目标攻击行后，检测所述目标攻击行的全部相邻行是否发生数据异常以完成一次攻击测试
S5
在M个所述刷新周期内对所述目标存储库完成MT/NXt次所述攻击测试，在所述攻击测试均未发生数据异常时，判断所述目标存储库抵御攻击能力达标

图 1

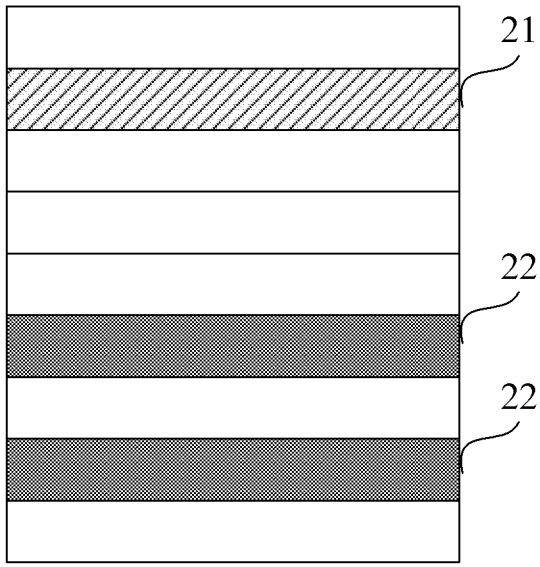

图 2

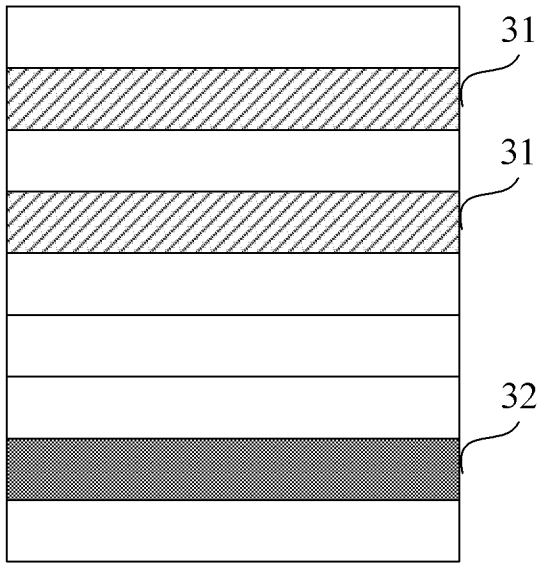

图 3

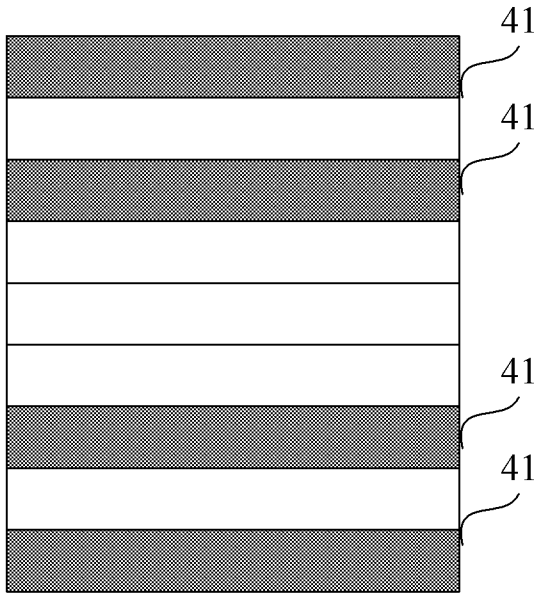

图 4

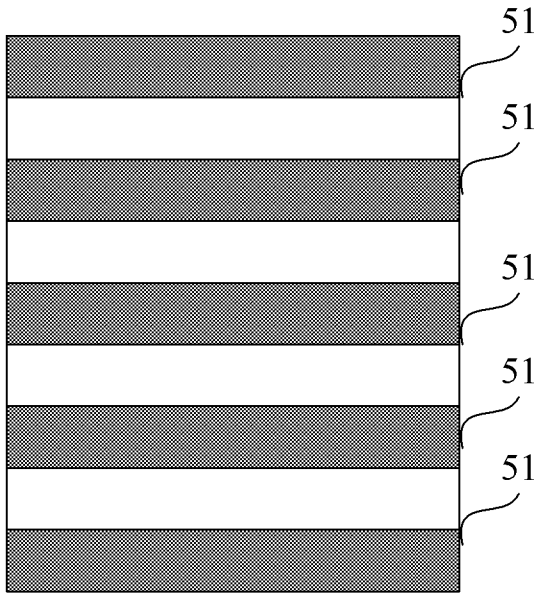

图 5

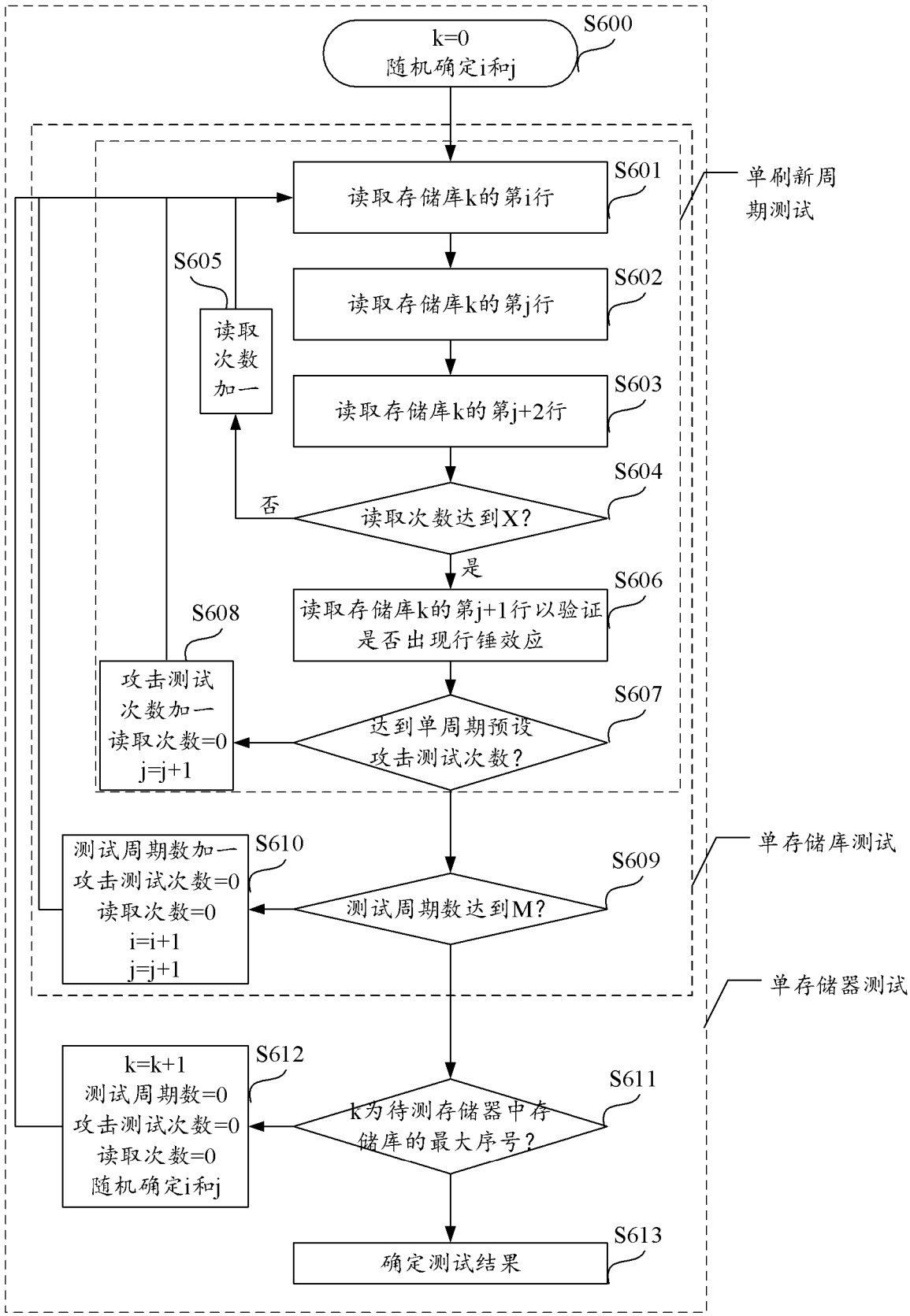
k=0
随机确定i和j
S600
读取存储库k的第i行
S601
读取存储库k的第j行
S602
读取存储库k的第j+2行
S603
读取次数达到X?
S604
否
是
读取次数加一
S605
读取存储库k的第j+1行以验证是否出现行锤效应
S606
达到单周期预设攻击测试次数?
S607
攻击测试次数加一
读取次数=0
j=j+1
S608
测试周期数达到M?
S609
测试周期数加一
攻击测试次数=0
读取次数=0
i=i+1
j=j+1
S610
k为待测存储器中存储库的最大序号?
S611
k=k+1
测试周期数=0
攻击测试次数=0
读取次数=0
随机确定i和j
S612
确定测试结果
S613
单刷新周期测试
单存储库测试
单存储器测试

图 6

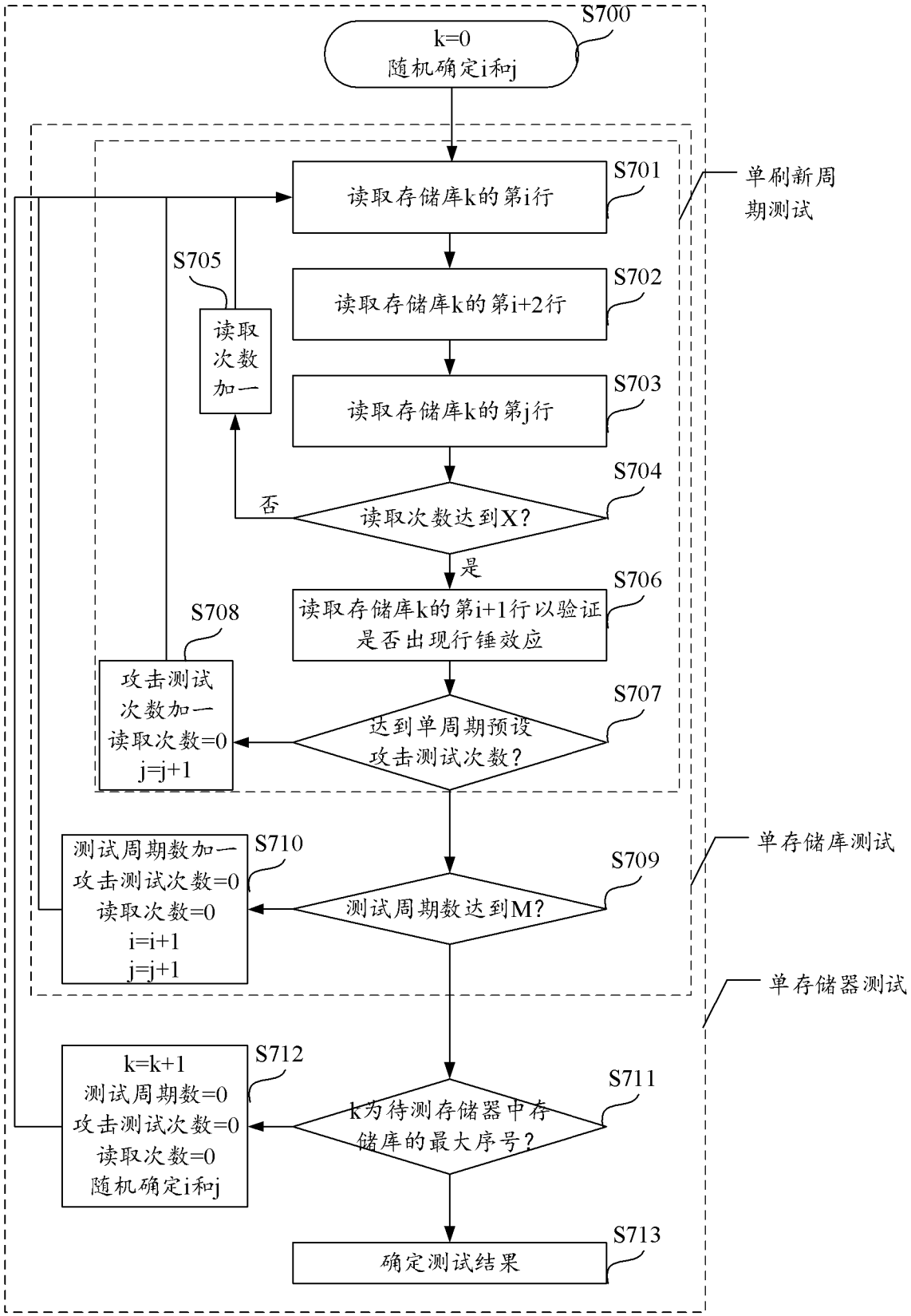
S700
k=0
随机确定i和j
S701
读取存储库k的第i行
S702
读取存储库k的第i+2行
S703
读取存储库k的第j行
S704
读取次数达到X?
否
是
S705
读取次数加一
S706
读取存储库k的第i+1行以验证是否出现行锤效应
S707
达到单周期预设攻击测试次数?
S708
攻击测试次数加一
读取次数=0
j=j+1
S709
测试周期数达到M?
S710
测试周期数加一
攻击测试次数=0
读取次数=0
i=i+1
j=j+1
S711
k为待测存储器中存储库的最大序号?
S712
k=k+1
测试周期数=0
攻击测试次数=0
读取次数=0
随机确定i和j
S713
确定测试结果
单刷新周期测试
单存储库测试
单存储器测试

图 7

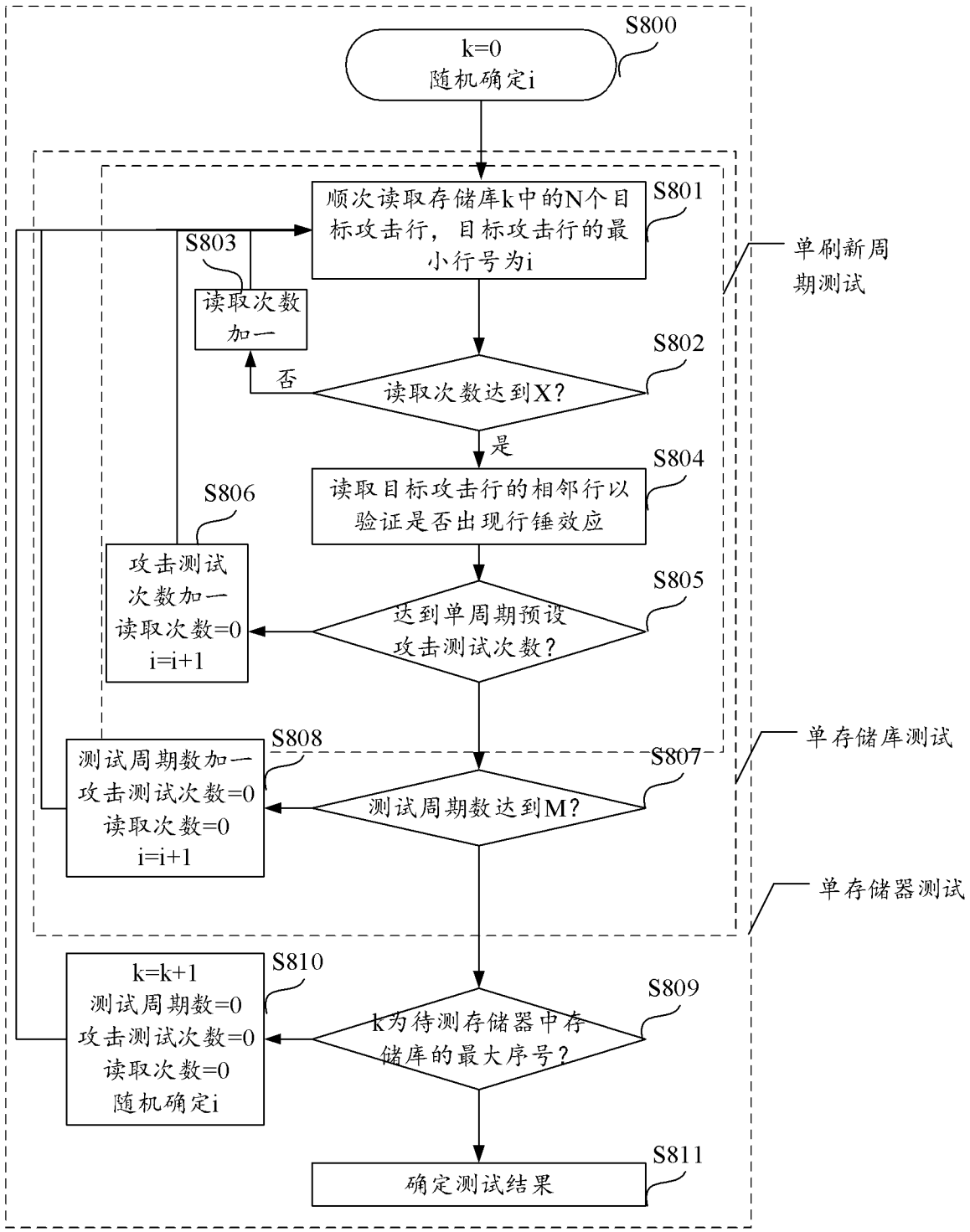
S800
k=0
随机确定i
S801
顺次读取存储库k中的N个目标攻击行，目标攻击行的最小行号为i
S803
读取次数加一
否
S802
读取次数达到X?
是
S804
读取目标攻击行的相邻行以验证是否出现行锤效应
S806
攻击测试次数加一
读取次数=0
i=i+1
S805
达到单周期预设攻击测试次数?
S808
测试周期数加一
攻击测试次数=0
读取次数=0
i=i+1
S807
测试周期数达到M?
S810
k=k+1
测试周期数=0
攻击测试次数=0
读取次数=0
随机确定i
S809
k为待测存储器中存储库的最大序号?
S811
确定测试结果
单刷新周期测试
单存储库测试
单存储器测试

图 8

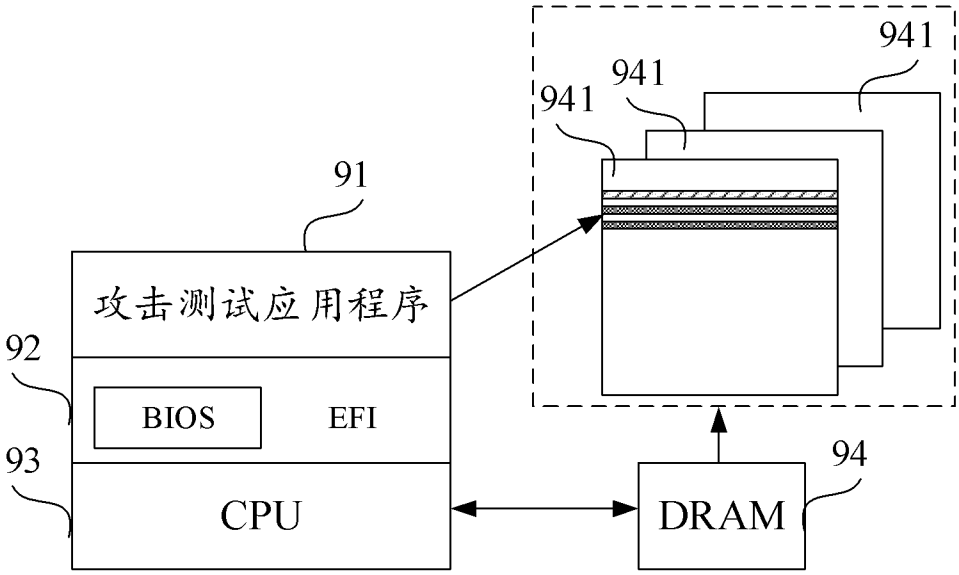

图 9

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2021/105582

A. CLASSIFICATION OF SUBJECT MATTER

G11C 29/52(2006.01)i; G11C 11/406(2006.01)i; G11C 11/4078(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI, IEEE, GOOGLE: 存储器, 刷新, 攻击, 测试, 行, 周期, 频率, 时间, 位, 翻转, 异常, memory, DRAM, refresh, attack, test, line, cycle, frequency, time, bit, flip, BitFlip, exception

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 108369820 A (INVENSAS CORPORATION) 03 August 2018 (2018-08-03) description, paragraphs [0005]-[0027]	1-11
A	CN 109559770 A (INTEL CORPORATION) 02 April 2019 (2019-04-02) entire document	1-11
A	CN 107017016 A (INSTITUTE OF COMPUTING TECHNOLOGY, CHINESE ACADEMY OF SCIENCES) 04 August 2017 (2017-08-04) entire document	1-11
A	US 2018307434 A1 (TEXAS INSTRUMENTS INCORPORATED) 25 October 2018 (2018-10-25) entire document	1-11

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
23 September 2021	**09 October 2021**

Name and mailing address of the ISA/CN	Authorized officer
China National Intellectual Property Administration (ISA/CN) **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088** **China**	
Facsimile No. **(86-10)62019451**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2021/105582

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
CN 108369820 A	03 August 2018	WO 2017070050 A1	27 April 2017
		US 2018114561 A1	26 April 2018
		US 2017117030 A1	27 April 2017
		KR 20180059556 A	04 June 2018
CN 109559770 A	02 April 2019	US 2019096472 A1	28 March 2019
		KR 20190035494 A	03 April 2019
CN 107017016 A	04 August 2017	None	
US 2018307434 A1	25 October 2018	None	

国际检索报告

国际申请号
PCT/CN2021/105582

A. 主题的分类

G11C 29/52(2006.01)i; G11C 11/406(2006.01)i; G11C 11/4078(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G11C

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT, WPI, EPODOC, CNKI, IEEE, GOOGLE: 存储器, 刷新, 攻击, 测试, 行, 周期, 频率, 时间, 位, 翻转, 异常, memory, DRAM, refresh, attack, test, line, cycle, frequency, time, bit, flip, BitFlip, exception

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 108369820 A (伊文萨思公司) 2018年 8月 3日 (2018-08-03) 说明书第[0005]-[0027]段	1-11
A	CN 109559770 A (英特尔公司) 2019年 4月 2日 (2019-04-02) 全文	1-11
A	CN 107017016 A (中国科学院计算技术研究所) 2017年 8月 4日 (2017-08-04) 全文	1-11
A	US 2018307434 A1 (TEXAS INSTRUMENTS INCORPORATED) 2018年 10月 25日 (2018-10-25) 全文	1-11

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：
“A” 认为不特别相关的表示了现有技术一般状态的文件
“E” 在国际申请日的当天或之后公布的在先申请或专利
“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）
“O” 涉及口头公开、使用、展览或其他方式公开的文件
“P” 公布日先于国际申请日但迟于所要求的优先权日的文件
“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件
“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性
“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性
“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2021年 9月 23日	2021年 10月 9日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国 北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 孙韬敏 电话号码 86-(10)-53961420

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2021/105582

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	108369820	A	2018年 8月 3日	WO	2017070050	A1	2017年 4月 27日
				US	2018114561	A1	2018年 4月 26日
				US	2017117030	A1	2017年 4月 27日
				KR	20180059556	A	2018年 6月 4日
CN	109559770	A	2019年 4月 2日	US	2019096472	A1	2019年 3月 28日
				KR	20190035494	A	2019年 4月 3日
CN	107017016	A	2017年 8月 4日	无			
US	2018307434	A1	2018年 10月 25日	无			