

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和7年4月14日(2025.4.14)

【国際公開番号】WO2024/029274

【出願番号】特願2024-538883(P2024-538883)

【国際特許分類】

H 0 1 L 2 5 / 0 7 ( 2 0 0 6 . 0 1 )

【 F I 】

H 0 1 L 2 5 / 0 4

C

10

【手続補正書】

【提出日】令和7年1月16日(2025.1.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

20

厚さ方向の一方側を向く主面を有する絶縁基板と、

前記主面上に配置された第1導電部および第2導電部と、

前記第1導電部に搭載され、各々がスイッチング機能を有する複数の第1半導体素子と

、

前記第2導電部に搭載され、各々がスイッチング機能を有する複数の第2半導体素子と

、

第1主端子、第2主端子および第3主端子と、を備え、

前記第1主端子は、前記第1導電部に導通し、且つ前記第1導電部を介して前記複数の第1半導体素子に電氣的に接続され、

前記第2主端子は、前記複数の第2半導体素子に電氣的に接続され、

30

前記第3主端子は、前記第2導電部に導通し、且つ前記第2導電部を介して前記複数の第1半導体素子および前記複数の第2半導体素子の両方に電氣的に接続され、

前記第1導電部は、前記厚さ方向に直交する第1方向の一方側および他方側に離隔して配置された第1配線部および第2配線部を有し、

前記第2導電部は、前記第1方向において前記第1配線部と前記第2配線部との間に配置され、且つ前記第1方向の一方側および他方側に離隔する第3配線部および第4配線部を有し、

前記複数の第1半導体素子は、前記第1配線部および前記第2配線部それぞれにおいて、前記厚さ方向および前記第1方向の双方に直交する第2方向に沿って複数ずつ配置されており、

40

前記複数の第2半導体素子は、前記第3配線部および前記第4配線部それぞれにおいて、前記第2方向に沿って複数ずつ配置されており、

前記第1配線部に配置された複数の前記第1半導体素子と前記第3配線部に配置された複数の前記第2半導体素子とは、前記第2方向において互い違いに配置されており、

前記第2配線部に配置された複数の前記第1半導体素子と前記第4配線部に配置された複数の前記第2半導体素子とは、前記第2方向において互い違いに配置されている、半導体装置。

【請求項2】

前記第1配線部に配置された複数の前記第1半導体素子と、前記第3配線部に配置された複数の前記第2半導体素子とは、前記第1方向に見て重ならない、請求項1に記載の半

50

導体装置。

【請求項 3】

前記第 2 配線部に配置された複数の前記第 1 半導体素子と、前記第 4 配線部に配置された複数の前記第 2 半導体素子とは、前記第 1 方向に見て重ならない、請求項 1 に記載の半導体装置。

【請求項 4】

前記第 1 配線部に配置された複数の前記第 1 半導体素子と、前記第 2 配線部に配置された複数の前記第 1 半導体素子とは、前記第 2 方向において互い違いに配置されている、請求項 1 に記載の半導体装置。

【請求項 5】

前記第 1 主端子および前記第 2 主端子は、前記第 1 導電部および前記第 2 導電部に対して前記第 2 方向の一方側に配置され、

前記第 3 主端子は、前記第 1 導電部および前記第 2 導電部に対して前記第 2 方向の他方側に配置される、請求項 1 に記載の半導体装置。

【請求項 6】

前記第 1 配線部は、前記第 2 方向の他方側に位置する第 1 端部を有し、

前記第 2 配線部は、前記第 2 方向の他方側に位置する第 2 端部を有し、

前記第 1 端部と前記第 2 端部とは、電氣的に接続される、請求項 5 に記載の半導体装置

。

【請求項 7】

前記第 1 導電部は、前記第 1 端部および前記第 2 端部の双方につながる第 1 連絡部を有する、請求項 6 に記載の半導体装置。

【請求項 8】

前記第 3 配線部は、前記第 2 方向の他方側に位置する第 3 端部を有し、

前記第 4 配線部は、前記第 2 方向の他方側に位置する第 4 端部を有し、

前記第 3 端部と前記第 4 端部とは、電氣的に接続される、請求項 5 に記載の半導体装置

。

【請求項 9】

前記第 2 導電部は、前記第 3 端部および前記第 4 端部の双方につながる第 2 連絡部を有する、請求項 8 に記載の半導体装置。

【請求項 10】

前記第 3 主端子は、前記第 2 連絡部に導通接合されている、請求項 9 に記載の半導体装置。

【請求項 11】

前記主面上に配置された第 3 導電部をさらに備え、

前記第 3 導電部は、少なくとも一部が前記第 1 方向において前記第 3 配線部と前記第 4 配線部との間に配置され、

前記第 2 主端子は、前記第 3 導電部に導通し、且つ前記第 3 導電部を介して前記複数の第 2 半導体素子に電氣的に接続される、請求項 1 に記載の半導体装置。

【請求項 12】

前記第 1 配線部に配置された複数の前記第 1 半導体素子と前記第 3 配線部とを導通させる少なくとも 1 つの第 1 導通部材をさらに備え、

前記少なくとも 1 つの第 1 導通部材の各々は、前記第 1 半導体素子に接合された第 1 部と、前記第 3 配線部に接合された第 2 部と、を有し、

前記少なくとも 1 つの第 1 導通部材における前記第 2 部の少なくともいずれかは、前記第 3 配線部上において前記第 2 方向に隣接する前記第 2 半導体素子の間に配置されている、請求項 1 に記載の半導体装置。

【請求項 13】

前記第 2 配線部に配置された複数の前記第 1 半導体素子と前記第 4 配線部とを導通させる少なくとも 1 つの第 2 導通部材をさらに備え、

10

20

30

40

50

前記少なくとも1つの第2導通部材の各々は、前記第1半導体素子に接合された第3部と、前記第4配線部に接合された第4部と、を有し、

前記少なくとも1つの第2導通部材における前記第4部の少なくともいずれかは、前記第4配線部上において前記第2方向に隣接する前記第2半導体素子の間に配置されている、請求項1に記載の半導体装置。

【請求項14】

前記複数の第1半導体素子および前記複数の第2半導体素子を制御するための複数の制御端子をさらに備え、

前記複数の制御端子の各々は、前記主面上に配置され、且つ前記厚さ方向の一方側に延びる、請求項1に記載の半導体装置。

10

【請求項15】

前記絶縁基板、前記第1導電部、前記第2導電部、前記複数の第1半導体素子、前記複数の第2半導体素子、前記第1主端子、前記第2主端子および前記第3主端子を含んで構成されたユニットを複数備え、

複数の前記ユニットは、前記第1方向に隣接して並んで配置される、請求項1ないし14のいずれかに記載の半導体装置。

【請求項16】

複数の前記ユニットそれぞれの前記絶縁基板に対して前記厚さ方向の他方側に配置されたヒートシンクをさらに備え、

複数の前記ユニットは、前記ヒートシンクに支持されている、請求項15に記載の半導体装置。

20

30

40

50