



Patent dodatkowy
do patentu nr _____

Zgłoszono: 12.09.78 (P. 209580)

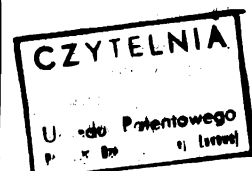
Pierwszeństwo: _____

Zgłoszenie ogłoszono: 05.05.80

Opis patentowy opublikowano: 31.03.1983

Int. Cl.⁸

G05B 19/18



Twórcy wynalazku: Stanisław Kozłowski, Krzysztof Gajewski, Zenon
Kołkowski, Wojciech Łowiec

Uprawniony z patentu: Zakłady Mechaniki Precyzyjnej i Automatyki,
Gdańsk (Polska)

Elektroniczny asynchroniczny sterownik programowany

1

Przedmiotem wynalazku jest elektroniczny asynchroniczny sterownik programowany przeznaczony do sterowania pracą urządzeń lub procesów technologicznych, w szczególności automatów montażowych.

Znane rozwiązania układów sterowania są projektowane i wykonywane dla konkretnych urządzeń lub procesów technologicznych. Wadą ich jest niemożliwość stosowania danego rozwiązania sterownika do innych urządzeń wskutek braku uniwersalności tych rozwiązań. Znane są również rozwiązania układów sterowania przeznaczone do sterowania pracą pewnej grupy urządzeń, na przykład, asynchroniczne układy sterowania manipulatorami. Wadą tych rozwiązań jest ich mała uniwersalność spowodowana głównie niemożliwością zmiany rodzaju pracy z asynchronicznej na synchroniczną, co powoduje niemożliwość zrealizowania czynności, których czas trwania musi być ściśle określony jak na przykład klejenie, nagrzewanie, czy też większość czynności występujących w procesach chemicznych, galwanicznych, obróbki cieplnej i wielu innych.

Sterownik według wynalazku zawiera kaskadowo połączone układy logiczne taktów posiadające wejścia do podłączania blokad zewnętrznych oraz matrycę programującą, z rzędów której sterowane są poprzez wzmacniacze elementy wykonawcze automatu. Do kolumn matrycy programującej taktów, służącej do programowania które z elemen-

2

tów wykonawczych mają być włączane w danym takcie, podłączone są kolumny matrycy programującej zegara, służącej do programowania czasu trwania poszczególnych taktów. Rzędy matrycy programującej zegara połączone są z wejściami komparatora, którego wyjście połączone jest z wejściem kasującym przerzutnika. Wyjście zanegowane tego przerzutnika połączone jest z każdym z układów logicznych taktów w celu uniemożliwienia przejścia automatu do następnego taktu zanim nie upłynie odpowiadający temu taktowi czas trwania. Wyjście proste przerzutnika połączone jest z generatorem zegarowym i poprzez układ logiczny z licznikiem, którego wyjścia połączone są z wejściami komparatora.

Ustawienie przerzutnika powoduje uruchomienie generatora zegarowego i licznik zlicza impulsy aż do momentu, gdy jego stan pokryje się ze stanem zaprogramowanym dla danego taktu na matrycy programującej zegara. Sygnał z komparatora wyzerowuje przerzutnik i następuje odblokowanie układów logicznych taktów. Ponadto każdy z układów logicznych taktów połączony jest z układem logicznym, którego wyjście połączone jest z wejściem ustawiającym przerzutnika, co powoduje uruchomienie zegara przy każdorazowym przejściu automatu do następnego taktu.

Zaletą wynalazku jest połączenie dodatnich cech asynchronicznych i synchronicznych sterowników elektronicznych.

Przedmiot wynalazku jest przedstawiony na rysunku, na którym fig. 1 przedstawia schemat blokowy rozwiązania fig. 2 — przebieg sygnałów na wejściach i wyjściach sterownika.

Sterownik zawiera N identycznych układów logicznych taktów 1, których wyjścia $T1, T2, \dots, TN$ są połączone z kolumnami matrycy programującej zegara 2 i matrycy programującej taktów 3. Na wyjściach $T1, T2, \dots, TN$ pojawia się kolejno impuls aktualnego taktu, przy czym zawsze jest wyróżnione tylko jedno z tych wyjść, co pokazano na fig. 2. W każdym z taktów włączają się tylko te z elementów wykonawczych 4 sterowanych poprzez wzmacniacze 5, które zaprogramowano poprzez odpowiednie włożenie wtyków diodowych do matrycy programującej taktów 3. Włożenie wtyku diodowego w miejsce przecięcia się danej kolumny i danego rzędu oznacza włączenie się elementu wykonawczego odpowiadającego danemu rzędowi w czasie trwania taktu odpowiadającego danej kolumnie. Rzędy matrycy programującej taktów 3 podłączone są bezpośrednio do wyjść wzmacniaczy 5. Rzędy te, oznaczone na fig. 1 jako $Q1, Q2, \dots, Qp$, są zatem wyjściami sterownika, a ich stan zależy od aktualnego taktu i sposobu zaprogramowania, co pokazano na fig. 2.

Każdy z układów logicznych taktów 1 posiada wejście ustawiające S oraz wyjście N , na którym pojawia się impuls, gdy na wejściach blokad zewnętrznych B , wejściu zegarowym Z i wyjściu T osiągnięty jest stan logiczny „1”. Wyjście N poprzedniego układu logicznego taktu 1 jest połączone z wejściem ustawiającym S następnego układu taktu. Zakończenie taktu poprzedniego wyznaczone przez koincydencję sygnałów na wejściu blokującym B i wejściu zegarowym Z powoduje ustawienie taktu następnego, co pokazano na fig. 2. Wyjście Nn ostatniego z układów logicznych taktów 1 jest połączone z wejściem ustawiającym $S1$ pierwszego układu taktu, poprzez układ logiczny 6, do wejścia którego podłączone jest wyjście przerzutnika 7 służącego do startowania i zatrzymywania automatu za pomocą zewnętrznych sygnałów *start* i *stop* podawanych na jego wejścia.

Każdy z układów logicznych taktów 1 posiada ponadto wejście SR połączone z wyjściem przerzutnika 8, na którego wejścia podawane są zewnętrzne sygnały SA i SR w zależności od tego, czy automat ma pracować w cyklu automatycznym, czy ma być sterowany ręcznie. Przy sterowaniu ręcznym ustawienie wymaganego taktu następuje przez podanie zewnętrznego sygnału na jedno z wyjść $SR1, SR2, \dots, SRN$ odpowiedniego układu logicznego taktu 1, przy czym jednocześnie następuje skasowanie poprzednio ustawionego taktu. Uzyskano to poprzez połączenie wyjść $R1, R2, \dots, RN$ wszystkich układów logicznych taktów 1 z wejściami układu logicznego 9, którego wyjście jest połączone poprzez układ różniczkowania cyfrowego 10 z wejściem układu automatycznego kasowania 11, którego wyjście połączone jest z wejściem K każdego z układów logicznych taktów 1 poprzez układ logiczny 12. Układ automatycznego kasowania 11 służy do automatycznego wyzerowania sterownika po włączeniu napięcia zasilającego

lub do kasowania ręcznego za pomocą zewnętrznego sygnału *kasowanie* podanego na jego wejście.

Sterownik zawiera również układ stopu awaryjnego 13, którego wyjście jest połączone z wejściem układu logicznego 12 oraz z kolumną matrycy programującej taktów 3. Podanie zewnętrznego sygnału na wejście układu stopu awaryjnego 13 powoduje ustawienie jego wyjścia, a co za tym idzie odpowiednie, uprzednio zaprogramowane ustawienie elementów wykonawczych 4 przy jednoczesnym wyzerowaniu wszystkich układów logicznych taktów 1.

W sterowniku istnieje możliwość programowego ustalania czasu trwania poszczególnych taktów za pomocą matrycy programującej zegara 2, której rzędy połączone z wejściami komparatora 14. Do odmierzania określonego czasu zastosowano zegar zawierający generator zegarowy 15 o regulowanej częstotliwości, którego wyjście połączone jest poprzez układ logiczny 16 z wejściem licznika 17, którego wyjścia są połączone z wejściami komparatora 14.

Ponadto zegar zawiera przerzutnik 18, którego wejście ustawiające S połączone jest z wyjściem układu logicznego 19, którego wejścia są połączone ze wszystkimi wejściami $S1, S2, \dots, SN$ układów logicznych taktów 1. Wejście kasujące R przerzutnika 18 i wejście kasujące licznika 17 jest połączone z wyjściem komparatora 14 i wyjściem układu automatycznego kasowania 11. Wyjście proste Q przerzutnika 18 połączone jest z wejściem generatora zegarowego 15 i wejściem układu logicznego 16, a wyjście zanegowane $\bar{Q}$ jest połączone z wejściem zegarowym Z każdego z układów logicznych taktów 1.

Każde rozpoczęcie nowego taktu powoduje pojawienie się impulsu na wyjściu układu logicznego 19 i ustawienie przerzutnika 18 i uruchomienie generatora zegarowego 15 oraz licznika 17. Jednocześnie na wejście komparatora 14 podana zostaje kombinacja binarna zakodowana na matrycy programującej zegara 2 a odpowiadająca zaprogramowanemu czasowi trwania danego taktu na przykład czasowi $t4$ trwania taktu $T4$, co pokazano na fig. 2. Z chwilą osiągnięcia przez licznik 17 stanu odpowiadającego stanowi zaprogramowanemu to znaczy po upływie określonego czasu na wyjściu komparatora 14 otrzymujemy sygnał, który powoduje wyzerowanie przerzutnika 18 i licznika 17 i zatrzymanie generatora zegarowego 15. Na wejściu zegarowym Z układu logicznego aktualnego taktu 1 otrzymujemy sygnał logiczny „1” i jeśli blokada tego taktu również przyjmuje wartość logiczną „1”, to następuje przejście do taktu następnego i ponowne uruchomienie cyklu odmierzania czasu. W ten sposób takt po takcie realizowana jest zaprogramowana dla danego automatu sekwencja stanów.

Zastrzeżenia patentowe

1. Elektroniczny asynchroniczny sterownik programowany zawierający kaskadowo połączone układy logiczne taktów, posiadające wejścia do podłączania blokad zewnętrznych oraz matrycę progra-

mującą, z rzędów której sterowane są, poprzez wzmacniacze, elementy wykonawcze automatu, **znamienny tym**, że do kolumn matrycy programującej taktów (3) podłączone są kolumny matrycy programującej zegara (2), której rzędy połączone są z wejściami komparatora (14), którego wyjście połączone jest z wejściem kasującym przerzutnika (18), przy czym jego wyjście zanegowane połączone jest z każdym z układów logicznych taktów (1),

a wyjście proste połączone jest z generatorem zegarowym (15) i poprzez układ logiczny (16) z licznikiem (17), którego wyjścia połączone są z wejściami komparatora (14).

2. Sterownik według zastrz. 1, **znamienny tym**, że każdy z układów logicznych taktów (1) połączony jest z układem logicznym (19), którego przerzutnik (18) jest z wejściem ustawiającym przerzutnika (18).

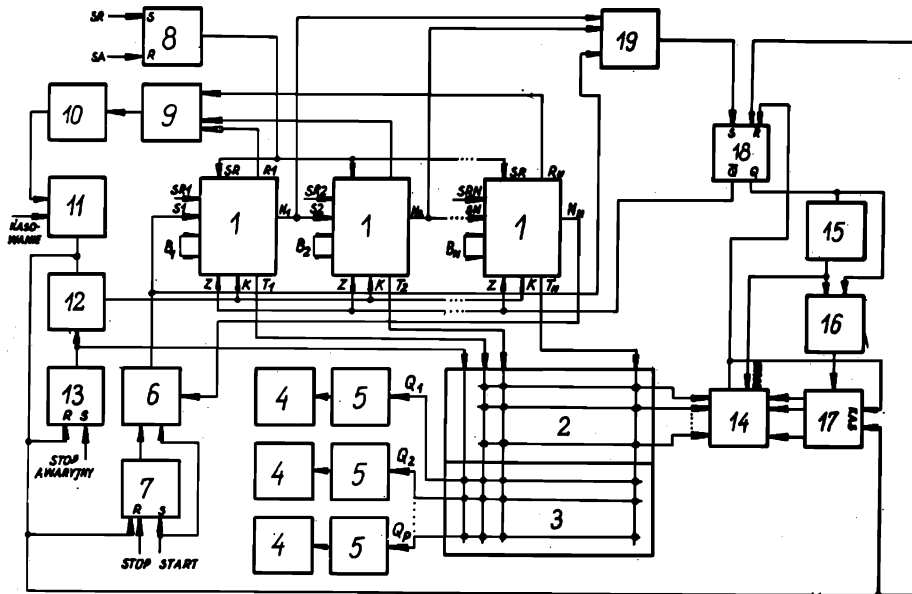


FIG. 1

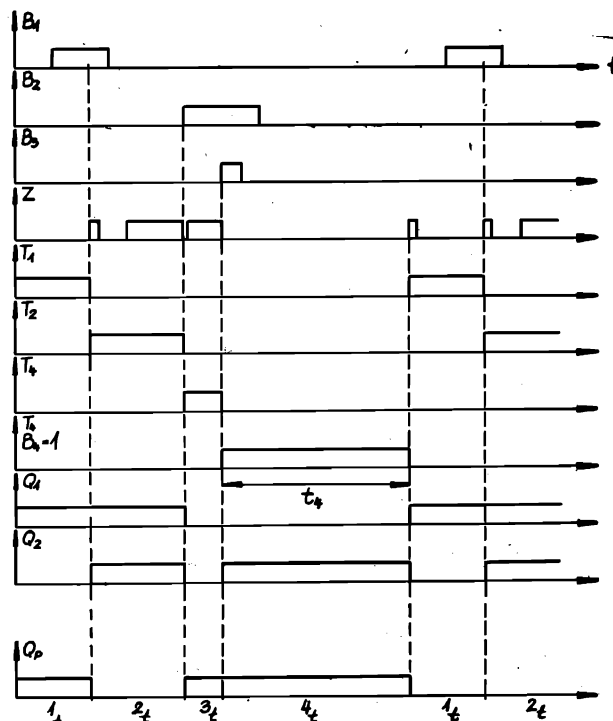


FIG. 2