

ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

218783

(11)

(B1)

(51) Int. Cl.³
H 02 H 7/20

[22] Přihlášeno 08 10 80

[21] (PV 6769-80)

[40] Zveřejněno 30 07 82

[45] Vydáno 15 04 85

[75]

Autor vynálezu

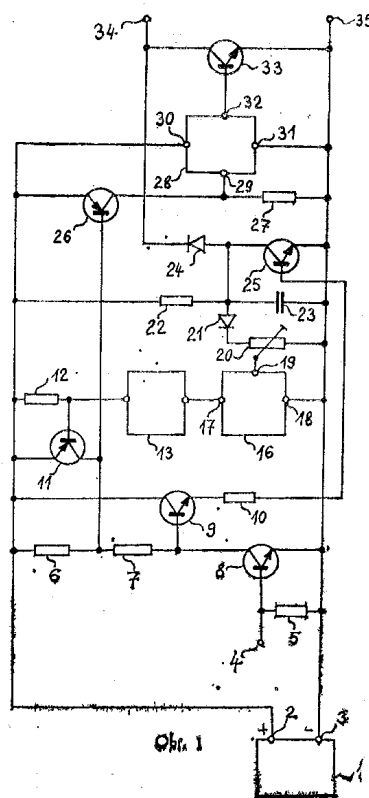
PATOČKA MIROSLAV ing., VALSA JURAJ ing. CSc., BRNO

[54] Zapojení pro ochranu výkonového spínacího tranzistoru

1

Vynález se týká ochrany výkonového spínacího tranzistoru řízeného do báze z buďce napájeného ze zdroje stejnosměrného proudu. Účelem vynálezu je navrhnout jednoduchou dostatečně rychlou ochranu, pracující v širokém rozsahu napájecích napětí se současným vyřešením problému získávání referenčního napětí. Uvedeného účelu se dosáhne tím, že komparátor porovnávající kolektorové napětí hlídáního tranzistoru s referenčním napětím a zdroj tohoto referenčního napětí je realizován jediným řídicím obvodem, představovaným jediným tranzistorem v zapojení se společným emitorem. Jako referenčního napětí je použito prahového napětí přechodu báze — emitor tranzistoru řídicího obvodu.

2



Vynález se týká zapojení pro ochranu výkonového spínacího tranzistoru řízeného do báze z budiče napájeného ze zdroje stejnosměrného napětí.

Ochrany výkonových tranzistorů jsou řešeny na principu snímání kolektorového napětí U_{CE} hlídaného výkonového spínacího tranzistoru v době jeho sepnutí a toto napětí je porovnáváno s referenčním napětím. V případě, že kolektorové napětí U_{CE} je větší než referenční napětí, dojde k uzavření výkonového spínacího tranzistoru bez ohledu na stav řídicího signálu.

Napěťový komparátor, porovnávající velikost snímaného kolektorového napětí U_{CE} s referenčním napětím, je obvykle realizován jedním tranzistorem, který má bázi připojenou na zdroj referenčního napětí a na emitor je přiváděno kolektorové napětí U_{CE} . Zdroj stabilizovaného referenčního napětí bývá s ohledem na jednoduchost zapojení řešen stabilizací kladného napájecího napětí, z něhož je potřebné referenční napětí získáváno z odporového děliče, připojeného na toto stabilizované napětí.

Stabilizace napájecího napětí je však při velkých proudech nevýhodná jak z energetického hlediska, tak i z ekonomického hlediska, neboť v daném zařízení bývá často několik budičů vzájemně galvanicky oddělených, takže každý musí mít samostatný stabilizátor. Principiálně lze k získání referenčního napětí použít klasického stabilizátoru se Zenerovou diodou. Vzhledem k silnému kolísání napájecího napětí budiče, například v rozsahu 10 až 3 V, v závislosti na odebraném proudu, je nutné použít Zenerovu diodu o napětím menším než 3 V. Takové diody však mají značně vysoký dynamický odpor a tedy špatný činitel stabilizace a tudíž se pro daný účel nehodí.

V zapojeních s integrovanými obvody bývá komparátor řešen operačním zesilovačem. Zesilovače pracující spolehlivě i při malém napájecím napětí ± 3 V však nevyhovují svou malou rychlostí, která je dána vnitřní strukturou zesilovačů. Při použití integrovaných obvodů je třeba řešit problém rušivých signálů. Operační zesilovače mají velké zesílení a tedy i značnou citlivost na nežádoucí rušení. Totéž platí i pro číslicové integrované obvody, zvláště pracující s nízkým napájecím napětím.

Dosud známé ochrany pak pracují buď v režimu regenerativním, nebo jednorázovém a není možno, bez zásadní změny celého zapojení tento režim měnit.

Výše uvedené nedostatky jsou odstraněny ochranou výkonového spínacího tranzistoru podle vynálezu, jehož podstata spočívá v tom, že na bázi výkonového spínacího tranzistoru je připojen výstup koncového stupně budiče, tvořený impulsním zesilovačem proudu, jehož první napájecí vstup a druhý napájecí vstup jsou připojeny na napájecí zdroj stejnosměrného napětí a jehož řídicí vstup je připojen na kolektor prvního tran-

zistoru, jehož báze je přes první odpor, tvořící spolu s druhým odporem dělič napětí, připojena na kolektor druhého tranzistoru, jehož báze je řídicím vstupem budiče, druhý odpor a emitor prvního tranzistoru jsou připojeny na kladnou svorku napájecího zdroje, přičemž na kolektor druhého tranzistoru je svou bází připojen třetí tranzistor, jehož emitor je přes čtvrtý odpor připojen na bázi čtvrtého tranzistoru, kolektor třetího tranzistoru je spolu s emitorem pátého tranzistoru, připojen na kladnou svorku napájecího zdroje, na níž je přes pátý odpor připojena i báze pátého tranzistoru, jehož kolektor je připojen na bázi prvního tranzistoru, báze pátého tranzistoru je dále přes vazební obvod připojena na výstupní svorku řídicího obvodu, jehož napájecí svorka je připojena na emitor čtvrtého tranzistoru a na emitor výkonového spínacího tranzistoru, řídicí vstup řídicího obvodu je připojen na jezdce stavitelného šestého odporu, jehož jedna svorka je připojena na napájecí svorku řídicího obvodu a druhá svorka je přes první diodu a přes druhou diodu připojena na kolektor výkonového spínacího tranzistoru, společný uzel první diody a druhé diody je přes sedmý odpor připojen na kladnou svorku napájecího zdroje a přes první kondenzátor na napájecí svorku řídicího obvodu.

U tohoto zapojení je komparátor a zdroj referenčního napětí realizován jediným řídicím obvodem, tvořeným jediným tranzistorem, označeným jako šestý tranzistor, v zapojení se společným emitorem. Prahové napětí U_{BE} tohoto šestého tranzistoru slouží jako referenční napětí. Při překročení prahového napětí U_{BE} se šestý tranzistor otevírá, čímž vybavuje signál pro vypnutí výkonového tranzistoru. Mírný záporný teplotní koeficient prahového napětí U_{BE} působí v uvedeném zapojení i jako tepelná ochrana při vrůstu teploty okolí.

Ochrana pracuje ve velmi širokém rozsahu napájecího napětí (3 až 12 V). Referenční napětí je naprosto nezávislé na napájecím napětí. Ochrana je velmi rychlá. Jednoduchou změnou, pouhou výměnou řídicího obvodu lze pracovat buď v režimu regenerativním, kdy výkonový tranzistor je zapínán vždy následujícím řídicím impulsem a ochranou vypínán ještě před ukončením řídicího impulsu, nebo v režimu jednorázovém, kdy je výkonový tranzistor ochranou vypnut trvale. Vysoká odolnost proti rušivým signálům je dána použitím malého počtu aktivních prvků, což zajišťuje, že napěťové zesílení komparátoru není extrémně vysoké.

Příklad provedení ochrany výkonového spínacího tranzistoru podle vynálezu je uveden na výkresech, na nichž obr. 1 představuje celkové schéma zapojení, na obr. 2 je znázorněna modifikace zapojení pro vysokonapěťový výkonový spínací tranzistor

se zdrojem napájecího napětí dvojí polarity, na obr. 3 je zobrazen řídicí obvod pro regenerativní režim, obr. 4 představuje tento obvod pro jednorázový režim, obr. 5 ukazuje jednoduché provedení vazebního obvodu, na obr. 6 je znázorněn vazební obvod, opatřený optoelektrickým prvkem pro přenos informace o činnosti ochrany do řídicích logických obvodů, a na obr. 7 ukazuje zapojení koncového stupně budiče.

Výkonový spínací tranzistor **33** je kolektorem **34** a emitorem **35** zapojen do výkonového obvodu. Na bázi výkonového spínacího tranzistoru **33** je připojen výstup **32** impulsního zesilovače **28** proudu, jehož první napájecí vstup **30** a druhý napájecí vstup **31** jsou připojeny na kladnou a zápornou svorku **2, 3** napájecího zdroje **1** stejnosměrného napětí. Řídicí vstup **29** impulsního zesilovače **28** proudu je připojen na kolektor prvního tranzistoru **26**, jehož báze je přes první odpor **7**, tvořící spolu s druhým odporem **6** dělič napětí, připojena na kolektor druhého tranzistoru **8**, jehož báze je řídicím vstupem **4** budiče.

Druhý odpor **6** a emitor prvního tranzistoru **26** jsou připojeny na kladnou svorku **2** napájecího zdroje **1** a kolektor prvního tranzistoru **26** je přes zatěžovací třetí odpor **27** připojen na zápornou svorku **3** napájecího zdroje **1**.

Paralelně k přechodu báze — emitor druhého tranzistoru **8** je připojen třináctý odpor **5**. Na kolektor druhého tranzistoru **8** je svou bází připojen třetí tranzistor **9**, jehož emitor je přes čtvrtý odpor **10** připojen na bázi čtvrtého tranzistoru **25**. Kolektor třetího tranzistoru **9** je spolu s emitorem pátého tranzistoru **11** připojen na kladnou svorku **2** napájecího zdroje **1**, na níž je přes pátý odpor **12** připojena i báze pátého tranzistoru **11**. Kolektor pátého tranzistoru **11** je připojen na bázi prvního tranzistoru **26**. Báze pátého tranzistoru **11** je dále přes vazební obvod **13** připojena na výstupní svorku **17** řídicího obvodu **16**.

Napájecí svorka **18** řídicího obvodu **16** je připojena jednak na emitor čtvrtého tranzistoru **25**, jednak na emitor **35** výkonového spínacího tranzistoru **33**. Řídicí vstup **19** řídicího obvodu **16** je připojen na jezdce stavitelného šestého odporu **20**, jehož jedna svorka je připojena na napájecí svorku **18** řídicího obvodu **16** a druhá svorka je přes první diodu **21** a přes druhou diodu **24**, zapojenou vůči první diodě **21** s opačnou polaritou, připojena na kolektor **34** výkonového spínacího tranzistoru **33**.

Společný uzel obou těchto diod **21, 24** je přes sedmý odpor **22** připojen na kladnou svorku **2** napájecího zdroje **1** a přes první kondenzátor **23** na napájecí svorku **18** řídicího obvodu **16**. Napájecí svorka **18** řídicího obvodu **16** je spolu s emitorem druhého tranzistoru **8** připojena na zápornou svorku **3** napájecího zdroje **1**. V případě, že výkonový spínací tranzistor **33** je vysokonapětový,

je výhodné při uzavírání tohoto výkonového spínacího tranzistoru **33** polarizovat jeho přechod báze — emitor napětím v závěrném směru.

V takovém případě se použije napájecí zdroj **1** se svorkou **36** nulového potenciálu napájecího zdroje **1** a na ni se připojí napájecí svorka **18** řídicího obvodu **16** spolu s emitorem druhého tranzistoru **8**. Bude-li ochrana pracovat v režimu regenerativním, bude řídicí obvod **16** tvořen šestým tranzistorem **37**, viz obr. 3, jehož báze pak představuje řídicí vstup **19**, emitor napájecí vstup **18** a kolektor šestého tranzistoru **37** výstup **17** tohoto řídicího obvodu **16**. Pro jednorázový režim je pak kolektor šestého tranzistoru **37** připojen na výstup **17** přes přechod báze — emitor sedmého tranzistoru **38**, viz obr. 4, jehož kolektor je připojen na bázi šestého tranzistoru **37**.

Paralelně k přechodu báze — emitor sedmého tranzistoru **38** je pak připojena paralelní kombinace osmého odporu **39** a druhého kondenzátoru **40**. Vazební obvod **13** je v základním provedení představován pouze devátým odporem **41**, viz obr. 5. V případě, že je potřeba do řídicích logických obvodů přenést informaci o činnosti ochrany, je v sérii s devátým odporem **41** zapojen optoelektrický vazební člen **42**, jehož výstupní svorky **43**, galvanicky oddělené od celého budiče, jsou připojeny na logické řídicí obvody.

Na řídicí vstup **4** budiče přivádíme řídicí impuls kladné polarity, čímž se otevře tranzistor **8**. Přes odporový dělič, tvořený prvním odporem **7** a druhým odporem **6**, se otevře první tranzistor **26**, na jehož kolektoru vznikne impuls kladné polarity. Tímto impulsem je řízen výkonový stupeň budiče, v daném případě impulsní zesilovač **28** proudu, který dodá řídicí proud potřebné velikosti do báze výkonového spínacího tranzistoru **33**. Jedinou podmínkou je, aby kladnému signálu na řídicím vstupu **29** impulsního zesilovače **28** proudu odpovídal kladný výstupní signál na výstupu **32** tohoto impulsního zesilovače **28** proudu a tedy došlo k otevření výkonového spínacího tranzistoru **33**.

Kladnému signálu na řídicím vstupu **4** budiče a tedy otevřenému druhému tranzistoru **8** odpovídá pak sepnutí výkonového spínacího tranzistoru **33**. Tím poklesne napětí na kolektoru druhého tranzistoru **8**, uzavře se třetí tranzistor **9** a přes čtvrtý odpor **10** se uzavře i čtvrtý tranzistor **25** a ochrana je připravena k činnosti. Na kolektoru čtvrtého tranzistoru **25** se objeví kolektorové napětí U_{CE} výkonového spínacího tranzistoru **33**. Toto napětí je snímáno obvodem složeným ze šestého odporu **22** a druhé diody **24** a je vedeno přes první diodu **21** na stavitelný odpor **20**. Napětí z jezdce je vedeno na řídicí svorku **19** řídicího obvodu **16**, čili na bázi šestého tranzistoru **37**.

Pracuje-li zapojení v režimu jednorázového, přesáhne při přetížení výkonového spínacího tranzistoru **33** napětí na řídicí svorce **19** řídicího obvodu **16** velikost prahového napětí U_{BE} šestého tranzistoru **37**, tento sepne a tedy sepne i sedmý tranzistor **38**. Šestý tranzistor **37** a sedmý tranzistor **38** tvoří bistabilní klopný obvod a zůstanou sepnuty až do zásahu obsluhy. Překlopit tento bistabilní klopný obvod do původního stavu lze pouze vypnutím napájecího zdroje **1**. Sepnutím šestého a sedmého tranzistoru **37**, **38** je přes vazební obvod **13** sepnut pátý tranzistor **11**. Tím je zkratován přechod báze — emitor prvního tranzistoru **26**, tento rozepne a na jeho kolektoru se objeví nízká úroveň napětí a tentýž stav je na řídicím vstupu **29** impulsního zesilovače **28** proudu a stejně tak na jeho výstupu **32**, čímž se výkonový spínací tranzistor **33** uzavře.

Časová konstanta daná hodnotami šestého odporu **22** a prvního kondenzátoru **23** určuje zpoždění reakce ochrany, které musí být delší než je spínací doba výkonového spínacího tranzistoru **33**, ale jinak co nejkratší, aby ochrana byla dostatečně rychlá. První dioda **21** zamezuje případnému překlopení bistabilního klopného obvodu v okamžiku, kdy skončí řídicí impuls na řídicím vstupu **4** budiče a otevírá se čtvrtý tranzistor **25**. První dioda **21** rovněž kompenzuje teplotní součinitel napětí v propustném směru druhé diody **24**. Stavitelný odpor **20** slouží k nastavení pracovní úrovně ochrany. Osmý odpor **39** napomáhá rychlému a spolehlivému uzavření sedmého tranzistoru **38**. Druhý kondenzátor **40** zvyšuje odolnost bistabilního klopného obvodu proti rušivým impulsům. Třináctý odpor **5** napomáhá rychlému uzavírání druhého tranzistoru **8**. Obdobný význam má pátý odpor **12** pro pátý tranzistor **11**. Sedmý odpor **27** tvoří zatěžovací odpor prvního tranzistoru **26**. Při regenerativním režimu ochrany zůstává šestý tranzistor **37** sepnut pouze do okamžiku ukončení řídicího impulsu na řídicím vstupu **4** budiče. V tomto okamžiku totiž sepne čtvrtý tranzistor **25**, který přes první diodu **21** a stavitelný odpor **20** šestý tranzistor **37** rozepne. Tím je ochrana připravena k příchodu nového kladného řídicího impulsu na řídicí vstup **4** budiče.

Impulsní zesilovač **28** proudu, vhodný zejména pro zapojení podle obr. 2, sestává z osmého tranzistoru **47** a devátého tranzistoru **48** se vzájemně propojenými emitory a paralelně propojenými bázemi, tvořícími řídicí vstup **29** impulsního zesilovače **28** proudu. Kolektor osmého tranzistoru **47**, který tvoří první napájecí vstup **30** impulsního zesilovače **28** proudu, je připojen na kolektor desátého tranzistoru **59**, jehož báze je přes sériovou kombinaci čtrnáctého odporu **57** a třetí diody **54** a s nimi v sérii zapojený desátý odpor **49** připojena na emitory osmého tranzistoru **47** a devátého tranzistoru **48**,

Uzel třetí diody **54** a desátého odporu **49** je jednak přes sériovou kombinaci čtvrté diody **53** a jedenáctého odporu **56** připojen na kolektor **34** výkonového spínacího tranzistoru **33**, jednak přes dvanáctý odpor **51** a pátou diodou **52** na kolektor devátého tranzistoru **48**, který tvoří druhý napájecí vstup **31** impulsního zesilovače **28** proudu. Uzel dvanáctého odporu **51** a páté diody **52** je přes třetí kondenzátor **50** připojen na emitory osmého a devátého tranzistoru **47**, **48**, na něž je přes sériovou kombinaci cívky **55** a šesté diody **58** připojen emitor desátého tranzistoru **59**, který tvoří výstup **32** impulsního zesilovače **28** proudu.

Kladným vstupním napětím na řídicím vstupu **29** je otevřen osmý tranzistor **47**. Signál jdoucí z jeho emitoru přes emitorový sledovač, tvořený desátým tranzistorem **59**, otevírá výkonový spínací tranzistor **33**.

V tomto stavu je v činnosti nelineární zpětná vazba, tvořená jedenáctým odporem **56** a antisaturační čtvrtou diodou **53**, která je připojena anodou na anodu třetí diody **54**. Desátý odpor **49** představuje zdroj proudu pro správnou činnost čtvrté diody **53**. Třetí kondenzátor **50** s dvanáctým odporem **51** tvarují nástupní hranu řídicího proudu jdoucího do báze výkonového spínacího tranzistoru **33**. Třetí dioda **54** upravuje stejnosměrné poměry ve smyčce nelineární zpětné vazby tak, aby antisaturační čtvrtá dioda **53** určovala výkonový spínací tranzistor **33** v aktivní oblasti jeho výstupních charakteristik, to jest, aby nebyl přesycován nadměrným budicím proudem do báze.

Jedenáctý a čtrnáctý odpor **56**, **57** zajišťují stabilitu ve smyčce zpětné vazby. Záporným vstupním napětím na řídicím vstupu **29** impulsního zesilovače **28** proudu se uzavře osmý tranzistor **47** a současně se otevře devátý tranzistor **48**, čímž je přechod báze — emitor výkonového spínacího tranzistoru **33** polarizován napětím v závěrném směru a tranzistor **33** rozepne. Šestá dioda **58** zamezuje průtok proudu z emitoru osmého tranzistoru **47** do báze výkonového spínacího tranzistoru **33** v době otevření osmého tranzistoru **47**.

Cívka **55** svou indukčností definuje strmou sestupnou hranu budicího proudu jdoucího do báze výkonového spínacího tranzistoru **33**. Pátá dioda **52** zajišťuje rychlé vybití třetího kondenzátoru **50** přes devátý tranzistor **48** v době otevření tohoto tranzistoru **48**. Oddělením cesty budicího proudu při zapínání a vypínání výkonového spínacího tranzistoru **33** pomocí šesté diody **58** je možné nezávisle na sobě tvarovat nástupní a sestupnou hranu budicího proudu tak, aby přepínání výkonového spínacího tranzistoru **33** probíhalo co nejrychleji. Antisaturační čtvrtá dioda **53** zajišťuje optimální velikost budicího proudu, takže výkonový spínací tranzistor **33** není přesycován nad-

měrným proudem do báze, čímž se jeho vypínací doba výrazně zkrátí.

Sníží se tak rovněž příkon budiče a v návaznosti na to jsou kladeny menší požadavky na napájecí zdroj 1. Nelineární zpětná

vazba spolu s antisaturační diodou 53 zajišťuje stabilitu velikosti výstupního proudu budiče i při velkých změnách napájecího napětí, což přispívá k tomu, že napájecí zdroj 1 nemusí být stabilizován.

PŘEDMĚT VYNÁLEZU

1. Zapojení pro ochranu výkonového spínacího tranzistoru řízeného do báze z budiče napájeného ze zdroje stejnosměrného napětí, vyznačující se tím, že na bázi výkonového spínacího tranzistoru (33) je připojen výstup koncového stupně budiče, tvořený impulsním zesilovačem (28) proudu, jehož první napájecí vstup (30) a druhý napájecí vstup (31) jsou připojeny na napájecí zdroj (1) stejnosměrného napětí a jehož řídicí vstup (29) je připojen na kolektor prvního tranzistoru (26), jehož báze je přes první odpor (7), tvořící spolu s druhým odporem (6) dělič napětí, připojena na kolektor druhého tranzistoru (8), jehož báze je řídicím vstupem (4) budiče, druhý odpor (6) a emitor prvního tranzistoru (26) jsou připojeny na kladnou svorku (2) napájecího zdroje (1), přičemž na kolektor druhého tranzistoru (8) je svou bázi připojen třetí tranzistor (9), jehož emitor je přes čtvrtý odpor (10) připojen na bázi čtvrtého tranzistoru (25), kolektor třetího tranzistoru (9) je spolu s emitorem pátého tranzistoru (11) připojen na kladnou svorku (2) napájecího zdroje (1), na níž je přes pátý odpor (12) připojena i báze pátého tranzistoru (11), jehož kolektor je připojen na bázi prvního tranzistoru (26), báze pátého tranzistoru (11) je dále přes vazební obvod (13) připojena na výstupní svorku (17) řídicího obvodu (16), jehož napájecí svorka (18) je připojena na emitor čtvrtého tranzistoru (25) a na emitor (35) výkonového spínacího tranzistoru (33), řídicí vstup (19) řídicího obvodu (16) je připojen na jezdec stavitelného šestého odporu (20), jehož jedna svorka je připojena na napájecí svorku (18) řídicího obvodu (16), a druhá svorka je přes první diodu (21) a přes druhou diodu (24) připojena na kolektor (34) výkonového spínacího tranzistoru (33), společný uzel první diody (21) a druhé diody (24) je přes sedmý odpor (22) připojen na kladnou svorku (2) napájecího zdroje (1) a přes první kondenzátor (23) na napájecí svorku (18) řídicího obvodu (16).

2. Zapojení podle bodu 1, vyznačující se tím, že napájecí svorka (18) řídicího obvodu (16) je spolu s emitorem druhého tranzistoru (8) připojena na zápornou svorku (3) napájecího zdroje (1).

3. Zapojení podle bodu 2, vyznačující se tím, že napájecí svorka (18) řídicího obvodu (16) je spolu s emitorem druhého tranzistoru (8) připojena na svorku (36) nulového potenciálu napájecího zdroje (1).

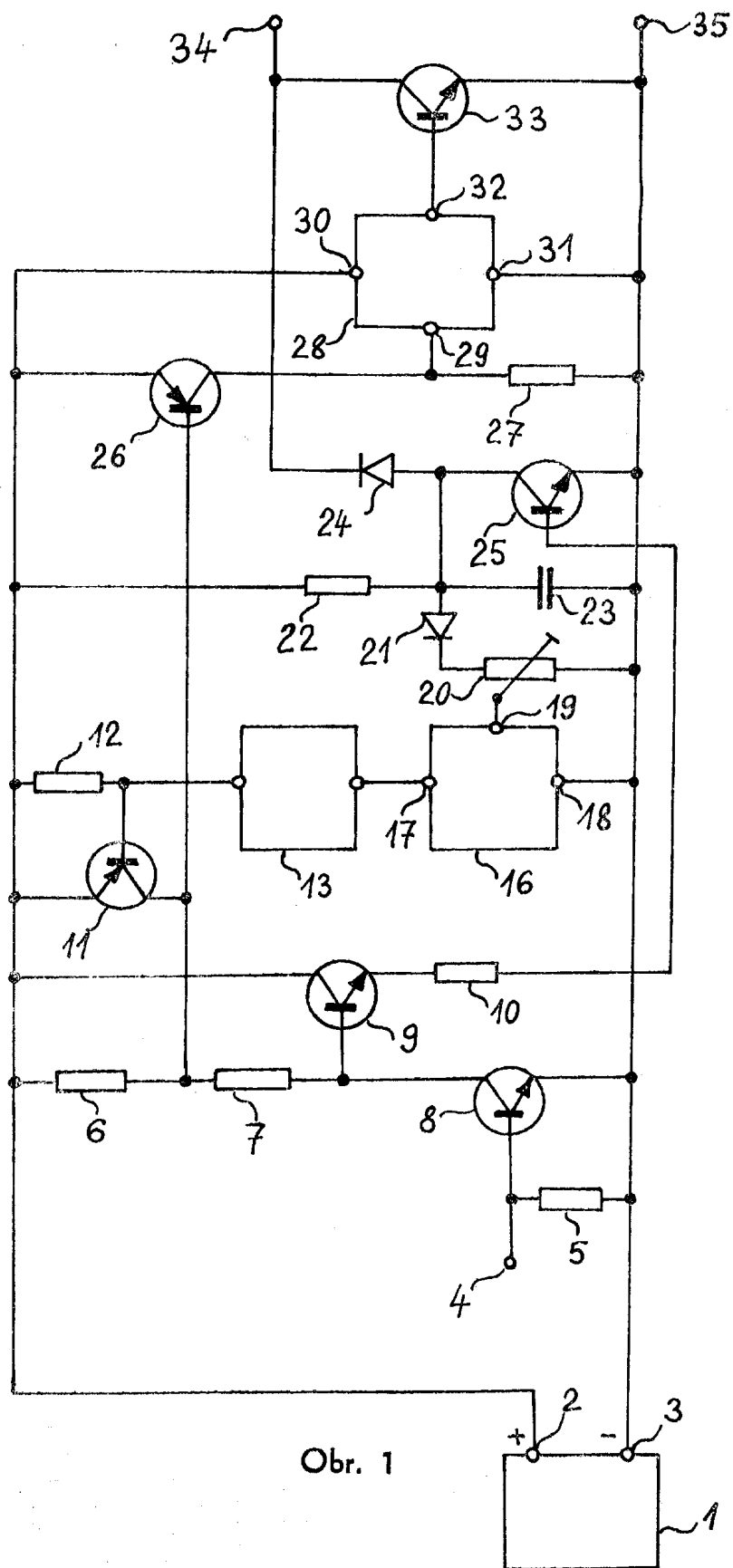
4. Zapojení podle bodu 1, vyznačující se tím, že řídicí obvod (16) je opatřen šestým tranzistorem (37), jehož báze tvoří řídicí vstup (19) řídicího obvodu (16), emitor napájecí svorku (18) řídicího obvodu (16) a kolektor je připojen na výstup (17) řídicího obvodu (16).

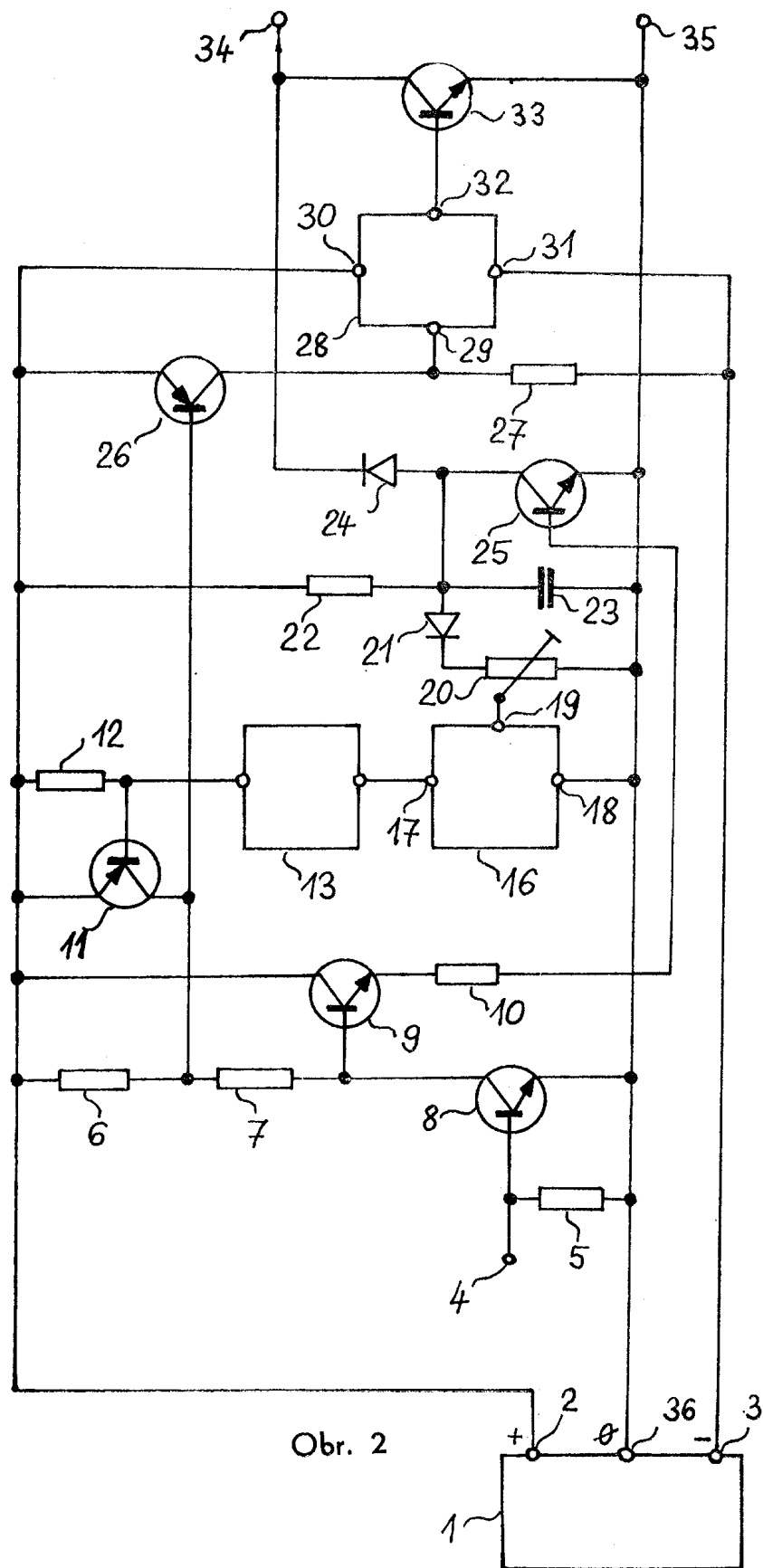
5. Zapojení podle bodu 4, vyznačující se tím, že kolektor šestého tranzistoru (37) je na výstup (17) řídicího obvodu (16) připojen přes přechod báze — emitor sedmého tranzistoru (38) s paralelně připojenou kombinací osmého odporu (39) a druhého kondenzátoru (40), přičemž kolektor sedmého tranzistoru (38) je připojen na bázi šestého tranzistoru (37).

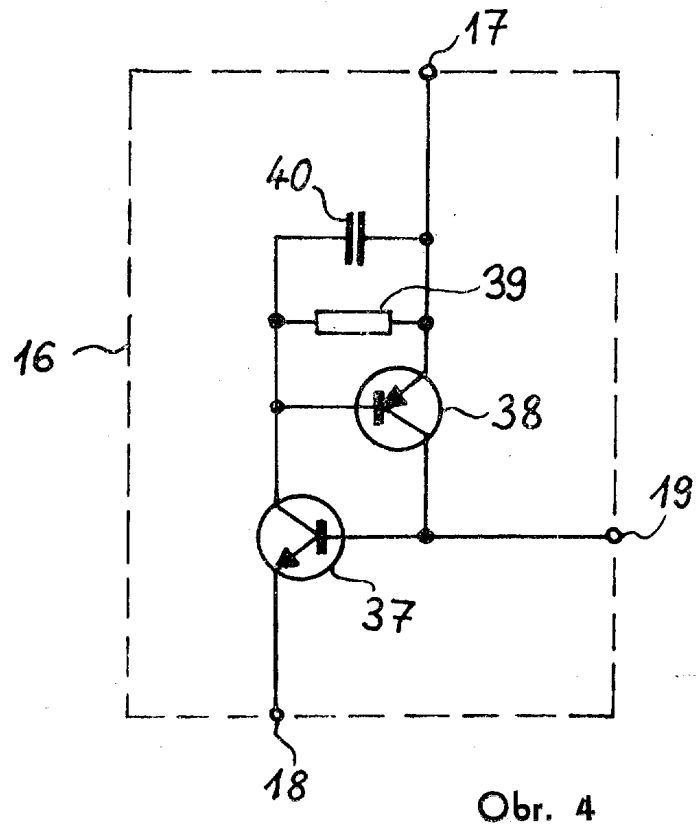
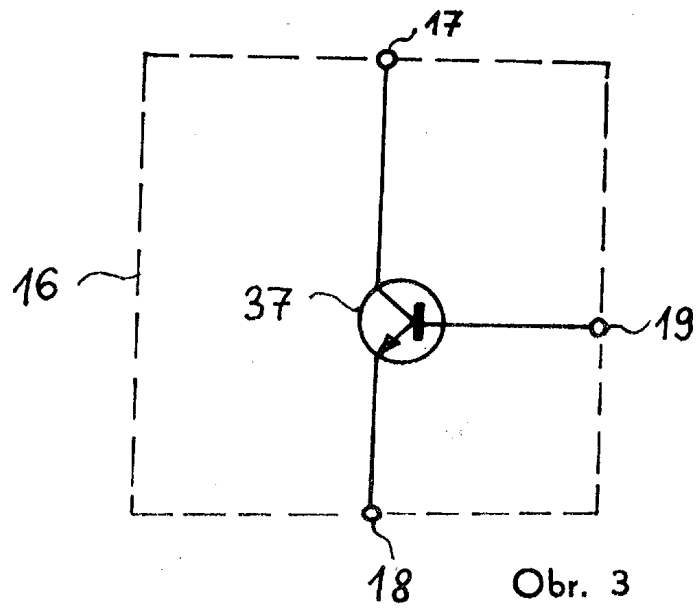
6. Zapojení podle bodu 1, vyznačující se tím, že vazební obvod (13) je tvořen devátým odporem (41).

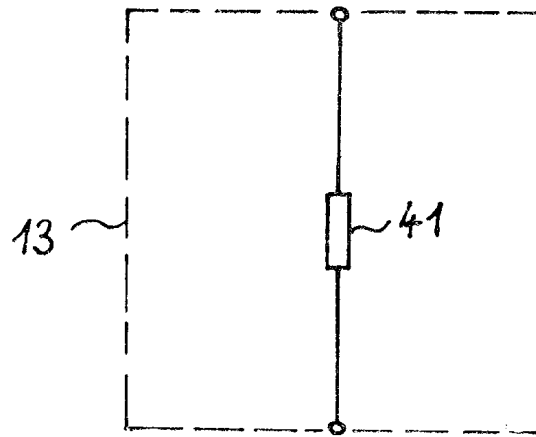
7. Zapojení podle bodu 6, vyznačující se tím, že v sérii s devátým odporem (41) je zapojen optoelektrický vazební člen (42), jehož výstupní svorky (43) jsou připojeny na řídicí logické obvody.

8. Zapojení podle bodu 1, vyznačující se tím, že impulsní zesilovač (28) proudu sestává z osmého tranzistoru (47) a devátého tranzistoru (48) se vzájemně propojenými emitory s paralelně spojenými bázemi, tvořícími řídicí vstup (29) impulsního zesilovače (28) proudu, kolektor osmého tranzistoru (47), tvořící první napájecí vstup (30) impulsního zesilovače (28) proudu, je připojen na kolektor desátého tranzistoru (59), jehož báze je přes sériovou kombinaci čtrnáctého odporu (57) a třetí diody (54) a s nimi v sérii zapojený desátý odpor (49) připojena na emitory osmého tranzistoru (47) a devátého tranzistoru (48), uzel třetí diody (54) a desátého odporu (49) je jednak přes sériovou kombinaci čtvrté diody (53) a jedenáctého odporu (56) připojen na kolektor (34), výkonového spínacího tranzistoru (33), jednak přes dvanáctý odpor (51) a pátou diodu (52) na kolektor devátého tranzistoru (48), tvořící druhý napájecí vstup (31) impulsního zesilovače (28) proudu, uzel dvanáctého odporu (51) a páté diody (52) je přes třetí kondenzátor (50) připojen na emitory osmého tranzistoru (47) a devátého tranzistoru (48), na něž je přes sériovou kombinaci cívky (55) a šesté diody (58) připojen emitor desátého tranzistoru (59), tvořící výstup impulsního zesilovače (28) proudu.

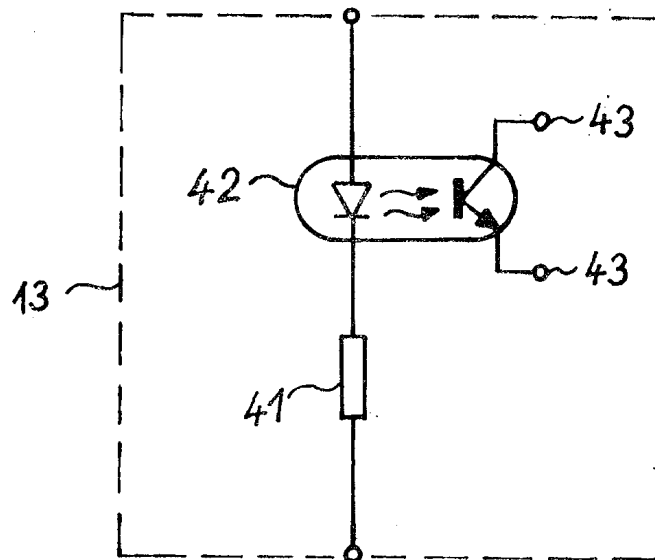








Obr. 5



Obr. 6

