200926382

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號：96146440

※ 申請日期：96.12.6　　※IPC 分類：H01L 23/495 (2006.01)

一、發明名稱：（中文/英文）

導線架及應用該導線架之封裝結構

二、申請人：（共 1 人）

姓名或名稱：（中文/英文）

晶致半導體股份有限公司

代表人：（中文/英文） 曾祥偉 / TSENG, LEO

住居所或營業所地址：（中文/英文）

台北縣三重市重新路五段 609 巷 4 號 2 樓之 1

國　籍：（中文/英文） 中華民國

三、發明人：（共 3 人）

姓　名：（中文/英文）

1. 邱鴻瑞 / CHIU, HARRISON
2. 林毅俊 / LIN, JIM
3. 曾祥偉 / TSENG, LEO

國　籍：（中文/英文） 1. 至 3. 中華民國

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為：　年　月　日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料　【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料　【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種晶片承載件以及應該晶片承載件之封裝結構，尤指一種導線架及應用該導線架之封裝結構。

【先前技術】

傳統半導體晶片係以導線架(Lead Frame)作為晶片承載件以形成一半導體封裝件。該導線架係包含一晶片座及形成於該晶片座周圍之多數導腳，待半導體晶片黏接至晶片座上並以銲線電性連接該晶片與導腳後，再經由一封裝樹脂包覆該晶片、晶片座、銲線以及導腳之內段而形成該具導線架之半導體封裝件。

以導線架作為晶片承載件之半導體封裝件之型態及種類繁多，如 QFP 半導體封裝件(Quad Flat Package)、QFN(Quad-Flat Non-leaded)半導體封裝件、SOP 半導體封裝件(Small Outline Package)、散熱型小尺寸半導體封裝件(Heat-sink Small Outline Package, HSOP)或 DIP 半導體封裝件(Dual in-line Package)等，其中 HSOP 半導體封裝件，如美國專利第 5,877,937 號及日本專利 JP01217386 所揭示者，係於導線架兩側增設散熱翼(Wing Tab)以提昇該封裝件之散熱效率，故為高功率、高電流之電子產品所常採用。

HSOP 半導體封裝件之熱傳導方式主要是經由與導線架晶片座(Die Pad)相連接之散熱翼(Wing Tab)將晶片上

的熱源快速傳導到印刷電路板(Printed Circuit Board)，而透過印刷電路板的接地金屬板(Ground Plane)以迅速將熱量釋放。

如第1A及1B圖所示，係為習知之HSOP半導體封裝件之導線架平面及剖面示意圖。該HSOP半導體封裝件之導線架10主要係包含有：用以放置晶片之晶片座101、佈設於該晶片座101相對兩側用以與晶片電性連接之多數導腳102、用以將晶片上之熱源傳導到印刷電路板上的散熱翼110，以及連接該晶片座101與散熱翼110之連接部103，其中該連接部103可藉由模具衝壓製程而向下彎折，使該晶片座101向下低置，進而使該導線架10之斷面呈凹槽狀(如第1B圖所示)。

然，於模具衝壓製程中所產生於該連接部103上的下壓力，因該晶片座101與散熱翼110之間狹窄，使該連接部103之受力面積小，故，該連接部103所受之下壓力大，易導致該連接部103產生非預期之彎曲，進而導致該晶片座101產生偏移或傾斜，使該導線架10無法再應用而需作廢；另外，於封裝製程時，亦會產生下壓力於該連接部103上而產生非預期之彎曲，進而導致該晶片座101之錯位，使該HSOP半導體封裝件之產品信賴度降低。

因此，如何設計一種防止發生非預期變形之導線架及其封裝結構，進而提高該導線架之封裝結構的品質與良率，實已為此相關領域所迫切待解之課題。

【發明內容】

本發明之一目的係為提供一種導線架及應用該導線架之封裝結構，以有效避免產生變形。

本發明之再一目的係為提供一種提升封裝品質與良率之導線架及應用該導線架之封裝結構。

本發明之復一目的係為提供一種提升產品信賴性之導線架及應用該導線架之封裝結構。

為達上揭及其他目的，本發明之導線架，係包括：晶片座，係用以承載半導體晶片；複數導腳，係設於該晶片座相對兩側；散熱翼，係設於該晶片座兩側，且該散熱翼與晶片座間復設有連接導腳，該連接導腳係具有結合該晶片座之第一連接部、結合該散熱翼之第二連接部、及結合該第一連接部與該第二連接部之連接平台，並以該連接平台為基準而使該第一連接部及該第二連接部形成具有高低位差及方向角度差，以供該晶片座相對低置於該些導腳。

依上述結構，該導線架係設於一散熱型小尺寸半導體封裝件(HSOP)，該連接導腳係以切割方式一體成形該第一連接部、該第二連接部及該連接平台，且該晶片座相對兩側之連接導腳之延伸方向呈相反。

該導線架之連接導腳係以切割方式形成結合晶片座之第一連接部、結合散熱翼之第二連接部、及結合該第一連接部與該第二連接部之連接平台，並以該連接平台為基準而使該第一連接部及該第二連接部形成具有高低位差及方向角度差，而使該晶片座向下位移，進而使晶片座相

對低置於導腳及散熱翼，再者，因位於晶片座相對兩側之連接導腳延伸方向呈相反，使該晶片座相對兩側所受之應變力相互抵消，該連接導腳不會產生非預期之彎曲，且該晶片座亦不會產生偏移或傾斜，以避免習知技術中因衝壓製程所產生的壓力導致導線架產生變形而擠壓晶片座。

依上述結構，本發明亦揭露一種應用前述導線架以進行封裝製程之封裝結構，係包括：導線架，係具有一晶片座、佈設於該晶片座相對兩側之複數導腳與散熱翼，其中該晶片座與散熱翼間復設有連接導腳，該連接導腳係具有用以結合該晶片座之第一連接部、用以結合該散熱翼之第二連接部、及結合該第一連接部與該第二連接部之連接平台，並以該連接平台為基準而使該第一連接部及該第二連接部形成具有高低位差及方向角度差，以供該晶片座相對低置於該導腳；半導體晶片，係接置於該晶片座上並電性連接該導腳；以及封裝膠體，係包覆該導線架及半導體晶片，且該散熱翼與該導腳外端外露於該封裝膠體。

依上述結構，該封裝結構係為散熱型小尺寸半導體封裝件，該晶片座相對兩側之連接導腳之延伸方向呈相反，該連接導腳係以切割方式一體成形該第一連接部、該第二連接部及該連接平台。

該封裝結構之連接導腳係以切割方式形成連接平台、第一連接部及第二連接部，藉由該第一連接部及該第二連接部形成之高低位差及方向角度差，以調整該連接導腳向下延伸之長度，而使該晶片座向下位移，又位於晶片

座相對兩側之連接導腳延伸方向呈相反，使該晶片座相對兩側所受之應變力相互抵消而保持水平不傾斜，而保護該半導體晶片不受損，以避免習知技術中因衝壓製程所產生的壓力導致晶片座偏移或傾斜。

因此，相較於習知技術，本發明之導線架及應用導線架之封裝結構係藉由連接導腳以切割方式一體成形該連接平台、第一連接部及第二連接部，故，該連接導腳不會受衝壓力而產生非預期之彎曲，有效達到避免產生變形之目的；另外，位於晶片座相對兩側之連接導腳之延伸方向呈相反，使該晶片座相對兩側保持水平不傾斜，而保護半導體晶片不受損，有效達到提升封裝結構的品質與良率及產品信賴性之目的。

【實施方式】

以下係藉由特定的具體實例說明本發明之實施方式，熟悉此技藝之人士可由本說明書所揭示之內容輕易地瞭解本發明之其他優點與功效。

主要以散熱型小尺寸半導體封裝件（HSOP）及其所應用之導線架詳細揭露本發明之具體實施例，然本發明所揭露之導線架並非侷限於此，而亦可為其餘型態之導線架結構。

請參閱第 2A 至 2B 圖，為本發明之導線架之立體及剖面結構示意圖。

本發明之導線架 20 主要係包括有：用以供放置半導體晶片之晶片座 210、佈設於該晶片座 210 兩側之多數導

腳 220、提供晶片之熱源傳導到外界之散熱翼 240、以及連結該晶片座 210 與該散熱翼 240 之連接導腳 230。

該導線架 20 係應用於散熱型小尺寸半導體封裝件（Heat-sink Small Outline Package，HSOP），該導腳 220 係佈設於晶片座 210 之相對兩側，包括有內導腳(Inner Lead)與外導腳(Outer Lead)(圖中未示)，其中，該內導腳係形成封裝膠體(圖中未示)內以供後續半導體晶片與導線架電性連接使用，而該外導腳係形成封裝膠體外以供完成封裝作業之半導體封裝結構電性連接至外部裝置。

該連接導腳 230 係位於未設有該些導腳 220 之晶片座 210 之兩側，用以連接該晶片座 210 與該散熱翼 240，令設置於該晶片座 210 上之晶片所產生之熱源可藉由該散熱翼 240 傳導到外界，以增加該導線架 20 的散熱效能。

該連接導腳 230 係包含第一連接部 231、連接平台 232 以及第二連接部 233，該第一連接部 231 之兩端係分別連接該晶片座 210 與該連接平台 232 之一端，而該連接平台 232 之另一端延伸連接該第二連接部 233，進而使該第二連接部 233 連接至散熱翼 240，以供該晶片座 210 與該些導腳 220 形成一適當垂直距離，並使該晶片座 210 相對低置於該導腳 220 及散熱翼 240。

本實例之圖示中，該連接導腳 230 係由該連接平台 232 之兩端分別連接第一連接部 231 以及第二連接部 233，亦即，該連接導腳 230 以該連接平台 232 為中心點，

且使該第一連接部231及該第二連接部233形成高低位差及方向角度差，進而形成如樓梯般之結構，藉以調整該連接導腳230之長度，以供該晶片座210與該些導腳220形成一適當距離；另外，該晶片座210相對兩側之連接導腳230之第一連接部231及該第二連接部233，其延伸方向呈相反，即兩側之上視分別呈“冂”及“凵”。

亦即，該連接導腳230係以切割方式一體呈形該第一連接部231、該第二連接部233及該連接平台232而使該晶片座210向下位移，因位於晶片座210相對兩側之連接導腳230延伸方向呈相反，使該晶片座210相對兩側所受之應變力相互抵消，該連接導腳230不會產生非預期之彎曲，且該晶片座210亦不會產生偏移或傾斜。

第3圖係為該導線架應用於散熱型小尺寸半導體封裝結構之示意圖。

該封裝結構30係包括：該導線架20；至少一半導體晶片350；以及包覆該導線架20及半導體晶片350之封裝膠體370。

如前所述，該導線架20主要係包括：晶片座210；佈設於該晶片座210相對兩側之多數導腳220；提供半導體晶片350之熱源傳導到外界之散熱翼240；連結該晶片座210與該散熱翼240之連接導腳230。

該導腳220包括有內導腳與外導腳（圖中未示），其中，該內導腳係形成於封裝膠體370內供半導體晶片350與導線架20電性連接，而該外導腳係形成於封裝膠體370

外以供完成封裝作業之封裝結構 30 電性連接至外部裝置。

該連接導腳230係位於未設有該些導腳220之晶片座210兩側，用以連接該晶片座 210 與該散熱翼 240，令設置於該晶片座210上之半導體晶片350所產生之熱源可藉由該散熱翼 240 傳導到外界，增加該導線架 20 的散熱效能。

該連接導腳230係包含第一連接部231、連接平台232以及第二連接部 233，該第一連接部 231 之兩端係分別連接該晶片座 210 與該連接平台 232 之一端，而該連接平台232 之另一端延伸連接該第二連接部 233，其中，該連接導腳 230 係以該連接平台 232 為中心點，且使該第一連接部 231 及該第二連接部 233 形成高低位差及方向角度差，藉以調整該連接導腳 230 之長度，以供該晶片座 210 與該些導腳 220 形成一適當距離；另外，該晶片座 210 相對兩側之連接導腳 230 之第一連接部 231 及該第二連接部 233，其延伸方向呈相反，即兩側之上視分別呈“冂”及“凵”。

再者，該連接導腳 230 係以切割方式一體成形該第一連接部 231、該第二連接部 233 及該連接平台 232 而使該晶片座 210 向下位移，於封裝製程時，因位於晶片座 210 相對兩側之連接導腳 230 延伸方向呈相反，使該晶片座 210 相對兩側所受之應變力相互抵消而保持水平不傾斜，亦不會錯位，使該封裝結構件 30 之產品良率提升。

該半導體晶片350係接置於該晶片座210上並電性連接至該導腳220，其中該半導體晶片350係可藉由銲線360電性連接至該導腳220，而該封裝膠體370係用以包覆該導線架20及該半導體晶片350，並令該導線架20之散熱翼240與多數導腳220外端(外導腳)外露於該封裝膠體370外，藉以形成該封裝結構30。

因此該導線架20及應用該導線架20之封裝結構30，主要之設計在於該連接導腳230係以切割方式形成連接平台232、第一連接部231及第二連接部233，藉由該第一連接部231及該第二連接部233形成之高低位差及方向角度差，以調整該連接導腳230向下延伸之長度，而使該晶片座210向下位移而低置於導腳220及散熱翼240，又位於晶片座210相對兩側之連接導腳230延伸方向呈相反，使該晶片座210相對兩側所受之應變力相互抵消而保持水平不傾斜，而保護該半導體晶片350不受損，以避免習知技術中因衝壓製程所產生的壓力導致晶片座偏移或傾斜。

綜上所述，本發明之導線架及應用該導線架之封裝結構，係藉由切割方式形成包含有用以結合晶片座之第一連接部、用以結合散熱翼之第二連接部、及結合該第一連接部與該第二連接部之連接平台的連接導腳，故，該連接導腳不會受衝壓力而產生非預期之彎曲，有效使該晶片座產生低置之目的；另外，位於晶片座相對兩側之連接導腳之延伸方向呈相反，使該晶片座相對兩側保持水平不傾斜，

而保護該半導體晶片不受損，有效達到提升封裝件的品質與良率及產品信賴性之目的。

惟以上所述之具體實施例，僅係用以例釋本發明之特點及功效，而非用以限定本發明之可實施範疇，在未脫離本發明上揭之精神與技術範疇下，任何運用本發明所揭示內容而完成之等效改變及修飾，均仍應為下述之申請專利範圍所涵蓋。

【圖式簡單說明】

第 1A 及 1B 圖係習知導線架結構之平面及剖面示意圖；

第 2A 圖係本發明之導線架之立體圖；

第 2B 圖係本發明之導線架之剖面示意圖；以及

第 3 圖本發明之應用導線架之封裝結構之剖面示意圖。

【主要元件符號說明】

10　導線架

101　晶片座

102　導腳

103　連接部

110　散熱翼

20　導線架

210　晶片座

220　導腳

230　連接導腳

231 第一連接部

232 連接平台

233 第二連接部

240 散熱翼

30 封裝結構

350 半導體晶片

360 銲線

370 封裝膠體

五、中文發明摘要：

一種導線架，係包括有晶片座、設於晶片座兩側之多數導腳與散熱翼，其中該晶片座與散熱翼間復設有連接導腳，該連接導腳係以切割方式一體成形有結合晶片座之第一連接部、結合散熱翼之第二連接部、及結合第一連接部與第二連接部之連接平台，並以連接平台為基準而使第一連接部及第二連接部形成具有高低位差及方向角度差，藉以使該晶片座位置相對低置於導腳及散熱翼；避免習知衝壓製程產生非預期之變形，而增加封裝結構的品質與良率，及提升產品信賴性。本發明復揭示應用該導線架之封裝結構。

六、英文發明摘要：無。

十、申請專利範圍：

1. 一種導線架，係包括：

晶片座，係用以承載半導體晶片；

複數導腳，係設於該晶片座相對兩側；以及

散熱翼，係設於導線架兩側，且該散熱翼與晶片座間復設有連接導腳，該連接導腳包含有結合該晶片座之第一連接部、結合該散熱翼之第二連接部、及結合該第一連接部與該第二連接部之連接平台，並以該連接平台為基準而使該第一連接部及該第二連接部形成具有高低位差及方向角度差。

2. 如申請專利範圍第1項之導線架，其中，該導線架係設於一散熱型小尺寸半導體封裝件(Heat-sink Small Outline Package，HSOP)。

3. 如申請專利範圍第1項之導線架，其中，該晶片座相對兩側之連接導腳之延伸方向呈相反。

4. 如申請專利範圍第3項之導線架，其中，該晶片座兩側之連接導腳之上視分別呈現冂及凵形。

5. 如申請專利範圍第1項之導線架，其中，該連接導腳係以切割方式一體成形該第一連接部、該第二連接部及該連接平台。

6. 如申請專利範圍第1項之導線架，其中，該晶片座相對低置於該導腳及散熱翼。

7. 一種應用導線架之封裝結構，係包括：

導線架，係具有一晶片座、佈設於該晶片座相對

兩側之複數導腳與散熱翼，其中該散熱翼與晶片座間復設有連接導腳，該連接導腳包含有結合該晶片座之第一連接部、結合該散熱翼之第二連接部、及結合該第一連接部與該第二連接部之連接平台，並以該連接平台為基準而使該第一連接部及該第二連接部形成具有高低位差及方向角度差；

半導體晶片，係接置於該晶片座上並電性連接該導腳；以及

封裝膠體，係包覆該導線架及該半導體晶片，且該散熱翼及該導腳外端外露於該封裝膠體。

8. 如申請專利範圍第7項之應用導線架之封裝結構，其中，該封裝結構係為散熱型小尺寸半導體封裝件。

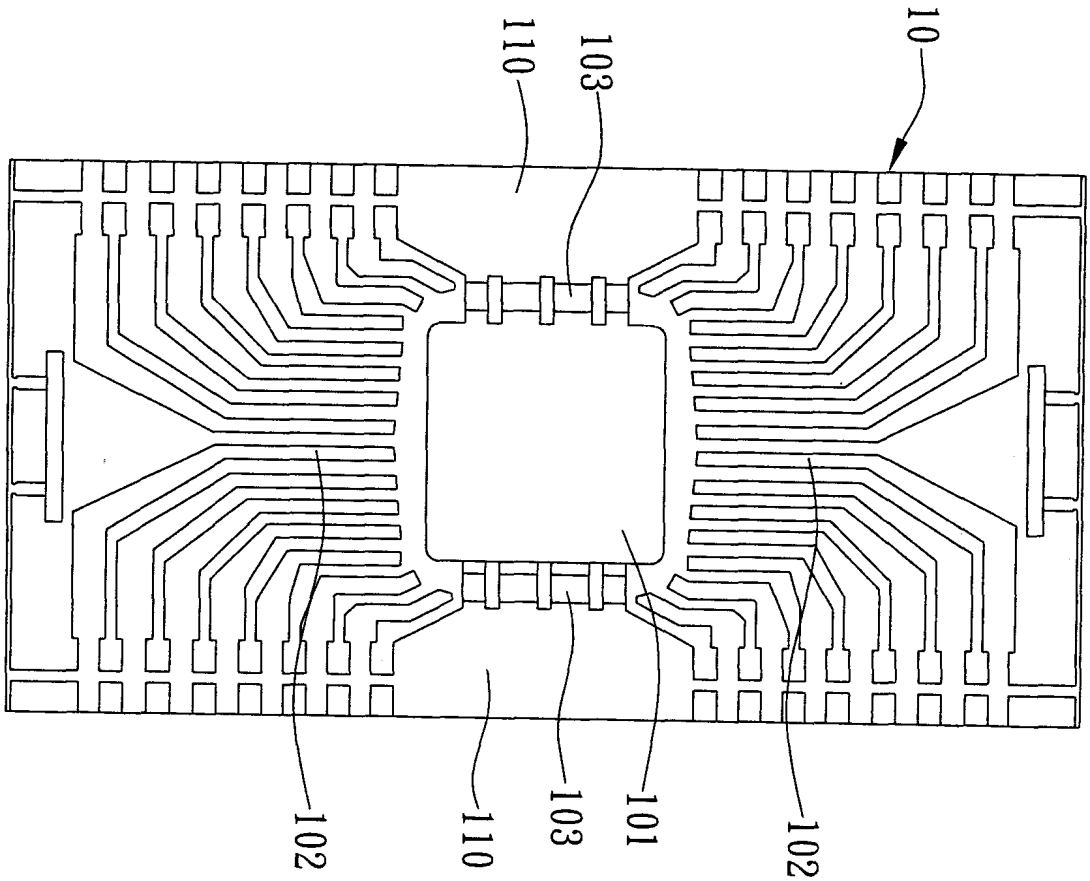
9. 如申請專利範圍第7項之應用導線架之封裝結構，其中，該晶片座相對兩側之連接導腳之延伸方向呈相反。

10. 如申請專利範圍第9項之應用導線架之封裝結構，其中，該晶片座兩側之連接導腳之上視分別呈現冂及凵形。

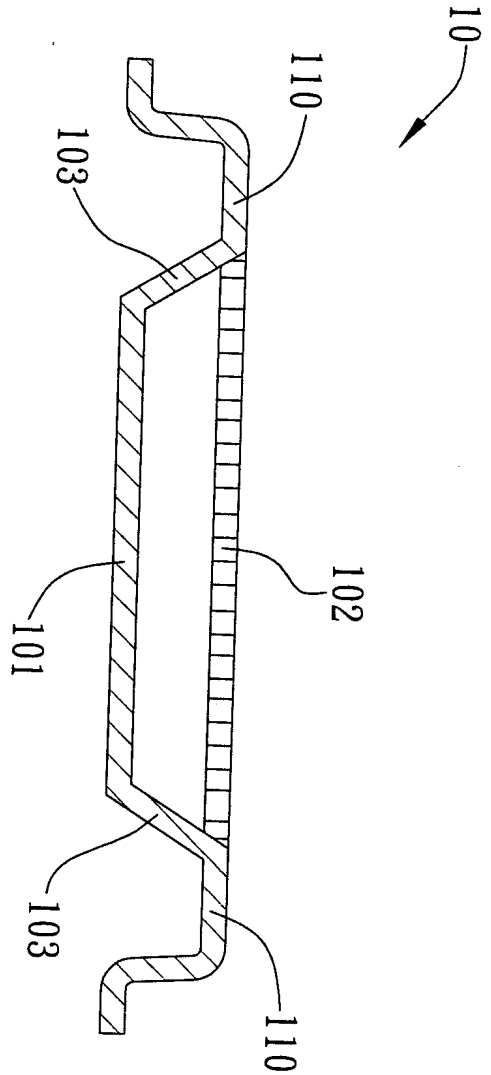
11. 如申請專利範圍第7項之應用導線架之封裝結構，其中，該連接導腳係以切割方式一體成形該第一連接部、該第二連接部及該連接平台。

12. 如申請專利範圍第7項之應用導線架之封裝結構，其中，該晶片座相對低置於該導腳及散熱翼。

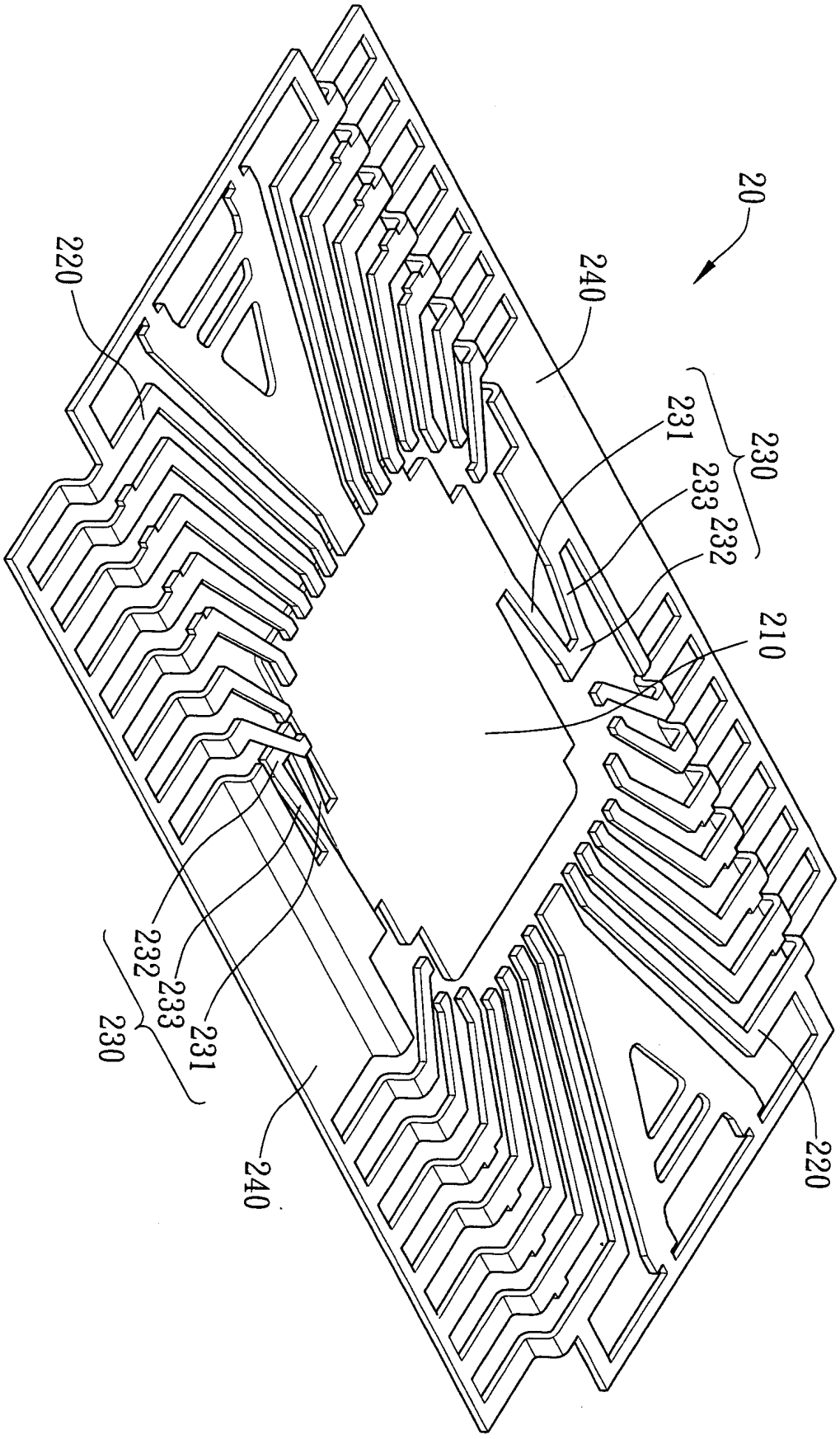
13. 如申請專利範圍第7項之應用導線架之封裝結構，其中，該半導體晶片係透過銲線電性連接至該導腳。



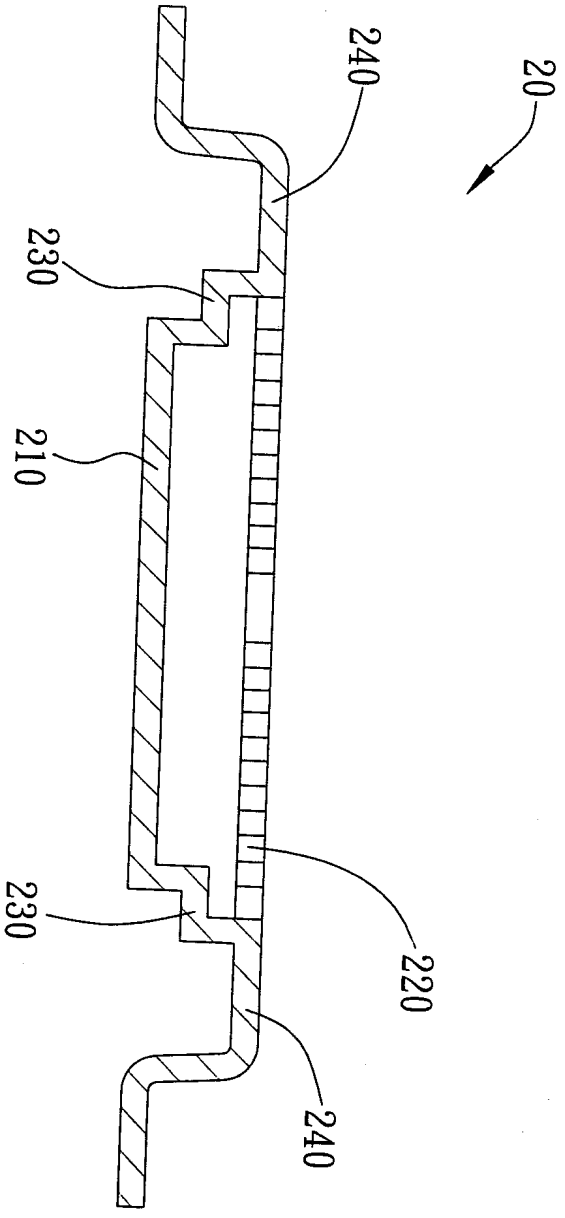
第 1A 圖（習知技術）



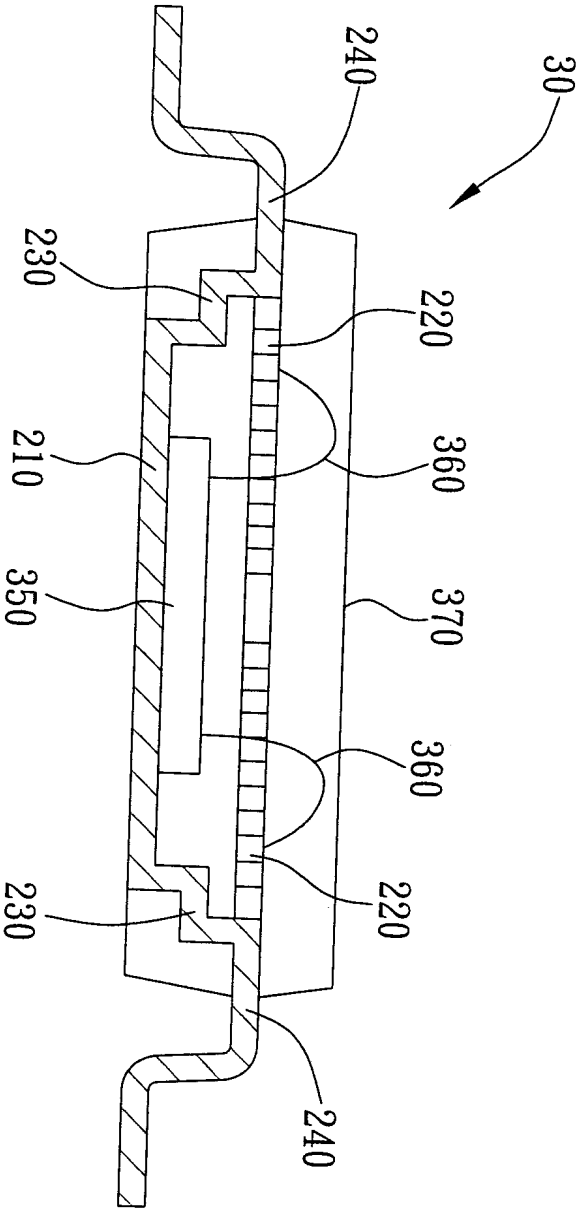
第 1B 圖（習知技術）



第 2A 圖



第 2B 圖



第 3 圖

七、指定代表圖：

(一)本案指定代表圖為：第（ 2A ）圖。

(二)本代表圖之元件代表符號簡單說明：

20　導線架

210　晶片座

220　導腳

230　連接導腳

231　第一連接部

232　連接平台

233　第二連接部

240　散熱翼

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無。