

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-124099
(P2009-124099A)

(43) 公開日 平成21年6月4日(2009.6.4)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/3205 (2006.01)	HO 1 L 21/88 T	5 F 0 3 3
HO 1 L 23/52 (2006.01)	HO 1 L 21/92 6 O 2 J	
HO 1 L 21/60 (2006.01)	HO 1 L 21/88 S	

審査請求 未請求 請求項の数 23 O L (全 17 頁)

(21) 出願番号 特願2008-150538 (P2008-150538)
 (22) 出願日 平成20年6月9日(2008.6.9)
 (31) 優先権主張番号 特願2007-276727 (P2007-276727)
 (32) 優先日 平成19年10月24日(2007.10.24)
 (33) 優先権主張国 日本国(JP)

(71) 出願人 000005821
 パナソニック株式会社
 大阪府門真市大字門真1006番地
 (74) 代理人 100098291
 弁理士 小笠原 史朗
 (74) 代理人 100142251
 弁理士 桑原 薫
 (74) 代理人 100151541
 弁理士 高田 猛二
 (72) 発明者 永井 紀行
 大阪府門真市大字門真1006番地 松下
 電器産業株式会社内
 Fターム(参考) 5F033 MM21 UU04 VV01 VV07 XX17
 XX19

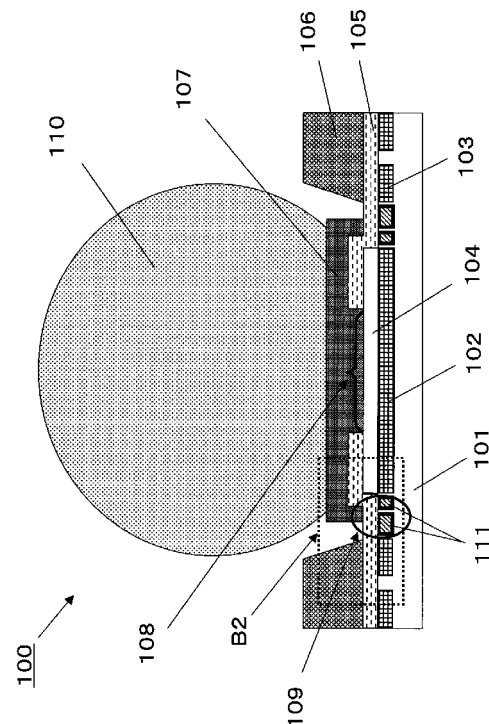
(54) 【発明の名称】 半導体チップの電極構造

(57) 【要約】

【課題】隣接する電極パッドの半田バンプが電氣的にショートすることを防止しつつ、バリアメタルのエッジ位置下部に集中するバンプ応力によって発生するクラックの進行を抑制し、電極パッドにおけるバンプ接続の信頼性を向上する半導体チップの電極構造を提供する。

【解決手段】電極パッド100は、シリコン101の最上層部において、パッド配線メタル102と配線メタル103との間にバリアメタル107のエッジ位置下部109にエッジ部分が一致しないようにダミーメタル111を配置する。ダミーメタル111と層間膜140とで多くの界面を構成することで、パッド配線メタル102と配線メタル103との間に掛かるバリアメタル107のエッジ位置下部109に集中するバンプ応力によって発生するクラックの進行を抑制する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

最上層部にパッドメタルと前記パッドメタルと異電位となる配線メタルとを有する半導体基板と、

前記半導体基板上に形成された電極パッドと、

前記半導体基板上を覆い、かつ前記電極パッドを露出するように開口部を有する樹脂保護膜と、

前記樹脂保護膜の前記開口部内であって、前記電極パッド上に形成されたバリアメタルと、

前記バリアメタル上に形成されたバンプとからなる半導体チップの電極構造であって、

前記パッドメタルと前記配線メタルとの間に電位を有さないダミーパターンを備え、

前記ダミーパターンは、前記バリアメタルのエッジ位置を鉛直方向に延ばした部分を含む領域に形成されることを特徴とする、半導体チップの電極構造。

10

【請求項 2】

前記ダミーパターンが形成される領域の上面は、前記樹脂保護膜で覆われない領域を有することを特徴とする、請求項 1 に記載の半導体チップの電極構造。

【請求項 3】

前記ダミーパターンは、1つのダミーメタルで構成され、

前記ダミーメタルのエッジは、前記バリアメタルのエッジと鉛直方向に一致しないことを特徴とする、請求項 1～2 のいずれかに記載の半導体チップの電極構造。

20

【請求項 4】

前記ダミーパターンは、複数のダミーメタルで構成され、

前記複数のダミーメタルのうち、特定のダミーメタルは、前記バリアメタルのエッジ位置の鉛直方向に配置され、

前記特定のダミーメタルのエッジは、前記バリアメタルのエッジと鉛直方向に一致しないことを特徴とする、請求項 1～2 のいずれかに記載の半導体チップの電極構造。

【請求項 5】

前記ダミーパターンは、等間隔に配置された複数のダミーメタルと、隣接するダミーメタル間に形成された層間膜とで形成されることを特徴とする、請求項 4 に記載の半導体チップの電極構造。

30

【請求項 6】

前記ダミーパターンは、複数のダミーメタルにより一連続の面で形成されることを特徴とする、請求項 4 に記載の半導体チップの電極構造。

【請求項 7】

前記一連続の面は、複数の正六角形のダミーメタルで形成されることを特徴とする、請求項 6 に記載の半導体チップの電極構造。

【請求項 8】

前記ダミーパターンは、前記半導体チップの中心から放射線状方向に配置された前記ダミーメタルで形成されることを特徴とする、請求項 4 に記載の半導体チップの電極構造。

【請求項 9】

上面に複数の電極を有する半導体チップであって、

前記半導体チップの中心から最も離れた前記半導体チップの四隅周辺のみ請求項 1 に記載の電極構造を有することを特徴とする、半導体チップ。

40

【請求項 10】

最上層部に電極パッドを形成するパッドメタルと配線メタルとを有する半導体基板と、

前記電極パッド上に形成されたバリアメタルと、

前記バリアメタル上に形成されたバンプとからなる半導体チップの電極構造であって、

前記電極パッドと前記配線メタルとの間にメタルパターンを備え、

前記メタルパターンは、前記バリアメタルのエッジ位置を鉛直方向に延ばした部分を含む領域に形成されることを特徴とする、半導体チップの電極構造。

50

- 【請求項 1 1】
前記半導体基板上において前記バリアメタルが形成されない領域を覆う樹脂保護膜を、さらに備え、
前記メタルパターンが形成される領域の上面は、前記樹脂保護膜で覆われない領域を有することを特徴とする、請求項 1 0 に記載の半導体チップの電極構造。
- 【請求項 1 2】
前記メタルパターンは、1つのメタルで構成され、
前記メタルのエッジは、前記バリアメタルのエッジと鉛直方向に一致しないことを特徴とする、請求項 1 0 ~ 1 1 のいずれかに記載の半導体チップの電極構造。
- 【請求項 1 3】 10
前記メタルパターンは、複数のメタルで構成され、
前記複数のメタルのうち、特定のメタルは、前記バリアメタルのエッジ位置の鉛直方向に配置され、
前記特定のメタルのエッジは、前記バリアメタルのエッジと鉛直方向に一致しないことを特徴とする、請求項 1 0 ~ 1 1 のいずれかに記載の半導体チップの電極構造。
- 【請求項 1 4】
前記メタルパターンは、等間隔に配置された複数のメタルと、隣接するメタル間に形成された層間膜とで形成されることを特徴とする、請求項 1 3 に記載の半導体チップの電極構造。
- 【請求項 1 5】 20
前記メタルパターンは、複数のメタルにより一連続の面で形成されることを特徴とする、請求項 1 3 に記載の半導体チップの電極構造。
- 【請求項 1 6】
前記一連続の面は、複数の正六角形のメタルで形成されることを特徴とする、請求項 1 5 に記載の半導体チップの電極構造。
- 【請求項 1 7】
前記メタルパターンは、前記半導体チップの中心から放射線状方向に配置された前記メタルで形成されることを特徴とする、請求項 1 3 に記載の半導体チップの電極構造。
- 【請求項 1 8】
上面に複数の電極を有する半導体チップであって、 30
前記半導体チップの中心から最も離れた前記半導体チップの四隅周辺のみ請求項 1 0 に記載の電極構造を有することを特徴とする、半導体チップ。
- 【請求項 1 9】
前記メタルパターンは、クラック発生を抑制するためのパターンを含むことを特徴とする、請求項 1 0 に記載の半導体チップの電極構造。
- 【請求項 2 0】
前記メタルパターンは、発生したクラックを進行させないためのパターンを含むことを特徴とする、請求項 1 0 に記載の半導体チップの電極構造。
- 【請求項 2 1】 40
前記クラックを進行させないためのパターンは、不連続な複数のメタルによって成ることを特徴とする、請求項 2 0 に記載の半導体チップの電極構造。
- 【請求項 2 2】
前記メタルパターンは、電位を有さないダミーパターンであることを特徴とする、請求項 1 0 に記載の半導体チップの電極構造。
- 【請求項 2 3】
前記メタルパターンは、前記電極パッドと同電位であることを特徴とする、請求項 1 0 に記載の半導体チップの電極構造。
- 【発明の詳細な説明】
- 【技術分野】
- 【0 0 0 1】 50

本発明は、半導体チップの電極構造に関し、より特定的には、クラックの進行を抑制するフリップチップ接続を構成する半導体チップの電極構造に関する。

【背景技術】

【0002】

従来の半導体装置のフリップチップ接続における電極パッド構造について、図面を見ながら説明する。図11Aは、一般的なフリップチップ接続構成を示す図である。図11Aにおいて、半導体チップ1101とインターポーザ基板1102とは半田バンプを介して接続されている。図11Bは、図11Aに示すフリップチップ接続構成をA-A'面から見た断面図である。図11Bにおいて、半導体チップ1101とインターポーザ基板1102とは、半田バンプ1103を介して接続されており、半田バンプ1103の接続部周辺は、アンダーフィル樹脂1104で覆われている。このように、半導体チップ1101の内部に形成された回路は、半田バンプ1103を介してインターポーザ基板1102の裏面に接続されることで、実装面積が小さく、また、配線が短いために電気的特性が良い。また、半田バンプ1103の接続部周辺をアンダーフィル樹脂1104で固めることにより、半田バンプ1103の接続部の接続信頼性を向上させている。

10

【0003】

半導体チップ1101の内部に形成されるフリップチップ接続パッドには、例えば、エリアパッドやペリフェラルパッド等がある。図12Aは、電極パッド1201を半導体チップ1101の全面に配置したエリアパッドのレイアウトパターンを示す図である。図12Bは、電極パッド1202を半導体チップ1101の周辺部に配置したペリフェラルパッドのレイアウトパターンを示す図である。なお、フリップチップ接続パッドは、電極パッドを半導体チップ1101の面内に一様なパターンで形成されることが多い。

20

【0004】

図13は、図11A～図12Bに示した半導体チップ1101に形成されている従来技術における電極パッド構造の断面図である。図13において、従来技術における電極パッド1300は、シリコン1301の最上層部にパッド配線メタル1302が配置され、パッド配線メタル1302と同一層に配線メタル1303が配置されている。パッド配線メタル1302の上部にはパッド接続メタル1304が配置されている。シリコン1301およびパッド接続メタル1304の上面は、パッド接続メタル1304を保護するように主に窒化膜で構成された窒化保護膜1305、さらにポリイミド等の樹脂材で構成された樹脂材保護膜1306で覆われている。ただし、パッド接続メタル1304の上面の一部は、窒化保護膜1305と樹脂材保護膜1306とのいずれによっても覆われていない開口部1308が存在する。パッド接続メタル1304は、開口部1308がバリアメタル1307と接することによって、バリアメタル1307の上部に形成される半田バンプ1103と電気的に接続される。

30

【0005】

従来技術における電極パッド1300では、パッド接続メタル1304の上面であって窒化保護膜1305と樹脂材保護膜1306とのいずれによっても覆われない部分、つまり、パッド接続メタル1304がバリアメタル1307と接する開口部1308の位置は、樹脂材保護膜1306の形成する範囲によって決められていた。さらに、樹脂材保護膜1306は、バリアメタル1307のエッジ位置下部1309にも存在するため、バリアメタル1307のエッジ位置下部1309に集中するバンプ応力を緩和することができる。バリアメタル1307のエッジ位置下部1309に掛かるバンプ応力とは、半田バンプを形成する時にバリアメタルに掛かる応力、および半導体チップをインターポーザ基板へ実装する時に半田バンプに掛かる応力等をいう。

40

【0006】

しかしながら、図13に示す従来技術における電極パッド1300の構成では、半田バンプを形成する主流技術であるメッキ法を用いる場合、互いに隣接する電極パッドの半田バンプが電気的にショートする不具合が発生しやすいという問題があった。図14は、互いに隣接する図13に示した電極パッド1300の半田バンプ1103が、電気的にショ

50

ートしている状態を示す図である。図14において、樹脂材保護膜1306に導電成分が付着し、互いに隣接する半田バンプ1103は、バリアメタル1307を介して電氣的にショートしている。これは、メッキ法を用いて半田バンプ1103を形成する際、メッキ工程中に導電成分が樹脂材保護膜1306に付着することが多いためである。

【0007】

このような従来技術における電極パッド1300の不具合を解消するために、さらに以下に示す他の従来技術における電極パッドがある。図15は、従来技術における電極パッド1300の不具合を解消するための他の従来技術における電極パッド1500の断面図である。図15において、他の従来技術における電極パッド1500は、樹脂材保護膜1506が窒化保護膜1305の上面であって、バリアメタル1507と接しない範囲に積層される構成である。従って、パッド接続メタル1304の上面であって窒化保護膜1305に覆われていない部分、つまり、パッド接続メタル1304がバリアメタル1507と接する開口部1508の位置は、窒化保護膜1305の形成する範囲によって決められる。

10

【0008】

このように他の従来技術における電極パッド1500の構成によれば、半田バンプを形成する主流技術であるメッキ法を用いる場合、互いに隣接する電極パッドの半田バンプが電氣的にショートする不具合は発生しにくくなる。図16は、互いに隣接する図15に示した電極パッド1500の樹脂材保護膜1506に導電成分が付着した場合を示す図である。図16において、導電成分が樹脂材保護膜1506に付着していても、樹脂材保護膜1506とバリアメタル1507とが接していないため、互いに隣接する電極パッド1500の半田バンプ1103は電氣的にショートしない。

20

【特許文献1】特開平1-114055号公報

【特許文献2】特開2006-19550号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら、図15に示す他の従来技術における電極パッド1500は、後述するような課題が存在する。図17は、図15に示した他の従来技術における電極パッド1500のパッド配線メタル1302および配線メタル1303を配置したシリコン1301の最上層部を示す図である。バリアメタル1507のエッジは、パッド配線メタル1302と配線メタル1303との間のエリア1700の上部に位置する(図17の破線1507aで示す)。図15に示す他の従来技術における電極パッド1500は、バリアメタル1507のエッジ位置下部1509には、樹脂材保護膜1506は存在していないため、図13に示した電極パッド1300のようにバリアメタル1507のエッジ位置下部1509に集中するバンプ応力を緩和することができない。

30

【0010】

従って、バリアメタル1507のエッジ位置下部1509に集中するバンプ応力によって、窒化保護膜1305にクラックが発生するという問題がある。図18は、図15に示す電極パッド1500におけるB1部の拡大図である。図18において、バリアメタル1507のエッジ位置下部1509に集中するバンプ応力によって、窒化保護膜1305にクラック1800が発生している。

40

【0011】

それ故に、本発明の目的は、隣接する電極パッドの半田バンプが電氣的にショートすることを防止しつつ、バリアメタルのエッジ位置下部に集中するバンプ応力によって発生するクラックの進行を抑制し、電極パッドにおけるバンプ接続の信頼性を向上する半導体チップの電極構造を提供することである。

【課題を解決するための手段】

【0012】

上記目的を達成させるために、本発明の第1の半導体チップの電極構造は、最上層部に

50

パッドメタルと当該パッドメタルと異電位となる配線メタルとを有する半導体基板と、半導体基板上に形成された電極パッドと、半導体基板上を覆い、かつ電極パッドを露出するように開口部を有する樹脂保護膜と、樹脂保護膜の開口部内であって、電極パッド上に形成されたバリアメタルと、バリアメタル上に形成されたバンプとからなる半導体チップの電極構造であって、パッドメタルと配線メタルとの間に電位を有さないダミーパターンを備え、ダミーパターンは、バリアメタルのエッジ位置を鉛直方向に延ばした部分を含む領域に形成されることを特徴とする。

好ましいダミーパターンが形成される領域の上面は、樹脂保護膜で覆われない領域を有することを特徴とする。

【0013】

さらに、上記目的を達成させるために、本発明の第2の半導体チップの電極構造は、最上層部に電極パッドを形成するパッドメタルと配線メタルとを有する半導体基板と、電極パッド上に形成されたバリアメタルと、バリアメタル上に形成されたバンプとからなる半導体チップの電極構造であって、電極パッドと配線メタルとの間にメタルパターンを備え、メタルパターンは、バリアメタルのエッジ位置を鉛直方向に延ばした部分を含む領域に形成されることを特徴とする。

好ましくは、半導体基板上においてバリアメタルが形成されない領域を覆う樹脂保護膜を、さらに備え、メタルパターンが形成される領域の上面は、樹脂保護膜で覆われない領域を有することを特徴とする。

【0014】

さらに、好ましいメタルパターンは、1つのメタルで構成され、メタルのエッジは、バリアメタルのエッジと鉛直方向に一致しないことを特徴とするか、またはメタルパターンは、複数のメタルで構成され、複数のメタルのうち、特定のメタルは、バリアメタルのエッジ位置の鉛直方向に配置され、特定のメタルのエッジは、バリアメタルのエッジと鉛直方向に一致しないことを特徴とする。

さらに、好ましいメタルパターンは、等間隔に配置された複数のメタルと、隣接するメタル間に形成された層間膜とで形成されることを特徴とする。

【0015】

また、他の好ましいメタルパターンは、複数のメタルにより一連続の面で形成されることを特徴とする。

さらに、好ましい一連続の面は、複数の正六角形のメタルで形成されることを特徴とする。

【0016】

また、他の好ましいメタルパターンは、半導体チップの中心から放射線状方向に配置されたメタルで形成されることを特徴とする。

【0017】

また、他の好ましいメタルパターンは、クラック発生を抑制するためのパターンを含むことを特徴とする。

また、他の好ましいメタルパターンは、発生したクラックを進行させないためのパターンを含むことを特徴とする。

さらに、他の好ましいクラックを進行させないためのパターンは、不連続な複数のメタルによって成ることを特徴とする。

【0018】

また、好ましいメタルパターンは、電位を有さないダミーパターンであるか、または電極パッドと同電位であることを特徴とする。

【0019】

また、上記目的を達成させるために、本発明の半導体チップは、上面に複数の電極を有する半導体チップであって、半導体チップの中心から最も離れた半導体チップの四隅周辺のみならず上述した電極構造を有することを特徴とする。

【発明の効果】

10

20

30

40

50

【 0 0 2 0 】

上述のように、本発明の半導体チップの電極構造によれば、隣接する電極パッドの半田バンプが電氣的にショートすることを防止しつつ、バリアメタルのエッジ位置下部に集中するバンプ応力によって発生するクラックの進行を抑制し、電極パッドにおけるバンプ接続の信頼性を向上する半導体チップの電極構造を実現することができる。また、本発明の半導体チップの電極構造によれば、バリアメタルのエッジ位置下部に集中するバンプ応力によるクラックの発生を誘発しにくく、クラックの発生を抑制する効果もある。

【 発明を実施するための最良の形態 】

【 0 0 2 1 】

以下、本発明の実施形態について、図面を参照しながら説明する。

10

(第 1 の実施形態)

図 1 は、本発明の第 1 の実施形態に係る半導体装置の電極パッド 1 0 0 を示す図である。図 1 において、電極パッド 1 0 0 は、シリコン 1 0 1 の最上層部にパッド配線メタル 1 0 2 が配置され、パッド配線メタル 1 0 2 と配線メタル 1 0 3 が配置されている。パッド配線メタル 1 0 2 の上部にはパッド接続メタル 1 0 4 が配置されている。シリコン 1 0 1 およびパッド接続メタル 1 0 4 の上面は、パッド接続メタル 1 0 4 を保護するように主に窒化膜で構成された窒化保護膜 1 0 5 で覆われている。ただし、パッド接続メタル 1 0 4 の上面の一部は、窒化保護膜 1 0 5 で覆われていない開口部 1 0 8 が存在する。パッド接続メタル 1 0 4 は、開口部 1 0 8 がバリアメタル 1 0 7 と接することによって、バリアメタル 1 0 7 の上部に形成される半田バンプ 1 1 0 と電氣的に接続されている。樹脂材保護膜 1 0 6 は、窒化保護膜 1 0 5 の上面であって、バリアメタル 1 0 7 と接しない範囲に積層されている。パッド接続メタル 1 0 4 の上面であって窒化保護膜 1 0 5 に覆われていない部分、つまり、パッド接続メタル 1 0 4 がバリアメタル 1 0 7 と接する開口部 1 0 8 の位置は、窒化保護膜 1 0 5 の形成する範囲によって決められる。ここまで説明した電極パッド 1 0 0 の構造は、図 1 5 に示した従来技術における電極パッド 1 5 0 0 の構造と変わらない。

20

【 0 0 2 2 】

なお、本実施形態では、シリコン表面保護層として窒化保護膜 1 0 5 を用いているが、この保護膜は窒化物に限らず、例えば、酸化膜等を用いても構わない。また、バリアメタル 1 0 7 は、ヤング率の比較的大きい物質である、例えば、チタン、タンゲステン、ニッケル等で構成される。

30

【 0 0 2 3 】

次に、本発明の第 1 の実施形態に係る電極パッド 1 0 0 が従来技術における電極パッド 1 5 0 0 と異なる点について説明する。電極パッド 1 0 0 は、ダミーメタル 1 1 1 を備えている点で従来技術における電極パッド 1 5 0 0 と異なる。さらに、ダミーメタル 1 1 1 は、シリコン 1 0 1 の最上層部において、パッド配線メタル 1 0 2 と配線メタル 1 0 3 との間に配置されていることが特徴である。図 2 は、図 1 に示す電極パッド 1 0 0 における B 2 部の拡大図である。ダミーメタル 1 1 1 は、第 1 のダミーメタル 1 1 1 a と第 2 のダミーメタル 1 1 1 b とで構成されている。

40

【 0 0 2 4 】

第 1 のダミーメタル 1 1 1 a および第 2 のダミーメタル 1 1 1 b の配置について、さらに詳しく説明する。第 1 のダミーメタル 1 1 1 a は、第 1 のダミーメタル 1 1 1 a のエッジがバリアメタル 1 0 7 のエッジと一致しないように配置される。バリアメタル 1 0 7 のエッジに第 1 のダミーメタル 1 1 1 a のエッジを一致させるような構成の場合、バリアメタル 1 0 7 のエッジ位置下部 1 0 9 に集中するバンプ応力によるクラックの発生を誘発することになるためである。このように、バリアメタル 1 0 7 のエッジ位置を鉛直方向に延ばした部分を含む領域に第 1 のダミーメタル 1 1 1 a を配置することにより、最もバンプ応力が集中するバリアメタル 1 0 7 のエッジ位置から鉛直方向に発生するクラック 1 2 0 の進行を抑制することができる。

【 0 0 2 5 】

50

第2のダミーメタル111bは、上述したように第1のダミーメタル111aが配置された以外の領域に、第1のダミーメタル111aと一定の間隔で配置される。上述したように第1のダミーメタル111aが配置されることにより、バリアメタル107のエッジ位置下部109において、バリアメタル107のエッジ位置から第1のダミーメタル111aのエッジ位置に向かう斜め方向のクラックが発生することが考えられる。図3は、窒化保護膜105に斜め方向のクラック130が発生した電極パッド100のB2部の拡大図である。第2のダミーメタル111bは、バリアメタル107のエッジ位置から鉛直方向に延ばした部分に配置されていないが、窒化保護膜105に発生した斜め方向のクラック130の進行を抑制するために、ダミーメタル111aと一定の間隔で配置されている。このように、ダミーメタル111bを配置することにより、窒化保護膜105の広範囲にわたって発生するクラックの進行を抑制することができる。

10

【0026】

次に、ダミーメタル111で構成されるダミーパターンについて、詳しく説明する。図4は、第1の実施形態に係る電極パッド100のパッド配線メタル102および配線メタル103を配置したシリコン101の最上層部を示す図である。図4において、パッド配線メタル102と配線メタル103の間には、複数のダミーメタル111が等間隔に配置されることによりドットパターンが構成されている。各ダミーメタル111間には、テトラエトキシシラン等で構成された層間膜140が存在する。なお、バリアメタル107のエッジは、当該ドットパターンが形成された領域の上部に位置する(図4の破線107aで示す)。

20

【0027】

このように、複数のダミーメタル111と層間膜140とで多くの界面を構成することで、バリアメタル107のエッジ位置下部109に集中するバンプ応力によって発生するクラックが当該界面に接触し、クラックの進行を抑制することができる。

【0028】

以上のように、本発明の第1の実施形態に係る半導体チップの電極構造によれば、バリアメタルのエッジ位置下部に集中するバンプ応力によって発生するクラックに関して、バリアメタルのエッジ位置から鉛直下方に発生するクラックの進行を抑制するだけでなく、広範囲にわたって発生するクラックの進行を抑制し、電極パッドにおけるバンプ接続の信頼性を向上することができる。

30

【0029】

なお、本実施形態では、ダミーパターンとして、図4に示すようにパッド配線メタル102と配線メタル103との間に2つのダミーメタル111が配置されるドットパターンを示したが、これに限られるものではない。例えば、ダミーメタル111より小さいダミーメタルを3つ以上、パッド配線メタル102と配線メタル103との間に配置し、図4に示すドットパターンより細かいドットパターンを形成しても構わない。

【0030】

(第2の実施形態)

本発明の第2の実施形態に係る半導体チップの電極構造は、上述した第1の実施形態に係る半導体チップの電極構造と、ダミーメタルで構成されるダミーパターンが異なる。図5は、本発明の第2の実施形態に係る半導体装置の電極パッド500を示す図である。図5において、図1に示した同様の構成要素については、同様の参照符号を付して説明を省略する。電極パッド500は、シリコン101の最上層部において、パッド配線メタル102と配線メタル103との間にダミーメタル150を構成している。

40

【0031】

以下に第2の実施形態に係る電極パッドのダミーパターンについて詳しく説明する。図6は、第2の実施形態に係る電極パッドのダミーパターンを示す図である。図6において、パッド配線メタル102と配線メタル103の間には、一連続の面であるダミーメタル150が広範囲にわたって配置されることによりラインパターンが構成されている。

【0032】

50

このように、ダミーメタル150で一連続の面を広範囲にわたって構成することで、パッド配線メタル102と配線メタル103との間に掛かるバリアメタル107のエッジ位置下部109に集中するバンプ応力によって発生するクラックの進行を抑制することができる。なお、一般的にメタルの界面がないと、バンプ応力は集中しにくい。従って、第2の実施形態に係るラインパターンの構成は、上述した第1の実施形態に係るドットパターンの構成に比べて、さらに、バリアメタル107のエッジ位置下部109に集中するバンプ応力によるクラックの発生を誘発しにくく、クラックの発生を抑制する効果が期待できる。

【0033】

以上のように、本発明の第2の実施形態に係る半導体チップの電極構造によれば、バリアメタルのエッジ位置下部に集中するバンプ応力によって広範囲にわたって発生するクラックの進行を抑制し、電極パッドにおけるバンプ接続の信頼性を向上することができる。さらには、バリアメタルのエッジ位置下部に集中するバンプ応力によるクラックの発生を誘発しにくく、クラックの発生を抑制することもできる。

10

【0034】

(第3の実施形態)

本発明の第3の実施形態に係る半導体チップの電極構造は、上述した第2の実施形態に係る半導体チップの電極構造と、ダミーメタルで構成されるダミーパターンが異なる。以下に第3の実施形態に係る電極パッドのダミーパターンについて説明する。図7は、第3の実施形態に係る電極パッドのダミーパターンを示す図である。第2の実施形態における図6に示したダミーパターンは、ダミーメタル150によって一連続の面が構成されていたが、図7に示すダミーパターンは、正六角形を一単位とする複数のダミーメタル170が連続して配置されることによりハニカムパターンが構成されている。

20

【0035】

このように、正六角形を一単位とする複数のダミーメタル170によって一連続の面を構成することで、パッド配線メタル102と配線メタル103との間に掛かるバリアメタル107のエッジ位置下部109に集中するバンプ応力によって発生するクラックの進行を抑制することができる。なお、第3の実施形態に係るハニカムパターンの構成は、上述した第2の実施形態と同様に一連続の面で構成されているため、バリアメタル107のエッジ位置下部109に集中するバンプ応力によるクラックの発生を誘発しにくい構成と言える。

30

【0036】

以上のように、本発明の第3の実施形態に係る半導体チップの電極構造によれば、バリアメタルのエッジ位置下部に集中するバンプ応力によって広範囲にわたって発生するクラックの進行を抑制し、電極パッドにおけるバンプ接続の信頼性を向上することができる。

【0037】

なお、第3の実施形態に係る電極パッドのダミーパターンは、正六角形を一単位とする複数のダミーメタル170によってハニカムパターンを構成したが、これに限定されるものではない。均一性を有する多角形を一単位とする複数のダミーメタルによって、一連続の面を構成するパターン等であれば、同様の効果が得られる。

40

【0038】

(第4の実施形態)

本発明の第4の実施形態に係る半導体チップの電極構造は、上述した第1～3の実施形態に係る半導体チップの電極構造と、ダミーメタルで構成されるダミーパターンが異なる。以下に第4の実施形態に係る電極パッドのダミーパターンについて説明する。図8において、図4～図7に示した同様の構成要素については、同様の参照符号を付して説明を省略する。図8は、第4の実施形態に係る電極パッドのダミーパターンを示す図である。図8において、パッド配線メタル102と配線メタル103との間には、複数のダミーメタル180が斜め状に配置されることにより、斜めラインパターンが構成されている。

【0039】

50

次に、斜めラインパターンを構成する複数のダミーメタル180を配置する方向について、詳しく説明する。半田バンプを形成する時、および半導体チップをインターポーザ基板へ実装する時等は、半導体チップに配置されたそれぞれの電極パッドの配置される位置によって、電極パッドに掛かるバンプ応力の方向が異なる。一般的に、各電極パッドに掛かるバンプ応力の方向は、半導体チップの中心から放射線状方向である。従って、斜めラインパターンを構成する複数のダミーメタル180を配置する方向は、当該電極パッドが、半導体チップのどの位置に配置されるかによって決定される。

【0040】

図9は、電極パッドが半導体チップの全面に配置された半導体チップ900を示す図である。図8に示した斜めラインパターンを有する電極パッドは、半導体チップ900の中心点Oから半導体チップ900の左上隅の点Pに向かう方向に配置されている電極パッド901~904、および半導体チップ900の中心点Oから半導体チップ900の右下隅の点Qに向かう方向に配置されている電極パッド905~908に適用されるものとする。この場合、当該電極パッドの斜めラインパターンを構成する複数のダミーメタル180は、半導体チップの中心から当該電極パッドに向かう方向に沿った方向で配置する。その他の位置に配置される電極パッドも同様に、当該電極パッドに配置するダミーメタルは、半導体チップの中心点から当該電極パッドに向かう方向に沿った方向で配置する必要がある。

10

【0041】

このように、半導体チップの中心から当該電極パッドに向かう方向にダミーメタルを構成することで、上述した第1の実施形態と同様に、パッド配線メタル102と配線メタル103との間に掛かるバリアメタル107のエッジ位置下部109に集中するバンプ応力によって発生するクラックの進行を抑制することができる。なお、各電極パッドに掛かるバンプ応力の方向に応じた斜めラインパターンの構成は、バリアメタル107のエッジ位置下部109に集中するバンプ応力によるクラックの発生を誘発しにくい構成と言える。

20

【0042】

以上のように、本発明の第4の実施形態に係る半導体チップの電極構造によれば、バリアメタルのエッジ位置下部に集中するバンプ応力によって発生するクラックの進行を抑制し、電極パッドにおけるバンプ接続の信頼性を向上することができる。

【0043】

なお、上述した第1~4の実施形態に係る電極パッドにおいて、半導体基板の最上層部にパッド配線メタルと配線メタルとを構成していたが、配線メタルは、パッド配線メタルと異電位であっても構わない。

30

【0044】

また、上述した第1~4の実施形態に係る電極パッドにおいて、半導体基板上のバリアメタルが形成されていない領域を樹脂保護膜で覆う構成であったが、これに限定されるものではない。

【0045】

また、本発明の半導体チップの電極構造におけるダミーパターンは、上述した第1~4の実施形態において述べたものに限定されるものではなく、クラック発生を抑制するパターンまたは、発生したクラックを進行させないパターンであればよい。さらに、当該パターンを構成するダミーメタルは、1つであっても複数であっても構わない。

40

【0046】

さらに、上述した第1~4の実施形態に係る電極パッドにおいて、半導体基板の最上層部にパッド配線メタルと配線メタルとの間に電位を有さないダミーパターンを構成していたが、これに限定されるものではない。電位を有さないダミーパターンの代わりに、電極パッドと同電位を有するメタルパターンを備える構成であっても良い。例えば、メタルパターンは配線されたメタルで構成されつつ、さらに、上述した第1~4の実施形態におけるダミーパターンと同様の効果を奏することができる。

【0047】

50

(第5の実施形態)

本発明の第5の実施形態では、上述した第1～4の実施形態に係る電極パッドの半導体チップ内の配置について説明する。図10Aは、電極パッドを半導体チップ1010の全面に配置したエリアパッドのレイアウトパターンを示す図である。図10Bは、電極パッドを半導体チップ1020の周辺部に配置したペリフェラルパッドのレイアウトパターンを示す図である。

【0048】

図10Aに示した半導体チップ1010において、半導体チップ1010の中心点Oから最も離れた位置(半導体チップの四隅位置)の電極パッド1011～1014のみに、上述した第1～4の実施形態に係る電極パッドを適用する。図10Bに示した半導体チップ1020においても、同様に半導体チップ1020の中心点Oから最も離れた位置の電極パッド1021～1028のみに、上述した第1～4の実施形態に係る電極パッドを適用する。

10

【0049】

一般的に、フリップチップ接続構成において、最も大きいバンプ応力が掛かりやすい位置は、半導体チップの中心から最も離れた位置に形成された電極パッドのバリアメタルエッジ位置下部である。これは、半導体チップがシリコン、インターポーザ基板が樹脂から構成されており、熱膨張係数のミスマッチから最もバンプひずみが発生するためである。

【0050】

このように、半導体チップの中心から最も離れた位置の電極パッドのみに上述した第1～4の実施形態に係る電極パッドを適用することで、最もバンプ応力の掛かりやすい電極パッドにおいて、パッド配線メタル102と配線メタル103との間に掛かるバリアメタル107のエッジ位置下部109に集中するバンプ応力によって発生するクラックの進行を抑制することができる。

20

【0051】

以上のように、本発明の第5の実施形態に係る半導体チップの電極構造によれば、半導体チップ中心から離れて配置されている半導体チップ四隅付近の電極パッドに関して、バリアメタルのエッジ位置下部に集中するバンプ応力によって発生するクラックの進行を抑制し、電極パッドにおけるバンプ接続の信頼性を向上することができる。

【0052】

なお、半導体チップの中心から最も離れた位置の電極パッドに上述した第1～4の実施形態に係る電極パッドを適用する際、その他に配置された電極パッドは、上述した第1～4の実施形態に係る電極パッドを配置しても構わない。

30

【産業上の利用可能性】

【0053】

本発明の半導体チップの電極構造を適用した半導体装置は、バンプ応力によって発生するクラックの進行を抑制し、半田バンプの接続信頼性を向上させることをもたらすことにより、フリップチップ接続のより小径バンプによる狭パッドピッチ化が可能となり、半導体装置の高密度化等に有用である。

【図面の簡単な説明】

40

【0054】

【図1】本発明の第1の実施形態に係る半導体装置の電極パッドを示す図

【図2】鉛直方向のクラック発生時における図1のB2部の拡大図

【図3】斜め方向のクラック発生時における図1のB2部の拡大図

【図4】本発明の第1の実施形態に係る電極パッドのダミーパターンを示す図

【図5】本発明の第2の実施形態に係る半導体装置の電極パッドを示す図

【図6】本発明の第2の実施形態に係る電極パッドのダミーパターンを示す図

【図7】本発明の第3の実施形態に係る電極パッドのダミーパターンを示す図

【図8】本発明の第4の実施形態に係る電極パッドのダミーパターンを示す図

【図9】本発明の第4の実施形態に係る半導体チップを示す図

50

【図10A】本発明の第5の実施形態に係る半導体チップのエリアパッドを示す図

【図10B】本発明の第5の実施形態に係る半導体チップのペリフェラルパッドを示す図

【図11A】従来技術における半導体装置のフリップチップ接続構成を示す図

【図11B】従来技術における半導体装置のフリップチップ接続構成を示す断面図

【図12A】従来技術における半導体チップのエリアパッドを示す図

【図12B】従来技術における半導体チップのペリフェラルパッドを示す図

【図13】従来技術における半導体装置の電極パッドを示す図

【図14】従来技術における半導体装置の隣接する電極パッドを示す図

【図15】他の従来技術における半導体装置の電極パッドを示す図

【図16】他の従来技術における半導体装置の隣接する電極パッドを示す図

10

【図17】従来技術における半導体チップの電極構造の最上層部を示す図

【図18】図15のB1部の拡大図

【符号の説明】

【0055】

100, 500, 901~908, 1011~1014, 1021~1028, 1201, 1202, 1300, 1500 電極パッド

101, 1301 シリコン

102, 1302 パッド配線メタル

103, 1303 配線メタル

104, 1304 パッド接続メタル

20

105, 1305 窒化保護膜

106, 1306, 1506 樹脂材保護膜

107, 1307, 1507 バリアメタル

107a, 1507a バリアメタルのエッジ

108, 1308, 1508 開口部

109, 1309, 1509 エッジ位置下部

110, 1103 半田バンプ

111, 111a, 111b, 160, 170, 180 ダミーメタル

120, 130, 1800 クラック

140 層間膜

30

900, 1010, 1020, 1101 半導体チップ

1102 インターポーザ基板

1104 アンダーフィル樹脂

1700 パッド配線メタルと配線メタルとの間のエリア

A - A' 断面

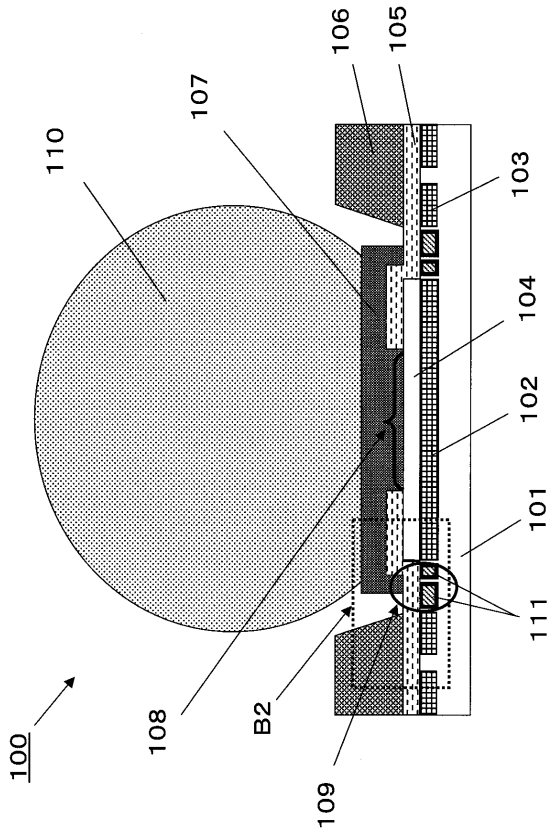
B1, B2 電極パッドの一部

O 半導体チップの中心点

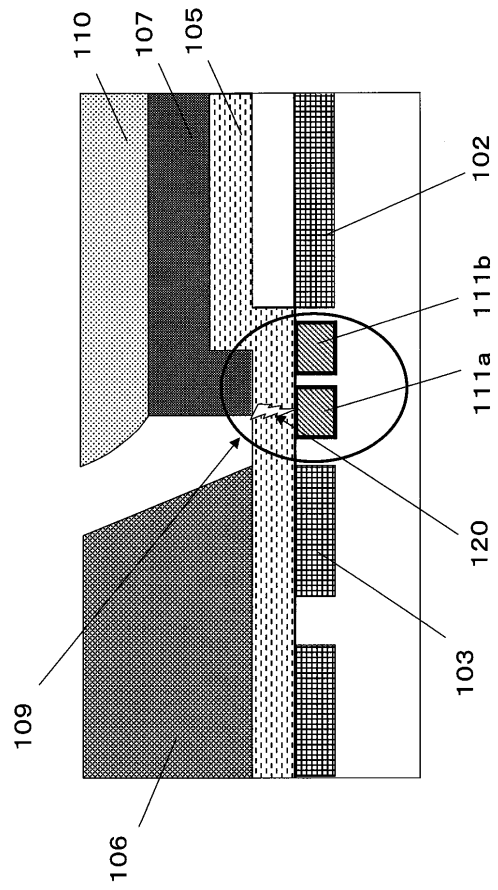
P, Q 半導体チップの隅点

導電成分

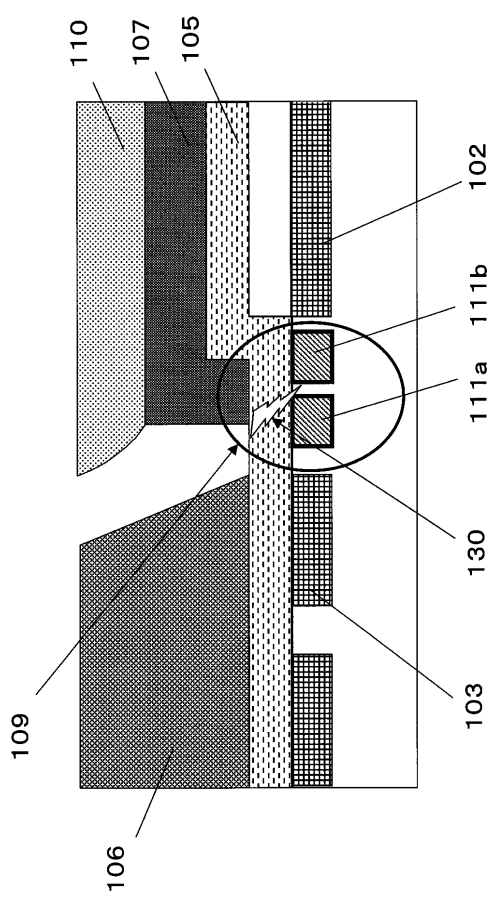
【図 1】



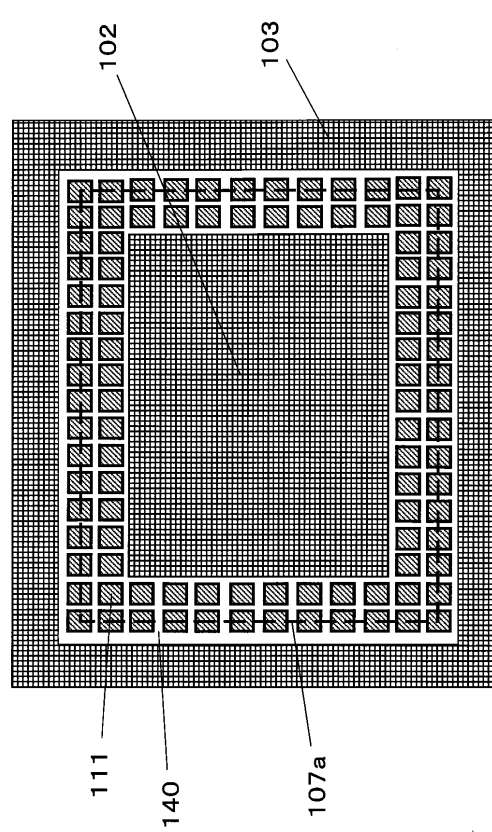
【図 2】



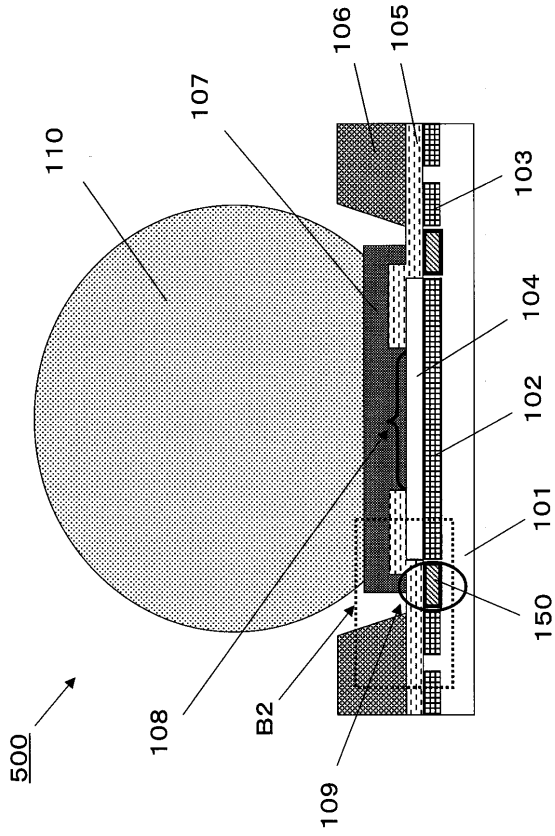
【図 3】



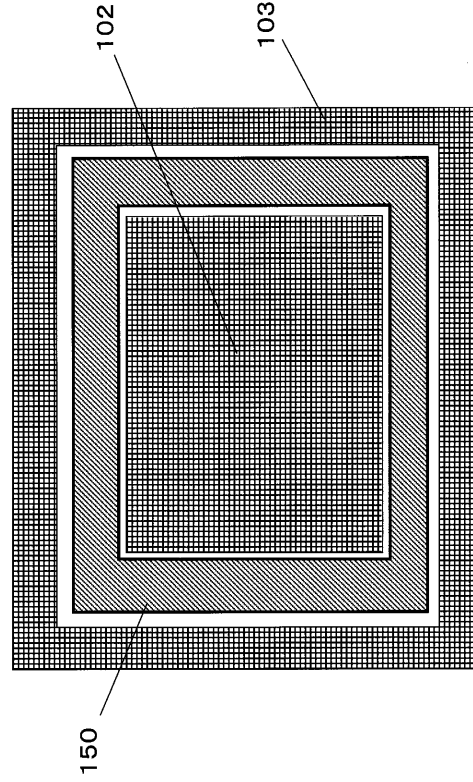
【図 4】



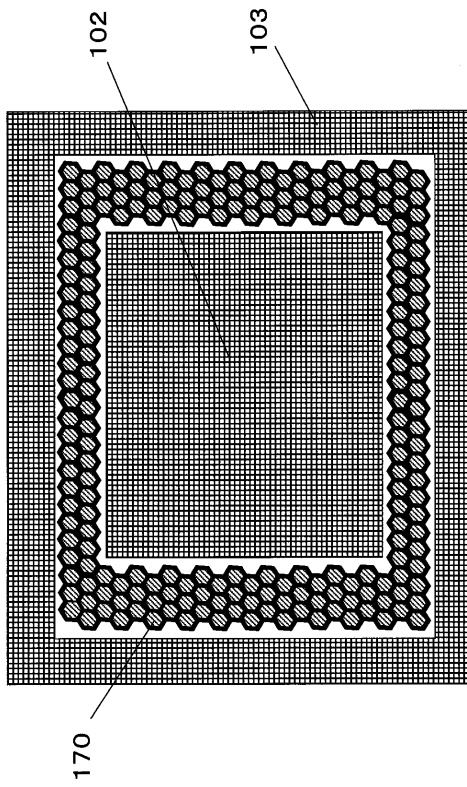
【 図 5 】



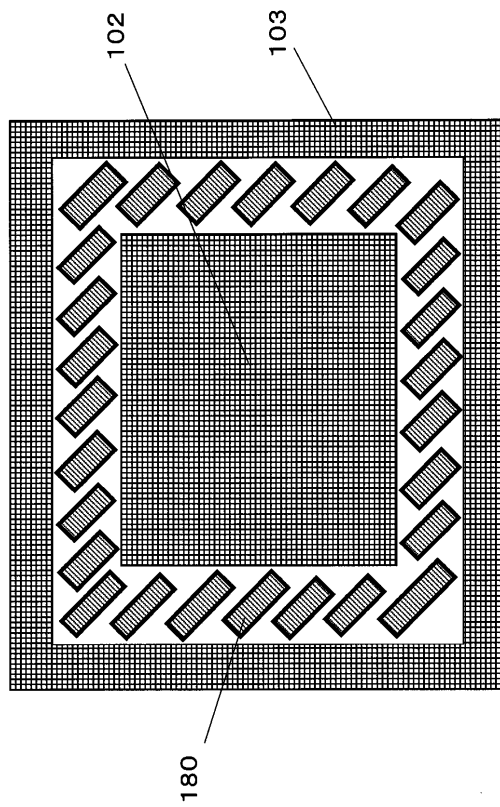
【 図 6 】



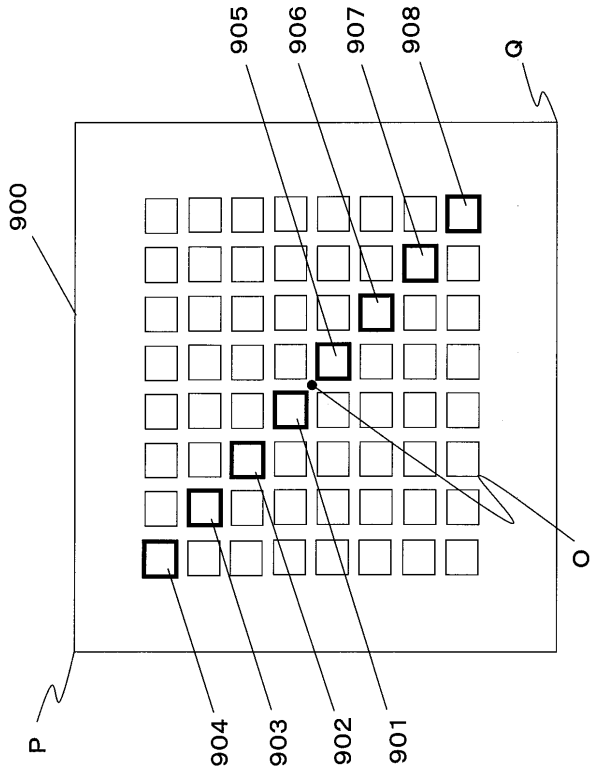
【 図 7 】



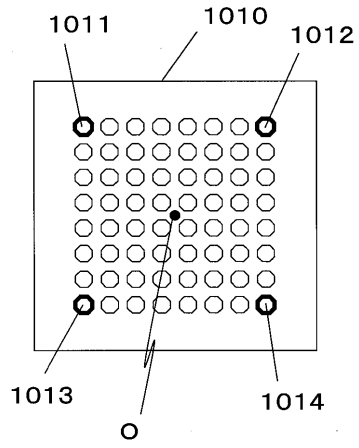
【 図 8 】



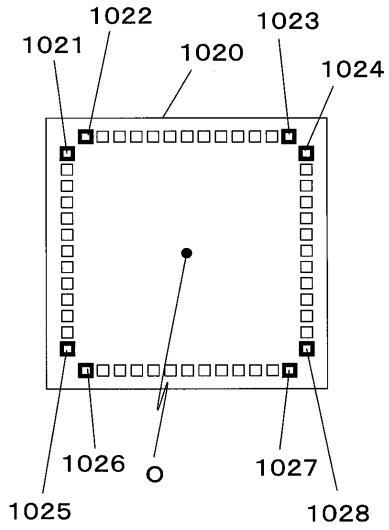
【 図 9 】



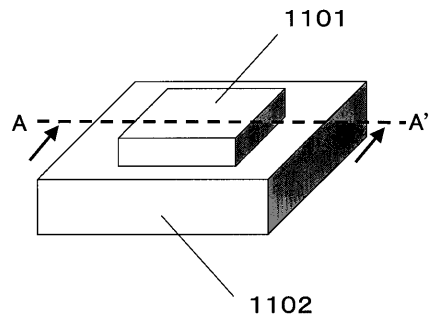
【 図 10 A 】



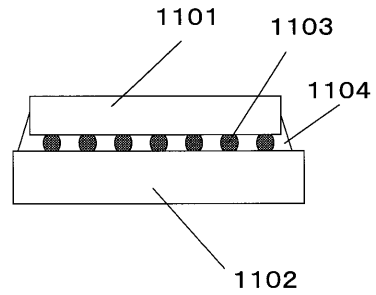
【 図 10 B 】



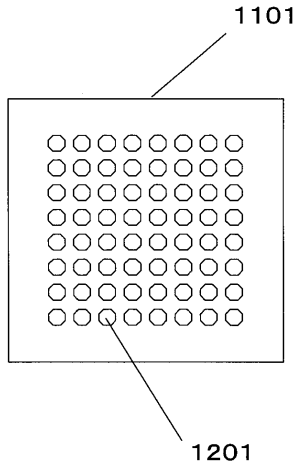
【 図 11 A 】



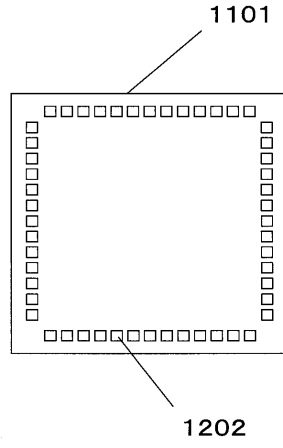
【 図 11 B 】



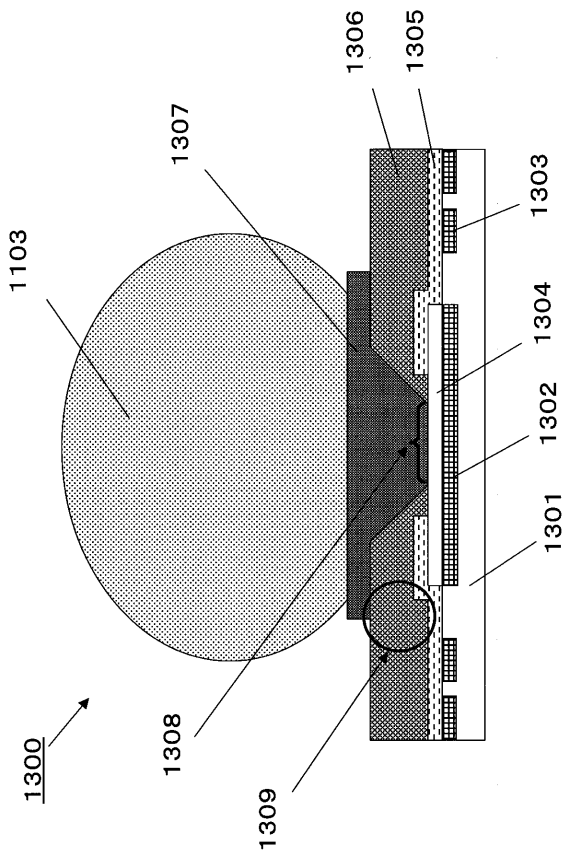
【 図 1 2 A 】



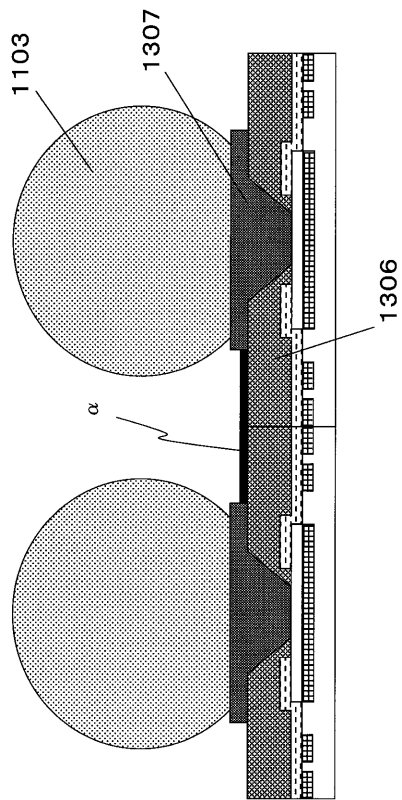
【 図 1 2 B 】



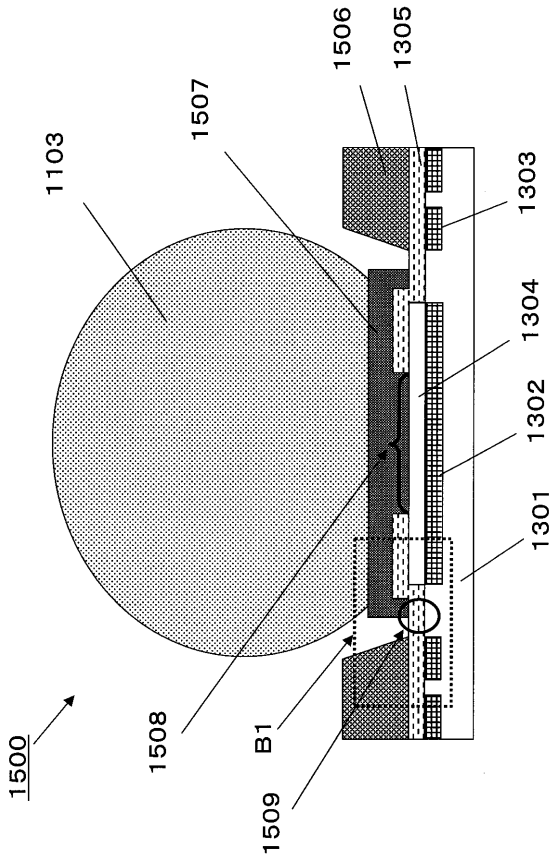
【 図 1 3 】



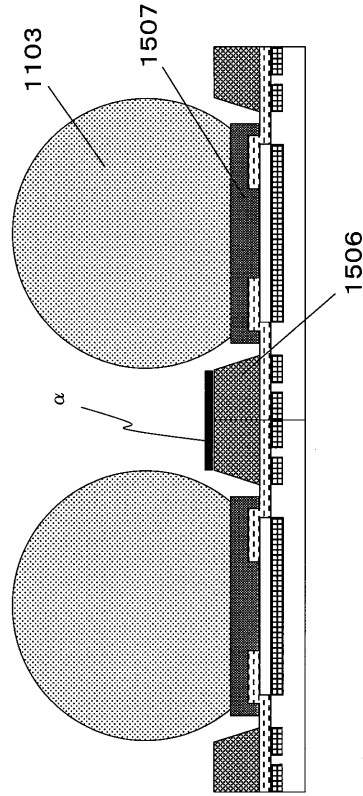
【 図 1 4 】



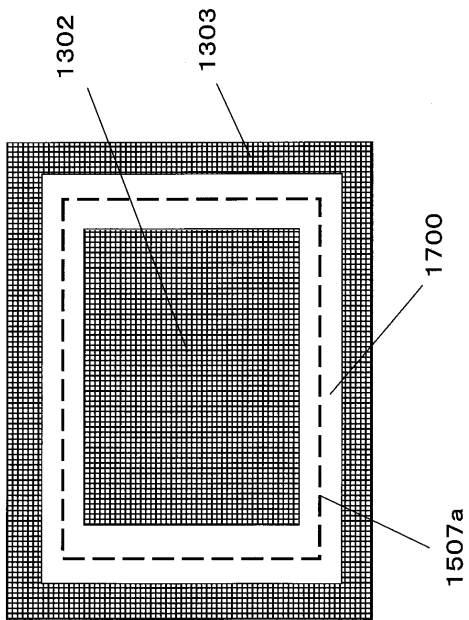
【 図 1 5 】



【 図 1 6 】



【 図 1 7 】



【 図 1 8 】

