

發明專利分割說明書

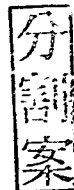
(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94143638

※申請日期：94.5.6

※IPC 分類：G06F 15/82

原申請案號：94114763



一、發明名稱：(中文/英文)

資料儲存系統

HARD DISK DRIVE POWER REDUCTION MODULE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

巴貝多商邁威爾世界貿易股份有限公司/MARVELL WORLD TRADE LTD.

代表人：(中文/英文) 史帝芬派克/PARKER, STEVEN

住居所或營業所地址：(中文/英文)

巴貝多 聖米迦勒市 威爾迪路 威爾迪商業公園 派克屋

Parker House, Wildey Business Park, Wildey Road, St. Michael,
Barbados

國籍：(中文/英文) 巴貝多/Barbados

三、發明人：(共 1 人)

姓名：(中文/英文)

席哈舒塔佳 / SUTARDJA, SEHAT ID :

國籍：(中文/英文)

美國 / US

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，
其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

美國、2004/6/10、10/865,368

☒ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種資料儲存系統，其用於具有一高功率和一低功率模式的電腦，該資料儲存系統包括一低功率(LP)非揮發性記憶體；一高功率(HP)非揮發性記憶體；和一驅動功率減少模組，與該低功率(LP)和該高功率(HP)非揮發性記憶體通信，其中，在該低功率模式期間當從該高功率(HP)非揮發性記憶體讀取該讀取資料時，且該讀取資料包括一順序存取資料檔案，該驅動功率減少模組計算一個突發週期，用於把該讀取資料之區段從該高功率(HP)非揮發性記憶體傳送到該低功率(LP)非揮發性記憶體。

六、英文發明摘要：

A data storage system for a computer including low power and high power modes includes low power (LP) nonvolatile memory; high power (HP) nonvolatile memory; and a drive power reduction module that communicates with said LP and HP nonvolatile memory, wherein when read data is read from said HP nonvolatile memory during said low power mode and said read data includes a sequential access data file, said drive power reduction module calculates a burst period for transfers of segments of said read data from said HP nonvolatile memory to LP nonvolatile memory.

七、指定代表圖：

(一)本案指定代表圖為：第 11A 圖。

(二)本代表圖之元件符號簡單說明：

500-1	驅動功率減少系統
520	快取控制模組
522	驅動功率減少控制模組
526	資料匯流排
530	揮發性記憶體
534	低功率非揮發性記憶體
538	高功率非揮發性記憶體

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種資料儲存系統，特別是關於一種低功率資料儲存系統。

【先前技術】

筆記型電腦是使用線路電源和電池電源供電。筆記型電腦的處理器、圖形處理器、記憶體和顯示器在工作過程中消耗相當大的電量。筆記型電腦的一個重大局限和筆記型電腦在電池不充電的情況下使用電池所能夠工作的時間量有關。筆記型電腦相對高功率的消耗通常對應於相對短的電池壽命。

現在參考『第 1A 圖』，其顯示了一種示例性的電腦架構 4，包括處理器 6 和記憶體 7，例如快取記憶體。處理器 6 和輸入/輸出(I/O)介面 8 通信。揮發性記憶體 9，例如隨機存取記憶體(RAM)和/或其他合適的電子資料記憶體也和輸入/輸出介面 8 通信。圖形處理器 11 和記憶體 12，例如快取記憶體，提高了圖形處理的速度和性能。

一個或更多的 I/O 設備，例如鍵盤 13 和指標設備 14 (例如滑鼠和/或其他合適的設備) 與輸入/輸出介面 8 通信。高功率磁碟機 (以下簡稱 HPDD) 15，例如具有一個或多個直徑大於 1.8 英寸的磁碟盤的硬碟驅動器提供永久的記憶體、儲存資料並和輸入/輸出介面 8 通信。高功率磁碟機 15 在工作期間一般消耗較大的電量。當依靠電池工作時，頻繁使用高功率磁碟機 15 將大幅縮短電池壽命。電腦架構 4 還包括顯示器 16、音頻輸出設備 17 例如音

頻揚聲器和/或其他輸入/輸出設備 18。

現在參考『第 1B 圖』，電腦架構 20 包括處理晶片組 22 和輸入/輸出晶片組 24。例如，電腦架構可以是北橋/南橋架構（處理晶片組對應於北橋晶片組和輸入/輸出晶片組對應於南橋晶片組）或其他類似的架構。處理晶片組 22 經由系統匯流排 27 和處理器 25 和圖形處理器 26 通信。處理晶片組 22 控制揮發性記憶體 28（例如外部的 DRAM 或其他記憶體）、週邊組件連接介面（PCI）匯流排 30 和/或二級快取 32 之間的運作與訊號。一級快取 33 和 34 可以分別與處理器 25 和/或圖形處理器 26 關聯。在一個替代實施例中，圖形加速介面（AGP）（圖中未示）與處理晶片組 22 而不是與圖形處理器 26 通信，和/或除與圖形處理器 26 通信之外其還與處理晶片組 22 通信。處理晶片組 22 典型地（但不是必要地）使用多個晶片來實現。PCI 插槽 36 與 PCI 匯流排 30 相接。

輸入/輸出晶片組 24 管理輸入/輸出（I/O）的基本形式。輸入/輸出晶片組 24 經由工業標準體系結構（ISA）匯流排 44 與通用串列匯流排（USB）40、音頻設備 41、鍵盤（KBD）和/或指標設備 42 和基本輸入/輸出系統（BIOS）43 通信。與處理晶片組 22 不同，輸入/輸出晶片組 24 典型地（但不是必要地）使用單個晶片實現，其連接到 PCI 匯流排 30。高功率磁碟機 50 例如硬碟驅動器也和輸入/輸出晶片組 24 通信。高功率磁碟機 50 儲存功能完整的作業系統（OS），例如 Windows XP®、Windows 2000®、Linux 和基於 MAC®的作業系統，其由處理器 25 執行。

【發明內容】

依據本發明，用於具有高功率和低功率模式的電腦的磁碟機系統包括低功率磁碟機 (Low Power Disk Drive，以下簡稱 LPDD) 和高功率磁碟機 (High Power Disk Drive，以下簡稱 HPDD)。控制模組包括一個最少使用區塊 (Least Used Block，以下簡稱 LUB) 模組，其識別 LPDD 中的 LUB。當接收到至少一個資料儲存請求和資料檢索請求時，控制模組在低功率模式期間選擇地把 LUB 傳送到 HPDD。

在其他特徵中，在寫資料的儲存請求期間，當 LPDD 上有足夠的空間用於寫入資料時，那麼控制模組把寫資料傳送到 LPDD。當 LPDD 上沒有足夠的空間用於寫入資料時，那麼控制模組供電給 HPDD 並把 LUB 從 LPDD 傳送到 HPDD，且把寫資料傳送到 LPDD。

在另外的其他特徵中，控制模組包括一個適應性的儲存模組，當 LPDD 上沒有足夠的空間用於寫資料時，用以確定是否使用在 LUB 之前使用寫入資料。當在 LUB 之後使用寫入資料時，那麼控制模組把寫入資料儲存到 HPDD 上。當在 LUB 之前使用寫入資料時，那麼控制模組供電給 HPDD 並把 LUB 從 LPDD 傳送到 HPDD，且把寫入資料傳送到 LPDD。

在另外的其他特徵中，在讀取資料的資料擷取請求期間，當讀取資料儲存在 LPDD 中時，控制模組從 LPDD 擷取讀取資料。控制模組包括一個適應性的儲存模組，當讀取資料沒有位於 LPDD 上時，用以確定是否使用讀取資料一次。當使用讀取資料一次，那麼控制模組從 HPDD 擷取讀取資料。當所述適應性的儲

存模組確定可多次使用讀取資料，且 LPDD 上有足夠的空間用於讀取資料時，那麼控制模組把讀取資料從 HPDD 傳送到 LPDD。當所述適應性的儲存模組確定可能多次使用讀取資料，且 LPDD 上沒有足夠的空間用於讀取資料時，那麼控制模組把 LUB 從 LPDD 傳送到 HPDD，並把讀取資料從 HPDD 傳送到 LPDD。

在另外的其他特徵中，當 LPDD 上有足夠的空間用於讀取資料時，那麼控制模組把讀數據從 HPDD 傳送到 LPDD。當 LPDD 上沒有足夠的空間用於讀取資料，那麼控制模組把 LUB 從 LPDD 傳送到 HPDD，且把讀取資料從 HPDD 傳送到 LPDD。當讀取資料沒有位於 LPDD 上時，那麼控制模組從 HPDD 擷取讀取資料。

在另外的其他特徵中，HPDD 包括一個或多個磁碟盤，其中所述一個或多個磁碟盤的直徑大於 1.8 英寸。LPDD 包括一個或多個磁碟盤，其中所述一個或多個磁碟盤的直徑小於或等於 1.8 英寸。

依據本發明，用於具有高功率和低功率模式的電腦的磁片驅動系統包括低功率磁碟機（LPDD）和高功率磁碟機（HPDD）。控制模組與 LPDD 和 HPDD 通信。在低功率模式中的寫入資料的儲存請求期間，控制模組確定 LPDD 上是否有足夠的空間用於寫入資料，並且當有足夠的空間時，其把寫入資料傳送到 LPDD。

在其他特徵中，當有足夠的空間可用時，那麼控制模組把寫入資料儲存到 HPDD 上。控制模組進一步包括一個 LPDD 維護模組，其在高功率模式期間把資料檔案從 LPDD 傳送到 HPDD，以增加 LPDD 上的可用磁碟空間。所述 LPDD 維護模組基於至少壽

命、大小和未來使用的可能性之一，在低功率模式中傳送資料檔案。HPDD 包括一個或多個直徑大於 1.8 英寸的磁碟盤。LPDD 包括一個或多個直徑小於或等於 1.8 英寸的磁碟盤。

依據本發明，用於包括高功率和低功率模式的電腦的資料儲存系統包括低功率（LP）非揮發性記憶體和高功率（HP）非揮發性記憶體。快取控制模組與低功率和高功率非揮發性記憶體通信，且包括一個適應性儲存模組。當寫入資料寫入到低功率和高功率非揮發性記憶體之一時，在適應性儲存模組產生適應性的儲存決定，以選擇低功率和高功率非揮發性記憶體之一。

在其他特徵中，所述適應性的決定是基於至少以下之一：和寫入資料的先前的使用關聯的功率模式、寫入資料的大小、寫入資料的最後使用日期和寫入資料的手動覆蓋狀態。低功率非揮發性記憶體包括快閃記憶體和低功率磁碟機（LPDD）中的至少一個。LPDD 包括一個或多個磁碟盤，其中所述一個或多個磁碟盤的直徑小於或等於 1.8 英寸。高功率非揮發性記憶體包括硬碟驅動器，其包括一個或多個磁碟盤，其中所述一個或多個磁碟盤的直徑大於 1.8 英寸。

依據本發明，用於包括高功率和低功率模式的電腦的資料儲存系統包括低功率（LP）非揮發性記憶體和高功率（HP）非揮發性記憶體。快取控制模組與低功率和高功率非揮發性記憶體通信，且包括一個驅動功率減少模組。當在低功率模式期間從高功率非揮發性記憶體讀取讀取資料時，且所述讀數據包括一個順序存取資料檔案，所述驅動功率減少模組計算一個突發週期（burst

period)，用於把讀取資料段從高功率非揮發性記憶體傳送到低功率非揮發性記憶體。

在其他特徵中，所述驅動功率減少模組選擇所述突發週期，以減少低功率模式期間讀取資料的讀出過程中的功率消耗。低功率非揮發性記憶體包括至少一個快閃記憶體和低功率磁碟機 (LPDD)。LPDD 包括一個或多個磁碟盤，其中所述一個或多個磁碟盤的直徑小於或等於 1.8 英寸。高功率非揮發性記憶體包括高功率磁碟機 (HPDD)。HPDD 包括一個或多個磁碟盤，其中所述一個或多個磁碟盤的直徑大於 1.8 英寸。所述突發週期是基於至少以下之一：LPDD 的旋轉起動時間 (spin-up time)、HPDD 的旋轉起動時間、LPDD 的功率消耗、HPDD 的功率消耗、讀取資料的讀出長度和 LPDD 的容量。

依據本發明的多磁片驅動系統包括一個高功率磁碟機 (HPDD)，其包括一個或多個磁碟盤，其中所述一個或多個磁碟盤的直徑大於 1.8 英寸，和一個低功率磁碟機 (LPDD)，其包括一個或多個磁碟盤，其中所述一個或多個磁碟盤的直徑小於或等於 1.8 英寸。驅動控制模組集中控制到 LPDD 和 HPDD 的資料存取。

依據本發明的獨立磁碟多重陣列 (RAID) 系統包括一個第一磁碟陣列，其包括 X 個高功率磁碟機 (HPDD)，其中 X 大於或等於 2。第二磁碟陣列包括 Y 個低功率磁碟機 (LPDD)，其中 Y 大於或等於 1。陣列管理模組與第一和第二磁碟陣列通信，且利用第二磁碟陣列來快取資料到第一磁碟陣列和/或緩存來自第一磁

碟陣列的資料。

以下在實施方式中詳細敘述本發明之詳細特徵以及優點，其內容足以使任何熟習相關技藝者了解本發明之技術內容並據以實施，且根據本說明書所揭露之內容、申請專利範圍及圖式，任何熟習相關技藝者可輕易地理解本發明相關之目的及優點。以上之關於本發明內容之說明及以下之實施方式之說明係用以示範與解釋本發明之原理，並且提供本發明之專利申請範圍更進一步之解釋。

【實施方式】

為使對本發明的目的、構造、特徵、及其功能有進一步的瞭解，茲配合實施例詳細說明如下。以下描述的優選實施例僅僅是示例性的，而且不打算限制本發明、其應用或者使用。為了清楚，在附圖中使用相同的引用數位來標識類似的元件。如在此使用的，術語模組和/或設備指的是特定應用積體電路（ASIC）、電子電路、處理器（共用的、專用的或組）和執行一個或多個軟體或固件程式的記憶體、聯合邏輯電路、和/或提供所描述功能的其他合適元件。

如在此使用的，術語“高功率模式”指的是主機處理器和/或主機設備的主圖形處理器（GPU）的活動操作。術語“低功率模式”指的是低功率睡眠模式、關閉模式和/或當副處理器和副圖形處理器可工作時，主處理器和/或主圖形處理器的非回應模式。

“關閉模式”指的是當主、副處理器都關閉時的狀況。

術語“低功率磁碟機”或 LPDD 指的是具有一個或多個直徑

小於或等於 1.8 英寸的磁碟盤的磁碟機和/或微驅動器。術語“高功率磁碟機”或 HPDD 指的是具有一個或多個直徑大於 1.8 英寸的磁碟盤的硬碟驅動器。LPDD 典型地具有低儲存容量且消耗的功率比 HPDD 少。LPDD 旋轉的速度也比 HPDD 快。例如，LPDD 可達到 10,000-20,000RPM 或更高的旋轉速度。

依據本發明的電腦架構包括主處理器、主圖形處理器和主記憶體（如結合『第 1A 圖』和『1B 圖』描述的），它們在高功率模式期間工作。副處理器和副圖形處理器在低功率模式期間工作。副處理器和副圖形處理器可連接到電腦的各種的元件，如以下描述的。在低功率模式期間，副處理器和副圖形處理器可使用主揮發性記憶體。替代地，可使用副揮發性記憶體，例如 DRAM 和/或嵌入的副揮發性記憶體例如嵌入的 DRAM，描述如下。

當在高功率模式中工作時，主處理器和主圖形處理器消耗相對高的功率。主處理器和主圖形處理器執行功能完整的作業系統（OS），這種作業系統要求相對大量的外部儲存。主處理器和主圖形處理器支援高性能的操作，包括複雜的計算和高級的圖形。功能完整的作業系統可以是基於 Windows® 的 OS 例如 Windows XP®、基於 Linux 的 OS 和基於 MAC® 的 OS 等等。功能完整的作業系統儲存在 HPDD 15 和/或 50 中。

副處理器和副圖形處理器在低功率模式期間工作時消耗較少的功率（比主處理器和主圖形處理器少）。副處理器和副圖形處理器操作功能受限的作業系統，這種作業系統要求相對少量的外部揮發性記憶體。副處理器和副圖形處理器也可使用和主處理器相

同的作業系統。例如，可以使用簡化版本的作業系統。副處理器和副圖形處理器支援較低性能的操作、較低的計算速率和低品質的圖形。例如，功能受限的作業系統可以是 Windows CE® 或任何其他合適的功能受限的作業系統。功能受限的作業系統最好儲存在非揮發性記憶體中，例如快閃記憶體和/或 LPDD。在較佳實施例中，功能完整和功能受限的作業系統共用共同的資料格式以減少複雜性。

主處理器和/或主圖形處理器較佳包括電晶體，其使用具有微小尺寸的製造程序製造。在一個實施方式中，這些電晶體是使用高級 CMOS 製造程序製造。在主處理器和/或主圖形處理器中使用的電晶體具有相對高的備用漏電 (standby leakage)、相對短的通道且被製造成適合高速的大小尺寸。主處理器和主圖形處理器最好主要利用動態邏輯。換句話說，它們不能夠被關閉。電晶體在少於約 20% 的責任週期 (duty cycle)，且最好是少於約 10% 的責任週期被切換，雖然可使用其他的責任週期。

相反，副處理器和/或副圖形處理器較佳包括電晶體，其使用特徵尺寸比用於主處理器和/或主圖形處理器的電晶體大的製造程序製造。在一個實施方式中，這些電晶體是使用常規 CMOS 製造程序製造的。在副處理器和/或副圖形處理器中使用的電晶體具有相對低的備用漏電、相對長的通道且大小尺寸適合低功率消耗。副處理器和副圖形處理器較佳主要利用靜態邏輯而不是動態邏輯。電晶體在大於 80% 的責任週期，且優選是大於 90% 的責任週期被切換，雖然可使用其他的責任週期。

當在高功率模式中工作時，主處理器和主圖形處理器消耗相對高的功率。當在低功率模式中工作時，副處理器和副圖形處理器消耗較少的功率。但是，在低功率模式中，電腦架構能夠比在高功率模式中工作時支援減少的特徵和計算和低複雜度的圖形。如技術人員能夠理解的，有許多實現依據本發明的電腦架構的方法。因此，技術人員將理解，以下結合『第 2A 圖』至『第 4C 圖』的描述僅僅是示例性的而不是限制性的。

現在參考『第 2A 圖』，其顯示了第一個示例的電腦架構 60。在高功率模式期間，主處理器 6、揮發性記憶體 9 和主圖形處理器 11 與輸入/輸出介面 8 通信，並且支援複雜的資料和圖形處理。在低功率模式期間，副處理器 62 和副圖形處理器 64 與輸入/輸出介面 8 通信，並且支援低複雜度的資料和圖形處理。在低功率和/或高功率模式期間，選擇性的非揮發性記憶體 65(例如，LPDD 66 和/或快閃記憶體 68)與輸入/輸出介面 8 通信，且提供資料的低功率永久儲存。HPDD 15 提供高功率/容量非揮發性記憶體。在低功率模式期間，非揮發性記憶體 65 和/或 HPDD 15 用於儲存功能受限的作業系統和/或其他資料和檔案。

在這個實施例中，副處理器 62 和副圖形處理器 64 在低功率模式工作時使用揮發性記憶體 9 (或主記憶體)。所以，在低功率模式期間，供電給至少部分輸入/輸出介面 8，以支援與主記憶體的通信和/或在低功率模式期間被供電的元件之間的通信。例如，在低功率模式期間，可供電和使用鍵盤 13、指標設備 14 和主顯示器 16。在結合『第 2A 圖』至『第 4C 圖』描述的所有實施例中，

在低功率模式期間也可提供和使用具有減少的功能的從顯示器（例如單色顯示器）和/或從輸入/輸出設備。

現在參考『第 2B 圖』，顯示了和『第 2A 圖』中的架構類似的第二個實施例的電腦架構 70。在這個實施例中，副處理器 62 和副圖形處理器 64 與副揮發性記憶體 74 和/或 76 通信。副揮發性記憶體 74 和 76 可以是 DRAM 或其他合適的記憶體。在低功率模式期間，副處理器 62 和副圖形處理器 64 分別利用副揮發性記憶體 74 和/或 76 替代『第 2A 圖』中的主揮發性記憶體 9。

現在參考『第 2C 圖』，顯示了和『第 2A 圖』類似的第三個實施例的電腦架構 80。副處理器 62 和/或副圖形處理器 64 分別包括嵌入式揮發性記憶體 84 和 86。在低功率模式期間，副處理器 62 和副圖形處理器 64 分別利用嵌入式揮發性記憶體 84 和/或 86，除了主揮發性記憶體之外和/或取代主揮發性記憶體。在一個實施例中，嵌入式揮發性記憶體 84 和 86 是嵌入式 DRAM(eDRAM)，雖然可以使用其他類型的嵌入式揮發性記憶體。

現在參考圖『第 3A 圖』，其顯示了依據本發明的第四個實施例的電腦架構 100。在高功率模式期間，主處理器 25、主圖形處理器 26 和主揮發性記憶體 28 與處理晶片組 22 通信，並支援複雜的資料和圖形處理。當電腦處於低功率模式時，副處理器 104 和副圖形處理器 108 支援低複雜度的資料和圖形處理。在這個實施例中，副處理器 104 和副圖形處理器 108 在低功率模式中工作時，利用了主揮發性記憶體 28。因此，在低功率模式期間，處理晶片組 22 可以被完全供電和/或部分供電，以便於它們之間的通信。

在低功率模式期間，供電給 HPDD 50 以提供高功率揮發性記憶體。低功率非揮發性記憶體 109 (LPDD 110 和/或快閃記憶體 112) 連接到處理晶片組 22、I/O 晶片組 24 或者在其他位置，並為低功率模式儲存功能受限的作業系統。

處理晶片組 22 可以被完全供電和/或部分供電，以支援 HPDD 50、LPDD 110 和/或在低功率模式期間使用的其他元件的操作。例如，在低功率模式期間，可使用鍵盤和/或指標設備 42 和主顯示器。

現在參考『第 3B 圖』，顯示了和『第 3A 圖』類似的第五個實施例的電腦架構 150。副揮發性記憶體 154 和 158 分別連接到副處理器 104 和/或副圖形處理器 108。在低功率模式期間，副處理器 104 和副圖形處理器 108 分別使用副揮發性記憶體 154 和 158，而不是主揮發性記憶體 28 和/或還使用主揮發性記憶體 28。另外，可在低功率模式期間關閉處理晶片組 22 和主揮發性記憶體 28。副揮發性記憶體 154 和 158 可以是 DRAM 或其他合適的記憶體。

現在參考『第 3C 圖』，顯示了和『第 3A 圖』類似的第六個實施例的電腦架構 170。副處理器 104 和/或副圖形處理器 108 分別包括嵌入式記憶體 174 和 176。在低功率模式期間，副處理器 104 和副圖形處理器 108 分別利用嵌入式記憶體 174 和 176，而不是主揮發性記憶體 28 和/或還利用主揮發性記憶體 28。在一個實施例中，嵌入式揮發性記憶體 174 和 176 是嵌入式 DRAM (eDRAM)，雖然可以使用其他類型的嵌入式記憶體。

現在參考『第 4A 圖』，其顯示了依據本發明的第七個實施例的電腦架構 190。在低功率模式期間，副處理器 104 和副圖形處理器 108 與輸入/輸出晶片組 24 通信，並利用主揮發性記憶體 28 作為揮發性記憶體。處理晶片組 22 仍然完全供電和/或部分供電，以允許在低功率模式期間存取主揮發性記憶體 28。

現在參考『第 4B 圖』，顯示了和『第 4A 圖』類似的第八個實施例的電腦架構 200。副揮發性記憶體 154 和 158 分別連接到副處理器 104 和副圖形處理器 108，並在低功率模式期間用於取代主揮發性記憶體 28 和/或還使用主揮發性記憶體 28。在低功率模式期間，能夠關閉處理晶片組 22 和主揮發性記憶體 28。

現在參考『第 4C 圖』，顯示了和『第 4A 圖』類似的第九個實施例的電腦架構 210。嵌入式揮發性記憶體 174 和 176 分別提供給副處理器 104 和/或副圖形處理器 108，另外嵌入式揮發性記憶體 174 和 176 可取代主揮發性記憶體 28。在這個實施例中，在低功率模式期間，能夠關閉處理晶片組 22 和主揮發性記憶體 28。

現在參考『第 5 圖』，顯示了用於『第 2A 圖』至『第 4C 圖』中示例的電腦架構的快取層次結構 250。高功率非揮發性記憶體 254 位於快取層次結構 250 的最底層。當 HPDD 50 被禁用時，那麼在低功率模式期間可能使用或不使用高功率非揮發性記憶體 254，且當在低功率模式期間 HPDD 50 啟用時，則使用高功率非揮發性記憶體 254。低功率非揮發性記憶體 258 例如 LPDD 110 和/或快閃記憶體 112 位於快取層次結構 250 的下一層。外部的揮發性記憶體 262 例如主揮發性記憶體、副揮發性記憶體和/或副嵌

入式記憶體是快取層次結構 250 的下一層。二級快取 266 或副快取包括快取層次結構 250 的下一層。一級快取 268 是快取層次結構 250 的下一層。主/副處理器 270 是快取層次結構的最後一層。主/副圖形處理器使用類似的層次結構。

依據本發明的電腦架構提供支援低複雜度的處理和圖形的低功率模式。結果，電腦的功率消耗可顯著減少。對於筆記型電腦而言，亦延長了電池壽命。

現在參考『第 6 圖』，用於多磁碟機系統的驅動控制模組 300 或主機控制模組包括一個最少使用區塊 (LUB) 模組 304、一個適應性儲存模組 306 和/或 LPDD 維護模組 308。部分基於 LUB 資訊，驅動控制模組 300 控制高功率磁碟機 (HPDD) 310 例如硬碟驅動器，和低功率磁碟機 (LPDD) 312 例如微驅動器之間的儲存和資料傳送。透過管理高低功率模式期間 HPDD 和 LPDD 之間的資料儲存和傳送，以減少驅動控制模組 300 的功率消耗。

最少使用區塊模組 304 保留 LPDD 312 中的最少使用區塊磁軌中的資料。在低功率模式期間，最少使用區塊模組 304 識別 LPDD 312 中的資料 (例如檔案和/或程式) 的最少使用區塊，以使當需要時能夠取代它。某些資料塊或檔案可免除最少使用區塊的監控，例如只和功能受限的作業系統相關的檔案、手動設置儲存在 LPDD 312 中的區塊和/或僅僅在低功率模式運行的其他檔案和程式。可以使用其他的準則來選擇要被覆蓋的資料區塊，如以下描述的。

在低功率模式期間，在資料儲存請求過程中適應性儲存模組

306 確定是否更可能在最少使用區塊之前使用寫入資料。適應性儲存模組 306 也確定在低功率模式期間，在資料檢索請求過程中是否可能只使用一次讀取資料。在高功率模式期間和/或其他情況下，LPDD 維護模組 308 把舊的資料從 LPDD 傳送到 HPDD，如下面描述的。

請參考『第 7A 圖』，顯示了由驅動控制模組 300 執行的步驟。控制始於步驟 320。驅動控制模組 300 判斷是否有資料儲存請求(步驟 324)。當資料儲存請求存在時，那麼驅動控制模組 300 判斷在 LPDD 312 上是否有足夠的空間可用(步驟 328)。當沒有足夠的空間可用時，那麼驅動控制模組 300 供電給 HPDD 310(步驟 330)。驅動控制模組 300 把最少使用的資料區塊傳送給 HPDD 310(步驟 334)。驅動控制模組 300 判斷在 LPDD 312 上是否有足夠的空間可用(步驟 336)。當沒有足夠的空間可用時，則回到步驟 334。當有足夠的空間可用時，驅動控制模組 300 繼續到步驟 340 並關閉 HPDD 310。傳送待儲存資料(例如來自主機)到 LPDD 312(步驟 344)。

當資料儲存請求不存在時，那麼驅動控制模組 300 判斷是否有資料擷取請求存在(步驟 350)。當資料擷取請求不存在時，則回到步驟 324。當資料擷取請求存在時，判斷資料是否位於 LPDD 312 中(步驟 354)。當資料位於 LPDD 312 中時，那麼驅動控制模組 300 從 LPDD 312 擷取資料(在步驟 356)，並繼續到步驟 324。當資料不位於 LPDD 312 中時，驅動控制模組 300 供電給 HPDD 310(步驟 360)。接下來，驅動控制模組 300 判斷在 LPDD 312 上是否有

足夠的空間可用於請求的資料(步驟 364)。當沒有足夠的空間可用於請求的資料時，驅動控制模組 300 把最少使用的資料區塊傳送給 HPDD 310(步驟 366)，並繼續到步驟 364。當有足夠的空間可用於請求的資料時，驅動控制模組 300 把資料傳送給 LPDD 312，並從 LPDD 312 擷取資料(步驟 368)。當資料傳送完成到 LPDD 312 時，則關閉 HPDD 310(步驟 370)。

請參考『第 7B 圖』，與『第 7A 圖』所示類似的修改的方法，其包括一個或更多由適應性儲存模組 306 執行的適應性步驟。在步驟 328 中，當 LPDD 上有足夠的空間可用時，則判斷待儲存資料是否在最少使用區塊模組識別的區塊中的資料前是否使用待儲存資料(步驟 372)。當最少使用區塊模組識別的區塊中的資料前不使用待儲存資料時，那麼驅動控制模組 300 把資料儲存到 HPDD 上(步驟 374)，且回到步驟 324，藉以節省把最少使用區塊傳送給 LPDD 所消耗的功率。當最少使用區塊模組識別的區塊中的資料前使用待儲存資料時，則繼續到步驟 330，如以上關於『第 7A 圖』所描述的。

在資料擷取請求的過程中，當資料不位於 LPDD 312 中時，則繼續到步驟 376，並判斷是否可再使用資料一次。當可以再使用資料一次時，那麼驅動控制模組 300 從 HPDD 擷取資料(步驟 378)，並繼續到步驟 324，藉以節省把資料傳送給 LPDD 所消耗的功率。當無法再使用資料一次時，則繼續到步驟 360。當可再使用資料一次時，則不需要把資料移動到 LPDD。但是，不能避免 HPDD 的功率消耗。

請參考『第 7C 圖』，在低功率操作期間，也能夠執行更簡化的控制形式。在高功率和/或低功率模式期間也能夠執行維護步驟（使用 LPDD 維護模組 308）。在步驟 328，當 LPDD 上有足夠的空間可用時，傳送資料到 LPDD(344 步驟)，且返回到步驟 324。否則，當 LPDD 上沒有足夠的空間可用時，儲存資料到 HPDD 上(步驟 380)，且返回到步驟 324。『第 7C 圖』說明的方法在容量可用時使用 LPDD，且在 LPDD 容量不可用時則使用 HPDD。技術人員可以利用混合的方法，即可以使用『第 7A 圖』至『第 7D 圖』的步驟的各種組合。

在『第 7D 圖』中，驅動控制模組 300 在返回高功率模式時，和/或在其他時間執行維護步驟，以刪除儲存在 LPDD 上的未使用的檔案或使用少的檔案。這個維護步驟也可在低功率模式中、在發生事件時例如磁碟容量不足時和/或在其他情況下，在使用過程中定期執行。控制始於步驟 390。判斷是否在使用高功率模式(步驟 392)。當不是使用高功率模式時，則回到步驟 392。當確認為使用高功率模式時，那麼判斷上一個模式是否是低功率模式(步驟 394)。當上一個模式不是低功率模式時，則返回步驟 392。當上一個模式是低功率模式時，則執行維護(步驟 396)，例如把舊的檔案或使用少的檔案從 LPDD 移動到 HPDD。也可作出關於未來可能使用哪些檔案的適應性決定，例如使用以上描述的準則和以下結合『第 8A 圖』至『第 10 圖』描述的準則。

請參考『第 8A 圖』和『第 8B 圖』，顯示了儲存控制系統 400-1、400-2、400-3。在『第 8A 圖』中，儲存控制系統 400-1 包括具有

適應性儲存控制模組 414 的快取控制模組 410。適應性儲存控制模組 414 監控檔案和/或程式的使用，以判斷是否可能在低功率模式或高功率模式中使用它們。快取控制模組 410 與一條或多條資料匯流排 416 通信，資料匯流排然後與揮發性記憶體 422 例如 L1 快取、L2 快取、揮發性 RAM 例如 DRAM 和/或其他揮發性電子資料記憶體通信。資料匯流排 416 也與低功率非揮發性記憶體 424（例如快閃記憶體和/或 LPDD）和/或高功率非揮發性記憶體 426 例如 HPDD 通信。在『第 8B 圖』中顯示了功能完整和/或功能受限的作業系統 430，其包括適應性儲存控制模組 414。合適的介面和/或控制器（圖中未示）位於資料匯流排 416 和 HPDD 之間，和/或資料匯流排 416 和/或 LPDD 之間。

在『第 8C 圖』中，主機控制模組 440 包括適應性儲存控制模組 414。主機控制模組 440 與 LPDD 424' 和高功率磁碟機 426' 通信。主機控制模組 440 可以是驅動控制模組、集成設備電路（IDE）、ATA、串列 ATA（SATA）或其他控制器。

請參考『第 9 圖』，顯示了『第 8A 圖』至『第 8C 圖』中的儲存控制系統執行的步驟。在『第 9 圖』中，控制始於步驟 460。判斷是否存在到非揮發性記憶體的資料儲存請求（步驟 462）。當到非揮發性記憶體的資料儲存請求不存在時，則回到步驟 462。當到非揮發性記憶體的資料儲存請求存在時，適應性儲存控制模組 414 判斷是否可以在低功率模式使用資料（步驟 464）。當無法在低功率模式使用資料時，則把資料儲存在 HPDD 中（步驟 468）。當可以在低功率模式使用資料時，則把資料儲存在非揮發性記憶體中

(步驟 474)。

請參考『第 10 圖』，顯示了一種確定是否可能在低功率模式中
使用資料區塊的方法。表 490 包括資料區塊描述欄位 492、低
功率計數器欄位 493、高功率計數器欄位 494、大小欄位 495、最
後使用欄位 496 和/或手動覆蓋欄位 497。當在低功率模式或高功
率模式期間使用特定的程式或檔案時，計數器欄位 493 和/或 494
就遞增。當向非揮發性記憶體要求程式或檔案的資料儲存時，就
存取表 492。可使用門檻值百分比和/或計數值進行評估。例如，
當檔案或程式在低功率模式被使用的時間多於 80%，那麼檔案可
儲存在低功率非揮發性記憶體中，例如快閃記憶體和/或微驅動
器。當沒有達到門檻值，那麼檔案或程式儲存在高功率非揮發性
記憶體中。

在預定的取樣數量後，可以定時重置計數器（換句話說，提
供滾動視窗），和/或使用任何其他準則。此外，可以使用加權、
或修改、和/或由大小欄位 495 取代。換句話說，隨著檔案大小增
加，由於 LPDD 的有限容量，所需的門檻值可能增加。

可以根據最後使用欄位 496 記錄的自從檔最後被使用的時
間，進一步修改使用決定的可能性。可以使用門檻日期和/或自從
最後使用的時間作為可能性決定中的一個因素。雖然『第 10 圖』
顯示了表，但被使用的一個或多個欄位可儲存在其他位置和/或其
他資料結構中。可以使用演算法和/或兩個或多個欄位的加權取
樣。

使用手動覆蓋欄位 497 允許用戶和/或作業系統手動地覆蓋使

用決定的可能性。例如，手動覆蓋欄位可允許 L 狀態用於 LPDD 中預設儲存，H 狀態用於 HPDD 中的預設儲存，和/或 A 狀態用於自動儲存決定（如以上描述的）。可以定義其他的手動覆蓋類別。除了以上的準則，在 LPDD 中工作的電腦的當前功率級別可被用於調整所述決定。技術人員可理解的是存在其他方法，用於確定在高功率模式或低功率模式中使用檔案或程式的可能性，這些方法屬於本發明的原理範圍。

請參考『第 11A 圖』和『第 11B 圖』，顯示了驅動功率減少系統 500-1、500-2、500-3（總稱為 500）。驅動功率減少系統 500 週期性地或以突發式連續存取檔案到低功率非揮發性記憶體，例如音頻和/或視頻檔案，但不限於這些檔案。在『第 11A 圖』中，驅動功率減少系統 500-1 包括具有驅動功率減少控制模組 522 的快取控制模組 520。快取控制模組 520 和一條或多條資料匯流排 526 通信，資料匯流排 526 然後與揮發性記憶體 530 例如 L1 快取、L2 快取、揮發性 RAM 例如 DRAM 和/或其他揮發性電子資料記憶體、低功率非揮發性記憶體 534 例如快閃記憶體和/或 LPDD 和高功率非揮發性記憶體 538 通信。在『第 11B 圖』中，驅動功率減少系統 500-2 包括具有驅動功率減少控制模組 522 的功能完整和/或功能受限的作業系統 542。合適的介面和/或控制器（圖中未示）位於資料匯流排和 HPDD 之間，和/或資料匯流排和 LPDD 之間。

在『第 11C 圖』中，驅動功率減少系統 500-3 包括具有驅動功率減少控制模組 522 的主機控制模組 560。主機控制模組 560

和一條或多條資料匯流排通信，資料匯流排與 LPDD 534' 和 HPDD 538' 通信。主機控制模組 560 可以是驅動控制模組、集成設備電路 (IDE)、ATA、串列 ATA (SATA) 和/或其他控制器或介面。

請參考『第 12 圖』，顯示了『第 11A 圖』至『第 11C 圖』的驅動功率減少系統 500 執行的步驟。控制始於步驟 582。在步驟 584，判斷系統是否處於低功率模式。如果不是，那麼控制迴圈回到步驟 584。當系統處於低功率模式時，判斷大的資料區塊存取請求是否來自 HPDD(步驟 586)。當大的資料區塊存取請求不是來自 HPDD 時，則回到步驟 584。當大的資料區塊存取請求來自 HPDD 時，則判斷資料區塊是否被順序存取(步驟 590)。當資料區塊無法被順序存取時，則回到步驟 584。當資料區塊被順序存取時，確定讀出長度(步驟 594)。判斷突發週期和頻率，用於把資料從高功率非揮發性記憶體傳送到低功率非揮發性記憶體(步驟 598)。

在一個實施例中，最佳化突發週期和頻率以減少功率消耗。突發週期和頻率較佳是基於 HPDD 和/或 LPDD 的旋轉起動 (spin-up) 時間、非揮發性記憶體的容量、讀出速率 (Playback Rate)、HPDD 和/或 LPDD 的旋轉起動和穩定狀態功率消耗、和/或連續資料區塊的讀出長度。

例如，高功率非揮發性記憶體是 HPDD，其在工作期間消耗約 1~2 瓦特功率，具有 4~10 秒的旋轉起動時間和一般大於 20Gb 的容量。低功率非揮發性記憶體是微驅動器，其在工作期間消耗約 0.3~0.5 瓦特功率，具有 1~3 秒的旋轉起動時間和 1~6Gb 的容

量。前述的性能值和/或容量對於其他的實施方式會變化。HPDD 可具有 1Gb/s 的資料傳送速率到微驅動器。讀出速率可以是 10Mb/s (例如對於視頻檔案而言)。HPDD 的突發週期乘以傳送速率應該不超過微驅動器的容量。突發之間的時間應該大於旋轉起動時間加上突發週期。在這些參數內，可最佳化系統的功率消耗。在低功率模式中，當 HPDD 工作在播放整個視頻例如電影，那麼會消耗相當多的功率。使用以上描述的方法，透過在固定間隔的多個突發段中以非常高的速率 (例如讀出速率的 100 倍) 選擇性地把資料從 HPDD 傳送到 LPDD，可大大降低功率消耗，然後可關閉 HPDD，藉以節省大於 50% 的功率。

請參考『第 13 圖』，顯示了依據本發明的多磁碟機系統 640，其包括一個驅動控制模組 650 和一個或多個 HPDD 644 和一個或多個 LPDD 648。驅動控制模組 650 經由主機控制模組 651 與主機設備通信。對於主機，多磁碟機系統 640 有效地操作 HPDD 644 和 LPDD 648 作為整體的磁碟機，以減少複雜性、提高性能和減少功率消耗，如以下描述的。主機控制模組 651 可以是 IDE、ATA、SATA 和/或其他的控制模組或介面。

請參考『第 14 圖』，在一個實施例中，驅動控制模組 650 包括一個硬碟控制器 (HDC) 653，其用於控制 HPDD 和/或 LPDD 之一。緩衝區 656 儲存與 HPDD 和/或 LPDD 的控制相關的資料，和/或主動地緩衝資料到 HPDD 和/或 LPDD 或緩衝來自 HPDD 和/或 LPDD 的資料，以透過最佳化資料區塊大小，以提高資料傳送率。處理器 657 執行與 HPDD 和/或 LPDD 的操作相關的處理。

LPDD 648 包括一個或多個磁碟盤 652，而磁碟盤 652 具有儲存磁場的磁塗層。磁碟盤 652 由主軸馬達 654 驅動旋轉。一般主軸馬達 654 在讀/寫操作期間以固定的速度旋轉磁碟盤 652。一條或多條讀/寫臂 658 相對於磁碟盤 652 移動，以讀取來自磁碟盤 652 的資料和/或寫資料到磁碟盤 652。由於 LPDD 648 的磁碟盤比 HPDD 644 的大，所以主軸馬達 654 需要更多的功率來旋轉起動 HPDD 644 和高速維護 HPDD 644。通常，HPDD 644 的旋轉起動時間也較長。

讀/寫設備 659 位於靠近讀/寫臂 658 的末端處。讀/寫設備 659 包括寫元件例如產生磁場的電感器。讀/寫設備 659 還包括感測在磁碟盤 652 上的磁場的讀元件（例如抗磁 MR 元件）。前置放大電路 660 用以放大類比讀/寫信號。

當讀取資料時，前置放大電路 660 放大來自讀元件的低電平信號，並輸出放大的信號到讀/寫通道設備。當寫資料時，產生寫電流，其流過讀/寫設備 659 的寫元件，並被切換以產生具有正負極的磁場。正負極由磁碟盤 652 儲存，並用於表示資料。HPDD 644 還包括一個或多個磁碟盤 662、主軸馬達 664、一條或多條讀/寫臂 668、讀/寫設備 669 和前置放大電路 670。

HDC 653 與主機控制模組 651 和第一主軸/音圈馬達（VCM）驅動器 672、第一讀/寫通道電路 674、第二主軸/音圈馬達驅動器 676 和第二讀/寫通道電路 678 通信。主機控制模組 651 和驅動控制模組 650 能夠由系統單晶片（SOC）684 實現。第一、第二主軸/音圈馬達驅動器 672 和 676 和/或第一、第二讀/寫通道電路 674

和 678 可以合併。第一、第二主軸/音圈馬達驅動器 672 和 676 控制主軸馬達 654 和 664，其分別旋轉磁碟盤 652 和 662。第一、第二主軸/音圈馬達驅動器 672 和 676 也分別產生定位讀/寫臂 658 和 668 的控制信號，例如使用音圈促動器、步進電動機或任何其他合適的促動器。

請參考『第 15 圖』至『第 17 圖』，顯示了多磁碟機系統的其他變化形式。在『第 15 圖』中，驅動控制模組 650 可包括一個直接的介面 680，用於提供到一個或多個 LPDD 682 的外部連接。在一個實施方式中，直接介面是外設部件互連 (PCI) 匯流排、PCI 快速 (PCIX) 匯流排和/或任何其他合適的匯流排或介面。

在『第 16 圖』中，主機控制模組 651 既與 HPDD 644 又與 LPDD 648 通信。低功率驅動控制模組 650LP 和高功率磁碟機控制模組 650HP 直接與主機控制模組通信。LP 和/或 HP 驅動控制模組之一或者兩者都能夠由系統單晶片實現。

在『第 17 圖』中，顯示了一個示例的 LPDD 682，其包括一個支援與直接介面 680 通信的介面 690。如以上闡述的，介面 680 和 690 可以是外設部件互連 (PCI) 匯流排、PCI 快速 (PCIX) 匯流排和/或任何其他合適的匯流排或介面。LPDD 682 包括 HDC 692、緩衝區 694 和/或處理器 696。LPDD 682 還包括第二主軸/音圈馬達驅動器 676、第二讀/寫通道電路 678、磁碟盤 652、讀/寫通道電路 664、讀/寫臂 668、讀/寫設備 669 和前置放大器 670。另外 HDC 653、緩衝區 656 和處理器 657 能夠整合在一起，並用於上述裝置。同樣地，能夠選擇性合併主軸/音圈馬達驅動器和讀

/寫通道電路。在『第 13 圖』至『第 17 圖』的實施例中，LPDD 的主動緩衝用於提高性能。例如，緩衝區用來最佳化資料區塊大小，藉以超過主機資料匯流排的最佳速度。

在傳統的電腦系統中，分頁檔是 HPDD 或 HP 非揮發性記憶體上的隱藏檔，HPDD 或 HP 非揮發性記憶體被作業系統用於保存部分不適合電腦的揮發性記憶體的程式和/或資料檔案。分頁檔和實體記憶體，或 RAM 限定了電腦的虛擬記憶體。作業系統根據需要，把資料從分頁檔傳送給記憶體，並把資料從揮發性記憶體返回給分頁檔，以為新資料騰出空間。分頁檔也被稱為交換檔。

請參考『第 18 圖』至『第 20 圖』，本發明利用 LP 非揮發性記憶體例如 LPDD 和/或快閃記憶體來增加電腦系統的虛擬儲存容量。在『第 18 圖』中，作業系統 700 允許用戶限定虛擬記憶體 702。在操作期間，作業系統 700 經由一條或多條資料匯流排 704 定址虛擬記憶體 702。虛擬記憶體 702 既包括揮發性記憶體 708 又包括 LP 非揮發性記憶體 710 例如快閃記憶體和/或 LPDD。

請參考『第 19 圖』，作業系統允許用戶分配部分或全部 LP 非揮發性記憶體 710 作為分頁記憶體，以增加虛擬儲存容量。在步驟 720 控制開始。作業系統判斷是否有額外的分頁儲存請求(步驟 724)。當沒有額外的分頁儲存請求時，則返回步驟 724。當有額外的分頁儲存請求時，作業系統分配部分 LP 非揮發性記憶體用於分頁檔，以增加虛擬儲存容量(步驟 728)。

在『第 20 圖』中，作業系統利用額外的 LP 非揮發性記憶體作為分頁記憶體。控制始於步驟 740。判斷作業系統是否正在請

求資料寫入操作(步驟 744)。當作業系統正在請求資料寫入操作時，判斷是否超出了揮發性記憶體容量(步驟 748)。當作業系統沒有在請求資料寫入操作時，那麼在步驟 750 使用揮發性記憶體進行寫操作。當超出揮發性記憶體的容量時，儲存資料在 LP 非揮發性記憶體的分頁檔中(步驟 754)。當未超出揮發性記憶體的容量時，判斷是否請求了資料讀取操作(步驟 760)。當未請求資料讀取操作時，則返回步驟 744。當請求資料讀取操作時，判斷位址是否對應於 RAM 位址(步驟 764)。當位址對應於 RAM 位址時，則在步驟 766 從揮發性記憶體讀取資料並繼續到步驟 744。當位址未對應於 RAM 位址時，從 LP 非揮發性記憶體中的分頁檔讀取資料(步驟 770)，且繼續到步驟 744。

因此，和利用 HPDD 的系統相比，使用 LP 非揮發性記憶體例如快閃記憶體和/或 LPDD 來增加虛擬記憶體的大小將提高電腦的性能。此外，分頁檔的功率消耗比使用 HPDD 的系統更低。由於其增加的尺寸，HPDD 需要額外的旋轉起動時間，與快閃記憶體和/或 LPDD 相比這增加了資料存取時間，其中快閃記憶體沒有旋轉起動等待時間，LPDD 的旋轉起動時間更短且功率消耗更低。

請參考『第 21 圖』，顯示了獨立磁碟多重陣列 (RAID) 系統 800，其包括一個或多個與磁碟陣列 808 通信的伺服器和/或用戶端 804。一個或多個伺服器和/或用戶端 804 包括磁碟陣列控制器 812 和/或陣列管理模組 814。磁碟陣列控制器 812 和/或陣列管理模組 814 接收資料並執行資料的邏輯到實體位址映射到磁碟陣列 808。磁碟陣列一般包括多個 HPDD 816。

多個 HPDD 816 提供容錯（冗餘）和/或提高的資料存取率。RAID 系統 800 提供一種存取多個單獨的 HPDD 的方法，如同磁碟陣列 808 是一個大的硬碟裝置。磁碟陣列 808 總共可提供幾百 Gb 到 10 倍至 100 倍 Tb 的資料儲存。資料以各種方式被儲存在多個 HPDD 816 上，以減少當一個裝置（例，硬碟）失效而丟失所有資料的風險，且改善資料存取時間。

把資料儲存在 HPDD 816 上的方法一般稱為 RAID 級別。存在各種 RAID 級別，包括 RAID 0 級或者磁碟機平行儲存(disk striping)。在 RAID 0 級系統中，資料被寫入跨越多個裝置的區塊中，以允許一個裝置寫或讀資料區塊而同時另一個裝置尋找下一個區塊。磁碟機平行儲存的優點包括更快的存取速率和充分利用陣列容量。缺點是沒有容錯。當一個裝置失效，那麼整個陣列就無法進行存取。

RAID 1 級或磁碟機映射儲存(disk mirroring)透過寫兩次提供冗餘—每個裝置一次。當一個裝置失效時，則另一個裝置備份資料，且 RAID 系統能夠切換到使用的鏡像裝置，並可正常的進行存取作業。其缺點包括無法提高資料存取速度和由於需要的裝置數量增加（2N）而造成的高成本問題。但是，RAID 1 級提供資料的最佳保護，因為當 HPDD 之一失效時，陣列管理軟體僅需把所有的應用請求引導到繼續存在的 HPDD。

RAID 3 級分段資料跨越多個裝置，且具有一個額外的裝置專門用於奇偶校驗，用於錯誤改正/恢復。RAID 5 級提供分段以及奇偶校驗用於錯誤恢復。在 RAID 5 級中，分配奇偶校驗區塊於

陣列的裝置之間，其提供了裝置之間更平衡的存取負擔。一個裝置失效，奇偶校驗資訊被用於恢復資料。其缺點是相對慢的寫週期（對於每個被寫的區塊需要兩次讀和兩次寫）。陣列容量是 $N-1$ ，最少需要 3 個裝置。

RAID 0+1 級包括平行儲存和鏡像儲存而沒有奇偶校驗。其優點是快速的資料存取（像 RAID 0 級）和單個驅動器容錯（像 RAID 1 級）。RAID 0+1 級仍然需要兩倍數量的磁片（像 RAID 1 級）。因此，可以有其他的 RAID 級別和/或方法把資料儲存到磁碟陣列 808 上。

請參考『第 22A 圖』和『第 22B 圖』，依據本發明的 RAID 系統 834-1 包括 X 個 HPDD 磁碟陣列 836，和 Y 個 LPDD 磁碟陣列 838。一個或多個伺服器/用戶端 840 包括磁碟陣列控制器 842 和/或陣列管理模組 844。雖然圖中顯示了分離的設備，但如果需要時，可以將這些設備整合在一起。可以理解的， X 大於或等於 2， Y 大於或等於 1。 X 能夠大於 Y 、小於 Y 和/或等於 Y 。例如，『第 22B 圖』顯示的 RAID 系統 834-1'，其中 $X=Y=Z$ 。

請參考『第 23A 圖』、『第 23B 圖』、『第 24A 圖』和『第 24B 圖』，顯示了 RAID 系統 834-2 和 834-3。在『第 23A 圖』， Y 個 LPDD 磁碟陣列 838 與伺服器/用戶端 840 通信，且 X 個 HPDD 磁碟陣列 836 與 Y 個 LPDD 磁碟陣列 838 通信。RAID 系統 834-2 可包括管理旁路路徑，其選擇地避開 Y 個 LPDD 磁碟陣列 838。可以理解的， X 大於或等於 2，且 Y 大於或等於 1。 X 能夠大於 Y 、小於 Y 和/或等於 Y 。例如，『第 23B 圖』顯示的 RAID 系統 834-2'，

其中 $X=Y=Z$ 。在『第 24A 圖』中， X 個 HPDD 磁碟陣列 836 與伺服器/用戶端 840 通信，且 Y 個 LPDD 磁碟陣列 838 與 X 個 HPDD 磁碟陣列 836 通信。RAID 系統 834-2 可包括由虛線表示的管理旁路路徑 846，其選擇地避開 Y 個 LPDD 磁碟陣列 838。可以理解的， X 大於或等於 2，且 Y 大於或等於 1。 X 能夠大於 Y 、小於 Y 和/或等於 Y 。例如，『第 24B 圖』顯示的 RAID 系統 834-3'，其中 $X=Y=Z$ 。在『第 23A 圖』至『第 24B 圖』中使用的策略可包括直寫和/或回寫。

陣列管理模組 844 和/或磁碟陣列控制器 842 利用 LPDD 磁碟陣列 838 來減少 HPDD 磁碟陣列 836 的功率消耗。典型地，在『第 21 圖』的先前技術 RAID 系統中的 HPDD 磁碟陣列 808 在工作期間總是保持打開，以支援所需的資料存取時間。可以理解的，HPDD 磁碟陣列 808 消耗相對高的功率。此外，由於大量的資料儲存在 HPDD 磁碟陣列 808 中，所以 HPDD 的磁碟盤典型地盡可能地大，這需要更高容量的主軸馬達，且因為讀/寫臂平均移動距離更遠，更增加了資料存取時間。

依據本發明，以上結合『第 6 圖』至『第 17 圖』描述的技術在如『第 22B 圖』所示的 RAID 系統 834-1' 中可選擇地使用，以減少功率消耗和資料存取時間。雖然沒有在『第 22A 圖』和『第 23A 圖』至『第 24B 圖』中顯示，依據本發明的其他 RAID 系統也可使用這些技術。換句話說，在『第 6 圖』和『第 7A 圖』至『第 7D 圖』中描述的 LUB 模組 304、適應性儲存模組 306 和/或 LPDD 維護模組被磁碟陣列控制器 842 和/或陣列管理模組 844 選

擇地實現，以選擇性把資料儲存在 LPDD 磁碟陣列 838 上，以減少功率消耗和資料存取時間。『第 8A 圖』至『第 8C 圖』、『第 9 圖』和『第 10 圖』中描述的適應性儲存控制模組 414 也可被磁碟陣列控制器 842 和/或陣列管理模組 844 選擇地實現，以減少功率消耗和資料存取時間。『第 11A 圖』至『第 11C 圖』和『第 12 圖』中描述的驅動功率減少控制模組 522 也可由磁碟陣列控制器 842 和/或陣列管理模組 844 實現，以減少功率消耗和資料存取時間。此外，『第 13 圖』至『第 17 圖』中顯示的多驅動器系統和/或直接介面可用 HPDD 磁碟陣列 836 中的一個或多個 HPDD 實現，以增加功能和減少功率消耗和存取時間。

請參考『第 25 圖』，顯示了依據現有技術的網路附加儲存 (NAS) 系統 850，其包括儲存設備 854、儲存請求器 858、檔案伺服器 862 和通信系統 866。儲存設備 854 典型地包括磁碟機、RAID 系統、磁帶裝置、磁帶庫、光碟裝置、自動點播機和要被共用的任何其他儲存設備。儲存設備 854 較佳是物件導向的設備。儲存設備 854 可包括 I/O 介面，用於請求器 858 的資料儲存和擷取。請求器 858 典型地包括共用和/或直接存取儲存設備 854 的伺服器和/或用戶端。

檔案伺服器 862 執行管理和安全功能，例如請求驗證和資源分配。檔案伺服器 862 管理指示儲存設備 854，而請求器 858 不承擔儲存管理，而由檔案伺服器 862 承擔儲存管理。在小型的系統中，可能不需要專門的檔案伺服器。在這個狀況下，請求器可以承擔監視 NAS 系統 850 操作的責任。同樣地，檔案伺服器 862

和請求器 858 分別包括管理模組 870 和 872，雖然可提供一個或另一個和/或兩個管理模組。通信系統 866 是實體的基本設備，NAS 系統 850 的元件透過通信系統 866 通信。通信系統 866 較佳具有網路與通道的屬性，能夠連接網路中的所有元件，且具有典型地在通道中的低延遲特性。

當啟動 NAS 系統 850 時，儲存設備 854 相互識別或者識別其他設備透過共同的裝置，例如檔案伺服器 862、一個或多個請求器 858 和/或到通信系統 866。通信系統 866 提供網路管理技術，並透過容易連接到與所述通信系統的傳遞媒介。儲存設備 854 和請求器 858 登錄到所述傳遞媒介上。要確定操作配置的任何元件能夠使用傳遞媒介來識別所有其他元件。請求器 858 從檔案伺服器 862 獲取可存取的儲存設備 854 的相關資訊，而儲存設備 854 取得需要定位另一個設備或調用管理服務(例如備份)的相關資訊。類似地，檔案伺服器 862 能夠從傳遞媒介瞭解是否存在儲存設備 854。基於特定安裝的安全性，請求器可能被拒絕存取某個設備。請求器能夠從可存取的儲存設備中識別檔案、資料庫和可用的自由空間。

同時，每個 NAS 元件能夠識別任何特殊條件的檔案伺服器 862。任何設備級服務屬性應該傳達到檔案伺服器 862 一次，所有其他元件能夠從檔案伺服器 862 識別。例如，請求器可能在啟動之後被告知加入了額外的記憶體，這由請求器登錄到檔案伺服器 862 上時設置的屬性觸發。當新的儲存設備增加到配置檔時，檔案伺服器 862 就自動這樣做，包括傳送重要的資訊，例如其是

RAID 5、鏡像儲存等等。

當請求器必須打開一個檔時，其能夠直接到儲存設備 854 或者到檔案伺服器以獲得許可和位置資訊。儲存設備 854 控制存取記憶體的程度是安裝程序的安全要求功能。

請參考『第 26 圖』，顯示了依據本發明的網路附加儲存(NAS)系統 900，其包括儲存設備 904、請求器 908、檔案伺服器 912 和通信系統 916。儲存設備 904 包括 RAID 系統 834 和/或多磁碟機系統 930，如『第 6 圖』至『第 19 圖』所描述的。儲存設備 904 典型地還包括磁碟機、RAID 系統、磁帶裝置、磁帶庫、光碟裝置、自動點播機和/或如上所述的要共用的任何其他儲存設備。因此，使用改進的 RAID 系統和/或多磁碟機系統 930 將減少 NAS 系統 900 的功率消耗和資料存取時間。

雖然本發明以前述之實施例揭露如上，然其並非用以限定本發明。在不脫離本發明之精神和範圍內，所為之更動與潤飾，均屬本發明之專利保護範圍。關於本發明所界定之保護範圍請參考所附之申請專利範圍。

【圖式簡單說明】

第 1A 圖和第 1B 圖依據現有技術說明示例的電腦架構；

第 2A 圖依據本發明之電腦架構之第一實施例，其具有在高功率模式期間工作的主處理器、主圖形處理器和主揮發性記憶體及與主處理器通信的副處理器和從圖形處理器，他們在低功率模式期間工作且在低功率模式期間利用主揮發性記憶體；

第 2B 圖依據本發明之電腦架構之第二實施例，其和第 2A 圖

類似，且包括連接到副處理器和/或從圖形處理器的從揮發性記憶體；

第 2C 圖依據本發明之電腦架構之第三實施例，其和第 2A 圖類似，且包括嵌入的揮發性記憶體，其和副處理器和/或從圖形處理器關聯；

第 3A 圖依據本發明之電腦架構之第四實施例，計算機具有在高功率模式期間工作的主處理器、主圖形處理器和主揮發性記憶體及與處理晶片組通信的副處理器和從圖形處理器，它們在低功率模式期間工作且在低功率模式期間利用主揮發性記憶體；

第 3B 圖依據本發明之電腦架構之第五實施例，其和第 3A 圖類似，且包括連接到副處理器和/或從圖形處理器的從揮發性記憶體；

第 3C 圖依據本發明之電腦架構之第六實施例，其和第 3A 圖類似，且包括嵌入的揮發性記憶體，其和副處理器和/或從圖形處理器關聯；

第 4A 圖依據本發明之電腦架構之第七實施例，計算機具有副處理器和從圖形處理器，其與輸入/輸出晶片組通信，在低功率模式期間工作且在低功率模式期間利用主揮發性記憶體；

第 4B 圖依據本發明之電腦架構之第八實施例，其和第 4A 圖類似，且包括連接到副處理器和/或從圖形處理器的從揮發性記憶體；

第 4C 圖依據本發明之電腦架構之第九實施例，其和第 4A 圖類似，且包括嵌入的揮發性記憶體，其和副處理器和/或從圖形處

理器關聯；

第 5 圖依據本發明說明了用於第 2A 圖～第 4C 圖的電腦架構的快取階層結構；

第 6 圖是驅動控制模組的功能塊圖，其包括最少使用區塊（LUB）模組，且管理資料在低功率磁碟機（LPDD）和高功率磁碟機（HPDD）之間的儲存和傳送；

第 7A 圖是說明由第 6 圖的驅動控制模組執行的步驟的流程圖；

第 7B 圖是說明由第 6 圖的驅動控制模組執行的替代步驟的流程圖；

第 7C 圖和第 7D 圖是說明由第 6 圖的驅動控制模組執行的替代步驟的流程圖；

第 8A 圖說明了快取控制模組，其包括一個自適應的儲存控制模組，且控制 LPDD 和 HPDD 之間的資料儲存和傳送；

第 8B 圖說明了一個作業系統，其包括一個適應性的儲存控制模組，且控制 LPDD 和 HPDD 之間的資料儲存和傳送；

第 8C 圖說明了一個主機控制模組，其包括一個適應性的儲存控制模組，且控制 LPDD 和 HPDD 之間的資料儲存和傳送；

第 9 圖說明了由第 8A 圖～第 8C 圖的適應性的儲存控制模組執行的步驟；

第 10 圖是一個示例表，說明了在低功率模式期間決定程式或檔案被使用的可能性的方法；

第 11A 圖說明了包括一個磁片驅動功率減少模組的快取控制

模組；

第 11B 圖說明了包括一個磁片驅動功率減少模組的作業系統；

第 11C 圖說明了包括一個磁片驅動功率減少模組的主機控制模組；

第 12 圖說明了由第 11A 圖～第 11C 圖的磁片驅動功率減少模組執行的步驟；

第 13 圖說明了包括高功率磁碟機 (HPDD) 和低功率磁碟機 (LPDD) 的多磁碟機系統；

第 14 圖～第 17 圖說明了第 13 圖的多磁碟機系統的其他示例型的實施方式；

第 18 圖說明了低功率非揮發性記憶體例如快閃記憶體或低功率磁碟機 (LPDD) 的使用，用於增加電腦的虛擬儲存；

第 19 圖和第 20 圖說明了由作業系統執行的步驟，以分配和使用第 18 圖的虛擬儲存；

第 21 圖是依據現有技術的獨立磁碟多重陣列 (RAID) 系統的功能塊圖；

第 22A 圖是依據本發明的示例 RAID 系統的功能塊圖，其具有包括 X 個 HPDD 的磁碟陣列和包括 Y 個 LPDD 的磁碟陣列；

第 22B 圖是第 22A 圖的 RAID 系統的功能塊圖，其中 X 和 Y 等於 Z；

第 23A 圖是依據本發明的另一個示例 RAID 系統的功能塊圖，其具有包括 Y 個 LPDD 的磁碟陣列，該陣列與包括 X 個 HPDD

的磁碟陣列通信；

第 23B 圖是第 23A 圖的 RAID 系統的功能塊圖，其中 X 和 Y 等於 Z；

第 24A 圖是依據本發明的又一個示例 RAID 系統的功能塊圖，其具有包括 X 個 HPDD 的磁碟陣列，該陣列與包括 Y 個 LPDD 的磁碟陣列通信；

第 24B 圖是第 24A 圖的 RAID 系統的功能塊圖，其中 X 和 Y 等於 Z；

第 25 圖是依據現有技術的網路附加儲存（NAS）系統的功能塊圖；和

第 26 圖是依據本發明的網路附加儲存（NAS）系統的功能塊圖，其包括第 22A 圖、第 22B 圖、第 23A 圖、第 23B 圖、第 24A 圖和/或第 24B 圖的 RAID 系統和/或依據第 6 圖～第 17 圖的多驅動器系統。

【主要元件符號說明】

4	電腦架構
6	處理器
7	記憶體
8	輸入/輸出介面
9、28	揮發性記憶體
11	圖形處理器
12	記憶體
13	鍵盤

14	指標設備
15	高功率磁碟機
16	顯示器
17	音頻輸出設備
18	其他輸入/輸出設備
20	電腦架構
22	處理晶片組
32	二級快取
33、34	一級快取
24	輸入/輸出晶片組
25	處理器
26	圖形處理器
27	系統匯流排
30	PCI 匯流排
36	PCI 插槽
40	通用串列匯流排
50	高功率磁碟機
41	音頻設備
42	鍵盤和/或指標設備
43	基本輸入/輸出系統
44	ISA 匯流排
60	電腦架構
62、104	副處理器

64、108	副圖形處理器
65	非揮發性記憶體
66	LPDD
68	快閃記憶體
70	電腦架構
74、76	副揮發性記憶體
80	電腦架構
84、86	嵌入式揮發性記憶體
100	電腦架構
110	低功率磁碟機
174、176	嵌入式揮發性記憶體
154、158	副揮發性記憶體
109	低功率非揮發性記憶體
112	快閃記憶體
150、170	電腦架構
190	電腦架構
200	電腦架構
210	電腦架構
250	快取層次結構
258	低功率非揮發性記憶體
254	高功率非揮發性記憶體
262	揮發性記憶體
266	二級快取

268	一級快取
270	主/副處理器(主/副圖形處理器)
300	驅動控制模組
304	LUB 模組
306	適應性儲存模組
308	LPDD 維護模組
310	高功率磁碟機
312	低功率磁碟機
400-1	儲存控制系統
400-2	儲存控制系統
400-3	儲存控制系統
410	快取控制模組
414	適應性儲存控制模組
416	資料匯流排
422	揮發性記憶體
424、534	低功率非揮發性記憶體
424'	低功率磁碟機
426、538	高功率非揮發性記憶體
426'	高功率磁碟機
430、542	作業系統
440	主機控制模組
490	表
492	資料區塊描述欄位

493	低功率計數器欄位
494	高功率計數器欄位
495	大小欄位
496	最後使用欄位
497	手動覆蓋欄位
500-1	驅動功率減少系統
500-2	驅動功率減少系統
500-3	驅動功率減少系統
530	揮發性記憶體
520	快取控制模組
522	驅動功率減少控制模組
526	資料匯流排
534'	低功率磁碟機
538'	高功率磁碟機
560、651	主機控制模組
640	多磁碟機系統
644	高功率磁碟機
648	低功率磁碟機
650	驅動控制模組
650LP	低功率驅動控制模組
650HP	高功率驅動控制模組
653	硬碟控制器
656、694	緩衝區

657、696	處理器
659	讀/寫設備
660、670	前置放大電路
654、664	主軸馬達
652	磁碟盤
658	讀/寫臂
662	磁碟盤
668	讀/寫臂
669	讀/寫設備
672	第一主軸/音圈馬達驅動器
676	第二主軸/音圈馬達驅動器
678	第二讀/寫通道電路
674	第一讀/寫通道電路
680、690	介面
682	低功率磁碟機
684	系統單晶片
692	硬碟控制器
704	資料匯流排
700	作業系統
702	虛擬記憶體
708	揮發性記憶體
710	LP 非揮發性記憶體
800	獨立磁碟多重陣列

804	伺服器/用戶端
808	磁碟陣列
812、842	磁碟陣列控制器
814、844	陣列管理模組
816	高功率磁碟機
834	RAID 系統
834-1	RAID 系統
834-2	RAID 系統
834-3	RAID 系統
834-1'	RAID 系統
834-2'	RAID 系統
834-3'	RAID 系統
836	X 個 HPDD 磁碟陣列
836-1	高功率磁碟機
836-2	高功率磁碟機
838-1	低功率磁碟機
838-2	低功率磁碟機
836-Z	高功率磁碟機
838	Y 個 LPDD 磁碟陣列
838-Z	低功率磁碟機
840	伺服器/用戶端
846	管理旁路路徑
850	網路附加儲存系統

854、904	儲存設備
858、908	請求器(伺服器和/或用戶端)
862	檔案伺服器
866、916	通信系統
870、872	管理模組
900	網路附加儲存系統
912	檔案伺服器
920、922	管理模組
930	多磁碟機系統
HPDD	高功率磁碟機
ISA	工業標準體系結構
LUB	最少使用區塊
LPDD	低功率磁碟機
PCI	週邊組件連接介面
RAM	隨機存取記憶體
USB	通用串列匯流排
步驟 320	開始
步驟 324	是否有資料儲存請求?
步驟 328	LPDD 是否有足夠空間?
步驟 330	供電給 HPDD
步驟 334	傳送 LUB 至 HPDD
步驟 336	LPDD 是否有足夠空間?
步驟 340	關閉 HPDD

- 步驟 344 傳送資料到 LPDD
- 步驟 350 是否有資料擷取請求?
- 步驟 354 資料是否位於 LPDD 中?
- 步驟 356 從 LPDD 擷取資料
- 步驟 360 供電給 HPDD
- 步驟 364 LPDD 是否有足夠空間?
- 步驟 366 傳送 LUB 到 HPDD
- 步驟 368 傳送資料到 LPDD 並從 LPDD 上擷取資料
- 步驟 370 當資料傳送完成時，關閉 HPDD
- 步驟 372 判斷是否在 LUB 之前使用資料?
- 步驟 374 在 HPDD 上儲存資料
- 步驟 376 是否可再使用資料一次?
- 步驟 378 從 HPDD 擷取資料
- 步驟 380 在 HPDD 上儲存資料
- 步驟 390 開始
- 步驟 392 是否為高功率模式?
- 步驟 394 上一個模式是否為低功率模式?
- 步驟 396 執行維護
- 步驟 460 開始
- 步驟 462 是否存在到非揮發性記憶體的资料儲存請求?
- 步驟 464 判斷是否可以在低功率模式使用資料?
- 步驟 468 把資料儲存在 HPDD 上
- 步驟 474 把資料儲存在非揮發性記憶體中

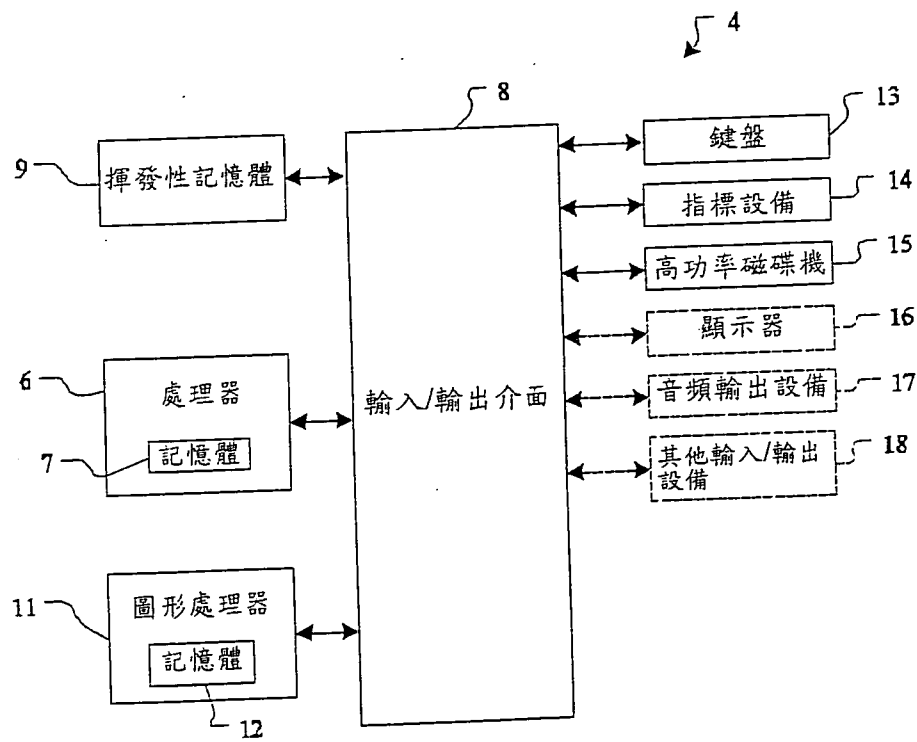
- 步驟 582 開始
- 步驟 584 低功率模式?
- 步驟 586 判斷大的資料區塊存取是否來自 HPDD?
- 步驟 590 判斷資料區塊是否被順序存取?
- 步驟 594 確定讀出長度
- 步驟 598 把資料從高功率非揮發性記憶體傳送到低功率非揮發性記憶體
- 步驟 720 開始
- 步驟 724 是否有額外的分頁儲存請求?
- 步驟 728 分配部分非揮發性記憶體用於分頁檔
- 步驟 740 開始
- 步驟 744 是否正在請求資料寫入操作?
- 步驟 748 是否超出揮發性記憶體的容量?
- 步驟 750 使用揮發性記憶體
- 步驟 754 儲存資料在非揮發性記憶體中
- 步驟 760 是否請求了資料讀取操作?
- 步驟 764 位址是否對應於 RAM 位址
- 步驟 766 從揮發性記憶體中讀取資料
- 步驟 770 從非揮發性記憶體中的分頁檔讀取資料

十、申請專利範圍：

1. 一種資料儲存系統，其用於具有一高功率和一低功率模式的電腦，該資料儲存系統包括：
 - 一低功率(LP)非揮發性記憶體；
 - 一高功率(HP)非揮發性記憶體；和
 - 一快取控制模組，與該低功率(LP)和該高功率(HP)非揮發性記憶體通信，其中，在該低功率模式期間當從該高功率(HP)非揮發性記憶體讀取該讀取資料時，且該讀取資料包括一順序存取資料檔案，該快取控制模組包括一驅動功率減少模組，該驅動功率減少模組係用於計算一個突發週期，進而把該讀取資料之區段從該高功率(HP)非揮發性記憶體傳送到該低功率(LP)非揮發性記憶體。
2. 如申請專利範圍第 1 項所述之資料儲存系統，其中該驅動功率減少模組選擇該突發週期，以減少該低功率模式期間該讀取資料的讀出過程中的功率消耗。
3. 如申請專利範圍第 1 項所述之資料儲存系統，其中該低功率(LP)非揮發性記憶體包括快閃記憶體和該低功率磁碟機(LPDD)中的至少一個。
4. 如申請專利範圍第 3 項所述之資料儲存系統，其中該 LPDD 包括一個或多個磁碟盤，所述一個或多個磁碟盤的直徑小於或等於 1.8 英寸。
5. 如申請專利範圍第 3 項所述之資料儲存系統，其中該高功率(HP)非揮發性記憶體包括一高功率磁碟機(HPDD)。

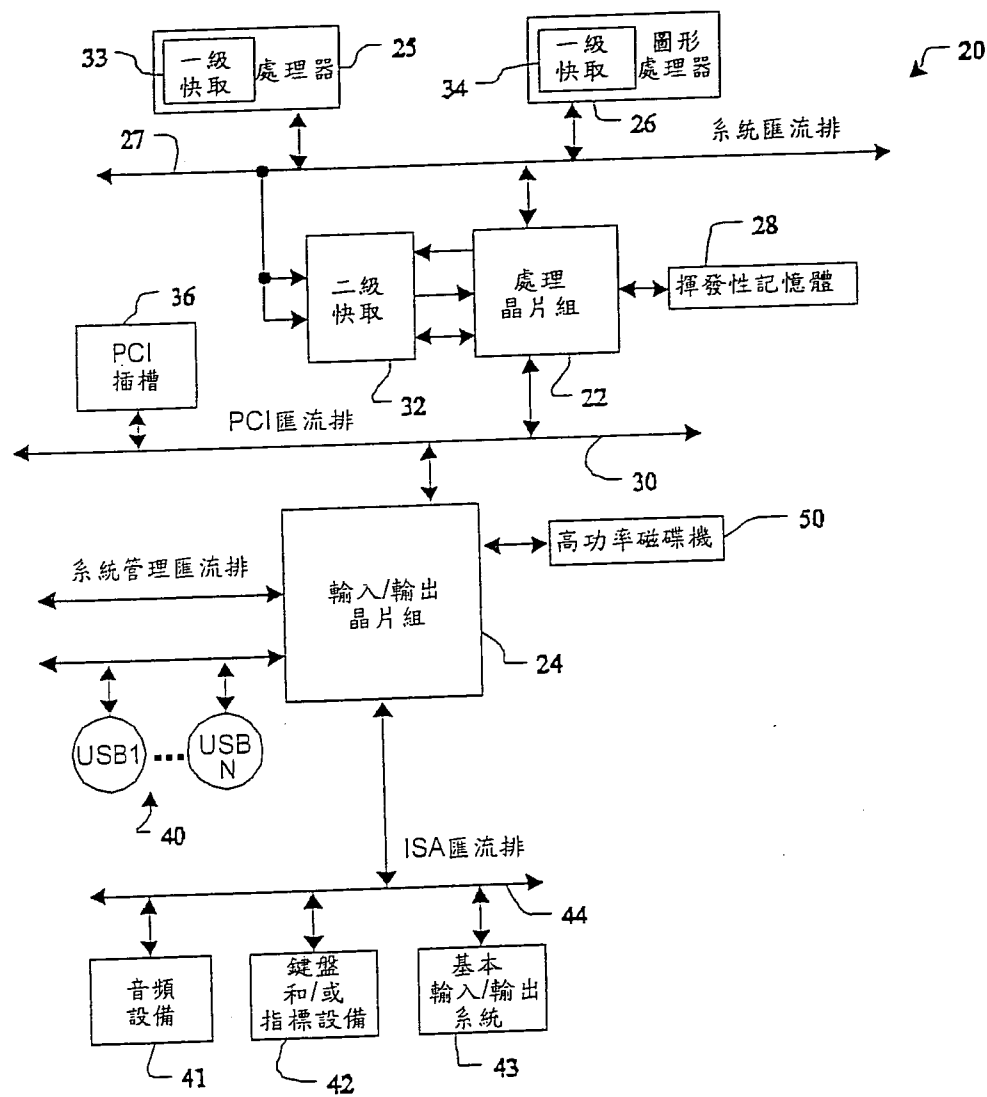
6. 如申請專利範圍第 5 項所述之資料儲存系統，其中該 HPDD 包括一個或多個磁碟盤，所述一個或多個磁碟盤的直徑大於 1.8 英寸。
7. 如申請專利範圍第 5 項所述之資料儲存系統，其中該突發週期是基於至少以下之一：該 LPDD 的旋轉起動時間、該 HPDD 的旋轉起動時間、該 LPDD 的功率消耗、該 HPDD 的功率消耗、該讀取資料的讀出長度和該 LPDD 的容量。。
8. 如申請專利範圍第 1 項所述之資料儲存系統，更包括一主機控制模組，其包括該驅動功率減少模組。
9. 如申請專利範圍第 1 項所述之資料儲存系統，更包括一作業系統，其包括該驅動功率減少模組。

圖式



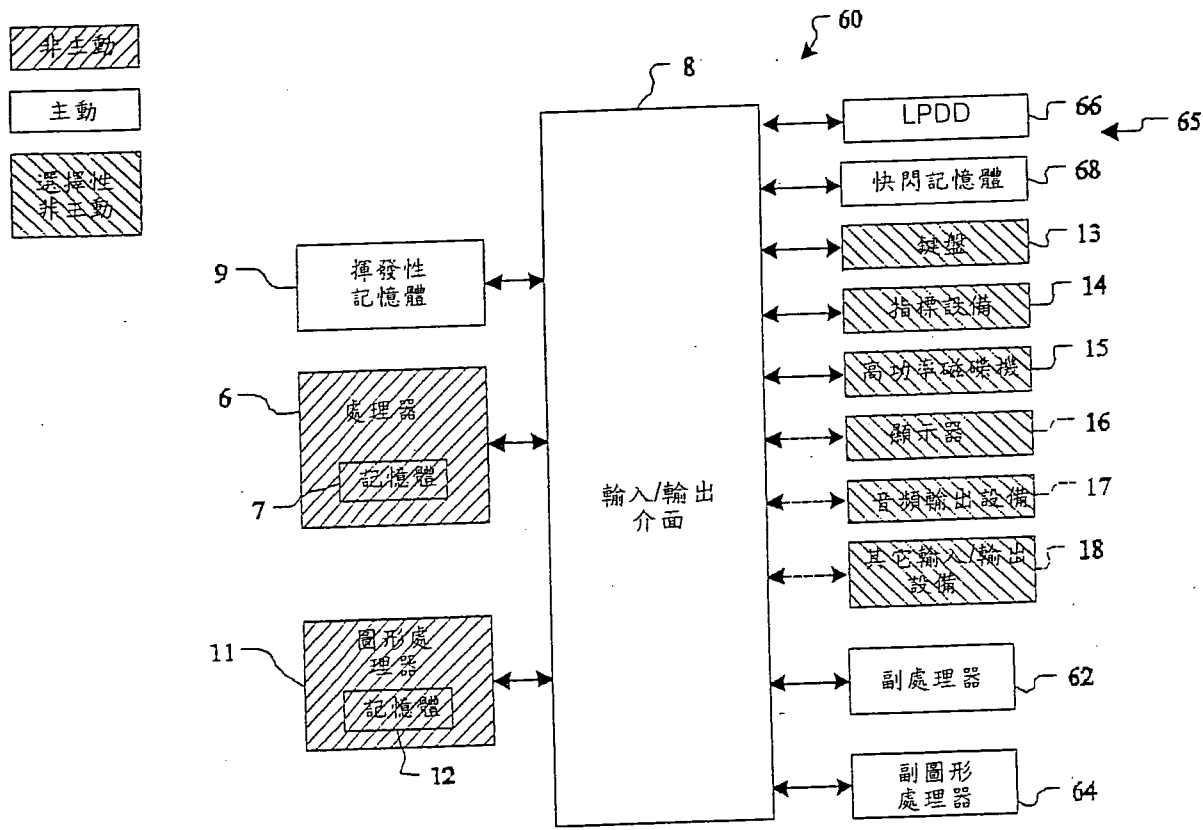
第1A圖
(先前技術)

圖式



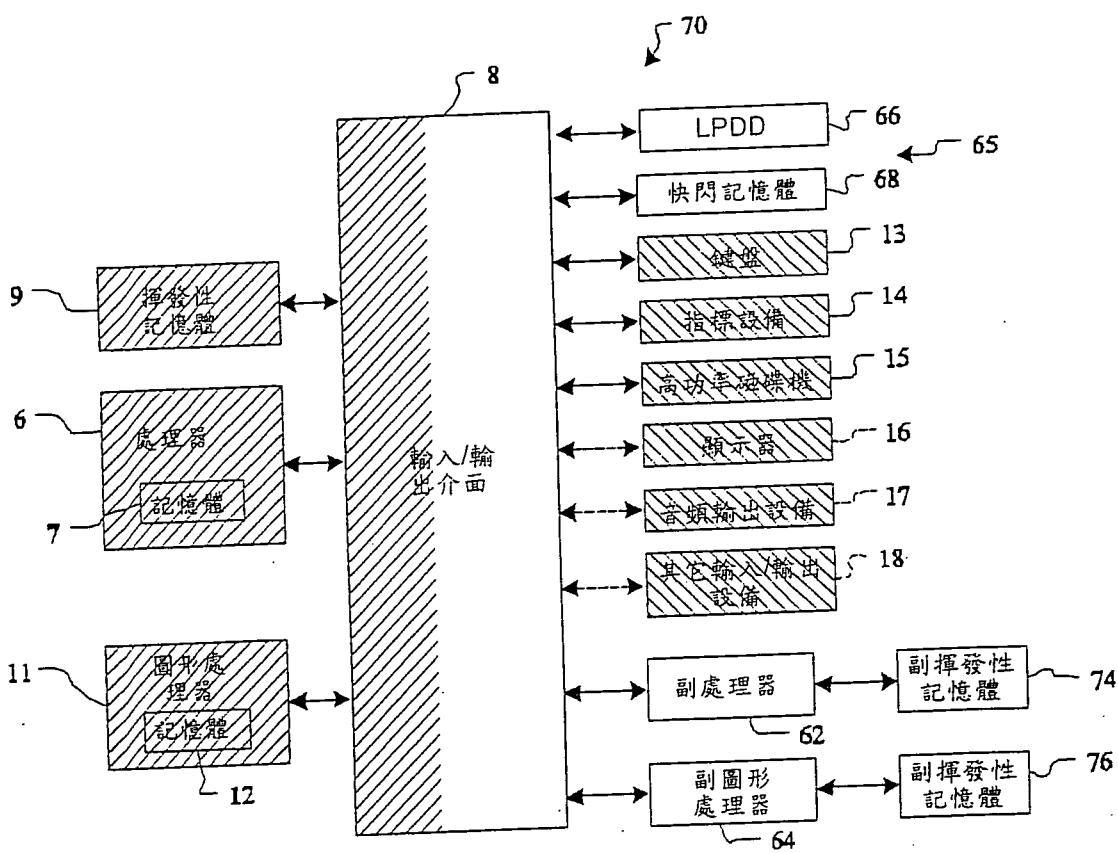
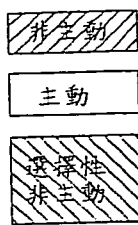
第1B圖
(先前技術)

圖式



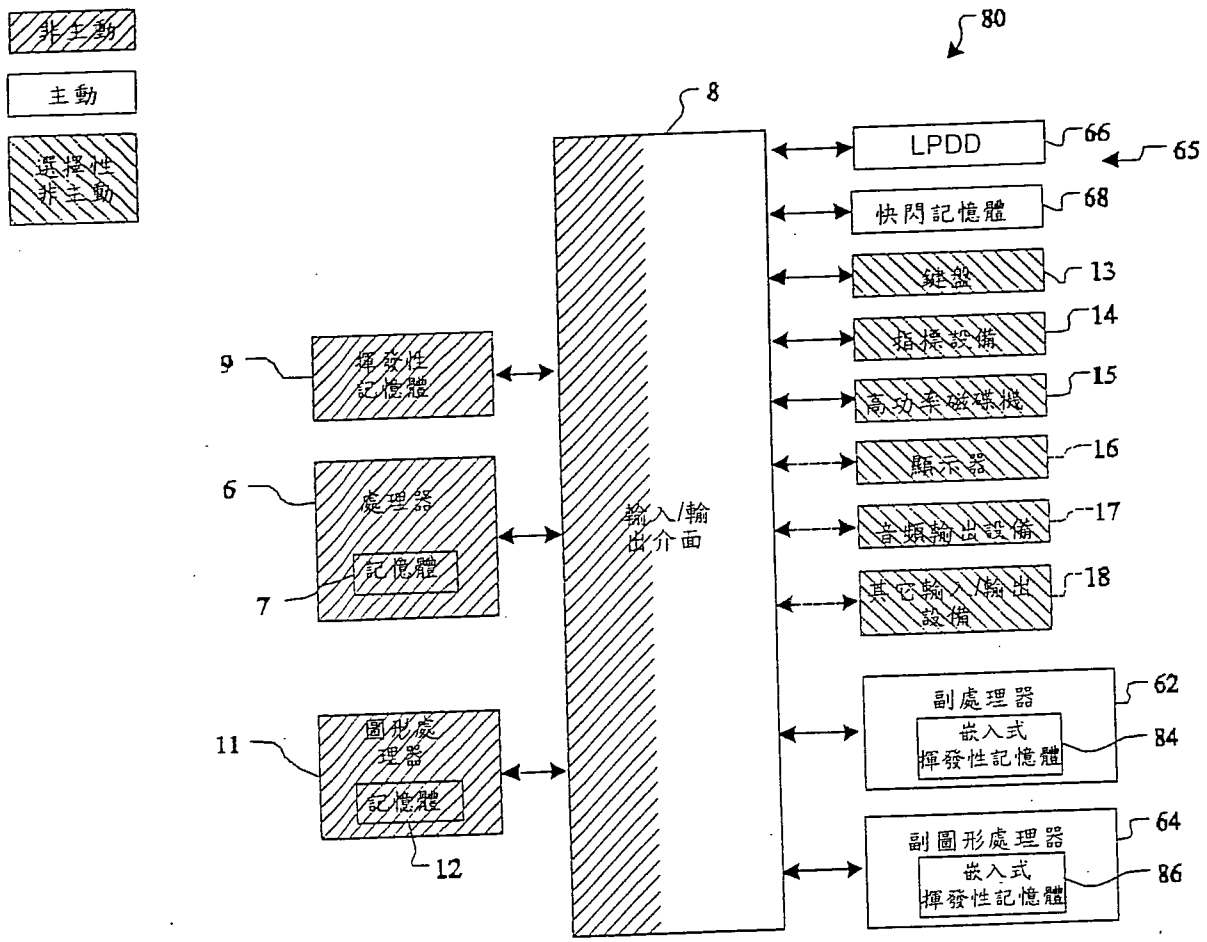
第2A圖

圖式



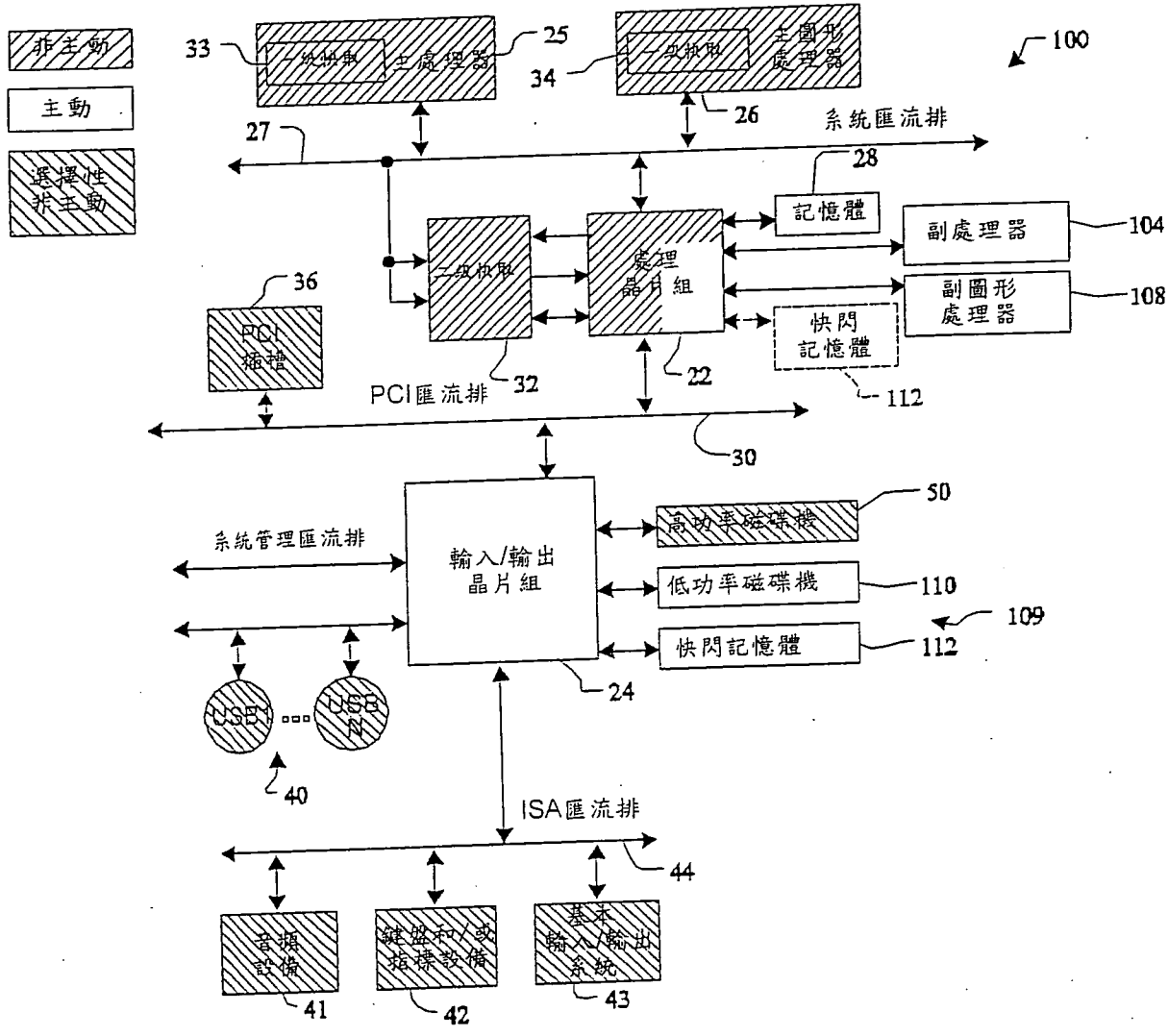
第2B圖

圖式



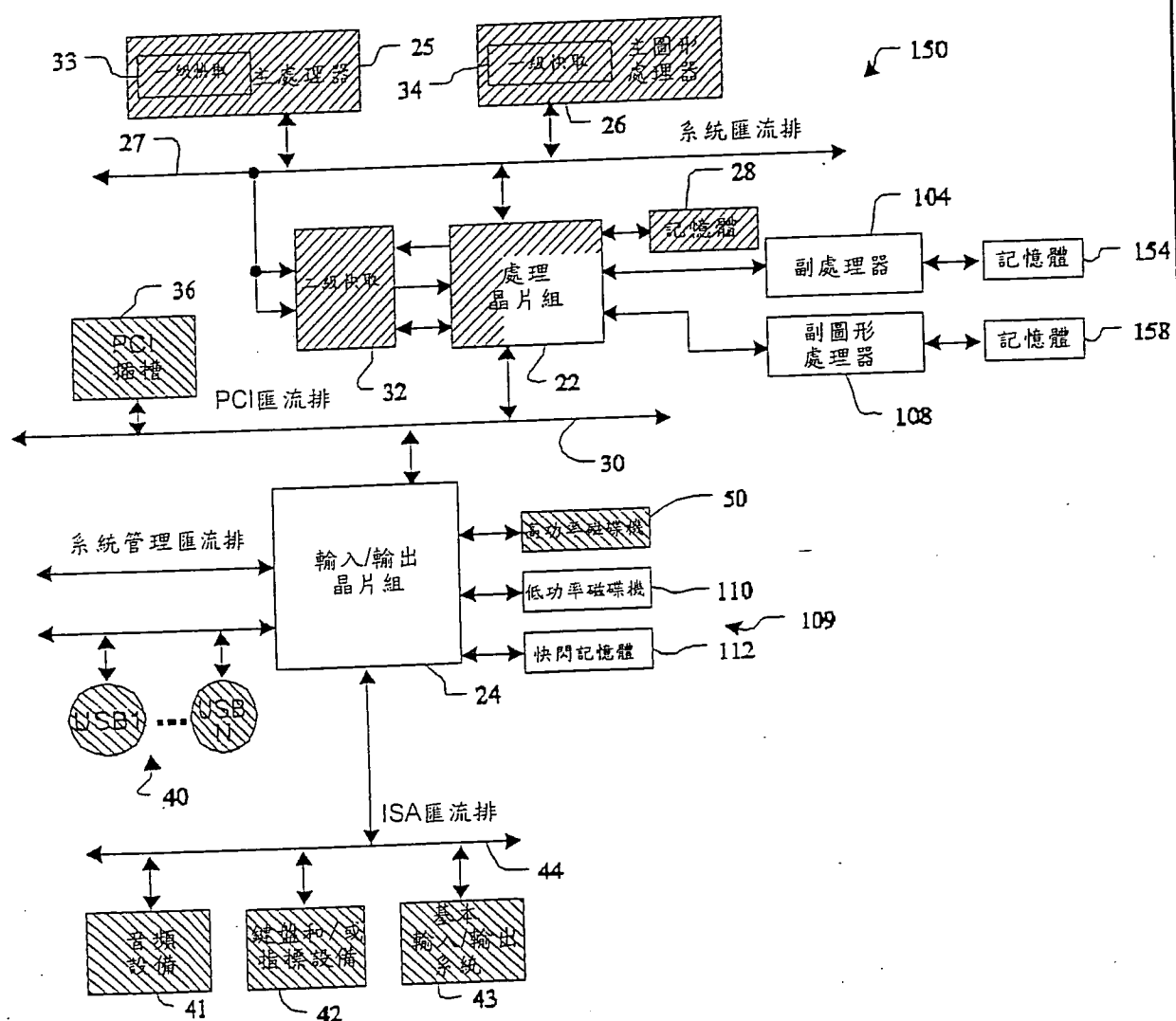
第2C圖

圖式



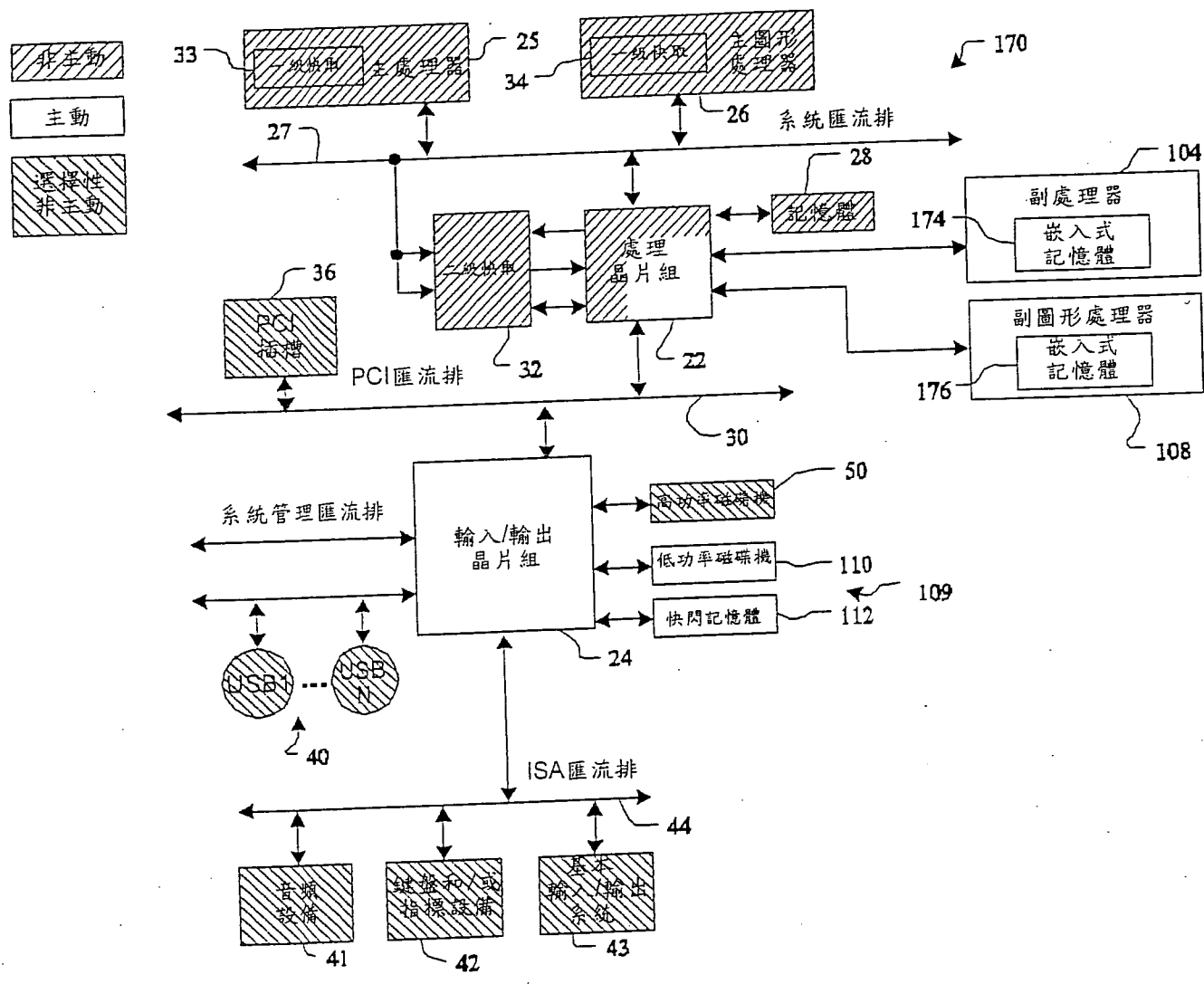
第3A圖

圖式



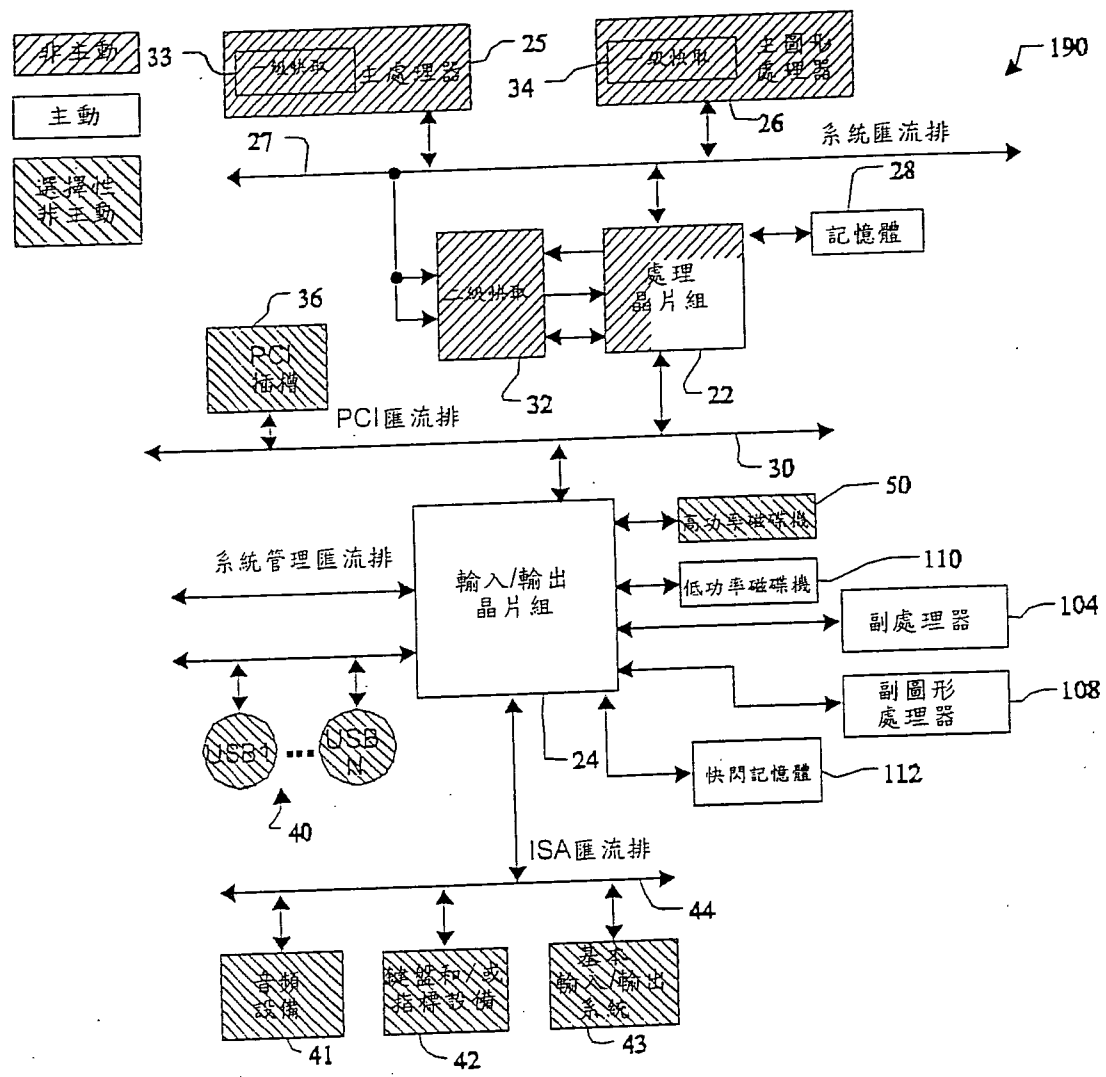
第3B圖

圖式



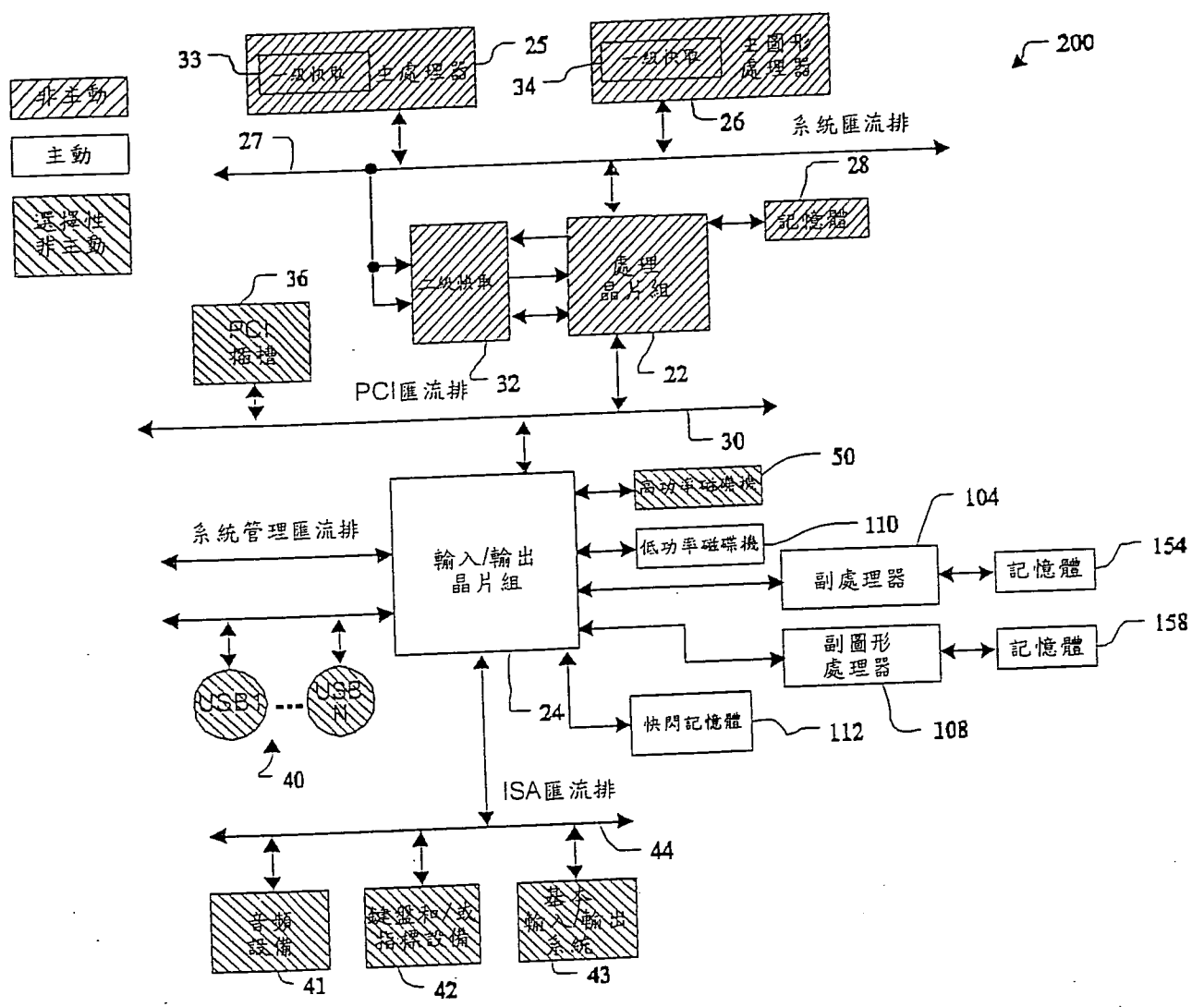
第3C圖

圖式



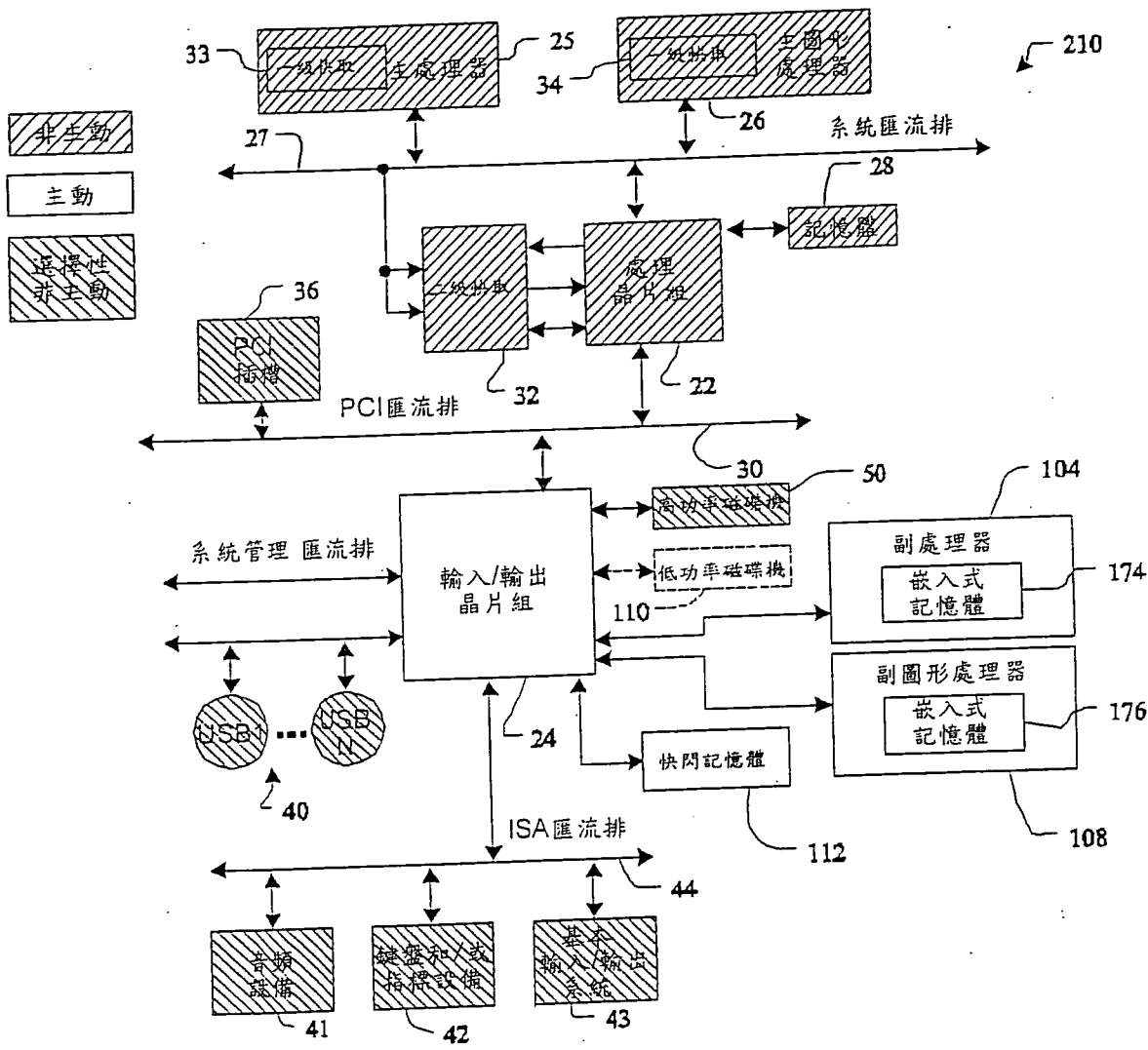
第4A圖

圖式



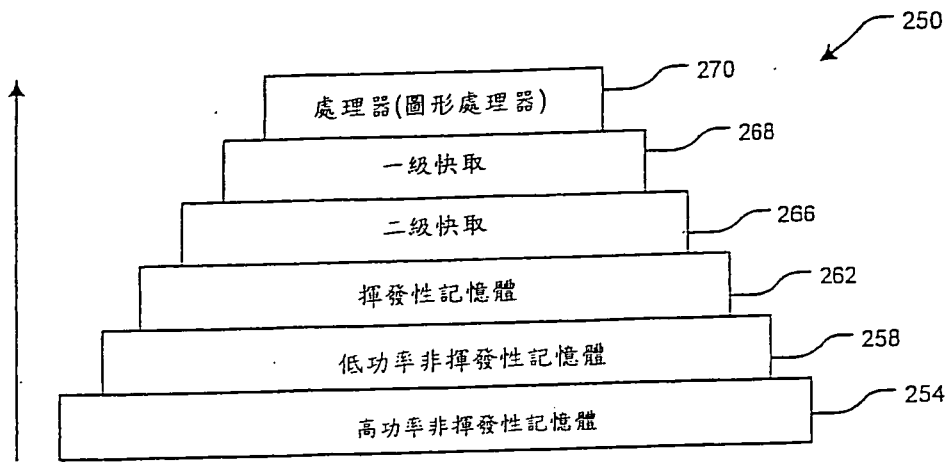
第4B圖

圖式



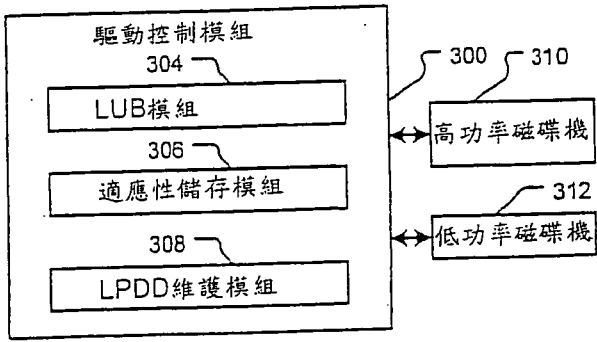
第4C圖

圖式



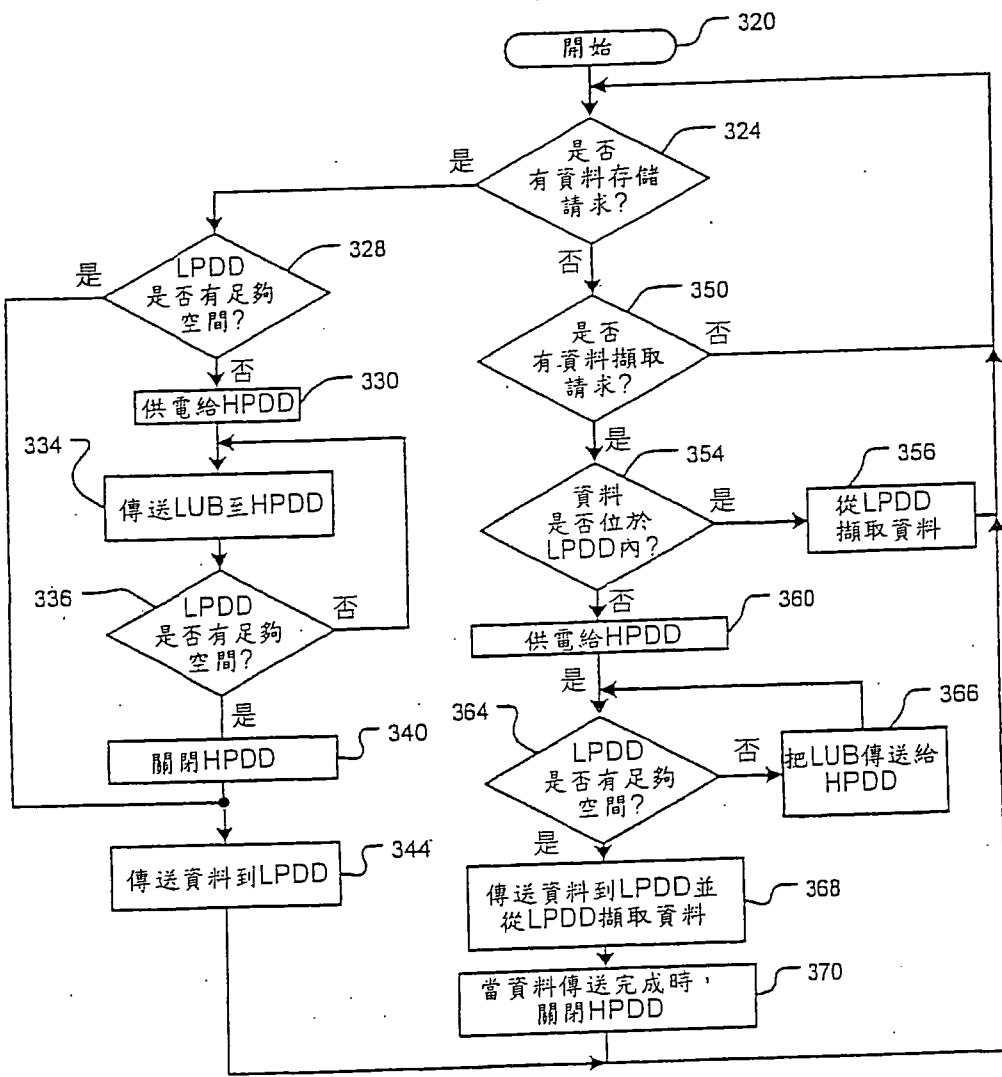
快取記憶體階層結構

第5圖



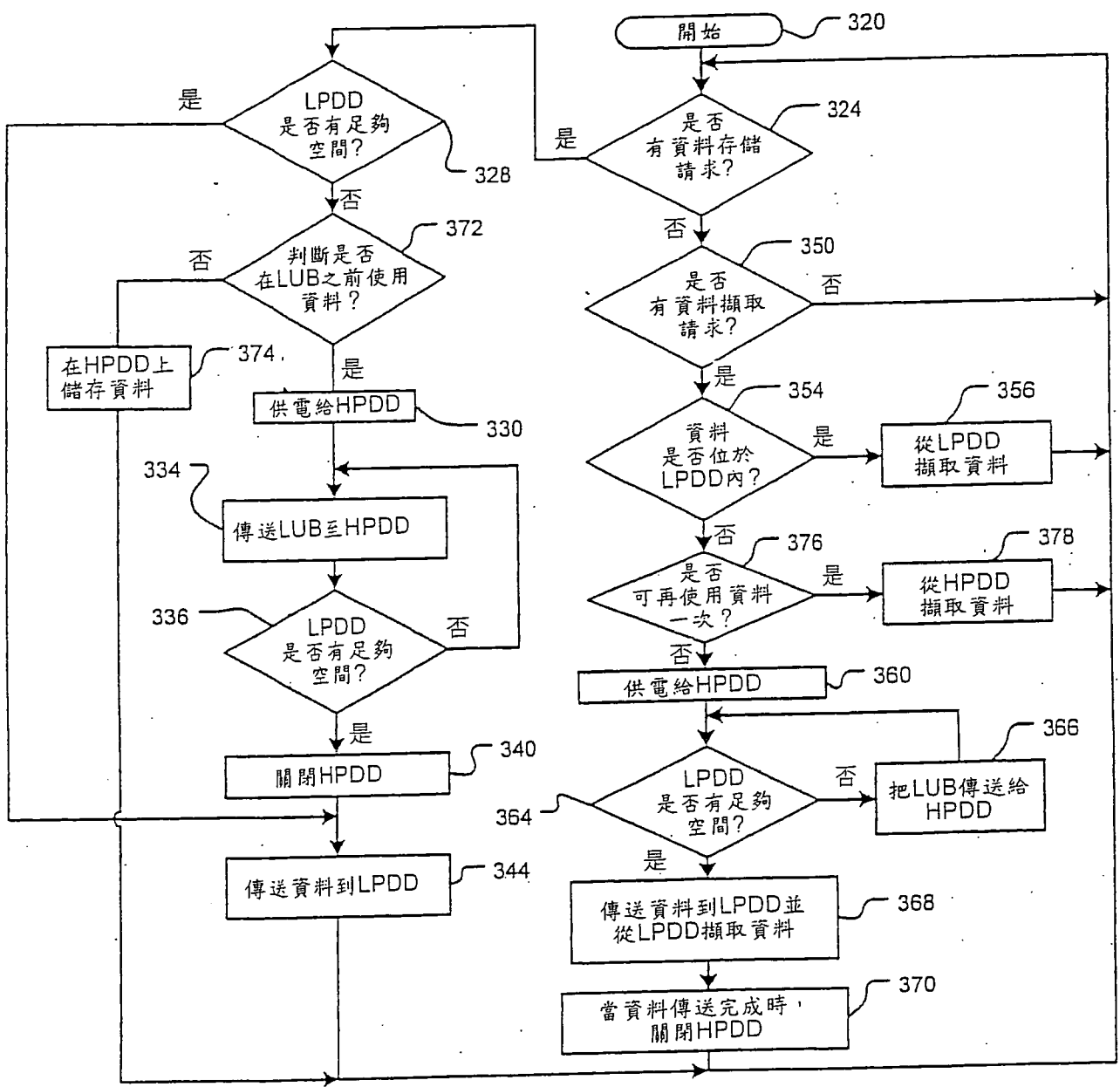
第6圖

圖式



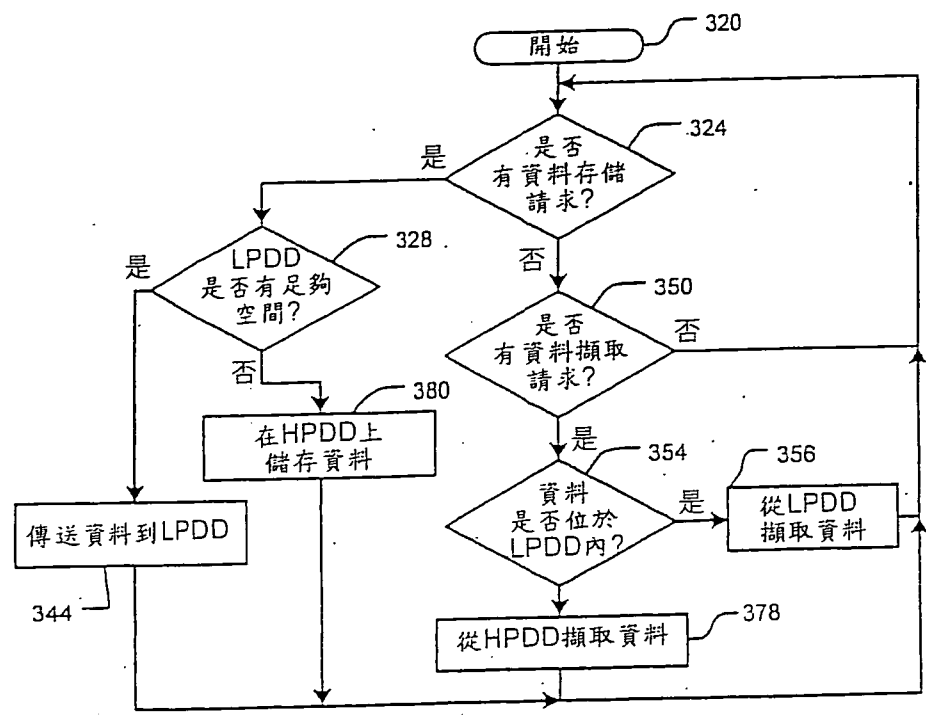
第7A圖

圖式

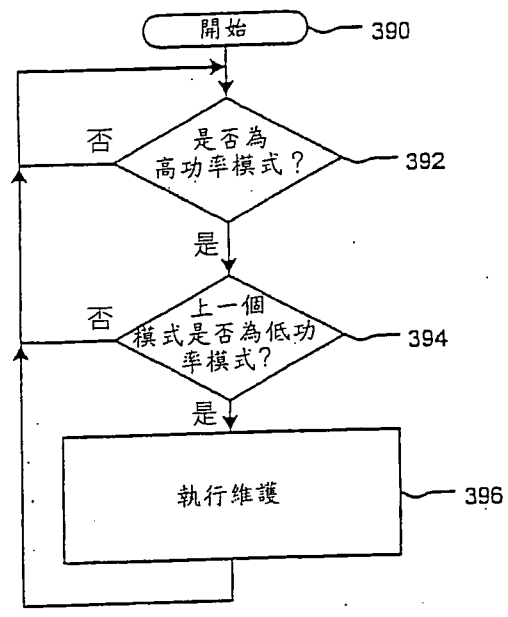


第7B圖

圖式

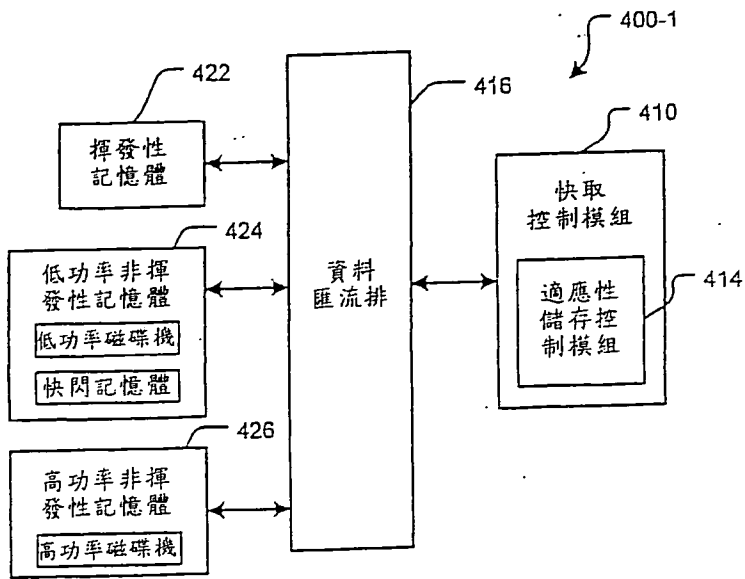


第7C圖

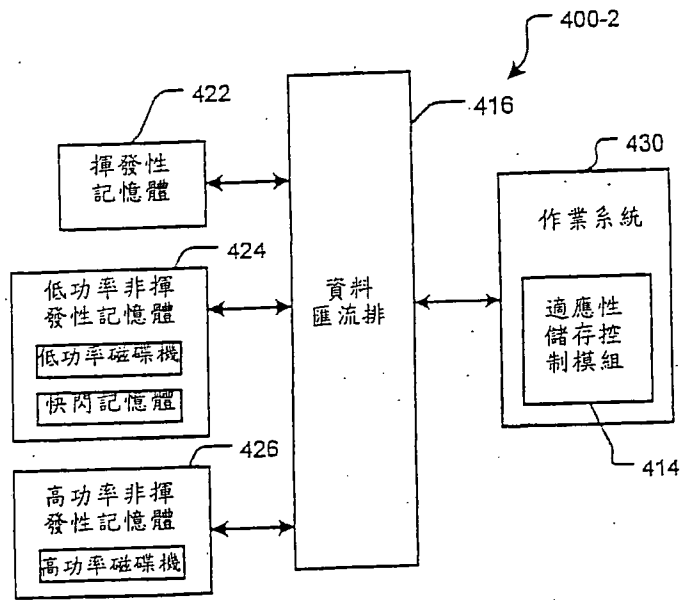


第7D圖

圖式

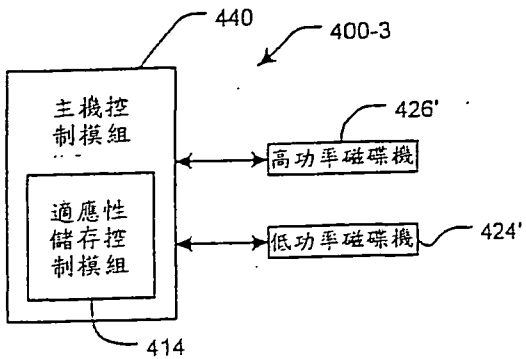


第8A圖

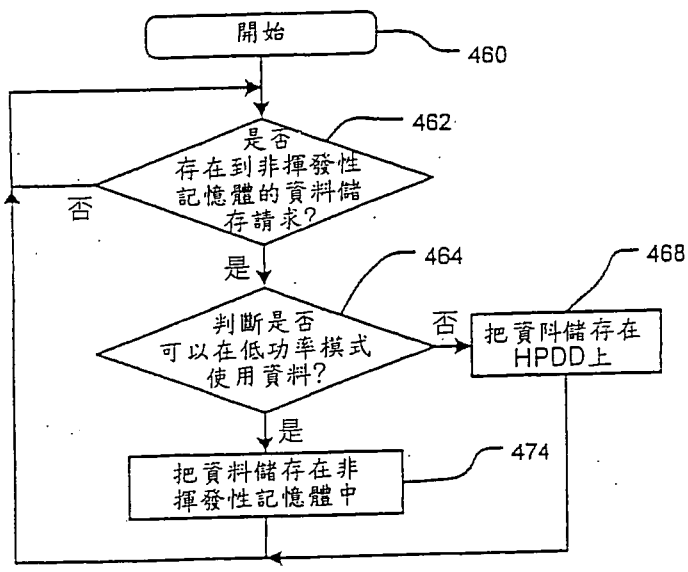


第8B圖

圖式



第8C圖



第9圖

圖式

490

492

493

494

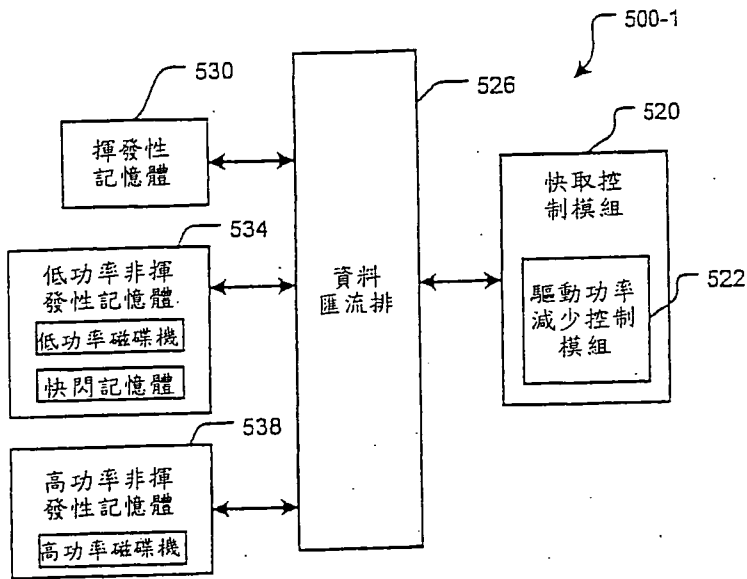
495

496

497

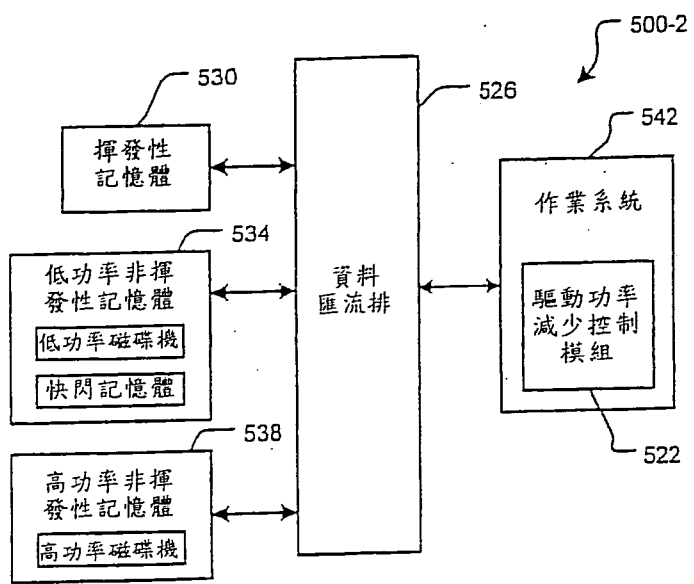
資料區塊描述	低功率 計數器	高功率 計數器	大小	最後使用	手動覆蓋
程式A	10	1	10M	D1	L
程式B	0	67	2G	D2	A
檔案A	0	45	80M	D3	H
檔案B	48	45	5G	D4	A

第10圖

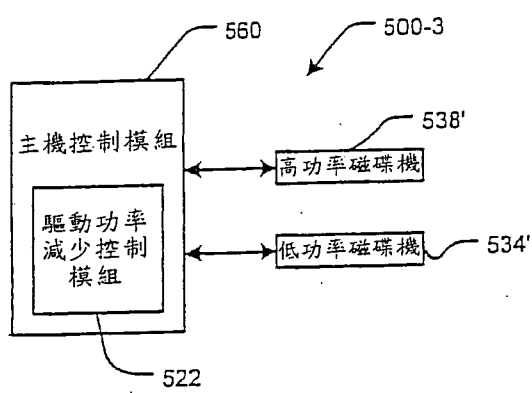


第11A圖

圖式

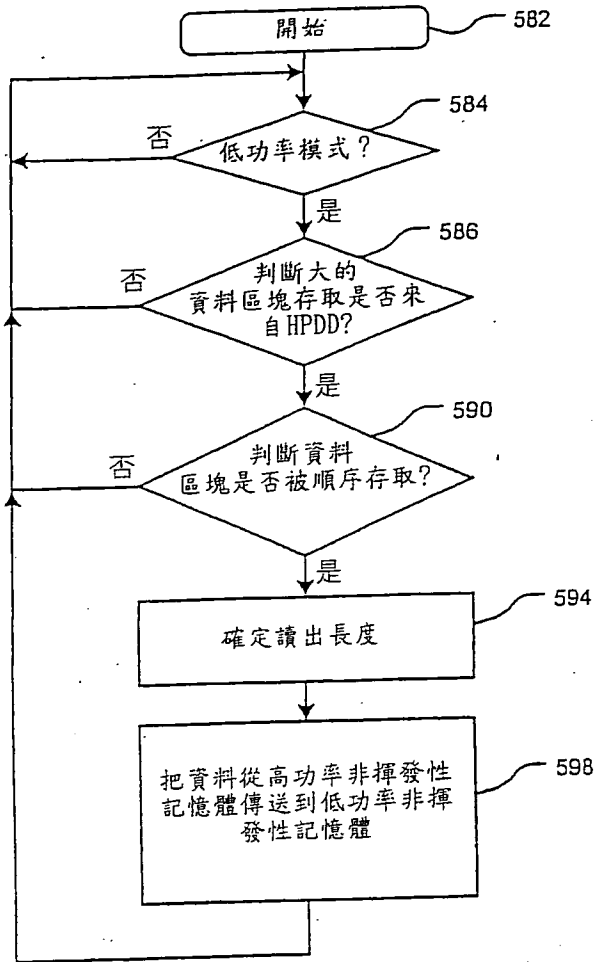


第11B圖

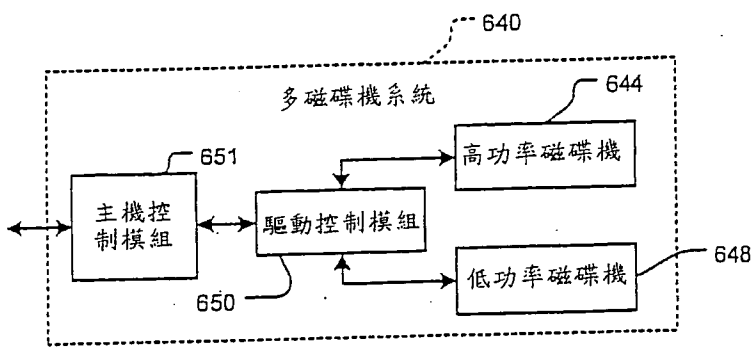


第11C圖

圖式

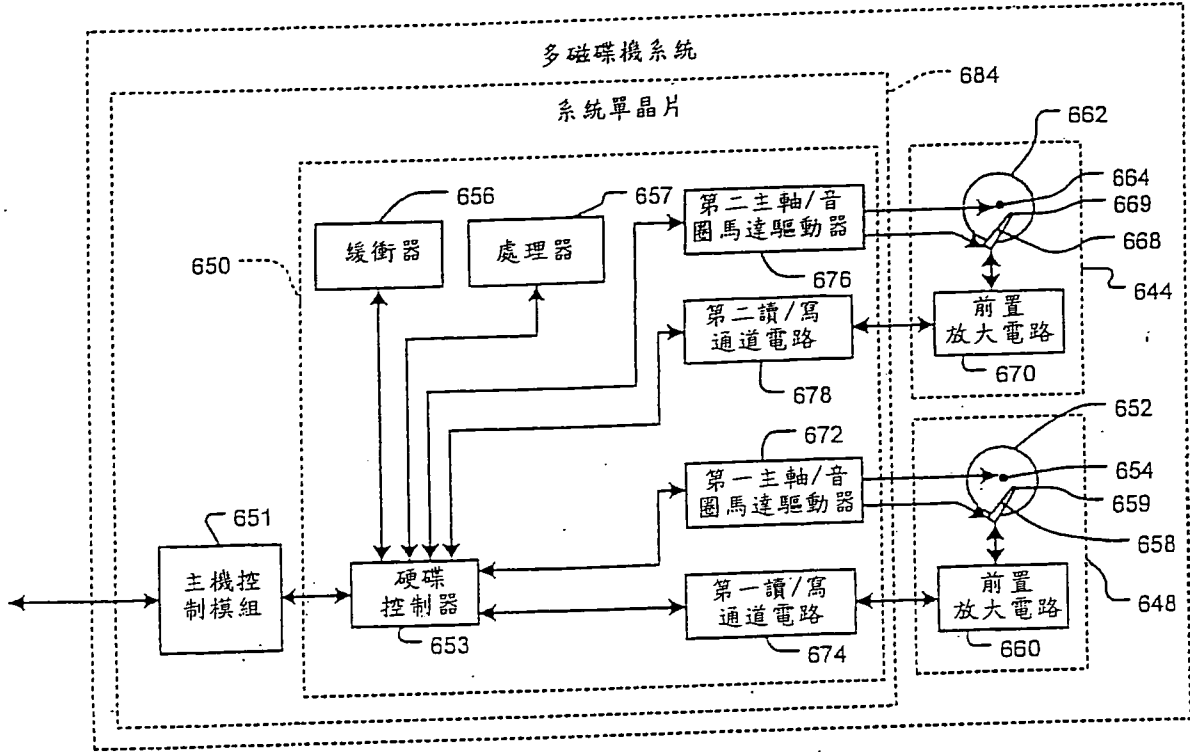


第12圖

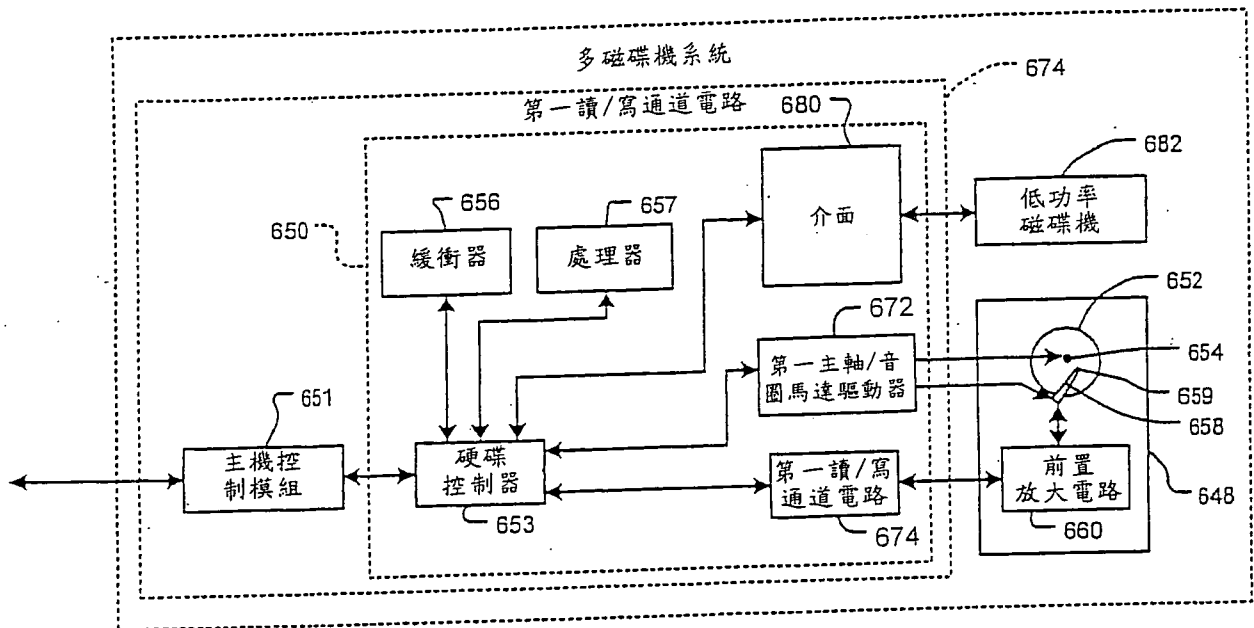


第13圖

圖 14

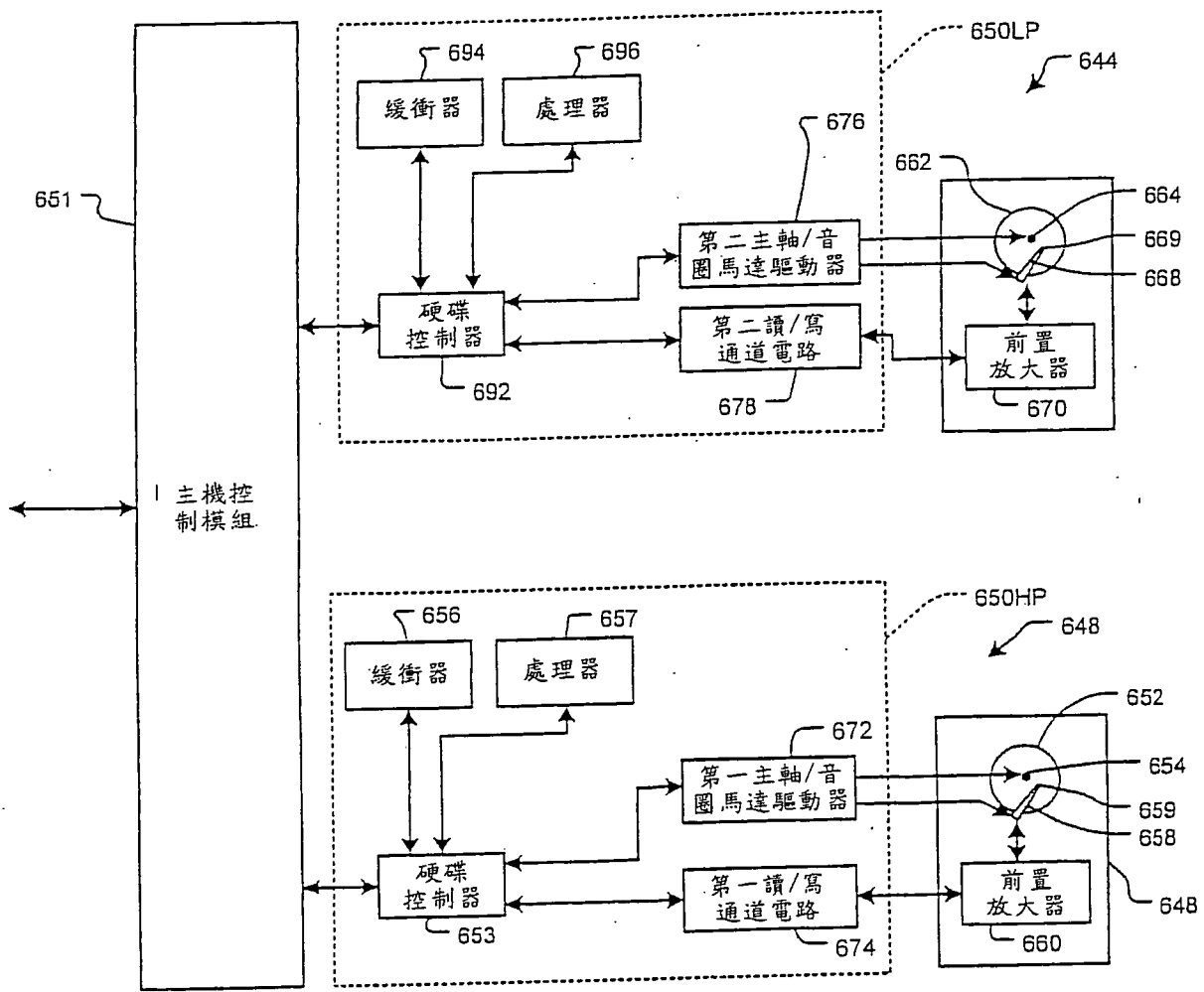


第14圖



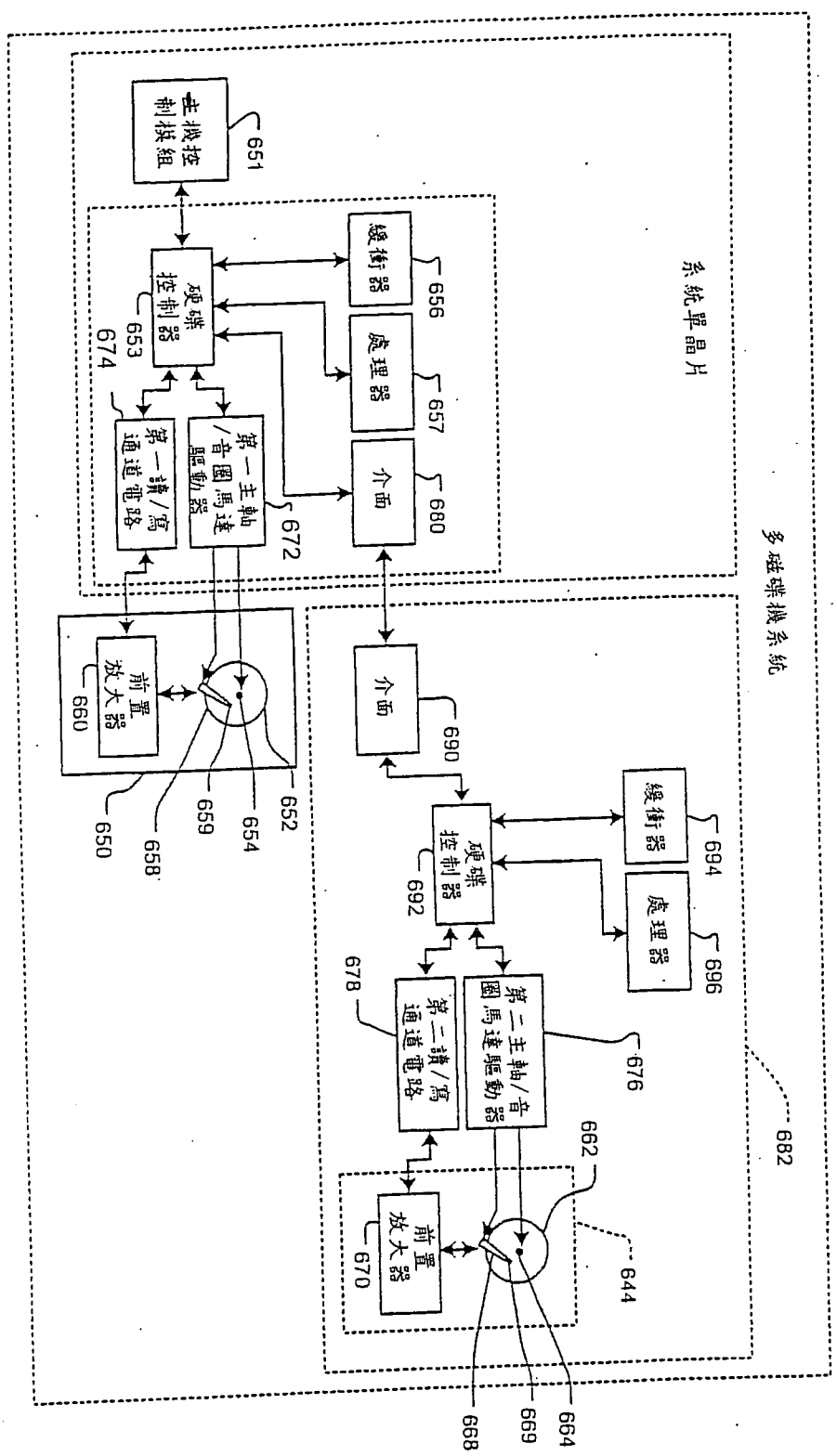
第15圖

圖式



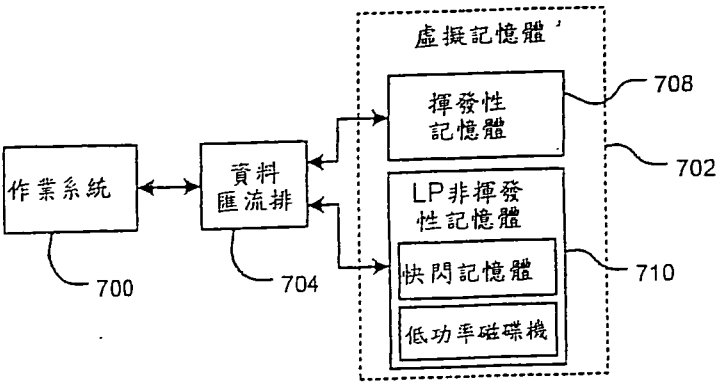
第16圖

圖式

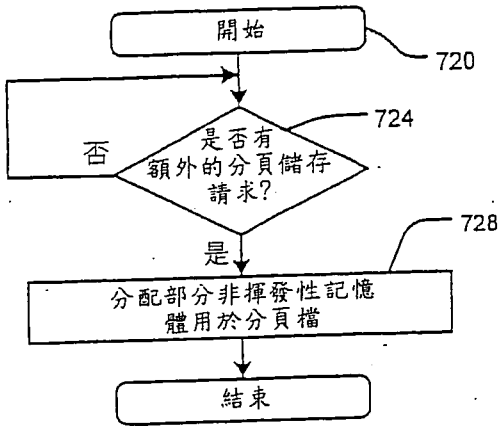


第17圖

圖式

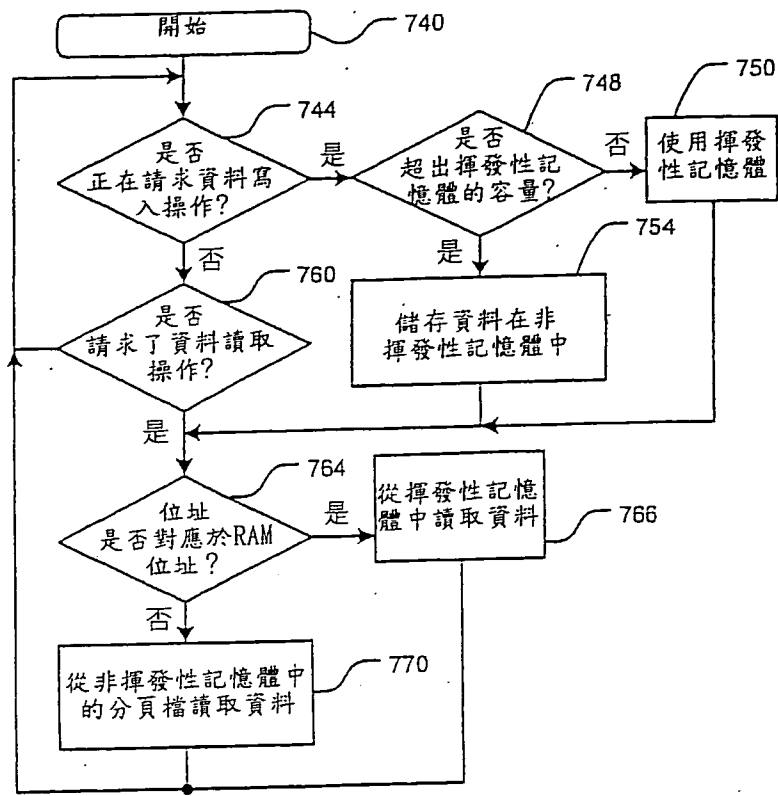


第18圖

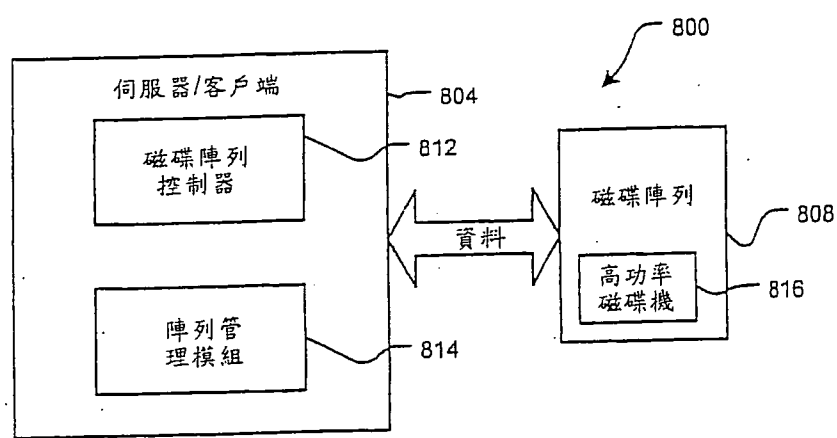


第19圖

圖式

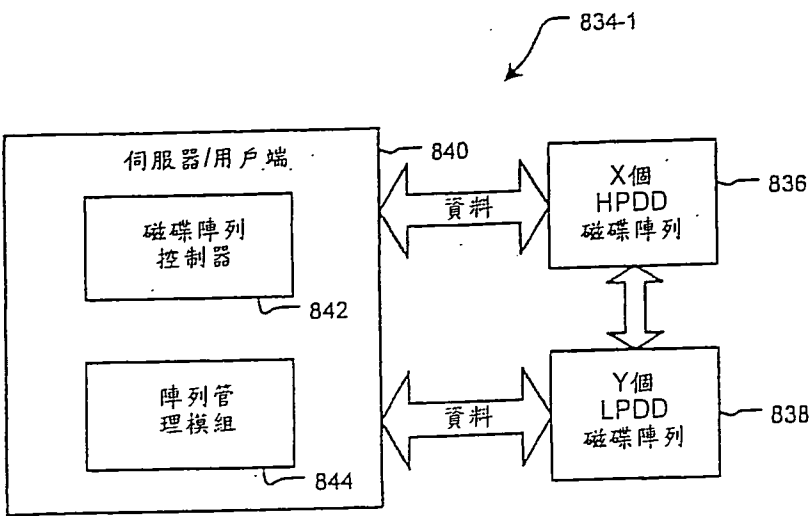


第20圖

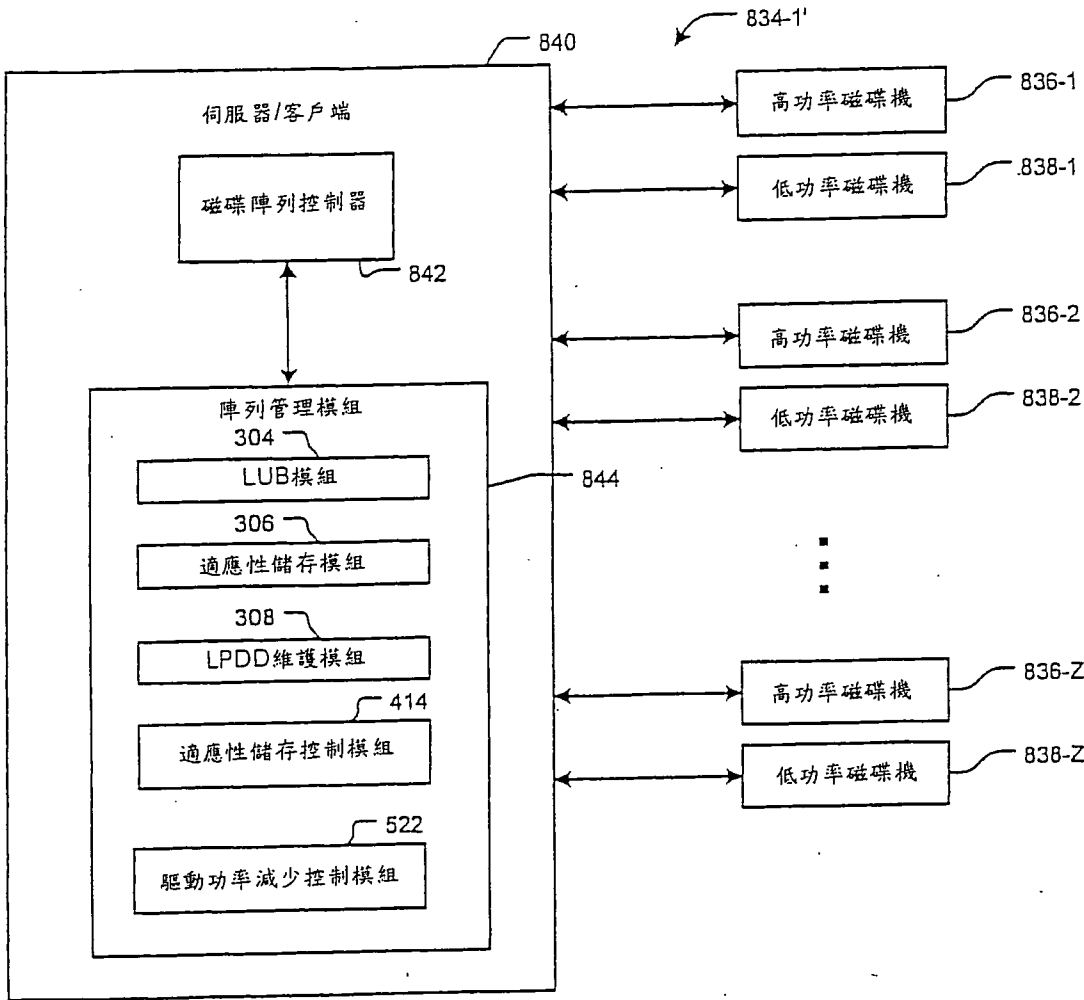


第21圖(先前技術)

圖式

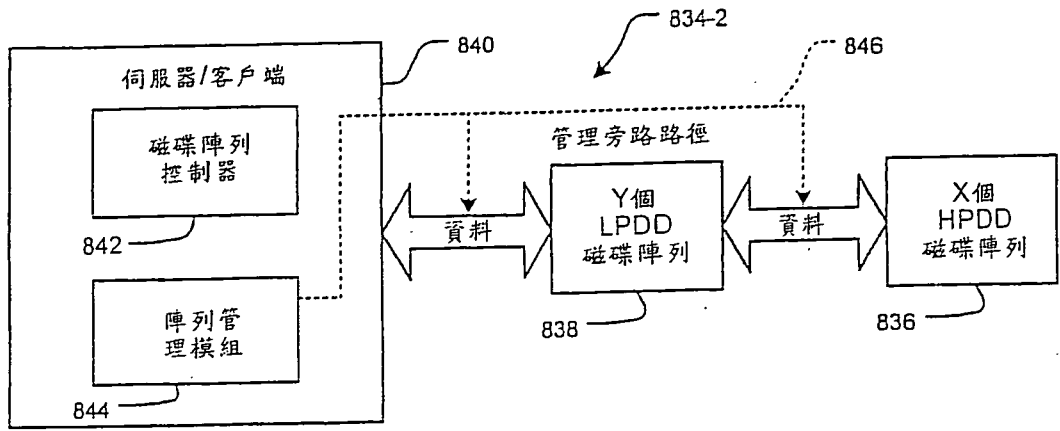


第22A圖

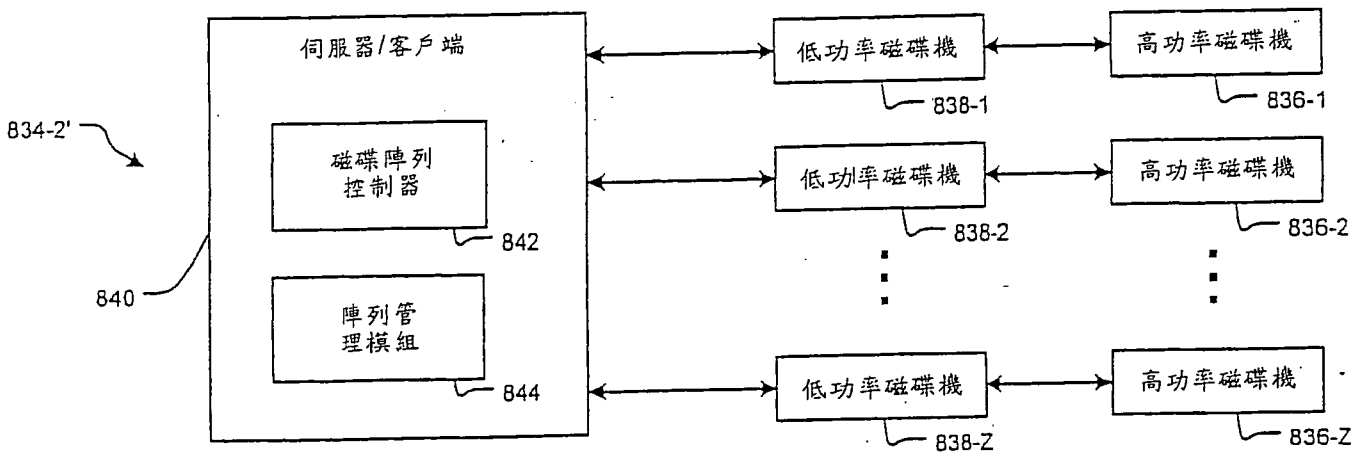


第22B圖

圖式

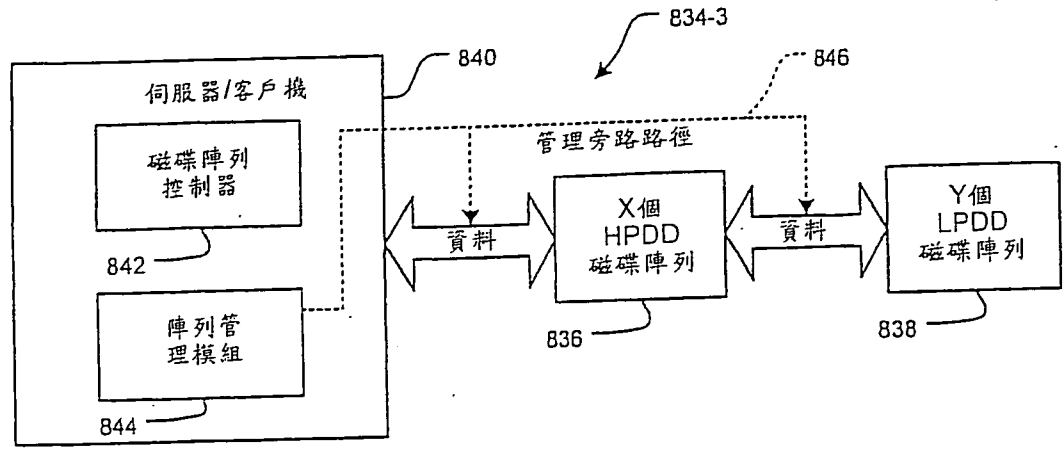


第23A圖

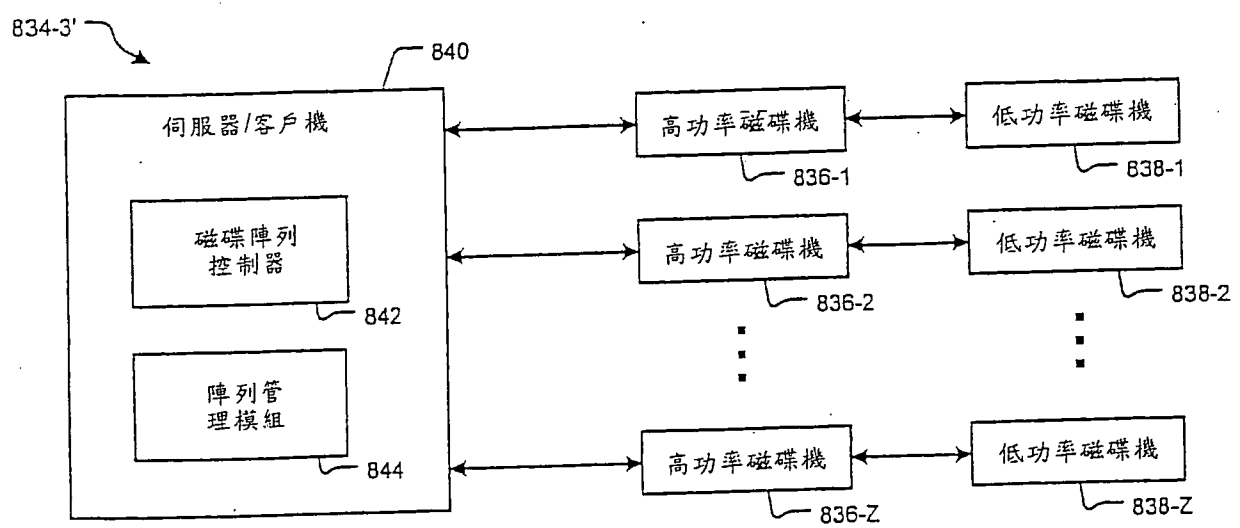


第23B圖

圖式

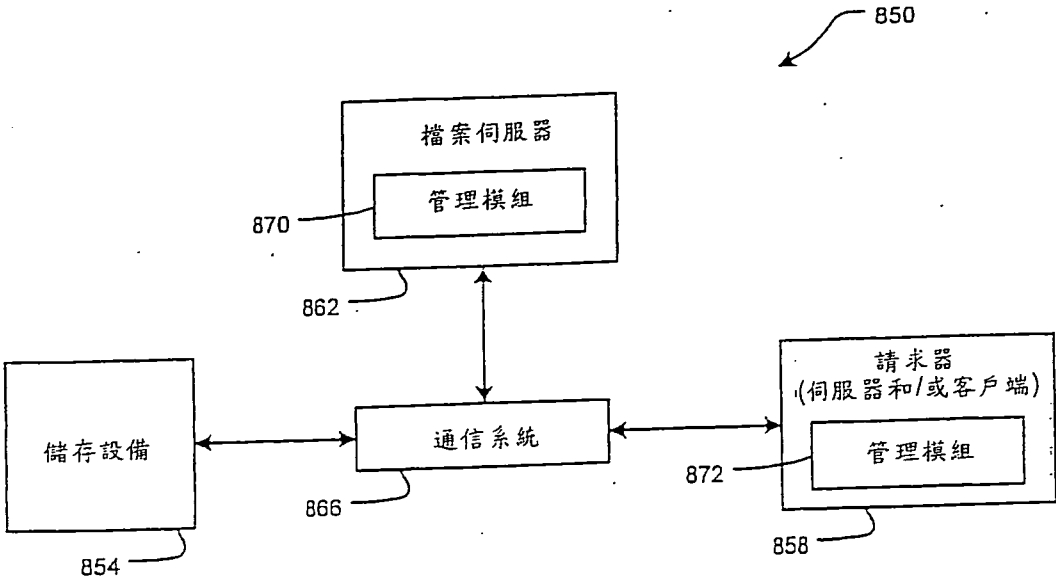


第24A圖

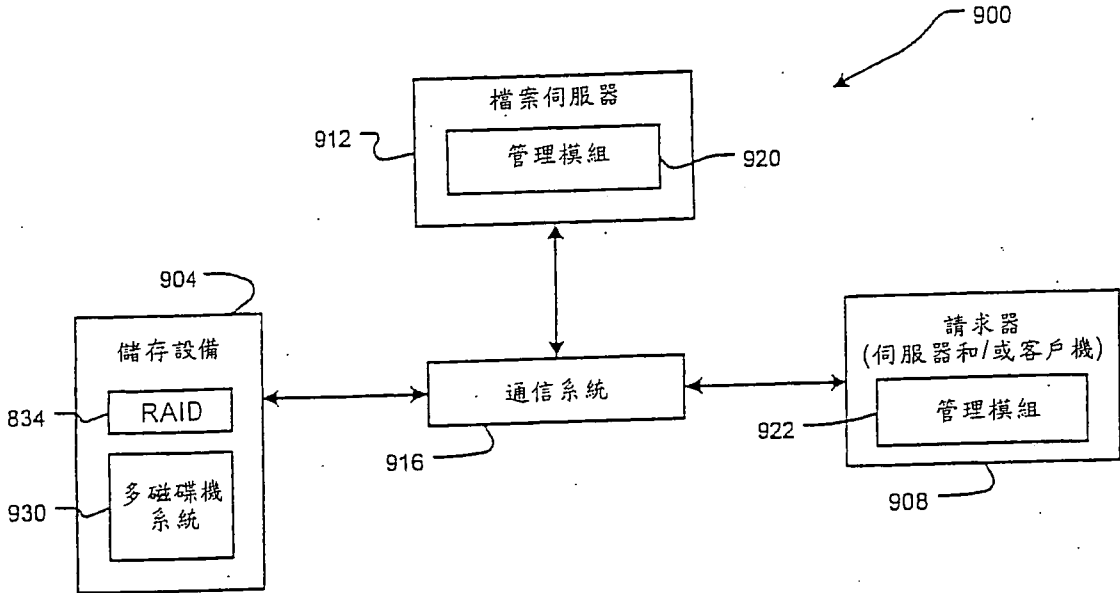


第24B圖

圖式



第25圖
(先前技術)



第26圖