(19)日本国特許庁(JP)　(12)公表特許公報(A)　(11)公表番号
特表2024-530708
(P2024-530708A)
(43)公表日　令和6年8月23日(2024.8.23)

(51)国際特許分類		FI			テーマコード（参考）
H01L	*21/225 (2006.01)*	H01L	21/225	D	4M104
H01L	*21/336 (2006.01)*	H01L	29/78	301P	5F140
H01L	*21/28 (2006.01)*	H01L	21/28	301S	
H01L	*29/417 (2006.01)*	H01L	29/50	M	
		H01L	29/78	301Y	

審査請求　未請求　予備審査請求　未請求　（全30頁）　最終頁に続く

(21)出願番号　特願2024-510276(P2024-510276)
(86)(22)出願日　令和4年8月10日(2022.8.10)
(85)翻訳文提出日　令和6年2月19日(2024.2.19)
(86)国際出願番号　PCT/US2022/039917
(87)国際公開番号　WO2023/022911
(87)国際公開日　令和5年2月23日(2023.2.23)
(31)優先権主張番号　63/235,595
(32)優先日　令和3年8月20日(2021.8.20)
(33)優先権主張国・地域又は機関
米国(US)
(81)指定国・地域　AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,
最終頁に続く

(71)出願人　000219967
東京エレクトロン株式会社
東京都港区赤坂五丁目３番１号
(71)出願人　514028776
トーキョー エレクトロン ユーエス ホールディングス，インコーポレーテッド
アメリカ合衆国 テキサス州 ７８７４１ オースティン グローブ・プールバード ２４００
(74)代理人　100107766
弁理士　伊東 忠重
(74)代理人　100070150
弁理士　伊東 忠彦
(72)発明者　クラーク，ロバート ディー
アメリカ合衆国 カリフォルニア州 ９４
最終頁に続く

(54)【発明の名称】　固体拡散による極浅ドーパント及びオーミックコンタクト領域

(57)【要約】
基板を処理する方法であって、半導体の隆起フィーチャを含む基板を処理チャンバ内に装填することと、原子層堆積（ＡＬＤ）によって隆起フィーチャ上にコンフォーマルドーパント層を形成することと、隆起フィーチャの上に金属層を形成することと、ドーパント層を熱処理して、ドーパント層から隆起フィーチャ内へのドーパントの拡散によって隆起フィーチャ内に極浅ドーパント領域を形成することと、金属層を熱処理して、金属層から隆起フィーチャ内への金属の拡散によって隆起フィーチャ内にオーミックコンタクト領域を形成することと、を含む方法。

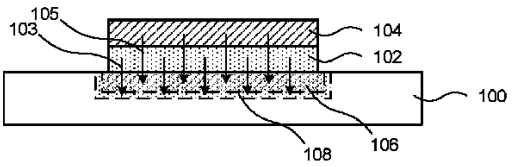

FIG. 1D

【特許請求の範囲】
【請求項１】
基板を処理する方法であって、
基板を処理チャンバ内に装填するステップであって、前記基板は、半導体の隆起特徴部を有する、ステップと、
原子層成膜（ＡＬＤ）により、前記隆起特徴部にコンフォーマルなドーパント層を形成するステップと、
前記隆起特徴部の上に金属層を形成するステップと、
前記ドーパント層を熱処理して、前記ドーパント層から前記隆起特徴部へのドーパントの拡散により、前記隆起特徴部に極浅ドーパント領域を形成するステップと、
前記金属層を熱処理して、前記金属層から前記隆起特徴部への金属の拡散により、前記隆起特徴部にオーミックコンタクト領域を形成するステップと、
を有する、方法。
【請求項２】
前記ドーパント層を熱処理するステップは、前記金属層を熱処理するステップの前に実施される、請求項１に記載の方法。
【請求項３】
前記ドーパント層は、前記ドーパントの酸化物、前記ドーパントの窒化物、または前記ドーパントの酸窒化物を含み、前記オーミックコンタクト領域は、金属シリサイドを含む、請求項１に記載の方法。
【請求項４】
前記ドーパントは、ホウ素（Ｂ）、アルミニウム（Ａｌ）、ガリウム（Ｇａ）、インジウム（Ｉｎ）、およびタリウム（Ｔｌ）、窒素（Ｎ）、リン（Ｐ）、ヒ素（Ａｓ）、アンチモン（Ｓｂ）、およびビスマス（Ｂｉ）からなる群から選択され、前記金属は、チタン（Ｔｉ）、ニッケル（Ｎｉ）、白金（Ｐｔ）、またはタングステン（Ｗ）を含む、請求項１に記載の方法。
【請求項５】
さらに、前記金属層を熱処理するステップの後、前記基板から前記金属層の残留物を除去するステップを有する、請求項１に記載の方法。
【請求項６】
前記極浅ドーパント領域およびオーミックコンタクト領域は、前記基板において部分的に重なっており、
前記極浅ドーパント領域は、前記オーミックコンタクト領域よりも前記基板内にさらに延在する、請求項１に記載の方法。
【請求項７】
半導体デバイスを形成する方法であって、
基板上のシリコン（Ｓｉ）特徴部と直接接触するドーパント層を形成するステップと、
前記ドーパント層上に金属層を形成するステップであって、前記金属層は、金属を含み、前記Ｓｉ特徴部に金属シリサイドが形成される、ステップと、
熱処理を実施して、前記基板への前記ドーパントおよび前記金属の拡散により、極浅ドーパント領域および金属シリサイド領域を形成するステップであって、前記熱処理は、前記基板をアニーリング温度に加熱するステップを有する、ステップと、
を有し、
前記ドーパント層を形成するステップの後であって前記熱処理の前に、前記基板は、前記アニーリング温度未満に維持される、方法。
【請求項８】
前記ドーパント層を形成するステップは、原子層成膜（ＡＬＤ）により、前記基板の上に前記ドーパント層をコンフォーマルに成膜するステップを有する、請求項７に記載の方法。
【請求項９】

前記ドーパント層を形成するステップは、前記ドーパントの酸化物、窒化物、酸窒化物を成膜するステップを有する、請求項７に記載の方法。
【請求項１０】
前記ドーパント層を形成するステップは、気相ホウ素アミドまたは有機ボラン前駆体に前記基板を曝露するステップを有する、請求項７に記載の方法。
【請求項１１】
前記ドーパント層を形成するステップは、ヒ素またはリンを含有する気相前駆体に前記基板を曝露するステップを有する、請求項７に記載の方法。
【請求項１２】
前記Ｓｉ特徴部は、隆起特徴部を有する、請求項７に記載の方法。
【請求項１３】
前記ドーパント層は、前記基板の２以上の面を被覆する、請求項７に記載の方法。
【請求項１４】
前記ドーパントは、ホウ素（Ｂ）、アルミニウム（Ａｌ）、ガリウム（Ｇａ）、インジウム（Ｉｎ）、およびタリウム（Ｔｌ）、窒素（Ｎ）、リン（Ｐ）、ヒ素（Ａｓ）、アンチモン（Ｓｂ）、およびビスマス（Ｂｉ）からなる群から選択され、前記金属は、チタン（Ｔｉ）、ニッケル（Ｎｉ）、白金（Ｐｔ）、またはタングステン（Ｗ）を含む、請求項７に記載の方法。
【請求項１５】
前記アニーリング温度は、４５０℃と６５０℃の間である、請求項７に記載の方法。
【請求項１６】
基板を処理する方法であって、
前記基板を処理チャンバ内に装填するステップであって、前記基板は、側壁を有する垂直凹部を有し、前記側壁は、前記側壁の主面から横方向に突出する特徴部を有し、前記特徴部は、露出された少なくとも３つの面を有する、ステップと、
第１の温度範囲において、原子層成膜（ＡＬＤ）により、前記特徴部の上にドーパント層を形成するステップであって、前記ドーパント層は、前記特徴部の少なくとも３つの面をコンフォーマルに被覆する、ステップと、
第２の温度範囲で前記特徴部の上に金属層を形成するステップと、
前記基板を前記第１の温度範囲および前記第２の温度範囲を超える温度に維持することにより前記ドーパント層を熱処理して、前記特徴部に極浅ドーパント領域を形成するステップと、
前記基板を前記第１の温度範囲および前記第２の温度範囲を超える温度に維持することにより前記金属層を熱処理して、前記特徴部にオーミックコンタクト領域を形成するステップと、
を有する、方法。
【請求項１７】
前記金属層は、前記ドーパント層と直接接触する、請求項１６に記載の方法。
【請求項１８】
前記ドーパント層を熱処理するステップは、前記金属層を形成するステップの前に実施され、
前記金属層は、前記特徴部と直接接触する、請求項１６に記載の方法。
【請求項１９】
前記ドーパント層を熱処理するステップまたは前記金属層を熱処理するステップは、不活性雰囲気下または酸化性雰囲気で実施される、請求項１６に記載の方法。
【請求項２０】
前記特徴部は、シリコン（Ｓｉ）を含み、前記オーミックコンタクト領域は、金属シリサイドを含む、請求項１６に記載の方法。
【発明の詳細な説明】
【技術分野】

【０００１】
関連出願の相互参照
本願は、２０２１年８月２０日付出願の米国仮特許出願第６３／２３５，５９５号明細書の利益を主張するものであり、その出願を引用して本明細書に組み込む。
【０００２】
本発明は、一般に、基板を処理する方法に関し、特定の実施形態において、固体拡散によって極浅ドーパント及びオーミックコンタクト領域を形成することに関する。
【背景技術】
【０００３】
半導体産業は、所定の半導体チップ上により大きく、より複雑な回路を製造する傾向を特徴とする。より大きく、より複雑な回路は、回路内部の個々のデバイスサイズを縮小し、デバイスを互いにより近接して配置することによって達成される。金属酸化物半導体（ＭＯＳ）又はバイポーラトランジスタ等のデバイス内部の個々のコンポーネントの寸法が縮小され、デバイスコンポーネントが互いに接近するにつれて、向上した電気的性能を得ることができる。しかし、有害な電界条件が生じないことを保証するよう、基板におけるドープ領域の形成に注意を払わなければならない。
【発明の概要】
【課題を解決するための手段】
【０００４】
本発明の実施形態によれば、基板を処理する方法であって、半導体の隆起フィーチャを含む基板を処理チャンバ内に装填することと、原子層堆積（ＡＬＤ）によって隆起フィーチャ上にコンフォーマルドーパント層を形成することと、隆起フィーチャの上に金属層を形成することと、ドーパント層を熱処理して、ドーパント層から隆起フィーチャ内へのドーパントの拡散によって隆起フィーチャ内に極浅ドーパント領域を形成することと、金属層を熱処理して、金属層から隆起フィーチャ内への金属の拡散によって隆起フィーチャ内にオーミックコンタクト領域を形成することと、を含む方法。
【０００５】
本発明の実施形態によれば、半導体デバイスを形成するための方法であって、基板上のシリコン（Ｓｉ）フィーチャと直接接触するドーパント層を形成することと、Ｓｉフィーチャ内に金属シリサイドを形成する金属を含有する金属層をドーパント層上に形成することと、熱処理を実施して、基板内へのドーパント及び金属の拡散によって、極浅ドーパント領域及び金属シリサイド領域を形成することであって、熱処理は基板をアニーリング温度に加熱することを含む、ことと、を含み、ドーパント層を形成した後、且つ熱処理の前に、基板はアニール温度未満に維持される、方法。
【０００６】
本発明の実施形態によれば、基板を処理する方法であって、基板を処理チャンバ内に装填することであって、基板は、側壁を有する垂直凹部を備え、側壁は、側壁の主面から横方向に突出するフィーチャを備え、フィーチャは、曝露される少なくとも３つの面を有する、ことと、第１の温度範囲で原子層堆積（ＡＬＤ）によってフィーチャの上にドーパント層を形成することであって、ドーパント層は、フィーチャの少なくとも３つの面をコンフォーマルに被覆する、ことと、第２の温度範囲でフィーチャの上に金属層を形成することと、基板を第１の温度範囲及び第２の温度範囲よりも高く維持することによってドーパント層を熱処理して、フィーチャ内に極浅ドーパント領域を形成することと、基板を第１の温度範囲及び第２の温度範囲よりも高く維持することによって金属層を熱処理して、フィーチャ内にオーミックコンタクト領域を形成することと、を含む、方法。
【図面の簡単な説明】
【０００７】
本発明及びその利点のより完全な理解のために、ここで、以下の記載を添付図面と併せて参照する。
【０００８】

【図１Ａ】一実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図１Ａは入来する基板を示し、図１Ｂはドーパント層を形成した後の基板を示し、図１Ｃは金属層を形成した後の基板を示し、図１Ｄは熱処理中の基板を示し、図１Ｅは熱処理後の基板を示し、図１Ｆは金属層の残留物を除去した後の基板を示す。

【図１Ｂ】一実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図１Ａは入来する基板を示し、図１Ｂはドーパント層を形成した後の基板を示し、図１Ｃは金属層を形成した後の基板を示し、図１Ｄは熱処理中の基板を示し、図１Ｅは熱処理後の基板を示し、図１Ｆは金属層の残留物を除去した後の基板を示す。

【図１Ｃ】一実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図１Ａは入来する基板を示し、図１Ｂはドーパント層を形成した後の基板を示し、図１Ｃは金属層を形成した後の基板を示し、図１Ｄは熱処理中の基板を示し、図１Ｅは熱処理後の基板を示し、図１Ｆは金属層の残留物を除去した後の基板を示す。

【図１Ｄ】一実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図１Ａは入来する基板を示し、図１Ｂはドーパント層を形成した後の基板を示し、図１Ｃは金属層を形成した後の基板を示し、図１Ｄは熱処理中の基板を示し、図１Ｅは熱処理後の基板を示し、図１Ｆは金属層の残留物を除去した後の基板を示す。

【図１Ｅ】一実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図１Ａは入来する基板を示し、図１Ｂはドーパント層を形成した後の基板を示し、図１Ｃは金属層を形成した後の基板を示し、図１Ｄは熱処理中の基板を示し、図１Ｅは熱処理後の基板を示し、図１Ｆは金属層の残留物を除去した後の基板を示す。

【図１Ｆ】一実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図１Ａは入来する基板を示し、図１Ｂはドーパント層を形成した後の基板を示し、図１Ｃは金属層を形成した後の基板を示し、図１Ｄは熱処理中の基板を示し、図１Ｅは熱処理後の基板を示し、図１Ｆは金属層の残留物を除去した後の基板を示す。

【図２Ａ】別の実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図２Ａは入来する基板を示し、図２Ｂはドーパント層を形成した後の基板を示し、図２Ｃは第１の熱処理中の基板を示し、図２Ｄは金属層を形成した後を示し、図２Ｅは第２の熱処理中の基板を示し、図２Ｆは第２の熱処理後の基板を示し、図２Ｇは金属層の残留物を除去した後の基板を示す。

【図２Ｂ】別の実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図２Ａは入来する基板を示し、図２Ｂはドーパント層を形成した後の基板を示し、図２Ｃは第１の熱処理中の基板を示し、図２Ｄは金属層を形成した後を示し、図２Ｅは第２の熱処理中の基板を示し、図２Ｆは第２の熱処理後の基板を示し、図２Ｇは金属層の残留物を除去した後の基板を示す。

【図２Ｃ】別の実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図２Ａは入来する基板を示し、図２Ｂはドーパント層を形成した後の基板を示し、図２Ｃは第１の熱処理中の基板を示し、図２Ｄは金属層を形成した後を示し、図２Ｅは第２の熱処理中の基板を示し、図２Ｆは第２の熱処理後の基板を示し、図２Ｇは金属層の残留物を除去した後の基板を示す。

【図２Ｄ】別の実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図２Ａは入来する基板を示し、図２Ｂはドーパント層を形成した後の基板を示し、図２Ｃは第１の熱処理中の基板を示し、図２Ｄは金属層を形成した後を示し、図２Ｅは第２の熱処理中の基板を示し、図２Ｆは第２の熱処理後の基板を示し、図２Ｇは金属層の残留物を除去した後の基板を示す。

【図２Ｅ】別の実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図２Ａは入来する基板を示し、図２Ｂはドーパント層を形成した後の基板を示し、図２Ｃは第１の熱処理中の基板を示し、図２Ｄは金属層を形成した後を示し、図２Ｅは第２の熱処理中の基板を示し、図２Ｆは第２の熱処理後の基板を示し、図２Ｇは金属層の残留物を除去した後の基板を示す。

【図２Ｆ】別の実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図２Ａは入来する基板を示し、図２Ｂはドーパント層を形成した後の基板を示し、図２Ｃは第１の熱処理中の基板を示し、図２Ｄは金属層を形成した後を示し、図２Ｅは第２の熱処理中の基板を示し、図２Ｆは第２の熱処理後の基板を示し、図２Ｇは金属層の残留物を除去した後の基板を示す。

【図２Ｇ】別の実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図２Ａは入来する基板を示し、図２Ｂはドーパント層を形成した後の基板を示し、図２Ｃは第１の熱処理中の基板を示し、図２Ｄは金属層を形成した後を示し、図２Ｅは第２の熱処理中の基板を示し、図２Ｆは第２の熱処理後の基板を示し、図２Ｇは金属層の残留物を除去した後の基板を示す。

【図３Ａ】別の実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図３Ａはパターニングされたマスク層を有する入来する基板を示し、図３Ｂはドーパント層及び金属層を形成した後の基板を示し、図３Ｃは熱処理中の基板を示し、図３Ｄは金属層、ドーパント層、及びパターニングされたマスク層の残留物を除去した後の基板を示す。

【図３Ｂ】別の実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図３Ａはパターニングされたマスク層を有する入来する基板を示し、図３Ｂはドーパント層及び金属層を形成した後の基板を示し、図３Ｃは熱処理中の基板を示し、図３Ｄは金属層、ドーパント層、及びパターニングされたマスク層の残留物を除去した後の基板を示す。

【図３Ｃ】別の実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図３Ａはパターニングされたマスク層を有する入来する基板を示し、図３Ｂはドーパント層及び金属層を形成した後の基板を示し、図３Ｃは熱処理中の基板を示し、図３Ｄは金属層、ドーパント層、及びパターニングされたマスク層の残留物を除去した後の基板を示す。

【図３Ｄ】別の実施形態による、基板において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示し、図３Ａはパターニングされたマスク層を有する入来する基板を示し、図３Ｂはドーパント層及び金属層を形成した後の基板を示し、図３Ｃは熱処理中の基板を示し、図３Ｄは金属層、ドーパント層、及びパターニングされたマスク層の残留物を除去した後の基板を示す。

【図４Ａ】更に別の実施形態による、基板上の隆起フィーチャにおいて極浅ドーパント領域を形成するためのプロセスフローの断面略図を示し、図４Ａはフィンフィーチャを有する入来する基板を示し、図４Ｂはドーパント層及び金属層を形成した後の基板を示し、図４Ｃは熱処理後の基板を示し、図４Ｄは金属層及びドーパント層の残留物を除去した後の基板を示す。

【図４Ｂ】更に別の実施形態による、基板上の隆起フィーチャにおいて極浅ドーパント領域を形成するためのプロセスフローの断面略図を示し、図４Ａはフィンフィーチャを有する入来する基板を示し、図４Ｂはドーパント層及び金属層を形成した後の基板を示し、図４Ｃは熱処理後の基板を示し、図４Ｄは金属層及びドーパント層の残留物を除去した後の基板を示す。

【図４Ｃ】更に別の実施形態による、基板上の隆起フィーチャにおいて極浅ドーパント領域を形成するためのプロセスフローの断面略図を示し、図４Ａはフィンフィーチャを有する入来する基板を示し、図４Ｂはドーパント層及び金属層を形成した後の基板を示し、図４Ｃは熱処理後の基板を示し、図４Ｄは金属層及びドーパント層の残留物を除去した後の基板を示す。

【図４Ｄ】更に別の実施形態による、基板上の隆起フィーチャにおいて極浅ドーパント領域を形成するためのプロセスフローの断面略図を示し、図４Ａはフィンフィーチャを有する入来する基板を示し、図４Ｂはドーパント層及び金属層を形成した後の基板を示し、図４Ｃは熱処理後の基板を示し、図４Ｄは金属層及びドーパント層の残留物を除去した後の基板を示す。
【図５Ａ】更に別の実施形態による、基板上の隆起フィーチャにおいて極浅ドーパント領域を形成するためのプロセスフローの断面略図を示し、図５Ａはナノワイヤフィーチャを有する入来する基板を示し、図５Ｂはドーパント層及び金属層を形成した後の基板を示し、図５Ｃは熱処理後の基板を示し、図５Ｄは金属層及びドーパント層の残留物を除去した後の基板を示し、図５Ｅはソース／ドレイン領域のエピタキシャル成長後の基板を示す。
【図５Ｂ】更に別の実施形態による、基板上の隆起フィーチャにおいて極浅ドーパント領域を形成するためのプロセスフローの断面略図を示し、図５Ａはナノワイヤフィーチャを有する入来する基板を示し、図５Ｂはドーパント層及び金属層を形成した後の基板を示し、図５Ｃは熱処理後の基板を示し、図５Ｄは金属層及びドーパント層の残留物を除去した後の基板を示し、図５Ｅはソース／ドレイン領域のエピタキシャル成長後の基板を示す。
【図５Ｃ】更に別の実施形態による、基板上の隆起フィーチャにおいて極浅ドーパント領域を形成するためのプロセスフローの断面略図を示し、図５Ａはナノワイヤフィーチャを有する入来する基板を示し、図５Ｂはドーパント層及び金属層を形成した後の基板を示し、図５Ｃは熱処理後の基板を示し、図５Ｄは金属層及びドーパント層の残留物を除去した後の基板を示し、図５Ｅはソース／ドレイン領域のエピタキシャル成長後の基板を示す。
【図５Ｄ】更に別の実施形態による、基板上の隆起フィーチャにおいて極浅ドーパント領域を形成するためのプロセスフローの断面略図を示し、図５Ａはナノワイヤフィーチャを有する入来する基板を示し、図５Ｂはドーパント層及び金属層を形成した後の基板を示し、図５Ｃは熱処理後の基板を示し、図５Ｄは金属層及びドーパント層の残留物を除去した後の基板を示し、図５Ｅはソース／ドレイン領域のエピタキシャル成長後の基板を示す。
【図５Ｅ】更に別の実施形態による、基板上の隆起フィーチャにおいて極浅ドーパント領域を形成するためのプロセスフローの断面略図を示し、図５Ａはナノワイヤフィーチャを有する入来する基板を示し、図５Ｂはドーパント層及び金属層を形成した後の基板を示し、図５Ｃは熱処理後の基板を示し、図５Ｄは金属層及びドーパント層の残留物を除去した後の基板を示し、図５Ｅはソース／ドレイン領域のエピタキシャル成長後の基板を示す。
【図６Ａ】様々な実施形態による、極浅ドーパント領域を形成する方法のプロセスフロー図を示し、図６Ａは一実施形態を示し、図６Ｂは別の実施形態を示し、図６Ｃは代替の実施形態を示す。
【図６Ｂ】様々な実施形態による、極浅ドーパント領域を形成する方法のプロセスフロー図を示し、図６Ａは一実施形態を示し、図６Ｂは別の実施形態を示し、図６Ｃは代替の実施形態を示す。
【図６Ｃ】様々な実施形態による、極浅ドーパント領域を形成する方法のプロセスフロー図を示し、図６Ａは一実施形態を示し、図６Ｂは別の実施形態を示し、図６Ｃは代替の実施形態を示す。
【発明を実施するための形態】
【０００９】
本願は、基板を処理する方法に関し、特に、固体拡散によって極浅ドーパント及びオーミックコンタクト領域を形成することに関する。ＭＯＳデバイスにおけるトランジスタゲート及びバイポーラデバイスにおけるエミッタ領域等のデバイスコンポーネントの大きさが縮小されると、半導体基板内に形成されるドープ領域の接合深さも減少させなければならない。均一なドーピングプロファイル及び高い表面濃度を有する浅い接合の形成は、達成するのが極めて困難であることが証明されている。一般的に用いられる技術は、イオン注入装置によりドーパント原子を基板に注入することである。イオン注入において、高エネルギーのドーパント原子が高速で基板の表面に衝突し、その後のアニーリングプロセスによって基板に打ち込まれる。この方法は、適度に深い接合を有するドープ領域の形成に

有効であることが証明されている一方で、イオン注入を用いる極浅接合の形成は極めて困難である。基板内部の付勢されたドーパント原子の経路と注入均一性の両方は、浅い注入接合を形成するのに必要な低いエネルギーで制御するのが困難である。付勢されたドーパント原子の注入は、基板内の結晶格子を損傷させ、修復が困難である。格子損傷から生じる転位は、浅い接合を横切って容易にスパイクし、接合を横切る電流漏れを引き起こす可能性がある。その上、シリコン内で急速に拡散するホウ素等のｐ型ドーパントの注入は、結果として、ドーパント原子が基板内に導入された後にドーパント原子の過剰な分散を生じる。その場合、基板内の特定領域、特に基板の表面に、高度に閉じ込められた濃度のｐ型ドーパント原子を形成することが困難になる。

【００１０】

加えて、ドープされた３次元構造を利用する、トランジスタ及びメモリデバイスのための新しいデバイス構造が実装されつつある。かかるデバイスの例は、フィン電界効果トランジスタ（ＦｉｎＦＥＴ）、トライゲートＦＥＴ、リセスチャネルトランジスタ（ＲＣＡＴ）、及び埋め込みダイナミックランダムアクセスメモリ（ＥＤＲＡＭ）トレンチを含むが、これらに限定されるものではない。これらの構造を均一にドープするために、コンフォーマルなドーピング方法を有することが望ましい。イオン注入プロセスは、実質上見通し線であり、従って、フィン及びトレンチ構造を均一にドープするよう、特別な基板配向を必要とする。加えて、高デバイス密度において、シャドーイング効果が、イオン注入技術によるフィン構造の均一なドーピングを極めて困難にするか、又は不可能でさえある。従来のプラズマドーピング及び原子層ドーピングは、３次元半導体構造のコンフォーマルドーピングを実証した技術であるが、これらのそれぞれは、理想的な条件下でアクセスすることができるドーパント密度及び深さの範囲に限定される。更に、高度な半導体ノードにおいて、ドーパントレベルを上げ続けることができないこと、並びにフェルミレベルピニングから生じるショットキー障壁のために、接触抵抗がますます問題になってきている。

【００１１】

本願の実施形態は、これらの困難の幾つかを克服する極浅ドーパント及びオーミックコンタクト領域を形成するための方法を提供する。オーミックコンタクト領域は、電流が印加電圧と共に線形に変化する低抵抗接合（非整流）を含んでもよい。

【００１２】

基板層内への固相拡散によって半導体デバイス内に極浅ドーパント及びオーミックコンタクト領域を形成するための方法を、様々な実施形態において開示する。オーミックコンタクト領域の形成（金属／半導体複合体、例えばＮｉＳｉ又はＴｉＳｉを形成する反応による）は、「雪かき効果」及び半導体基板を置換的にドープする傾向があるドーパントの活性化に起因して、基板層へのドーパント拡散を高めると考えられる。

【００１３】

様々な実施形態において、固相拡散による極浅ドーパント及びオーミックコンタクト領域のための方法は、従来のイオン注入プロセスに勝る、低抵抗接合及び３Ｄ構造（即ち、非平面構造）における適用性を含む様々な利点を提供する可能性がある。原子層堆積（ＡＬＤ）を用いて、様々な３Ｄ構造に適用可能なコンフォーマルドーパント層を形成してもよい。従って、本願において開示する方法は、イオン注入プロセスを置換するために、又はある特定の実施形態において、イオン注入プロセスを補完するために利用され、組み合わせて利用されてもよい。

【００１４】

極浅ドーパント及びオーミックコンタクト領域は、例えば、平面トランジスタ、ＦｉｎＦＥＴ、又はトライゲートＦＥＴのためのソース－ドレイン拡張部を含んでもよい。極浅ドーパント及びオーミックコンタクト領域の他の用途は、閾値電圧（Ｖｔ）を設定するリプレースメントゲートプロセスフローにおけるチャネルドーピング、Ｖｔを設定するＦｉｎＦＥＴ用、若しくはバルクＦｉｎＦＥＴにおける電気的パンチスルーを阻止するフィン／ＳＴＩ界面におけるチャネルドーピング、又は極薄シリコンオンインシュレータ（ＥＴ

－ＳＯＩ）デバイス用、平面又はＦｉｎＦＥＴを含むＥＴ－ＳＯＩデバイス用の接地面ドーピング、及び埋め込みＤＲＡＭキャパシタ用のドーピングトレンチを含んでもよいが、これらに限定されるものではない。極薄の代替半導体チャネルを有するデバイス、例えば、ゲルマニウムオンインシュレータデバイス（ＧｅＯＩ）又はＧｅ　ＦｉｎＦＥＴ、及び、ＧａＡｓ、ＩｎＳｂ、ＩｎＡｓ、ＩｎＧａＡｓ、又はＩｎＧａＳｂ　ＦｉｎＦＥＴ等の化合物半導体チャネルデバイスもまた、開示する方法を用いてドープされてもよい。加えて、ＥＤＲＡＭデバイス等のアモルファスＳｉ又は多結晶Ｓｉ層において形成されるデバイスは、開示された方法を利用してＳｉドーピングレベルを調整してもよい。更に、本開示の実施形態は、ゲートオールアラウンド（ＧＡＡ）及びナノワイヤトランジスタ構造を含むＣＭＯＳデバイスに適用されてもよい。

【００１５】

以下において、ドーパント及び金属拡散の両方に対して共通の熱処理による固相拡散によって、極浅ドーパント及びオーミックコンタクト領域を形成するための方法を、図１Ａ～１Ｆを参照して説明する。次に、別々の熱処理による方法を、図２Ａ～２Ｇを参照して説明する。更なる実施形態を、図３Ａ～３Ｄ（パターニングされたマスク層を有する）、図４Ａ～４Ｄ（フィン構造の場合）、及び図５Ａ～５Ｅ（ナノワイヤ構造の場合）を参照して説明する。例示的なプロセスフロー図を、図６Ａ～６Ｃに示している。この開示における全ての図は、例示だけを目的として描かれており、フィーチャのアスペクト比を含めて縮尺通りとは限らない。

【００１６】

関連技術の当業者には様々な実施形態が、１つ以上の特定の詳細事項無しに、又は他の代替的及び／又は追加的な方法、材料、或いは要素を用いて実施できることが認識されよう。他の例において、本発明の様々な実施形態の態様が分かり難くなるのを避けるため、公知の構造、材料、又は動作を詳細に図示又は記述していない。同様に、説明目的で、本発明を完全に理解いただけるよう、特定の番号、材料、及び構成を開示している。更に、図に示す様々な実施形態は例示的表現であり、必ずしも定縮尺では描画されていないことを理解されたい。

【００１７】

図１Ａ～１Ｆは、一実施形態による、基板１００において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示している。

【００１８】

図１Ａは、基板１００の断面略図を示している。様々な実施形態において、基板１００は、半導体デバイスの一部であってもよく、又は半導体デバイスを含んでもよく、例えば、従来のプロセスの後に続く幾つかの処理ステップを受けていてもよい。従って、基板１００は、様々なマイクロエレクトロニクスにおいて有用な半導体の層を備えてもよい。例えば、半導体構造は、様々なデバイス領域が形成される基板１００を備えてもよい。基板１００は、任意のサイズ、例えば、２００ｍｍ基板、３００ｍｍ基板、又は更に大きい基板であってもよい。一実施形態によれば、基板１００は、Ｓｉ、例えば、結晶Ｓｉ、多結晶Ｓｉ、又はアモルファスＳｉを含有してもよい。一実施例において、基板１００は、伸張歪Ｓｉ層であってもよい。別の実施形態によれば、基板１００は、Ｇｅ又はSi_xGe_{1-x}化合物を含有するか、又はそれからなってもよく、ここでｘは、Ｓｉの原子分率であり、１－ｘは、Ｇｅの原子分率であり、０＜ｘ＜１である。例示的なSi_xGe_{1-x}化合物は、$Si_{0.1}Ge_{0.9}$、$Si_{0.2}Ge_{0.8}$、$Si_{0.3}Ge_{0.7}$、$Si_{0.4}Ge_{0.6}$、$Si_{0.5}Ge_{0.5}$、$Si_{0.6}Ge_{0.4}$、$Si_{0.7}Ge_{0.3}$、$Si_{0.8}Ge_{0.2}$、及び$Si_{0.9}Ge_{0.1}$を含む。一実施例において、基板１００は、緩和$Si_{0.5}Ge_{0.5}$バッファ層上に堆積される圧縮歪Ｇｅ層又は伸張歪Si_xGe_{1-x}（ｘ＞０．５）であってもよい。幾つかの実施形態によれば、基板１００は、シリコンオンインシュレータ（ＳＯＩ）を含んでもよい。更に、基板１００は、ＧａＡｓ、ＧａＮ、ＩｎＰ、ＩｎＳｂ、ＩｎＡｓ、ＩｎＧａＡｓ、ＩｎＧａＳｂ等の化合物半導体を含んでもよい。様々な実施形態において、基板１００は、半導体デバイスの他のコンポーネン

トにパターニングされるか、又は埋め込まれる。

【００１９】

図１Ｂは、基板１００と直接物理的に接触しているドーパント層１０２を有する基板１００の断面略図を示している。

【００２０】

ドーパント層１０２は、ブランケット膜として原子層堆積（ＡＬＤ）によって堆積され、その後、基板１００の一部の上にドーパント層１０２を形成するようパターニングされてもよい。例えば、従来のフォトリソグラフィパターニング及びエッチング方法を用いて、ドーパント層１０２をパターニングしてもよい。ＡＬＤは、大きなアスペクト比を有する３Ｄ構造（例えば、図４Ａ及び５Ａ）の上にドーパント層１０２をコンフォーマルに堆積させるのに良好に適している。

【００２１】

様々な実施形態において、ドーパント層１０２は、ｎ型ドーパント又はｐ型ドーパントを含んでもよい。ドーパント層１０２は、元素周期表の以下のＩＩＩＡ族、ホウ素（Ｂ）、アルミニウム（Ａｌ）、ガリウム（Ｇａ）、インジウム（Ｉｎ）、及びタリウム（Ｔｌ）、並びに以下のＶＡ族、窒素（Ｎ）、リン（Ｐ）、ヒ素（Ａｓ）、アンチモン（Ｓｂ）、及びビスマス（Ｂｉ）からの１つ以上のドーパントを含んでもよい。幾つかの実施形態によれば、ドーパント層１０２は、低いドーパントレベル、例えば約０．５～約５原子％の間のドーパントを含有してもよい。他の実施形態によれば、ドーパント層１０２は、中程度のドーパントレベル、例えば約５～約２０原子％の間のドーパントを含有してもよい。更に他の実施形態によれば、ドーパント層は、高いドーパントレベル、例えば２０原子パーセントを超えるドーパントを含有してもよい。幾つかの実施例において、ドーパント層１０２の厚さは、４ｎｍ以下、例えば、１ｎｍ～４ｎｍの間、２ｎｍ～４ｎｍの間、又は３ｎｍ～４ｎｍの間であってもよい。しかし、他の厚さが他の実施形態において用いられてもよい。

【００２２】

ドーパント層１０２は、酸化物、窒化物、酸窒化物、又は１つ以上のドーパントを含有する他の材料を含んでもよい。一実施形態において、ドーパント層１０２は、ドーパントの酸化物、ドーパントの窒化物、又はドーパントの酸窒化物を含んでもよい。一実施例において、１つ以上のドーパントは、ドーパント層１０２全体に少なくとも略均一に分布していてもよい。他の実施例において、１つ以上のドーパントは、ドーパント層１０２全体に不均一に分布していてもよい。他の実施例において、１つ以上のドーパントの濃度は、ドーパント層１０２と基板１００との界面から離れてドーパント層１０２の厚さにわたって減少又は増加してもよい。ドーパント層１０２内のドーパントの濃度勾配を有利に利用して、ドーピング速度を調整してもよい。幾つかの実施形態によれば、ドーパント層１０２は、酸化物材料、窒化物材料、又は酸窒化物材料の形態においてドープされた高ｋ誘電体材料を含有するか、又はそれからなってもよい。高ｋ誘電体材料におけるドーパントは、上記のドーパントのリストから選択されてもよい。高ｋ誘電体材料は、アルカリ土類元素、希土類元素、元素周期表のＩＩＩＡ族、ＩＶＡ族、及びＩＶＢ族元素から選択される１つ以上の金属元素を含有してもよい。アルカリ土類金属元素は、ベリリウム（Ｂｅ）、マグネシウム（Ｍｇ）、カルシウム（Ｃａ）、ストロンチウム（Ｓｒ）、及びバリウム（Ｂａ）を含む。例示的な酸化物材料は、酸化マグネシウム、酸化カルシウム、及び酸化バリウム、並びにこれらの組み合わせを含む。希土類元素は、スカンジウム（Ｓｃ）、イットリウム（Ｙ）、ルテチウム（Ｌｕ）、ランタン（Ｌａ）、セリウム（Ｃｅ）、プラセオジム（Ｐｒ）、ネオジム（Ｎｄ）、サマリウム（Ｓｍ）、ユウロピウム（Ｅｕ）、ガドリニウム（Ｇｄ）、テルビウム（Ｔｂ）、ジスプロシウム（Ｄｙ）、ホルミウム（Ｈｏ）、エルビウム（Ｅｒ）、ツリウム（Ｔｍ）、及びイッテルビウム（Ｙｂ）の群から選択されてもよい。ＩＶＢ族元素は、チタン（Ｔｉ）、ハフニウム（Ｈｆ）、及びジルコニウム（Ｚｒ）を含む。本発明の幾つかの実施形態によれば、高ｋ誘電体材料は、HfO_2、ＨｆＯＮ、ＨｆＳｉＯＮ、ZrO_2、ＺｒＯＮ、ＺｒＳｉＯＮ、TiO_2、ＴｉＯＮ、Al_2

O_3、La_2O_3、W_2O_3、CeO_2、Y_2O_3、若しくはTa_2O_5、又はそれらの２つ以上の組み合わせを含有してもよい。しかし、他の誘電体材料も考えられ、用いられてもよい。

【００２３】

図１Ｃは、ドーパント層１０２上に形成される金属層１０４を有する基板１００の断面略図を示している。

【００２４】

金属層１０４は、ブランケット膜として堆積され、その後、金属層１０４を形成するようパターニングされてもよい。例えば、従来のフォトリソグラフィパターニング及びエッチング方法を用いて、金属層１０４を形成してもよい。別の実施形態によれば、ドーパント層１０２及び金属層１０４は、両方ともブランケット膜として堆積され、その後、両方とも、図１Ｃに略図で示す膜構造を形成するようパターニングされてもよい。

【００２５】

金属層１０４は、基板１００と反応する場合にオーミックコンタクト領域を形成することができる金属を含有するか、又はそれからなる。例えば、Ｓｉ基板の場合、金属は、金属シリサイドコンタクト領域を形成することができる。ゲルマニウム（Ｇｅ）の場合、金属は、金属ゲルマニウム化物コンタクト領域を形成することができる。更に、金属は、ＩＩ－Ｖ族半導体と反応して、オーム導体である金属－半導体合金を形成することができる。非限定的な実施例において、金属は、チタン（Ｔｉ）、ニッケル（Ｎｉ）、白金（Ｐｔ）、若しくはタングステン（Ｗ）、又はそれらの２つ以上の組み合わせを含んでもよい。金属層１０４は、例えば、物理気相成長法（ＰＶＤ）、ＡＬＤ、又はＣＶＤによって堆積されてもよい。幾つかの実施例において、金属層１０４の厚さは、１ｎｍ～１００ｎｍの間、２ｎｍ～５０ｎｍの間、又は２ｎｍ～２０ｎｍの間であってもよい。

【００２６】

図１Ｄは、熱処理中の基板１００の断面略図を示している。

【００２７】

図１Ｃのパターニングされた膜構造は、ドーパント（例えば、Ｂ、Ａｌ、Ｇａ、Ｉｎ、Ｔｌ、Ｎ、Ｐ、Ａｓ、Ｓｂ、又はＢｉ）及び金属（例えば、Ｔｉ、Ｎｉ、Ｐｔ、又はＷ）の両方を拡散させるよう熱処理されてもよい。熱処理中、ドーパントは基板１００に拡散し、基板１００の化学組成を、特に表面付近で局所的に変化させる。ドーパント層１０２から基板１００内へのドーパントの拡散は、図１Ｄにおいて矢印１０３によって示されており、ドーピングの結果として、極浅ドーパント領域１０８がドーパント層１０２の下の基板１００内に形成されてもよい。熱処理は、ドーパント領域１０８内のドーパントを更に活性化し、また、矢印１０５によって示すように、金属層１０４から基板１００内に金属原子を拡散させ、オーミックコンタクト領域１０６を形成する。オーミックコンタクト領域１０６は、例えば、Ｔｉ、Ｎｉ、Ｐｔ、又はＷの金属シリサイドであってもよい。様々な実施形態において、ドーパント領域１０８及びオーミックコンタクト領域１０６は、空間的に重なってもよい。様々な実施形態において、オーミックコンタクト形成は、基板１００内へのドーパント拡散及びドーパント領域１０８内のドーパントの活性化を向上させる。

【００２８】

図１Ｅは、熱処理後の基板１００の断面略図を示している。図１Ｆは、金属層の残留物を除去した後の基板１００の断面略図を示している。

【００２９】

幾つかの実施例において、極浅ドーパント領域１０８及びオーミックコンタクト領域１０６の厚さは、１ｎｍ～１０ｎｍの間、又は２ｎｍ～５ｎｍの間であってもよい。しかし、当業者であれば、基板１００における領域（即ち、オーミックコンタクト領域１０６及び極浅ドーパント領域１０８）の下方境界は、急峻ではなく、むしろドーパント濃度及び金属濃度の漸減によって特徴付けられる可能性があることを容易に理解するであろう。

【００３０】

熱処理後、残留金属層１１０が基板１００上に存在する可能性がある。これは、図１Ｅに示されている。残留金属層１１０は、ドライエッチングプロセス又はウェットエッチングプロセスを用いて基板１００から除去されてもよい。結果的に得られた構造を図１Ｆに示す。幾つかの実施例において、追加の熱処理が、基板１００から残留金属を除去した後に用いられてもよい。かかる追加処理は、ドーパントを更に活性化させてもよい。幾つかの実施形態において、追加の熱処理は、保護キャップ層、例えば、酸化ケイ素、窒化ケイ素、若しくはその組み合わせ等の酸化物又は窒化物を堆積させた後に実行されてもよい。保護キャップ層は、後続のアニールプロセス中のドーパントのガス放出を防止する可能性がある。後続のアニールプロセスは、オーミックコンタクト領域１０８からの金属原子の外方拡散を増加させることなくドーパントを活性化するよう選択されてもよい。

【００３１】

図２Ａ～２Ｇは、別の実施形態による、基板１００において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示している。この実施形態において、２つの熱処理が、ドーパント層及び金属層に対して別々に実行されてもよい。図１Ａ～１Ｆを参照して既に上で説明した材料（例えば、基板、ドーパント層、ドーパント、及び金属層の組成）、処理ステップ、処理条件（例えば、堆積方法及び熱処理条件）、並びに層の厚さは、図２Ａ～２Ｇに略図で説明する実施形態において容易に用いられてもよく、それによって、幾つかの詳細は繰り返さない。

【００３２】

図２Ａは、基板１００の断面略図を示し、図２Ｂは、基板１００と直接接触するドーパント層１０２を形成した後の基板１００の断面略図を示している。図２Ｃは、第１の熱処理中の基板１００の断面略図を示している。図２Ｂにおけるドーパント層１０２は、熱処理されて、図２Ｃにおいて矢印１０３によって示すように、ドーパント層１０２から基板１００内にドーパントを拡散させて、ドーパント層１０２の下の基板１００内に極浅ドーパント領域１０８を形成してもよい。第１の熱処理は、ドーパント領域１０８内のドーパントを更に活性化させてもよい。

【００３３】

図２Ｄは、金属層１０４を形成した後の基板１００の断面略図を示し、図２Ｅは、第２熱処理中の基板１００の断面略図を示し、図２Ｆは、第２の熱処理後の基板１００の断面略図を示し、図２Ｇは、金属層の残留物を除去した後の基板１００の断面略図を示している。

【００３４】

金属層１０４は、ブランケット膜として堆積され、その後、図２Ｄにおける金属層１０４を形成するようパターニングされてもよい。金属層１０４は、熱処理されて、図２Ｅにおける矢印１０５によって示すように、金属層１０４から基板１００内に金属を拡散させ、オーミックコンタクト領域１０６を形成してもよい。ドーパント領域１０８及びオーミックコンタクト領域１０６は、空間的に重なってもよいが、ドーパント領域１０８は、オーミックコンタクト領域１０６よりも基板１００内により深く延在することが予想される。

【００３５】

第２の熱処理後、残留金属層１１０が基板１００上に存在する可能性がある。これは、図２Ｆに示されている。残留金属層１１０は、ドライエッチングプロセス又はウェットエッチングプロセスを用いて基板１００から除去されてもよい。結果的に得られた構造を図２Ｇに示す。

【００３６】

図３Ａ～３Ｄは、代替実施形態による、基板３００において極浅ドーパント及びオーミックコンタクト領域を形成するためのプロセスフローの断面略図を示している。この実施形態において、基板３００は、極浅ドーパント及びオーミックコンタクト領域のためのエリアを画成するマスク層を有してもよい。図１Ａ～１Ｆを参照して既に上で説明した材料（例えば、基板、ドーパント層、ドーパント、及びキャップ層の組成）、処理条件（例え

ば、堆積方法及び熱処理条件）、並びに層の厚さは、図３Ａ～３Ｄに略図で説明する実施形態において容易に用いられてもよい。

【００３７】

図３Ａは、基板３００の上方のパターニングされたマスク層３０７内にドーパント窓（ウェル）３０１を画成するよう、基板３００上に形成されるパターニングされたマスク層３０７を含有する基板３００の断面略図を示している。パターニングされたマスク層３０７は、例えば、従来のフォトリソグラフィパターニング及びエッチング方法を用いて形成されてもよい窒化物ハードマスク（例えば、ＳｉＮハードマスク）であってもよい。

【００３８】

図３Ｂは、ドーパント層３０２を形成した後の基板３００の断面略図を示している。

【００３９】

ドーパント層３０２は、ＡＬＤによって、ドーパント窓３０１内及びパターニングされたマスク層３０７上で基板３００と直接接触して堆積されてもよい。図３Ｂにおいて、金属層３０４は、また、ドーパント層３０２上に堆積させてもよい。ドーパント層３０２は、ｎ型ドーパント又はｐ型ドーパントを含有してもよい。

【００４０】

図３Ｃは、熱処理中の基板３００の断面略図を示している。

【００４１】

図３Ｃに示すように、図３Ｂにおける膜構造を熱処理して、ドーパント３０３をドーパント層３０２から基板３００内に拡散させ、ドーパント窓３０１内のドーパント層３０２の下の基板３００内に極浅ドーパント領域３０８を形成してもよい。熱処理は、ドーパント領域３０８内のドーパントを活性化し、また、矢印３０５によって示すように、金属層３０４から基板３００内に金属を拡散させ、オーミックコンタクト領域３０６を形成する。ドーパント領域３０８及びオーミックコンタクト領域３０６は空間的に重なるが、ドーパント層３０２は金属層３０４よりも基板１００に近いため、ドーパント領域３０８は、オーミックコンタクト領域３０６よりも基板３００内に深く延在することが予想される。オーミックコンタクト形成は、基板３００内へのドーパント拡散及びドーパント領域３０８内のドーパントの活性化を向上させる。

【００４２】

図３Ｄは、残留層を除去した後の基板３００の断面略図を示している。

【００４３】

熱処理後、残留金属層、残留ドーパント層、及びパターニングされたマスク層３０７は、ドライエッチングプロセス又はウェットエッチングプロセスを用いて基板１００から除去されてもよい。結果的に得られた構造を図３Ｄに示す。

【００４４】

別の実施形態によれば、図２Ａ～２Ｇを参照して説明した２つの別個の熱処理を有する先の実施形態と同様に、基板３００上に金属層３０４を形成する前に、基板３００を熱処理して極浅ドーパント領域３０８を形成し、その後、基板３００上に金属層３０４を形成し、再度、基板３００を熱処理してオーミックコンタクト領域３０６を形成してもよい。

【００４５】

図４Ａ～４Ｄは、更に別の実施形態による、基板４００上の隆起フィーチャ内に極浅ドーパント領域を形成するためのプロセスフローの断面略図を示している。

【００４６】

図４Ａは、基板４００上の隆起フィーチャ（フィン）４０４及び酸化物層（例えば、SiO_2）４０２の断面略図を示している。基板４００及び隆起フィーチャ４０４の材料は、図１Ａの基板１００について上で説明した材料のうちの１つ以上を含んでもよい。一実施例において、基板４００及び隆起フィーチャ４０４は、同じ材料（例えば、Ｓｉ）を含有するか、又はそれからなってもよい。当業者であれば、本発明の実施形態が基板上の他の単純又は複雑な隆起フィーチャに適用されてもよいことを容易に理解するであろう。一実施形態によれば、隆起フィーチャは、凹状フィーチャの底部に位置してもよい。凹状フ

ィーチャは、例えば、ビア、トレンチを含んでもよい。一実施形態において、隆起フィーチャは、ＦｉｎＦＥＴのフィンを含んでもよい。図４Ａにおいて、隆起フィーチャ４０４は、以下で説明するように、曝露され、膜形成に利用可能な３つの面（即ち、図４Ａにおける上面及び２つの側壁）を有してもよい。

【００４７】

図４Ｂは、隆起フィーチャ４０７上及び酸化物層４０２上に堆積されるコンフォーマルドーパント層４０６及びコンフォーマル金属層４０８を有する基板４００の断面略図を示している。

【００４８】

コンフォーマルドーパント層４０６の材料は、図１Ｂのドーパント層１０２について上で説明した材料のうちの１つ以上を含んでもよい。コンフォーマル金属層４０８の金属は、図１Ｃの金属層１０４について上で説明した金属のうちの１つ以上を含んでもよい。図４Ｂに示すように、曝露した隆起フィーチャ４０４の全ての面（図４Ａにおける３つの可視面を含む）は、ドーパント層４０６及び金属層４０８の層スタックによってコンフォーマルに被覆されてもよい。

【００４９】

図４Ｃは、熱処理後の基板４００の断面略図を示している。

【００５０】

図４Ｂにおける構造を熱処理して、ドーパント層４０６からのドーパント及び金属層４０８からの金属を隆起フィーチャ４０４内に拡散させて、極浅ドーパント及びオーミックコンタクト領域４０３を形成してもよい。極浅ドーパント及びオーミックコンタクト領域４０３は、単一領域として示しているが、図１Ｆに示すように、部分的に重なり合う極浅ドーパント領域及びオーミックコンタクト領域を含んでもよい。熱処理は、極浅ドーパント及びオーミックコンタクト領域４０３内のドーパントを更に活性化させる。熱処理後、残留金属層４１２及び残留ドーパント層４１０が存在する可能性がある。

【００５１】

熱処理は、不活性雰囲気（例えば、アルゴン（Ａｒ）又は窒素（N_2））において、酸化性雰囲気（例えば、酸素（O_2）又は水蒸気（H_2O））において、又は還元性雰囲気（例えば、アンモニア）において基板４００を加熱することを含んでもよい。熱処理は、金属層４０８の組成に基づいて選択されてもよい。例えば、金属層４０８がニッケルを含む場合、熱処理は３００℃～６００℃の間で１０秒～１０分間行われてもよい。金属層４０８がチタンを含む場合、熱処理は４００℃～７００℃の間で１０秒～１０分間行われてもよい。場合によっては、２回以上の熱処理を用いてもよく、例えば、複数回の熱処理を用いて、ドーパントを基板内に拡散させて、第１の金属半導体複合体を形成して、第２の金属半導体複合体を形成し、ドーパントを活性化させてもよい。様々な実施形態において、熱処理のための温度は、ドーパント及び金属の拡散が可能になるように選択されてもよい。金属がＮｉを含む一実施形態において、温度は、例えば、４５０～５５０℃の間であってもよい。金属がＴｉを含む別の実施形態において、温度は５５０～６５０℃の間であってもよい。幾つかの実施例において、熱処理は、急速熱アニール（ＲＴＡ）、スパイクアニール、又はレーザスパイクアニールを含んでもよい。

【００５２】

様々な実施形態において、熱処理前の望ましくない固体状態拡散を防止するために、ドーパント層４０６及び金属層４０８の形成は、熱処理の温度未満で行われてもよい。従って、一実施形態において、ドーパント層４０６の形成は、第１の温度範囲で行われてもよく、金属層４０８の形成は、第２の温度範囲で行われてもよく、ここで第１及び第２の温度範囲は両方とも、熱処理の温度範囲未満である。

【００５３】

有利には、１つ以上の実施形態において、トランジスタのソース／ドレイン領域は、固体ドーピングの使用により、大量注入プロセスを欠いて形成されてもよい。注入の欠如により、複雑な非平面構造におけるシャドウ領域の形成が回避される。シリサイド形成中の

シリコン格子へのドーパント原子の優先的な偏析のために、高活性な階段接合が形成される可能性がある。かかる接合は、従来の固体拡散を用いるドーピング技術では達成することができない可能性がある。

【００５４】

図４Ｄは、残留層を除去した後の基板４００の断面略図を示している。

【００５５】

熱処理後の残留層（例えば、図４Ｃにおける残留金属層４１２及び残留ドーパント層４１０）は、ドライエッチングプロセス又はウェットエッチングプロセスを用いて基板４００から除去されてもよい。

【００５６】

図５Ａ～５Ｅは、更に別の実施形態による、基板５００上の隆起フィーチャ内に極浅ドーパント領域を形成するためのプロセスフローによる作製中のデバイスの断面略図を示している。この実施形態において、隆起フィーチャは、ナノワイヤＦＥＴを作製するために横方向に位置決めされるナノワイヤの一部であってもよいか、又はそれを含んでもよい。

【００５７】

図５Ａは、凹状フィーチャ５０１内に形成される隆起フィーチャ（ナノワイヤ５０４）の断面略図を示している。基板５００及びナノワイヤ５０４の材料は、図１Ａの基板１００について上で説明した材料のうちの１つ以上を含んでもよい。一実施例において、基板５００及びナノワイヤ５０４は、同じ材料（例えば、Ｓｉ）を含有するか、又はそれからなってもよい。

【００５８】

図５Ａに示すように、基板５００は、複数のナノワイヤ５０４を備えてもよい。特に、ナノワイヤ５０４は、異なる材料に埋め込まれる。ナノワイヤ５０４は、複数の犠牲層のうちの１つ又は複数の犠牲層５２０によって互いに離間されてもよい。従って、基板５００は、犠牲層５２０及びナノワイヤ５０４の交互の層を備える。様々な実施形態において、ナノワイヤ５０４は、作製の終わりに、トランジスタチャネルを形成してもよい一方で、犠牲層５２０は、ゲート誘電体及びゲート端子の形成のためのボイドスペースを解放するよう、作製の後のステップにおいて除去される。様々な実施形態において、ナノワイヤ５０４は、数ナノメートル～数十ナノメートル、例えば、一実施形態において、約１ｎｍ～約２０ｎｍの厚さを有する。別の実施形態において、ナノワイヤ５０４は、一実施形態において約１ｎｍ～約１０ｎｍの厚さを有する。

【００５９】

ある特定の実施形態において、犠牲層５２０はシリコンゲルマニウム（ＳｉＧｅ）を含み、ナノワイヤ５０４はシリコンを含む。代替の実施形態において、犠牲層５２０はシリコンを含み、ナノワイヤ５０４はシリコンゲルマニウムを含む。

【００６０】

図５Ａに更に示すように、犠牲層５２０は、断面図の横方向においてナノワイヤ５０４よりも短くしてもよく、結果として、ナノワイヤ５０４の先端を曝露させる横方向凹部５０５を生じる。かかるフィーチャは、例えば、ナノワイヤ５０４に対して犠牲層５２０の一部を選択的に除去するよう、横方向凹部エッチング（キャビティエッチング）によって作製されてもよい。

【００６１】

更に、様々な実施形態において、内側スペーサ５９０が、犠牲層５２０の表面を被覆するよう形成されてもよい。内側スペーサ５９０は、シリコン窒化物、シリコン炭窒化物（ＳｉＣＮ）、シリコン炭窒酸化物（ＳｉＯＣＮ）、及びシリコンホウ素ｃａｒｂｏｎｉｔｉｄｅ（ＳｉＢＣＮ）等のシリコン含有誘電体材料を含んでもよい。第２の側壁スペーサ層１９０の形成は、例えば、化学気相成長法（ＣＶＤ）、プラズマ強化ＣＶＤ（ＰＥＣＶＤ）、低圧ＣＶＤ（ＬＰＣＶＤ）、物理気相成長法（ＰＶＤ）、原子層堆積（ＡＬＤ）、及び／又は他の堆積プロセスを用いて、気相からの堆積によって実行されてもよい。ある特定の実施形態において、内側スペーサ材料のブランケット堆積が実行され、その後、ナ

ノワイヤ５０４の先端を曝露させるようエッチバックプロセスが続いてもよい。

【００６２】

図５Ａに更に示すように、基板５００は、ナノワイヤ５０４及び犠牲層５２０の交互層スタックの上に誘電体ブロッキング層５４０を備えてもよい。誘電体ブロッキング層１４０は、一実施形態において酸化物層であってもよい。誘電体ブロッキング層５４０の上に、基板５００は、更に、ダミーゲート５５０を備えてもよい。ダミーゲート５５０は、実施例として、ポリシリコン又はアモルファスシリコンを含んでもよい。ダミーゲート５５０は、様々な実施形態において、約５０ｎｍ～約５００ｎｍの厚さを有してもよい。

【００６３】

更に図５Ａを参照すると、パターニングされたハードマスク５６０は、ダミーゲート５５０の上に形成され、一実施形態において酸化ケイ素を含んでもよい。様々な実施形態において、ハードマスク５６０は、窒化シリコン、炭窒化シリコン（ＳｉＣＮ）、又はシリコンオキシカーバイド（ＳｉＯＣ）を含んでもよい。代替の実施形態において、ハードマスク５６０は、窒化チタンを含んでもよい。ハードマスク５６０は、様々な実施形態において、約５ｎｍ～約５０ｎｍの厚さを有してもよい。

【００６４】

ある特定の実施形態において、第１の側壁スペーサ層５７０が、ダミーゲート５５０を被覆するよう形成されてもよい。第１の側壁スペーサ層５７０は、酸化物又は窒化物を含む誘電体材料を含んでもよい。幾つかの実施形態において、第１の側壁スペーサ層５７０は、酸化シリコン、酸窒化シリコン（ＳｉＯＮ）、酸炭窒化シリコン（ＳｉＯＣＮ）及び炭窒化シリコンホウ素（ＳｉＢＣＮ）等のシリコン含有誘電体材料を含んでもよい。第１の側壁スペーサ層５７０は、様々な実施形態において、約１ｎｍ～約１０ｎｍの厚さを有してもよい。ある特定の実施形態において、第１の側壁スペーサ層５７０は、例えば、２つの異なる材料を用いる２つ以上の層を備える、積層された層であってもよい。

【００６５】

図５Ｂは、ドーパント層５０６及び金属層５０８を形成した後の基板５００の断面略図を示している。

【００６６】

ドーパント層５０６は、コンフォーマルブランケット膜として原子層堆積（ＡＬＤ）によって堆積されてもよい。ＡＬＤは、イオン注入技術では困難な、複数の面を有する３Ｄ構造上にコンフォーマル膜を形成するのに特に適している。図５Ｂに示すように、例えば、図５Ａの曝露されるナノワイヤ５０４の全ての面は、コンフォーマルドーパント層５０６によってコンフォーマルに被覆されてもよい。

【００６７】

様々な実施形態において、コンフォーマルドーパント層５０６は、ｎ型ドーパント又はｐ型ドーパントを含んでもよい。シリコンのためのｎ型ドーパントは、ヒ素、リン、及びアンチモンであってもよい一方で、シリコンのためのｐ型ドーパントは、ホウ素であってもよい。コンフォーマルドーパント層５０６は、酸化物、窒化物、酸窒化物、又は１つ以上のドーパントを含有する他の材料を含んでもよい。コンフォーマルドーパント層５０６は、更に、アルカリ土類元素、希土類元素、元素周期表のＩＩＩＡ族、ＩＶＡ族、及びＩＶＢ族元素から選択される１つ以上の金属元素を含有してもよい。

【００６８】

コンフォーマル金属層５０８の金属は、チタン（Ｔｉ）、ニッケル（Ｎｉ）、白金（Ｐｔ）、若しくはタングステン（Ｗ）、又はそれらの２つ以上の組み合わせを含んでもよい。コンフォーマル金属層５０８は、例えば、物理気相成長法（ＰＶＤ）、ＡＬＤ、又はＣＶＤによって堆積されてもよい。

【００６９】

図５Ｃは、熱処理後の基板５００の断面略図を示している。

【００７０】

図５Ｂにおける構造を熱処理して、ドーパント層５０６からのドーパント及び金属層５

０８からの金属をナノワイヤ５０４内に拡散させて、極浅ドーパント及びオーミックコンタクト領域５０３を形成してもよい。極浅ドーパント及びオーミックコンタクト領域５０３は、単一領域として示しているが、図１Ｆに示すように、部分的に重なり合う極浅ドーパント領域及びオーミックコンタクト領域を含んでもよい。熱処理は、不活性雰囲気（例えば、アルゴン（Ａｒ）又は窒素（N_2））において、酸化性雰囲気（例えば、酸素（O_2）又は水蒸気（H_2O））において、又は還元性雰囲気（例えば、アンモニア）において基板５００を４５０℃～６５０℃の間の温度で１０秒～１０分間加熱することを含んでもよい。図４Ａ～４Ｄにおいて説明した先の実施形態と同様に、熱処理のための温度は、ドーパント及び金属の拡散が可能になるように選択されてもよい。熱処理は、極浅ドーパント及びオーミックコンタクト領域５０３内のドーパントを更に活性化させる。熱処理後、残留金属層５１２及び残留ドーパント層５１０が形成されてもよい。

【００７１】

図５Ｄは、残留層を除去した後の基板５００の断面略図を示している。

【００７２】

熱処理後の残留層（例えば、図５Ｃにおける残留金属層５１２及び残留ドーパント層５１０）は、ドライエッチングプロセス又はウェットエッチングプロセスを用いて基板５００から除去されてもよい。

【００７３】

図５Ｅは、ソース／ドレイン領域のエピタキシャル成長後の基板５００の断面略図を示している。

【００７４】

極浅ドーパント及びオーミックコンタクト領域５０３を形成し、残留層を除去した後、後続の作製プロセスが続いてもよい。１つ以上の実施形態において、図５Ｅに示すように、ソース／ドレイン領域５１５が、極浅ドーパント及びオーミックコンタクト領域５０３の周囲に形成されてもよい。ソース／ドレイン領域５１５は、横方向凹部５０５（図５Ｄに示す）及びナノワイヤ５０４の曝露した先端を充填する。ソース／ドレイン領域５１５の形成は、例えば、エピタキシャル成長によって行われてもよい。図示していないが、エピタキシャル成長プロセスにより形成されたソース／ドレイン領域５１５は、通常、ファセット外面を有する。様々な実施形態において、ソース／ドレイン材料は、堆積プロセス中にｐ型ドーピングによりドープされてもよいシリコン－ゲルマニウムを含む。幾つかの実施形態において、ソース／ドレイン材料は、堆積プロセス中にｎ型ドーピングによりドープされてもよいシリコン又はシリコン－炭素を含む。

【００７５】

図６Ａ～６Ｃは、様々な実施形態による、極浅ドーパント領域を形成する方法のプロセスフロー図を示し、図６Ａは一実施形態を示し、図６Ｂは別の実施形態を示し、図６Ｃは代替の実施形態を示している。プロセスフローは上で検討した図（例えば、図１Ｂ～１Ｆ、２Ｂ～２Ｇ、及び４Ａ～４Ｄ）に従うことができ、故に再度説明しない。

【００７６】

図６Ａにおいて、プロセスフロー６０は、基板上にドーパント層を形成することから開始する（ブロック６１０、例えば、図２Ｂ）。次に、ドーパント層を熱処理して、ドーパント層から基板内へのドーパントの拡散によって基板内に極浅ドーパント領域を形成して（ブロック６２０、例えば、図２Ｃ）、基板の第１の導電性材料を含む導電層の一部を曝露させてもよい。金属層が、次いで、基板の上に形成されてもよい（ブロック６３０、例えば、図２Ｄ）。金属層を次に熱処理して、金属層から基板内への金属の拡散によって基板内にオーミックコンタクト領域を形成してもよい（ブロック６４０、例えば、図２Ｅ～２Ｆ）。ある特定の実施形態において、金属層の残留物を除去してもよい（ブロック６５０、例えば図２Ｇ）。代替の実施形態において、金属層は、図６Ｂに示すように、ドーパント層を熱処理する前に形成されてもよい。

【００７７】

図６Ｂにおいて、プロセスフロー６２は、基板上にドーパント層を形成することから開

始する（ブロック６１０、例えば、図１Ｂ）。次に、金属層が、次いで、ドーパント層の上に形成されてもよい（ブロック６３０、例えば、図１Ｃ）。その後、ドーパント層及び金属層の両方を熱処理して、基板内に極浅ドーパント領域及びオーミックコンタクト領域を形成してもよい（ブロック６４２、例えば、図１Ｄ～１Ｅ）。

【００７８】

図６Ｃにおいて、プロセスフロー６４は、処理チャンバ内に基板を装填することから開始し、ここで基板は、フィン又はナノワイヤ構造等の半導体の隆起フィーチャを備える（ブロック６０５、例えば、図４Ａ）。次に、ドーパント層を原子層堆積（ＡＬＤ）によって隆起フィーチャ上に形成し（ブロック６１４、例えば、図４Ｂ）、続いて、隆起フィーチャ上に金属層を形成してもよい（ブロック６３４、例えば、図４Ｂ）。その後、ドーパント層を熱処理して、隆起フィーチャ内に極浅ドーパント領域を形成してもよい（ブロック６２０、例えば、図４Ｃ）。金属層を次いで熱処理して、隆起フィーチャ内にオーミックコンタクト領域を形成してもよい（ブロック６４０、例えば、図４Ｃ）。ある特定の実施形態において、上記２つの熱処理、一方はドーパント層のためであり、他方は金属層のためのものは、ドーパント及び金属の同時拡散を可能にするよう、単一の熱処理として実施されてもよい。

【００７９】

本発明の様々な実施形態による、基板上にドーパント層を堆積させるための例示的な方法をここで説明する。

【００８０】

一実施形態によれば、ホウ素ドーパント層は、酸化ホウ素、窒化ホウ素、又は酸窒化ホウ素を含んでもよい。他の実施形態によれば、ホウ素ドーパント層は、酸化物層、窒化物層、又は酸窒化物層の形態のホウ素ドープ高ｋ材料を含有するか、又はそれからなってもよい。一実施例において、酸化ホウ素ドーパント層は、ａ）ＡＬＤプロセスを実行するために構成されるプロセスチャンバ内に基板を提供することと、ｂ）気相ホウ素アミド又は有機ボラン前駆体に基板を曝露することと、ｃ）プロセスチャンバをパージ／排気することと、ｄ）H_2O、O_2、又はO_3、それらの組み合わせを含有する反応ガスに基板を曝露することと、ｅ）プロセスチャンバをパージ／排気することと、ｆ）酸化ホウ素ドーパント層が所望の厚さを有するまでステップｂ）～ｅ）を任意の回数繰り返すこととによって、ＡＬＤによって堆積させてもよい。他の実施形態によれば、窒化ホウ素ドーパント層は、ステップｄ）においてNH_3を含有する反応ガスを用いて堆積させてもよく、又は、酸窒化ホウ素ドーパント層は、ステップｄ）において、１）H_2O、O_2、若しくはO_3、及びNH_3、或いは２）ＮＯ、NO_2、若しくはN_2O、並びに任意選択によりH_2O、O_2、O_3、及びNH_3のうちの１つ以上を含有する反応ガスを用いて堆積させてもよい。

【００８１】

本発明の実施形態によれば、ホウ素アミドは、$LnB(NR_1R_2)_3$の形態のホウ素化合物を含んでもよく、ここで、Ｌは中性ルイス塩基であり、ｎは０又は１であり、Ｒ１及びＲ２のそれぞれは、アルキル、アリール、フルオロアルキル、フルオロアリール、アルコキシアルキル、及びアミノアルキルから選択されてもよい。ホウ素アミドの例は、$B(NMe_2)_3$、$(Me_3)B(NMe_2)_3$、及び$B[N(CF_3)_2]_3$を含む。本発明の実施形態によれば、有機ボランは、$Ln\ BR_1R_2R_3$の形態のホウ素化合物を含んでもよく、ここで、Ｌは中性ルイス塩基であり、ｎは０又は１であり、Ｒ１、Ｒ２、及びＲ３のそれぞれは、アルキル、アリール、フルオロアルキル、フルオロアリール、アルコキシアルキル、及びアミノアルキルから選択されてもよい。ホウ素アミドの例は、BMe_3、$(Me_3N)BMe_3$、$B(CF_3)_3$、及び$(Me_3N)B(C_6F_3)$を含む。

【００８２】

一実施形態によれば、ヒ素ドーパント層は、酸化ヒ素、窒化ヒ素、又は酸窒化ヒ素を含んでもよい。他の実施形態によれば、ヒ素ドーパント層は、酸化物層、窒化物層、又は酸窒化物層の形態のヒ素ドープ高ｋ材料を含有するか、又はそれからなってもよい。一実施

例において、酸化ヒ素ドーパント層は、ａ）ＡＬＤプロセスを実行するために構成されるプロセスチャンバ内に基板を提供することと、ｂ）ヒ素を含有する気相前駆体に基板を曝露することと、ｃ）プロセスチャンバをパージ／排気することと、ｄ）H_2O、O_2、又はO_3、それらの組み合わせに基板を曝露することと、ｅ）プロセスチャンバをパージ／排気することと、ｆ）酸化ヒ素ドーパント層が所望の厚さを有するまでステップｂ）～ｅ）を任意の回数繰り返すこととによって、ＡＬＤによって堆積させてもよい。他の実施形態によれば、窒化ヒ素ドーパント層は、ステップｄ）においてNH_3を用いて堆積させてもよいか、又は、酸窒化ヒ素ドーパント層は、ステップｄ）において以下を用いて堆積させてもよい。１）H_2O、O_2、若しくはO_3、及びNH_3、又は、２）ＮＯ、NO_2、若しくはN_2O、並びに任意選択により、H_2O、O_2、O_3、及びNH_3のうちの１つ以上。本発明の幾つかの実施形態によれば、ヒ素を含有する気相前駆体は、ハロゲン化ヒ素、例えば、$AsCl_3$、$AsBr_3$、又はAsI_3を含んでもよい。

【００８３】

一実施形態によれば、リンドーパント層は、酸化リン、窒化リン、又は酸窒化リンを含んでもよい。他の実施形態によれば、リンドーパント層は、酸化物層、窒化物層、又は酸窒化物層の形態のリンドープ高ｋ材料を含有するか、又はそれからなってもよい。一実施例において、酸化リンドーパント層は、ａ）ＡＬＤプロセスを実行するために構成されるプロセスチャンバ内に基板を提供することと、ｂ）リンを含有する気相前駆体に基板を曝露することと、ｃ）プロセスチャンバをパージ／排気することと、ｄ）H_2O、O_2、又はO_3、それらの組み合わせを含有する反応ガスに基板を曝露することと、ｅ）プロセスチャンバをパージ／排気することと、ｆ）酸化ホウ素ドーパント層が所望の厚さを有するまでステップｂ）～ｅ）を任意の回数繰り返すこととによって、ＡＬＤによって堆積させてもよい。他の実施形態によれば、窒化リンドーパント層は、ステップｄ）においてNH_3を含有する反応ガスを用いて堆積させてもよいか、又は、酸窒化リンドーパント層は、ステップｄ）において以下を含有する反応ガスを用いて堆積させてもよい。１）H_2O、O_2、若しくはO_3、及びNH_3、又は、２）ＮＯ、NO_2、若しくはN_2O、並びに任意選択により、H_2O、O_2、O_3、及びNH_3のうちの１つ以上。本発明の幾つかの実施形態によれば、リンを含有する気相前駆体は、$[(CH_3)_2N]_3PO$、$P(CH_3)_3$、PH_3、$OP(C_6H_5)_3$、$OPCl_3$、PCl_3、PBr_3、$[(CH_3)_2N]_3P$、$P(C_4H_9)_3$を含んでもよい。

【００８４】

本発明の例示的な実施形態を以下に要約する。他の実施形態も、本明細書の全文及び添付する請求項から理解することができる。

【００８５】

実施例１．基板を処理する方法であって、半導体の隆起フィーチャを含む基板を処理チャンバ内に装填することと、原子層堆積（ＡＬＤ）によって隆起フィーチャ上にコンフォーマルドーパント層を形成することと、隆起フィーチャの上に金属層を形成することと、ドーパント層を熱処理して、ドーパント層から隆起フィーチャ内へのドーパントの拡散によって隆起フィーチャ内に極浅ドーパント領域を形成することと、金属層を熱処理して、金属層から隆起フィーチャ内への金属の拡散によって隆起フィーチャ内にオーミックコンタクト領域を形成することと、を含む方法。

【００８６】

実施例２．ドーパント層を熱処理することは、金属層を熱処理することの前に行われる、実施例１の方法。

【００８７】

実施例３．ドーパント層は、ドーパントの酸化物、ドーパントの窒化物、又はドーパントの酸窒化物を含み、オーミックコンタクト領域は、金属シリサイドを含む、実施例１又は２のうちの１つの方法。

【００８８】

実施例４．ドーパントは、ホウ素（Ｂ）、アルミニウム（Ａｌ）、ガリウム（Ｇａ）、

インジウム（Ｉｎ）、及びタリウム（Ｔｌ）、窒素（Ｎ）、リン（Ｐ）、ヒ素（Ａｓ）、アンチモン（Ｓｂ）、及びビスマス（Ｂｉ）からなる群から選択され、金属は、チタン（Ｔｉ）、ニッケル（Ｎｉ）、白金（Ｐｔ）、又はタングステン（Ｗ）を含む、実施例１～３のうちの１つの方法。

【００８９】

実施例５．更に、金属層を熱処理した後、基板から金属層の残留物を除去することを含む、実施例１～４のうちの１つの方法。

【００９０】

実施例６．極浅ドーパント領域及びオーミックコンタクト領域は、基板において部分的に重なり、極浅ドーパント領域は、オーミックコンタクト領域よりも基板内に更に延在する、実施例１～５のうちの１つの方法。

【００９１】

実施例７．半導体デバイスを形成するための方法であって、基板上のシリコン（Ｓｉ）フィーチャと直接接触するドーパント層を形成することと、Ｓｉフィーチャ内に金属シリサイドを形成する金属を含有する金属層をドーパント層上に形成することと、熱処理を実施して、基板内へのドーパント及び金属の拡散によって、極浅ドーパント領域及び金属シリサイド領域を形成することであって、熱処理は基板をアニーリング温度に加熱することを含む、ことと、を含み、ドーパント層を形成した後、且つ熱処理の前に、基板はアニール温度未満に維持される、方法。

【００９２】

実施例８．ドーパント層を形成することは、原子層堆積（ＡＬＤ）によって基板の上にドーパント層をコンフォーマルに堆積させることを含む、実施例７の方法。

【００９３】

実施例９．ドーパント層を形成することは、ドーパントの酸化物、窒化物、酸窒化物を堆積させることを含む、実施例７又は８のうちの１つの方法。

【００９４】

実施例１０．ドーパント層を形成することは、基板を気相ホウ素アミド又は有機ボラン前駆体に曝露することを含む、実施例７～９のうちの１つの方法。

【００９５】

実施例１１．ドーパント層を形成することは、基板をヒ素又はリンを含有する気相前駆体に曝露することを含む、実施例７～１０のうちの１つの方法。

【００９６】

実施例１２．Ｓｉフィーチャは、隆起フィーチャを含む、実施例７～１１のうちの１つの方法。

【００９７】

実施例１３．ドーパント層は、基板の１つを超える面を被覆する、実施例７～１２のうちの１つの方法。

【００９８】

実施例１４．ドーパントは、ホウ素（Ｂ）、アルミニウム（Ａｌ）、ガリウム（Ｇａ）、インジウム（Ｉｎ）、及びタリウム（Ｔｌ）、窒素（Ｎ）、リン（Ｐ）、ヒ素（Ａｓ）、アンチモン（Ｓｂ）、及びビスマス（Ｂｉ）からなる群から選択され、金属は、チタン（Ｔｉ）、ニッケル（Ｎｉ）、白金（Ｐｔ）、又はタングステン（Ｗ）を含む、実施例７～１３のうちの１つの方法。

【００９９】

実施例１５．アニーリング温度は、４５０℃～６５０℃の間である、実施例７～１４のうちの１つの方法。

【０１００】

実施例１６．基板を処理する方法であって、基板を処理チャンバ内に装填することであって、基板は、側壁を有する垂直凹部を備え、側壁は、側壁の主面から横方向に突出するフィーチャを備え、フィーチャは、曝露される少なくとも３つの面を有する、ことと、第

１の温度範囲で原子層堆積（ＡＬＤ）によってフィーチャの上にドーパント層を形成することであって、ドーパント層は、フィーチャの少なくとも３つの面をコンフォーマルに被覆する、ことと、第２の温度範囲でフィーチャの上に金属層を形成することと、基板を第１の温度範囲及び第２の温度範囲よりも高く維持することによってドーパント層を熱処理して、フィーチャ内に極浅ドーパント領域を形成することと、基板を第１の温度範囲及び第２の温度範囲よりも高く維持することによって金属層を熱処理して、フィーチャ内にオーミックコンタクト領域を形成することと、を含む、方法。

【０１０１】

実施例１７．金属層は、ドーパント層と直接接触する、実施例１６の方法。

【０１０２】

実施例１８．ドーパント層を熱処理することは、金属層を形成することの前に行われ、金属層は、フィーチャと直接接触する、実施例１６又は１７のうちの１つの方法。

【０１０３】

実施例１９．ドーパント層を熱処理すること又は金属層を熱処理することは、不活性雰囲気下又は酸化性雰囲気において行われる、実施例１６～１８のうちの１つの方法。

【０１０４】

実施例２０．フィーチャはシリコン（Ｓｉ）を含み、オーミックコンタクト領域は金属シリサイドを含む、実施例１６～１９のうちの１つの方法。

【０１０５】

本発明について複数の例示的な実施形態を参照しながら記述してきたが、限定的な意味で解釈されることは意図していない。例示的な実施形態の様々な変更及び組み合わせ、並びに本発明の他の実施形態は、上の記述を参照すれば当業者には明らかになろう。従って、添付の請求項はかかる変更又は実施形態を包含することを意図している。

【図面】

【図１Ａ】



FIG. 1A

【図１Ｂ】

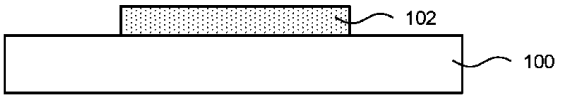

FIG. 1B

【図１Ｃ】

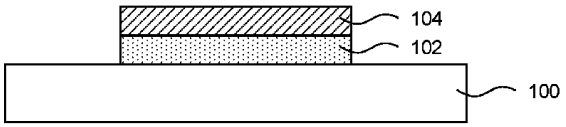

FIG. 1C

【図１Ｄ】

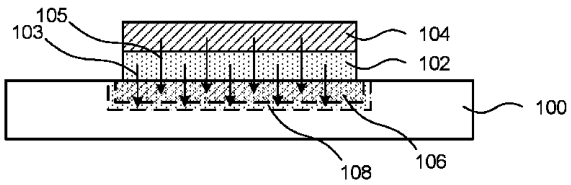

FIG. 1D

【図１Ｅ】

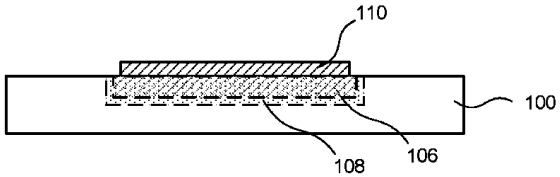

FIG. 1E

【図１Ｆ】

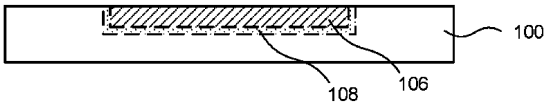

FIG. 1F

【図２Ａ】

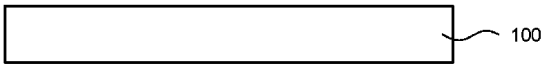

FIG. 2A

【図２Ｂ】

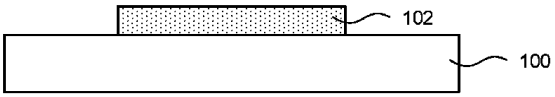

FIG. 2B

【図２Ｃ】

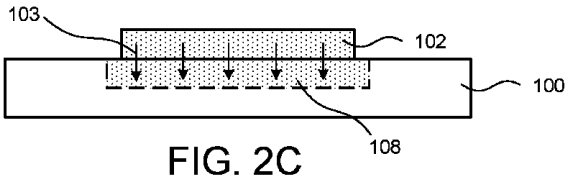

FIG. 2C

【図２Ｄ】

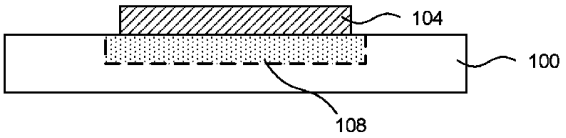

FIG. 2D

【図２Ｅ】

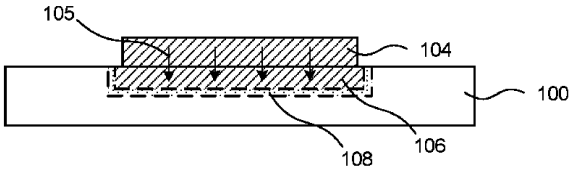

FIG. 2E

【図２Ｆ】

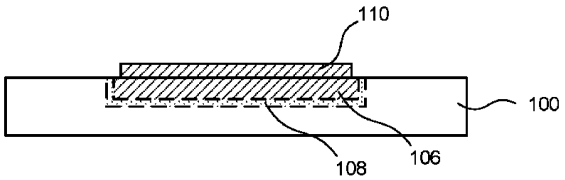

FIG. 2F

【図２Ｇ】

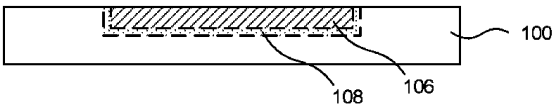

FIG. 2G

【図３Ａ】

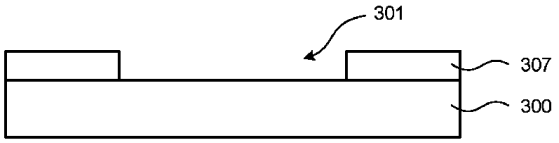

FIG. 3A

【図３Ｂ】

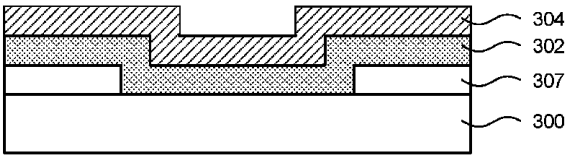

FIG. 3B

【図３Ｃ】

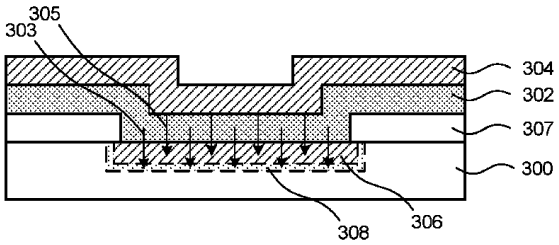

FIG. 3C

【図３Ｄ】

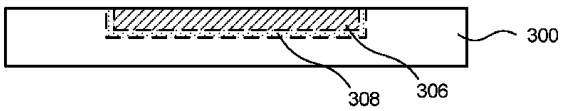

FIG. 3D

【図４Ａ】

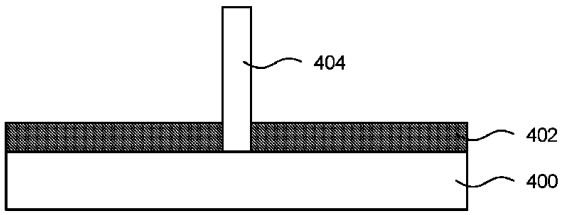

FIG. 4A

【図４Ｂ】

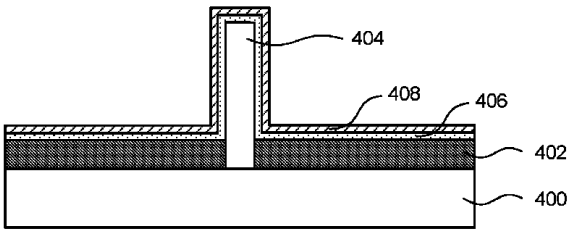

FIG. 4B

【図４Ｃ】

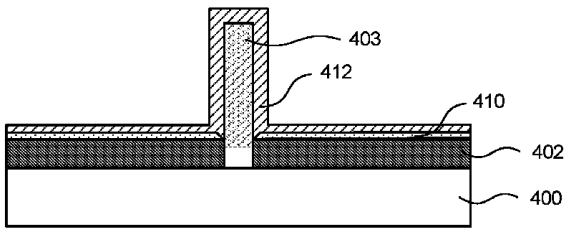

FIG. 4C

【図４Ｄ】

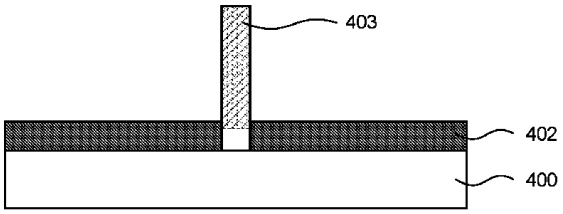

FIG. 4D

【図５Ａ】

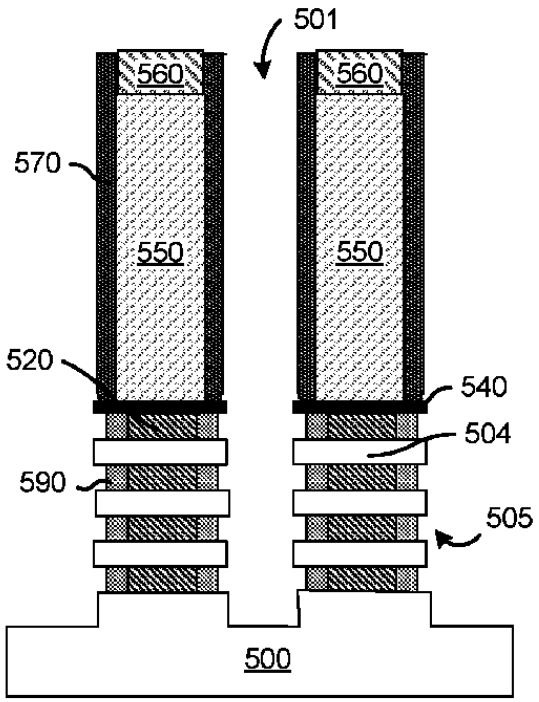

FIG. 5A

【図５Ｂ】

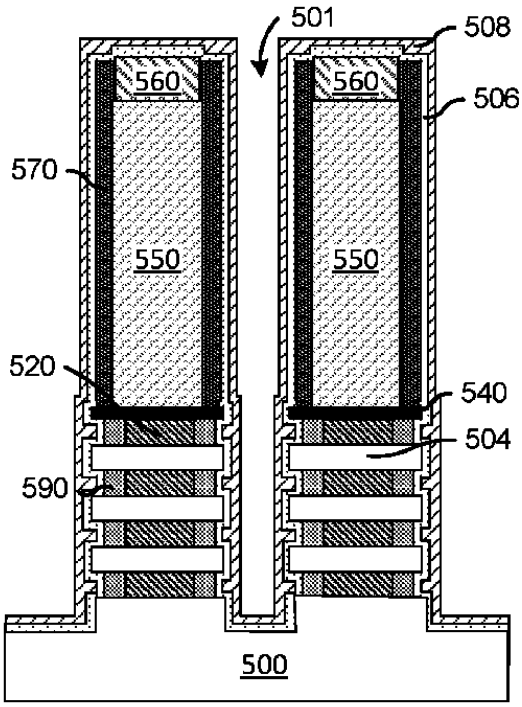

FIG. 5B

【図５Ｃ】

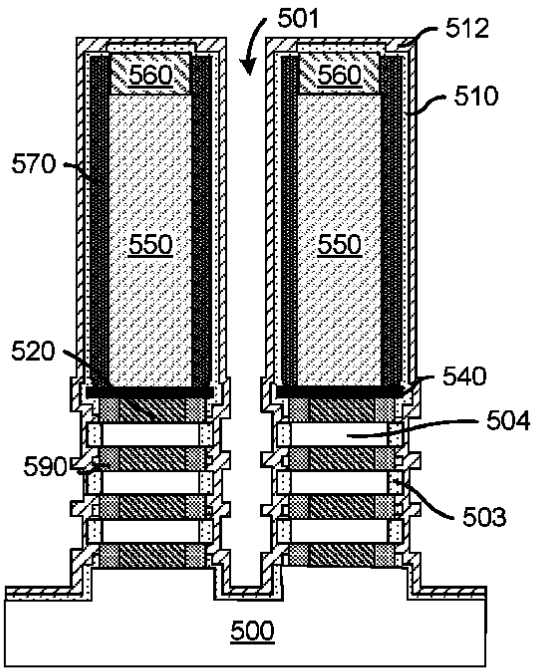

FIG. 5C

【図５Ｄ】

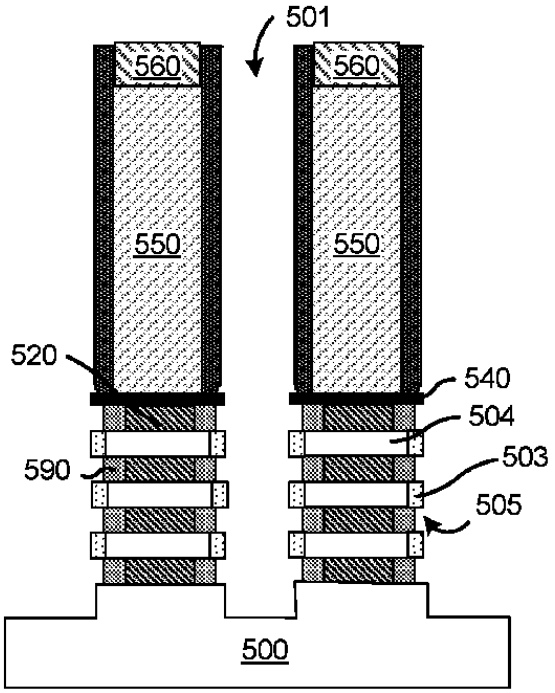

FIG. 5D

【図５Ｅ】

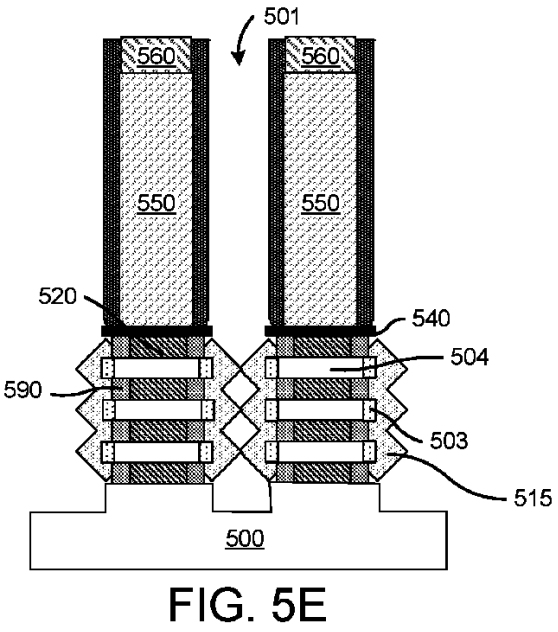

FIG. 5E

【図６Ａ】

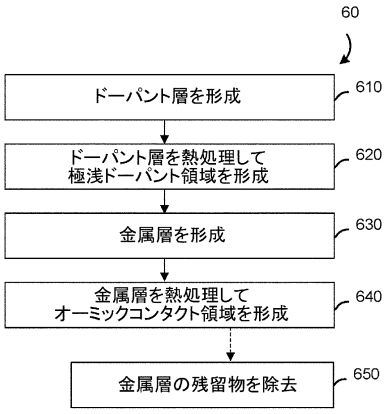

図 6A

【図６Ｂ】

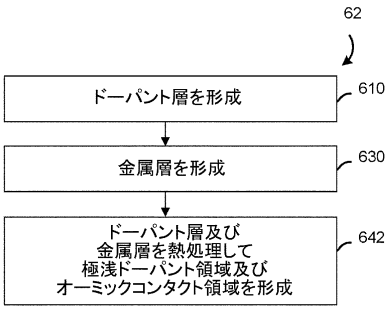

図 6B

【図６Ｃ】

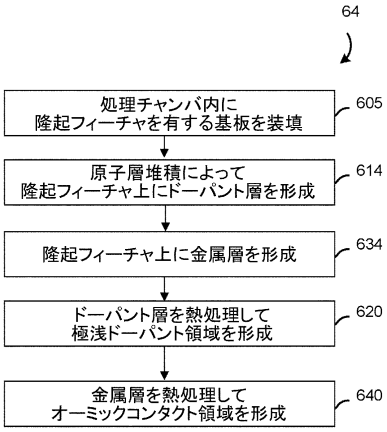
64
処理チャンバ内に
隆起フィーチャを有する基板を装填
605
原子層堆積によって
隆起フィーチャ上にドーパント層を形成
614
隆起フィーチャ上に金属層を形成
634
ドーパント層を熱処理して
極浅ドーパント領域を形成
620
金属層を熱処理して
オーミックコンタクト領域を形成
640

図 6C

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2022/039917

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/225(2006.01)i; **H01L 21/285**(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 21/225(2006.01); H01L 21/02(2006.01); H01L 21/22(2006.01); H01L 21/329(2006.01); H01L 21/336(2006.01); H01L 29/36(2006.01); H01L 29/78(2006.01); H01L 29/872(2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models
Japanese utility models and applications for utility models

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS(KIPO internal) & Keywords: atomic layer deposition (ALD), metal, dopant, thermally treating, ohmic contact

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2017-0316933 A1 (ASM IP HOLDING B.V.) 02 November 2017 (2017-11-02) paragraph [0041], claim 1 and figure 2	1-20
A	US 2013-0001657 A1 (CHENG-WEI CHENG et al.) 03 January 2013 (2013-01-03) paragraphs [0027]-[0031] and figures 2-5	1-20
A	US 2010-0221903 A1 (DMITRY POPLAVSKYY et al.) 02 September 2010 (2010-09-02) the entire document	1-20
A	US 2012-0292733 A1 (DONGPING WU et al.) 22 November 2012 (2012-11-22) the entire document	1-20
A	US 6342422 B1 (SHYE-LIN WU) 29 January 2002 (2002-01-29) the entire document	1-20

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
28 November 2022	**28 November 2022**
Name and mailing address of the ISA/KR **Korean Intellectual Property Office** **189 Cheongsa-ro, Seo-gu, Daejeon** **35208, Republic of Korea** Facsimile No. **+82-42-481-8578**	Authorized officer **JANG, Gi Jeong** Telephone No. **+82-42-481-8364**

Form PCT/ISA/210 (second sheet) (July 2022)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/US2022/039917

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
US 2017-0316933 A1	02 November 2017	KR 10-2017-0124470 A	10 November 2017
		KR 10-2374045 B1	14 March 2022
		TW 201805998 A	16 February 2018
		TW 202137291 A	01 October 2021
		TW I731059 B	21 June 2021
		TW I753834 B	21 January 2022
		US 10032628 B2	24 July 2018
		US 10665452 B2	26 May 2020
		US 2018-0308686 A1	25 October 2018
US 2013-0001657 A1	03 January 2013	US 2013-0001659 A1	03 January 2013
		US 8822317 B2	02 September 2014
US 2010-0221903 A1	02 September 2010	CN 102017164 A	13 April 2011
		CN 102782810 A	14 November 2012
		CN 102782810 B	12 August 2015
		EP 2266133 A2	29 December 2010
		EP 2543062 A1	09 January 2013
		KR 10-2010-0124823 A	29 November 2010
		US 2009-0239330 A1	24 September 2009
		US 7704866 B2	27 April 2010
		US 8361834 B2	29 January 2013
		WO 2009-117007 A2	24 September 2009
		WO 2009-117007 A3	04 November 2010
		WO 2011-109242 A1	09 September 2011
US 2012-0292733 A1	22 November 2012	CN 101771088 A	07 July 2010
		WO 2011-088736 A1	28 July 2011
US 6342422 B1	29 January 2002	US 5977561 A	02 November 1999
		US 6156613 A	05 December 2000
		US 6177323 B1	23 January 2001
		US 6190977 B1	20 February 2001
		US 6294797 B1	25 September 2001

Form PCT/ISA/210 (patent family annex) (July 2022)

フロントページの続き

(51)国際特許分類	FI		テーマコード（参考）
	H01L 21/225	Q	
	H01L 21/225	N	

MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CV,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IQ,IR,IS,IT,JM,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

５３８ フリーモント ベイヴュー ドライブ ２８５９

Ｆターム（参考） 4M104 AA01 AA02 AA03 AA04 AA05 BB21 BB22 BB25 BB28 DD26
DD28 DD33 DD43 DD78 DD79 DD83 DD84 DD91 GG06 GG09 HH04
5F140 AA13 AA39 BA01 BA03 BA05 BA06 BA07 BB05 BB06 BC12
BC15 BG11 BG14 BG51 BG52 BG53 BH06 BH21 BJ08 BK16 BK18
BK20 BK33 BK34 BK38 CB04