



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 10 2004 002 908 A1** 2005.09.01

(12)

Offenlegungsschrift

(21) Aktenzeichen: **10 2004 002 908.3**

(22) Anmeldetag: **20.01.2004**

(43) Offenlegungstag: **01.09.2005**

(51) Int Cl.7: **H01L 23/29**

**H01L 29/84, B81C 1/00, B81B 3/00,
G01C 19/56**

(71) Anmelder:

Infineon Technologies AG, 81669 München, DE

(74) Vertreter:

**Müller - Hoffmann & Partner Patentanwälte, 81667
München**

(72) Erfinder:

**Schmidt, Gerhard, Dr., Wernberg-Wudmath, AT;
Zelsacher, Rudolf, Klagenfurt, AT; Bär, Michael,
Mallnitz, AT; Werner, Wolfgang, Dr., 81545
München, DE; Winkler, Bernhard, 80937 München,
DE**

(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:

US 64 04 028 B1

US 61 50 719

US 56 31 496

US 52 50 451

US 51 62 875

US 50 87 959

JP 58145134 A (abstract);

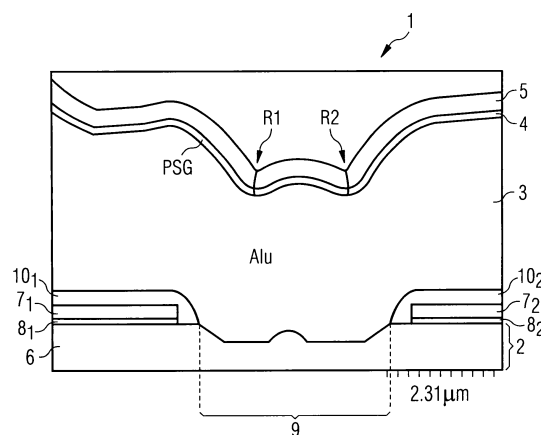
**SZMIDT et al.: 9th Mediterranean Electrochemical
Conference, Tel-Aviv, Israel, Proceedings, IEEE,
Vol. 1, S. 345-348, Mai 1998;**

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gemäß § 44 PatG ist gestellt.

(54) Bezeichnung: **Halbleiterbauelement sowie mikromechanische Struktur**

(57) Zusammenfassung: Ein Halbleiterbauelement (1) weist ein Substrat, ein aktives Gebiet (2), das in/auf dem Substrat ausgebildet ist, und eine Passivierungsschicht (5), die zumindest oberhalb eines Teils des aktiven Gebiets (2) vorgesehen ist, auf. Die Passivierungsschicht (5) besteht wenigstens teilweise aus amorphem, mit Wasserstoff dotiertem Kohlenstoff. Das Vorsehen einer derartigen Passivierungsschicht ermöglicht einen wirkungsvollen Schutz des Halbleiterbauelements (1) gegenüber Umwelteinflüssen.



Beschreibung

[0001] Die Erfindung betrifft ein Halbleiterbauelement sowie eine mikromechanische Struktur.

Stand der Technik

[0002] Halbleiterbauelemente weisen oberhalb der elektrisch aktiven Bereiche in der Regel eine Passivierungsschicht auf, die aus mehreren Unterschichten bestehen kann. Die Passivierungsschicht dient in erster Linie dazu, die Langzeitzuverlässigkeit der Halbleiterbauelemente sicherzustellen. So schützt die Passivierungsschicht das Halbleiterbauelement vor Eindringen von Feuchtigkeit oder ionischen Verunreinigungen. Ein Eindringen von Feuchtigkeit in den Randbereich des Chips würde beispielsweise zu einem Nachlassen der Sperrfähigkeit des Halbleiterbauelements führen. Alkalische Kontaminationen hingegen (beispielsweise Na^+ und K^+) können in MOS-Bauelementen durch ihre hohe Mobilität im Gateoxid zur Drift der Einsatzspannung führen.

[0003] Die Passivierungsschicht sollte so ausgelegt sein, dass sie den Spitzenfeldstärken an der Oberfläche des Halbleiterbauelements standhalten kann. Derartige Spitzenfeldstärken können je nach Ausführung des Halbleiterbauelements die Volumendurchbruchfeldstärke (bei Silizium ca. 200 kV/cm) weit übersteigen.

[0004] Die Passivierungsschicht besteht üblicherweise aus Si_3N_4 . Dieses Material zeichnet sich dadurch aus, dass es das Eindringen von Feuchtigkeit sowie alkalische Kontaminationen wirkungsvoll verhindert. Um eine gute Haftung der Si_3N_4 -Passivierungsschicht auf dem Halbleiterbauelement zu gewährleisten, wird in der Regel zunächst eine Zwischenschicht (beispielsweise SiO_2) auf das Halbleiterbauelement aufgebracht, und anschließend die Passivierungsschicht auf der Zwischenschicht abgeschieden.

[0005] Fig. 1 zeigt den typischen Schichtaufbau eines Halbleiterbauelements mit Passivierungsschicht: Eine Zelle eines MOS-Leistungstransistors **1** weist ein aktives Gebiet **2**, eine oberhalb des aktiven Gebiets **2** vorgesehene Metallisierungsschicht **3** (vorzugsweise aus Aluminium), eine auf der Metallisierungsschicht **3** aufgebrachte Zwischenschicht **4** (vorzugsweise aus phosphordotiertem Oxid), und eine Passivierungsschicht **5** aus Si_3N_4 auf. In dem in Fig. 1 gezeigten Ausschnitt des aktiven Gebiets **2** ist eine Halbleiterschicht **6** zu sehen, die p- bzw. n-dotierte Gebiete aufweist (in Fig. 1 nicht explizit gezeigt). Zwischen dem aktiven Gebiet **2** und der Metallisierungsschicht **3** sind ein erstes und ein zweites Gate **7₁**, **7₂** vorgesehen, die durch eine erste und zweite Gateoxidschicht **8₁**, **8₂** gegenüber dem aktiven Gebiet **2** elektrisch isoliert sind. Der obere Bereich

des ersten und zweiten Gates **7₁**, **7₂** ist von einer ersten und zweiten Isolierschicht **10₁**, **10₂** bedeckt, beispielsweise BPSG (Bor-Phosphor-Silikatglas). Die Metallisierungsschicht **3** dient zur Kontaktierung der Halbleiterschicht **6**, wobei die Kontaktierung über ein Kontaktloch **9** erfolgt.

[0006] Die Zwischenschicht **4** sowie die Passivierungsschicht **5** werden gewöhnlicherweise mittels eines PECVD-Verfahrens (Plasma Enhanced Chemical Vapour Deposition) durch Hochfrequenzanregung eines Precursors abgeschieden. Die Prozesstemperatur wird hierbei so gewählt, dass entsprechende Einflüsse auf die Metallisierungsschicht **3** so gering wie möglich sind.

[0007] Da die Oberflächenstruktur des aktiven Gebiets **2** nicht planar verläuft, sondern insbesondere im Bereich des Kontaktlochs **9** Stufen bzw. Kanten aufweist, weist die Passivierungsschicht **5** oberhalb des Kontaktlochs **9** ebenfalls gewisse „Stufen“ auf. Diese „Stufen“ können jedoch leicht zu Rissbildungen innerhalb der Passivierungsschicht **5** führen, die in Fig. 1 mit den Bezugsziffern R1, R2 gekennzeichnet sind.

[0008] Die Risse rühren unter anderem von einem relativ hohen mechanischen Stress her, den Passivierungsschichten, die mittels eines PECVD-Verfahrens abgeschieden werden, aufweisen. Der mechanische Stress weist typischerweise Werte von bis zu 200 MPa Druckspannung („Kompressiver Stress“) bzw. 500 MPa Zugspannung („Tensiler Stress“) auf. Insbesondere tensiler Stress ist kritisch, da dieser sehr leicht zu einem Abplatzen der Passivierungsschicht führen kann. Um langzeitstabile Passivierungsschichten herstellen zu können, ist es daher wünschenswert, Stresswerte zu begrenzen bzw. zu verringern. Ein Verringern von mechanischem Stress kann über geeignetes Einstellen der Prozessparameter des PECVD-Verfahrens zur Abscheidung der Passivierungsschicht erzielt werden.

[0009] Jedoch kann selbst eine Prozessparameter-Optimierung Risse in Passivierungsschichten nicht vermeiden, und es kommt zu einem Eintritt von Feuchtigkeit bzw. alkalischen Kontaminationen in das Halbleiterbauelement. Damit kann trotz Aufbringen einer Passivierungsschicht die Langzeit-Zuverlässigkeit des Halbleiterbauteils nicht ausreichend sichergestellt werden. Ferner tritt das Problem auf, dass der hohe Passivierungsstress zur Ausbildung von „Voids“ (Hohlräumen) in der Metallisierungsschicht **3** führt, was durch die Zwischenschicht **4** nur teilweise kompensiert werden kann.

[0010] Passivierungsschichten spielen auch auf dem Gebiet der Mikromechanik eine große Rolle. Zum Schutz der mikromechanischen Struktur gegenüber Umwelteinflüssen wird deren Oberfläche in der

Regel wenigstens teilweise mit einer Passivierungsschicht überzogen. Die Passivierungsschicht bietet beispielsweise Schutz gegen mechanische Belastungen, chemische Korrosion und gegen Feuchtigkeit.

[0011] Da der Einfluss der Passivierungsschicht auf die mechanischen Eigenschaften der mikromechanischen Struktur möglichst gering sein soll, ist es vorteilhaft, entsprechende Passivierungsschichten so dünn wie möglich zu halten (typischerweise kleiner als 100 nm).

[0012] Wie bereits erwähnt wurde, ist es aus der Halbleitertechnik bekannt, Passivierungsschichten aus Siliziumnitrid mit einer Dicke von mehreren 100 nm zu verwenden. Derartige Passivierungsschichten sind im Zusammenhang mit mikromechanischen Strukturen nur sehr eingeschränkt einsetzbar: So sind beispielsweise die mechanischen Eigenschaften, die vom Herstellungsprozess der Passivierungsschichten abhängen, bei hohen Temperaturbelastungen nicht ausreichend langzeitstabil. Weiterhin ist infolge der hohen Schichtdicke der Passivierungsschicht der mechanische Einfluss derselben auf die mikromechanische Struktur groß. Werden die Schichtdicken verringert (Schichtdicke kleiner als 100 nm), um den mechanischen Einfluss zu reduzieren, besteht wiederum die Gefahr, dass Löcher in der Passivierungsschicht vorhanden sind, und damit die Abdichtfunktion derselben gegen Feuchtigkeit/Kontamination verloren geht.

[0013] Alternativ zu Siliziumnitrid ist es auch bekannt, Titanitrid zur Passivierung mikromechanischer Strukturen einzusetzen. Dieses Material weist jedoch den Nachteil auf, dass aufgrund der (teilweise) metallischen Eigenschaften eine nur unzureichende elektrische Isolierung erzielt werden kann. Ferner werden bei zu großer mechanischer Belastung plastische Verformungen in der Passivierungsschicht erzeugt, die wiederum zu einer Drift der mikromechanischen Struktur führen.

Aufgabenstellung

[0014] Die der Erfindung zugrunde liegende Aufgabe ist, ein Halbleiterbauelement bzw. eine mikromechanische Struktur anzugeben, bei denen die oben genannten Probleme vermieden werden.

[0015] Zur Lösung der Aufgabe stellt die Erfindung ein Halbleiterbauelement gemäß Patentanspruch 1 bereit. Ferner stellt die Erfindung eine mikromechanische Struktur gemäß Patentanspruch 9 bereit. Vorteilhafte Ausführungen bzw. Weiterbildungen des Erfindungsgedankens finden sich in jeweiligen Unteransprüchen.

[0016] Das erfindungsgemäße Halbleiterbauelement weist ein Substrat, ein aktives Gebiet, das in/auf

dem Substrat ausgebildet ist, und eine Passivierungsschicht, die zumindest oberhalb eines Teils des aktiven Gebiets vorgesehen ist, auf. Ein wesentlicher Aspekt der Erfindung ist, dass die Passivierungsschicht wenigstens teilweise aus amorphem, mit Wasserstoff dotiertem Kohlenstoff besteht.

[0017] Die Passivierungsschicht deckt vorzugsweise das gesamte aktive Gebiet ab. Üblicherweise ist die Passivierungsschicht auch oberhalb des Randgebiets des Halbleiterbauelements vorgesehen, deckt als die gesamte Oberfläche des Halbleiterbauelements ab.

[0018] Unter dem Begriff „aktives Gebiet“ wird hierbei derjenige Teil des Substrats bzw. der darin/darauf ausgebildeten Halbleitergebiete verstanden, in dem (während des Betriebs des Halbleiterbauelements) Ladungsträger bewegt werden können. So umfasst der Begriff "aktives Gebiet" insbesondere Source-, Körper- Drift- oder Drain-Gebiete; in einem erweiterten Sinne sind auch auf den Halbleiterschichten aufgebrachte Isolationsschichten bzw. als Gate dienende Leiterschichten als Teile des aktiven Gebiets interpretierbar.

[0019] Die Verwendung von amorphem, wasserstoffhaltigem Kohlenstoff als Passivierungsmaterial weist die Vorteile einer guten Resistenz gegenüber Eindringen von Feuchtigkeit und Fremdionen sowie einer hohen elektrischen Robustheit auf. Ferner zeigt ein derartiges Passivierungsmaterial einen relativ zu Si_3N_4 -Schichten geringen mechanischen Stress, womit insbesondere an Stufen/Kanten innerhalb der Passivierungsschicht das Risiko der Rissbildung verringert werden kann. Unter geeigneten Abscheidebedingungen besitzen derartige Kohlenstoffschichten diamantartige Eigenschaften, was ihnen die synonyme Bezeichnung „DLC“ (Diamond-Like Carbon) eingebracht hat.

[0020] Gemäß der Literatur (2) weisen amorphe, wasserstoffhaltige Kohlenstoffschichten kompressive Stresswerte auf, die in der gleichen Größenordnung wie die für Si_3N_4 -Schichten liegen, wobei Stresswerte innerhalb eines Bereichs von 500 MPa bis 7 GPa zu erwarten sind. Eine im Zusammenhang mit der Erfindung gewonnene Erkenntnis ist, dass die tatsächlichen kompressiven Stresswerte für amorphe, wasserstoffhaltige Kohlenstoffschichten weitaus geringer sind als in der Literatur angegeben. Diese Erkenntnis beruht auf Messergebnissen, die anhand eines Vergleichs eines Waferbows vor und nach der Abscheidung gewonnen wurden. Dazu wurde ein berührungsloses Wafergeometrie-Messgerät MX203 der Firma Eichhorn und Hausmann, Karlsruhe, verwendet. Die Messungen ergaben für eine 120 nm dicke Si_3N_4 -Schicht und eine Waferdicke von 630 μm einen kompressiven Stresswert in der Größenordnung von etwa 5000 MPa, während bei einer 400 nm dicken er-

findungsgemäßen Kohlenstoffschicht ein kompressiver Stress von etwa 800 MPa ermittelt wurde.

[0021] Die Dicke der Passivierungsschicht eines erfindungsgemäßen Halbleiterbauelements sollte in einem Bereich liegen, der sich von 20 nm bis 1 µm erstreckt. In einer besonders bevorzugten Ausführungsform beträgt die Dicke der Passivierungsschicht in etwa 300 nm. Die Erfindung ist jedoch nicht auf diese Werte beschränkt.

[0022] Die Passivierungsschicht kann einerseits direkt auf einer Metallisierungsschicht aufgebracht sein, die zur Kontaktierung des aktiven Gebiets aufgebracht ist. Vorzugsweise ist jedoch zwischen der Passivierungsschicht und der Metallisierungsschicht eine Zwischenschicht vorgesehen, die beispielsweise aus phosphordotiertem Oxid besteht. Diese Zwischenschicht kann entfallen, wenn durch geeignete PECVD-Prozessparameter-Einstellung eine gute Adhäsion der Passivierungsschicht auf der Metallisierungsschicht (vorzugsweise Aluminium) sowie ein hinreichend niedriger Stresswert der Passivierungsschicht gewährleistet ist.

[0023] Die Passivierungsschicht kann bei einer Temperatur oberhalb von 400 °C ausgetempert werden, was eine Verringerung des kompressiven Stresses bewirkt. Vorzugsweise wird über einen Zeitraum von 30 Minuten getempert. Weiterhin sollten die Temperaturen beim Austempern nicht oberhalb von 500 °C liegen, da ansonsten Wasserstoff aus den Kohlenstoffschichten effundiert, was eine Änderung der strukturellen Eigenschaften des Halbleiterbauelements nach sich zieht.

[0024] Wenn ein Abscheideverfahren zur Erzeugung der Passivierungsschicht eingesetzt wird, kann eine gute Haftung der Passivierungsschichten auf Silizium bzw. SiO₂ über die Bildung von SiC-Bindungen an entsprechenden Grenzflächen gewährleistet werden. Da die erfindungsgemäß verwendeten Passivierungsschichten weiterhin chemisch inert und impermeabel gegenüber Flüssigkeiten sind, eignen sie sich sehr gut als Diffusionsbarriere (Literatur (2)). Das PECVD-Verfahren ermöglicht also die Herstellung von pinholefreien röntgenamorphen Schichten mit hoher Dichte. Weiterhin wird eine gute Kantenbedeckung einer Halbleitertopologie ermöglicht.

[0025] Zur Durchführung des PECVD-Verfahrens wird üblicherweise ein Parallelplattenreaktor eingesetzt, bei dem Hochfrequenzleistung kapazitiv in ein Plasma eingekoppelt wird. Als Prozessgas werden hierbei gasförmige Kohlenwasserstoffe verwendet. Übliche Frequenzen liegen bei 13,56 MHz, jedoch sind auch andere Frequenzen, beispielsweise im 100 kHz-Bereich ebenfalls möglich.

[0026] Alternativ zum PECVD-Verfahren können

auch Verfahren eingesetzt werden, die auf einer induktiven Einkopplung der Hochfrequenzleistung, auf eine Gleichstrom-Glimmentladung bei einer ausreichend hohen Gleichspannung (300 – 2000 V), einer Gleichstrom-Glimmentladung unter Verwendung eines heißen Filaments und geringer Spannung (50 V), oder auf einer gepulsten Entladung und magnetischen Beschleunigung von Ionen beruhen. Wiederum andere Verfahren benutzen eine feste Kohlenstoffquelle (Grafit), bei der während der Abscheidung eine (optionale) Wasserstoffzugabe erfolgt. Beispiele hierfür sind Argon-Sputtern, Laserverdampfen und Abscheiden mittels eines Lichtbogens.

[0027] Um elektrische Neutralität zu gewährleisten und parasitäre Leckströme zu vermeiden, sollte der spezifische Widerstand der DLC-Schicht $\rho \geq 10^8 \Omega \text{cm}$ sein.

[0028] Erfindungsgemäß wird also eine Barriere in Form einer DLC-Schicht auf einer Kontaktloch- bzw. Via-Metallisierung mit der dazu korrespondierenden Topologie verwendet, da bei Einsatz von Si₃N₄ kein ausreichender Flankenschutz gewährleistet werden kann. Weiterhin ist es möglich, die DLC-Schichten als Barriere auf elektroaktive Passivierungsschichten (wie amorphes Silizium oder Polysilizium) abzuscheiden.

[0029] Die Erfindung lässt sich auf beliebige Halbleiterbauelemente anwenden, insbesondere auf Transistoren, Dioden, IGBTs, MOS-Strukturen, Cool-MOS-Strukturen, etc. sowie auf Halbleiterbauelemente, die eine Kombination aus diesen Bauteilen bilden.

[0030] Die Erfindung stellt weiterhin eine mikromechanische Struktur bereit, deren Oberfläche bzw. Oberflächenstruktur wenigstens teilweise mit einer Passivierungsschicht zum Schutz der mikromechanischen Struktur gegenüber Umwelteinflüssen bedeckt ist. Die Passivierungsschicht besteht wenigstens teilweise aus amorphem, mit Wasserstoff dotiertem Kohlenstoff.

[0031] Die Dicke der Passivierungsschicht liegt vorzugsweise in einem Bereich zwischen 50 und 100 nm, um den mechanischen Einfluss der Passivierungsschicht auf die mikromechanische Struktur so gering wie möglich zu halten. Trotz dieser geringen Schichtdicke können alle anderen gewünschten Schichteigenschaften, wie Schichtstress, Härte, Dichte, chemische Resistenz, Langzeitstabilität gegenüber Feuchtigkeit und elektrischer Isolation auf Werte getrimmt werden, die für mikromechanische Strukturen benötigt werden bzw. wünschenswert sind.

[0032] Bezüglich des Herstellungsverfahrens der Passivierungsschicht gelten die Ausführungen, die

im Zusammenhang mit Halbleiterbauelementen gemacht wurden, analog. Beispielsweise ist es möglich, nach Abscheiden der DLC-Schicht den mechanischen Stress zu verringern, indem ein Austemperprozess oberhalb von 400 °C durchgeführt wird.

[0033] Somit lässt sich aC:h (amorpher hydrogenisierter Kohlenstoff) als Passivierungsmaterial zum Schutz gegenüber Umwelteinflüssen in der Mikroelektronik bzw. Mikromechanik einsetzen. Die Schichteigenschaften wie Härte, Schichtstress, Schichtdicke, elektrische Leitfähigkeit können beim Herstellungsprozess in einem weiten Bereich eingestellt und an die jeweilige Anwendung angepasst werden. In Langzeit-Belastungsversuchen konnte gezeigt werden, dass aC:h-Schichten von 50 bis 100 nm Dicke hergestellt werden können, die in Feuchtebelastung vergleichbare bzw. sogar höhere Stabilität aufweisen als Siliziumnitrid oder Titanitrid. Eine aC:h-Passivierungsschicht ist damit als Feuchtebarriere für mikromechanische Strukturen gut geeignet. Aufgrund der hohen Dichte ist aC:h ebenfalls eine effektive Barriere gegenüber Ionen und bietet Schutz vor Beschädigung elektrischer Bauelemente durch Ionendiffusion. Die erreichbare hohe Härte von aC:h-Schichten bis hin zu diamantähnlichen Eigenschaften bietet guten Schutz vor mechanischer Zerstörung wie z. B. Kratzern auf der Chipoberfläche.

[0034] Der Schichtstress der Passivierungsschicht auf mechanisch beweglichen Strukturen hat erheblichen Einfluss auf die Rissanfälligkeit bzw. Rissentstehung in der Struktur. In Versuchen mit unterschiedlichen Passivierungsschichten wurde festgestellt, dass z. B. bei Drucksensormembranen die Rissanfälligkeit entscheidend von den mechanischen Eigenschaften der Passivierungsschicht auf der Membran bestimmt wird. Bei Schichten mit geringem Schichtstress ist die Rissanfälligkeit deutlich reduziert im Vergleich zu Schichten mit hohem Schichtstress, bzw. Risse können auch bei starker mechanischer Beanspruchung (z. B. Sägeprozess) vermieden werden. Der Vorteil von aC:h als Passivierungsmaterial im Gegensatz zu den bisher eingesetzten Materialien ist, dass verschiedene positive Schichteigenschaften wie Schichtstress, Härte, Dichte, chemische Resistenz, Langzeitstabilität gegenüber Feuchtebelastung und elektrische Isolation durch geeignete Wahl des Herstellungsprozesses kombiniert werden können. Für andere Anwendungen wie z. B. Beschleunigungssensoren oder Drehratensensoren mit zum Teil sehr komplexen mechanisch beweglichen Strukturen sind die angeführten Eigenschaften bzw. Vorteile von aC:h als Passivierungsmaterial ebenso entscheidend.

[0035] Die Erfindung lässt sich auf beliebige mikromechanische Strukturen anwenden, beispielsweise auf Beschleunigungssensoren, Drucksensoren, Drehratensensoren, Piezo-Elemente oder Ähnliches.

Ausführungsbeispiel

[0036] Die Erfindung wird im Folgenden unter Bezugnahme auf die Figuren in beispielsweise Ausführungsform näher erläutert.

[0037] Es zeigen:

[0038] [Fig. 1](#) eine Querschnittsdarstellung eines Ausschnitts eines planaren MOS-Leistungstransistors mit Passivierungsschicht gemäß dem Stand der Technik;

[0039] [Fig. 2](#) ein Diagramm, das den Zusammenhang zwischen kompressivem Stress einer erfindungsgemäßen Passivierungsschicht und einer Temperaturbehandlung (Austemperprozess) der Passivierungsschicht verdeutlicht;

[0040] [Fig. 3](#) eine bevorzugte Ausführungsform einer erfindungsgemäßen mikromechanischen Struktur.

[0041] In den Figuren sind identische bzw. einander entsprechende Teile mit denselben Bezugsziffern gekennzeichnet.

[0042] Auf den in [Fig. 1](#) gezeigten MOS-Transistor wurde bereits in der Beschreibungseinleitung eingegangen; dieser wird deshalb hier nicht nochmals erklärt. Ein erfindungsgemäßer MOS-Transistor unterscheidet sich von dem in [Fig. 1](#) gezeigten Transistor lediglich dadurch, dass das Material der Passivierungsschicht **5** anstelle von Siliziumnitrid aus amorphem, mit Kohlenstoff dotiertem Wasserstoff besteht. Ferner kann die Zwischenschicht **4** weggelassen werden.

[0043] In [Fig. 2](#) ist der kompressive Stressverlauf innerhalb einer amorphen, mit Wasserstoff dotierten Kohlenstoffschicht gezeigt, die zur Passivierung eines erfindungsgemäßen Halbleiterbauelements eingesetzt wird. Hierbei ist deutlich zu sehen, dass der Stress durch einen Temperprozess reduziert werden kann. Je höher die Tempertemperatur, umso größer die Reduzierung des Stresses. Die Stresswerte wurden hierbei durch Messung des "Waferbows" nach verschiedenen Temperschritten ermittelt. Unter "Waferbow" versteht man die konvexe oder konkave Verwölbung eines Wafers, die beispielsweise durch die mechanische Verspannung (Stress) aus dem aufgetragenen Schichtsystem oder durch unterschiedliche Ausdehnungskoeffizienten verursacht wird. Die Temperatur betrug 30 Minuten.

[0044] Im Folgenden soll unter Bezugnahme auf [Fig. 3](#) ein Beispiel einer erfindungsgemäßen mikromechanischen Struktur näher erläutert werden.

[0045] Ein integrierter, mikromechanisch hergestell-

ter kapazitiver Drucksensor **20** weist ein Substrat **21**, eine darauf aufgebrachte, ca. 0,5 µm dicke Opferschicht **22**, beispielsweise aus Siliziumoxid bestehend, eine darauf aufgebrachte Intermetalloxidschicht **23**, sowie eine darauf aufgebrachte erste Passivierungsschicht **24** auf. Der Drucksensor **20** weist ferner eine Membranschicht **25** auf, die auf der Opferschicht **22** aufgebracht ist und einen in der Opferschicht **22** ausgebildeten Hohlraum **26** abdeckt. Die Membranschicht **25** besteht beispielsweise aus 0,5 bis 1 µm dickem polykristallinem Silizium. Die Intermetalloxidschicht **23** sowie die erste Passivierungsschicht **24** bedecken lediglich einen Randbereich der Membranschicht **25**, so dass eine ausreichende Beweglichkeit der Membranschicht **25** gewährleistet ist. Weiterhin ist innerhalb des Drucksensors **20** ein Anschluss (Pad) **27** zur elektrischen Kontaktierung des Drucksensors **20** vorgesehen. Der Anschluss **27** ist innerhalb der Intermetalloxidschicht **23** ausgebildet, wobei die erste Passivierungsschicht **24** oberhalb des Anschlusses **27** weggeätzt ist. Das Sensorprinzip besteht darin, eine Kapazität zwischen dem Substrat **21** und der Membranschicht **25** zu messen, die in Abhängigkeit des Außendrucks und einer dadurch erfolgten Durchbiegung der Membranschicht **25** verändert wird.

[0046] Erfindungsgemäß wird nun über die Oberfläche des gesamten Drucksensors **20** eine zweite Passivierungsschicht aus amorphem, mit Wasserstoff dotiertem Kohlenstoff **28** aufgebracht, die lediglich oberhalb des Anschlusses **27** eine Öffnung aufweist, um entsprechende Bondkontakte freizulegen. Um den mechanischen Einfluss der zweiten Passivierungsschicht **28** möglichst gering zu halten, sollte die Dicke der zweiten Passivierungsschicht **28** nicht größer als ungefähr 100 nm sein. Die zweite Passivierungsschicht **28** ermöglicht (als Nitridersatz) den gewünschten Schutz des Drucksensors **20** gegenüber Umwelteinflüssen in wirkungsvoller Weise, ohne dass der mechanische Einfluss dieser Schicht auf die Funktionsweise des Drucksensors **20** zu groß wäre.

Literatur:

- /1/ G. Schumicki, P. Seegebrecht, "Prozesstechnologie", Springer (1991)
 /2/ A. Grill, Plasma-deposited diamondlike carbon and related materials, IBM Journal of Research and Development, Vol. 43, 1/2, 1999

Bezugszeichenliste

1	MOS-Leistungstransistor
2	aktives Gebiet
3	Metallisierungsschicht
4	Zwischenschicht
5	Passivierungsschicht
6	Halbleiterschicht
7₁, 7₂	erstes und zweites Gate

8₁, 8₂	erste und zweite Gateoxidschicht
9	Kontaktloch
10₁, 10₂	erste und zweite Isolierschicht
R₁, R₂	erster und zweiter Riss
20	Drucksensor
21	Substrat
22	Opferschicht
23	Intermetalloxidschicht
24	erste Passivierungsschicht
25	Membranschicht
26	Hohlraum
27	Anschluss
28	zweite Passivierungsschicht

Patentansprüche

- Halbleiterbauelement (**1**), mit:
 - einem Substrat,
 - einem aktiven Gebiet (**2**), das in/auf dem Substrat ausgebildet ist, und
 - einer Passivierungsschicht (**5**), die zumindest oberhalb eines Teils des aktiven Gebiets (**2**) vorgesehen ist,**dadurch gekennzeichnet**, dass die Passivierungsschicht (**5**) wenigstens teilweise aus amorphem, mit Wasserstoff dotiertem Kohlenstoff besteht.
- Halbleiterbauelement (**1**) nach Anspruch 1, dadurch gekennzeichnet, dass die Dicke der Passivierungsschicht (**5**) in einem Bereich zwischen 20nm und 1 µm liegt.
- Halbleiterbauelement (**1**) nach Anspruch 2, dadurch gekennzeichnet, dass die Dicke der Passivierungsschicht (**5**) ungefähr 300nm beträgt.
- Halbleiterbauelement (**1**) nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die Passivierungsschicht (**5**) auf einer Metallisierungsschicht (**3**) zur Kontaktierung des aktiven Gebiets (**2**) aufgebracht ist.
- Halbleiterbauelement (**1**) nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, dass zwischen der Passivierungsschicht (**5**) und einer Metallisierungsschicht (**3**) zur Kontaktierung des aktiven Gebiets (**2**) eine Schicht (**4**) aus phosphordotiertem Oxid vorgesehen ist.
- Halbleiterbauelement (**1**) nach Anspruch 4 oder 5, dadurch gekennzeichnet, dass die Metallisierungsschicht (**3**) aus Aluminium besteht.
- Halbleiterbauelement (**1**) nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die Passivierungsschicht (**5**) bei einer Temperatur oberhalb von 400 °C ausgetempert wird.
- Halbleiterbauelement (**1**) nach einem der vor-

stehenden Ansprüche, dadurch gekennzeichnet, dass das Halbleiterbauelement **(1)** ein Transistor, eine Diode, ein IGBT, eine MOS-Struktur oder eine Kombination derartiger Elemente ist.

9. Mikromechanische Struktur **(20)**, auf deren Oberfläche eine Passivierungsschicht **(28)** zum Schutz der mikromechanischen Struktur **(20)** gegenüber Umwelteinflüssen aufgebracht ist, dadurch gekennzeichnet, dass die Passivierungsschicht **(28)** wenigstens teilweise aus amorphem, mit Wasserstoff dotiertem Kohlenstoff besteht.

10. Mikromechanische Struktur **(20)** nach Anspruch 9, dadurch gekennzeichnet, dass die Dicke der Passivierungsschicht **(28)** in einem Bereich zwischen 50nm und 100nm liegt.

11. Mikromechanische Struktur **(20)** nach Anspruch 9 oder 10, dadurch gekennzeichnet, dass die Passivierungsschicht **(28)** bei einer Temperatur oberhalb von 400 °C ausgetempert wird.

12. Mikromechanische Struktur **(20)** nach einem der Ansprüche 9 bis 11, dadurch gekennzeichnet, dass die mikromechanische Struktur **(20)** ein Beschleunigungssensor, ein Drucksensor, ein Drehratensensor, ein Piezo-Element, oder ähnliches ist.

Es folgen 2 Blatt Zeichnungen

FIG 1

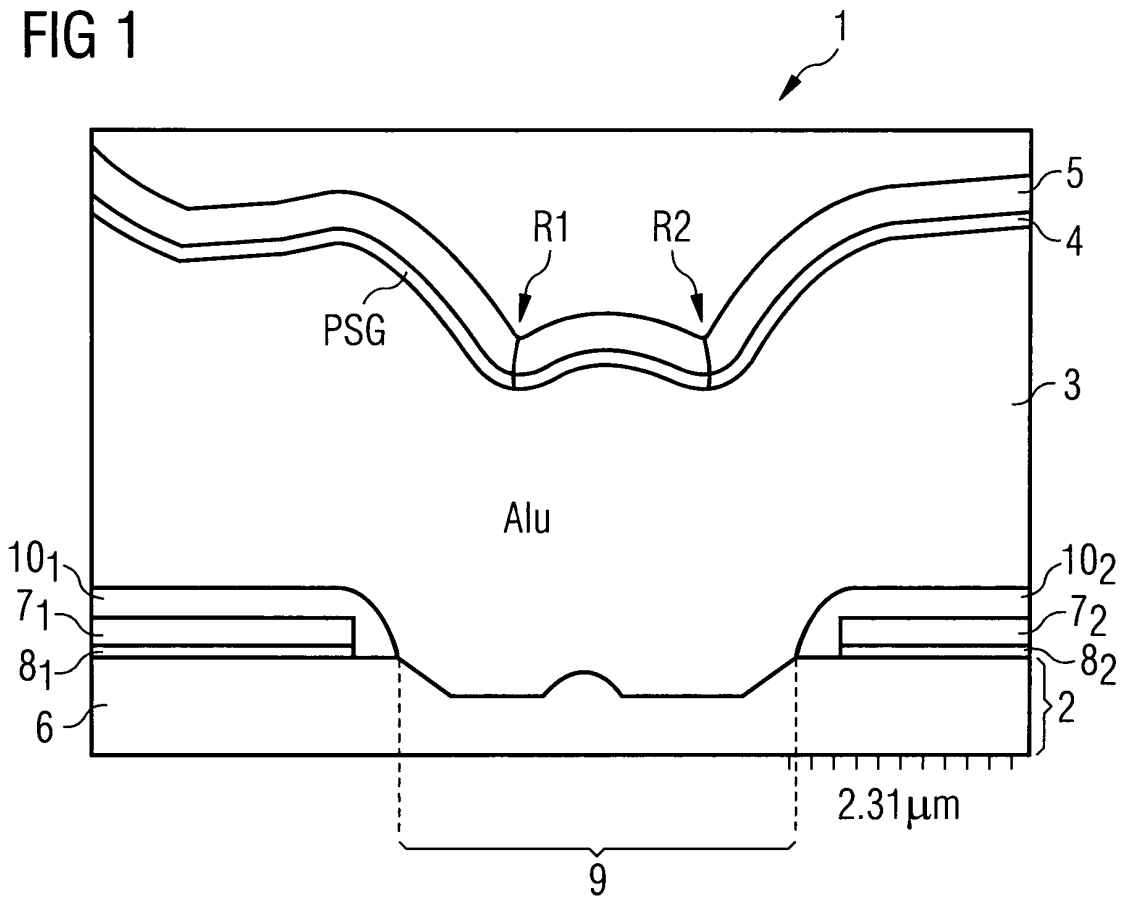


FIG 2

