

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H04N 7/26 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710179446.5

[43] 公开日 2008年5月14日

[11] 公开号 CN 101179727A

[22] 申请日 2007.12.13

[21] 申请号 200710179446.5

[71] 申请人 北京中星微电子有限公司

地址 100083 北京市海淀区学院路35号世宁大厦15层

[72] 发明人 陈东瑛

[74] 专利代理机构 北京德琦知识产权代理有限公司
代理人 王一斌 王琦

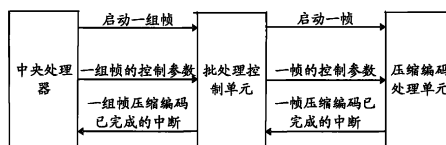
权利要求书4页 说明书12页 附图3页

[54] 发明名称

压缩编码控制电路和压缩编码的控制方法

[57] 摘要

本发明公开了一种压缩编码控制电路和一种压缩编码的控制方法。本发明在中央处理器和压缩编码处理单元之间设置一个批处理控制单元，由批处理控制单元辅助压缩编码处理单元进行对多帧压缩编码的批处理，使得压缩编码处理单元不需要与中央处理器进行中断通信，从而使得进行批处理的多个帧之间的时间间隔不包括等待中央处理器响应中断的等待延迟；而且，在压缩编码处理单元完成多个帧的压缩编码处理后，批处理控制单元才与中央处理器进行一次中断通信，保证了与中央处理器之间的中断通信频率较低，从而提高了压缩编码处理得到的视频流中的帧率。



1、一种压缩编码控制电路，包括：中央处理器、压缩编码处理单元，

其特征在于，设置预设数量的多个帧为一组，在中央处理器和压缩编码处理单元之间，进一步包括：批处理控制单元；

所述批处理控制单元，在中央处理器启动当前一组帧的压缩编码、并将该组帧的控制参数发送给批处理控制单元后，存储当前一组帧的控制参数，并启动压缩编码处理单元对该组帧中的第一帧的压缩编码处理，同时将存储的第一帧的控制参数提供给压缩编码处理单元；

所述批处理控制单元，在压缩编码处理单元每完成一帧的压缩编码处理后，接收并存储所述压缩编码处理单元发送的该帧对应的中断状态信息，并判断编码处理单元当前完成的一帧是否为当前一组帧中的最后一个；

如果不是，则启动压缩编码处理单元的下一帧压缩编码处理，并将存储的下一帧的控制参数提供给压缩编码处理单元；

如果是，则向中央处理器发出表示当前一组帧的压缩编码已完成的中断，并等待中央处理器启动下一组帧的压缩编码处理；

中央处理器，读取存储的一组帧对应的中断状态信息，并在响应批处理控制单元发出的所述中断后，启动下一组帧的压缩编码处理，并将下一组帧的控制参数发送给所述批处理控制单元。

2、如权利要求1所述的电路，其特征在于，所述批处理控制单元中，包括：计数器和批处理控制中枢，

在压缩编码处理单元发出表示当前帧压缩编码处理已完成的通知时，所述批处理控制中枢判断出压缩编码处理单元完成了当前帧的压缩编码处理、所述计数器对其计数结果加1；

在所述计数结果等于当前一组帧中的帧个数时，所述批处理控制中枢判断出压缩编码处理单元完成的当前帧为当前一组帧中的最后一个；

在中央处理器启动下一组帧的压缩编码处理时，所述计数器清零。

3、如权利要求 2 所述的电路，其特征在于，所述批处理控制单元中进一步包括存储器序列；

所述存储器序列中的存储器数量等于或多于所述一组帧中的帧个数；

当前一组帧中的每个帧的控制参数，顺序存储在所述存储器序列中的每个存储器中；

所述批处理中枢根据所述计数器的当前计数结果，将当前计数结果对应的存储器中所存储的控制参数，作为下一帧的控制参数提供给压缩编码处理单元；

其中，当前计数结果对应的存储器，在所述存储器序列中的排列序号等于当前计数结果加一。

4、如权利要求 3 所述的电路，其特征在于，所述批处理控制单元中进一步包括多路选择器；

所述多路选择器的每个输入端分别连接所述存储器序列中的一个存储器；

在启动压缩编码单元对下一帧的压缩编码处理时，所述批处理控制中枢将多路选择器连接当前计数结果对应的存储器的输入端，与该多路选择器的输出端导通。

5、如权利要求 2 至 4 中任意一项所述的电路，其特征在于，所述批处理控制单元中进一步包括：输入端与压缩编码处理单元相连、输出端与中央处理器相连的屏蔽阻断器；

所述屏蔽阻断器的输入端，接收压缩编码处理单元发出的表示当前帧的压缩编码已完成的中断；

在所述计数结果等于当前一组帧中的帧个数时，所述批处理控制中枢导通所述屏蔽阻断器的输入端与输出端。

6、如权利要求 5 所述的电路，其特征在于，所述批处理控制单元中进一步包括：输入端与压缩编码处理单元相连、输出端与所述屏蔽阻断器相连的中断状态存储子单元，用于接收并存储压缩编码处理单元发送的每一帧对

应的中断状态信息。

7、如权利要求6所述的电路，其特征在于，所述中央处理器通过所述屏蔽阻断器读取所述中断状态存储子单元中存储的一组帧对应的中断状态信息。

8、如权利要求6所述的电路，其特征在于，所述中断状态存储子单元为缓存、或先进先出存储器 FIFO、或包括的存储器数量等于或多于所述一组帧中的帧个数的存储器组。

9、一种压缩编码的控制方法，其特征在于，设置预设数量的多个帧为一组，在中央处理器和压缩编码处理单元设置批处理控制单元，

在中央处理器启动当前一组帧的压缩编码、并将该组帧的控制参数发送给批处理控制单元后，该方法包括：

批处理控制单元存储接收自中央处理器的当前一组帧的控制参数，并启动压缩编码处理单元对该组帧中的第一帧的压缩编码处理，同时将存储的第一帧的控制参数提供给压缩编码处理单元；

在压缩编码处理单元每完成一帧的压缩编码处理后，批处理控制单元接收并存储所述压缩编码处理单元发送的该帧对应的中断状态信息，并判断编码处理单元当前完成的一帧是否为当前一组帧中的最后一个；

如果不是，则启动压缩编码处理单元的下一帧压缩编码处理，并将存储的下一帧的控制参数提供给压缩编码处理单元；

如果是，则向中央处理器发出表示当前一组帧的压缩编码已完成的中断，并等待中央处理器启动下一组帧的压缩编码处理；

中央处理器读取存储的一组帧对应的中断状态信息，并在响应批处理控制单元发出的所述中断后，启动下一组帧的压缩编码处理，并将下一组帧的控制参数发送给所述批处理控制单元。

10、如权利要求9所述的方法，其特征在于，

在压缩编码处理单元发出表示当前帧压缩编码处理已完成的通知时，批处理控制单元判断出压缩编码处理单元完成当前帧的压缩编码，并对每次接

收到的所述表示当前帧压缩编码处理已完成的通知进行计数；

在所述计数结果等于当前一组帧中的帧个数时，批处理控制单元判断出压缩编码处理单元完成的当前帧为当前一组帧中的最后一个。

压缩编码控制电路和压缩编码的控制方法

技术领域

本发明涉及视频编码技术，特别涉及基于第4代运动图像专家组（MPEG4）标准的一种压缩编码控制电路和一种压缩编码的控制方法。

背景技术

在实时数码视频流中，通常利用压缩编码处理单元对视频流中的各帧进行基于MPEG4标准的压缩编码，并利用中央处理器进行辅助调度，实现对压缩编码的控制。

图1为现有压缩编码控制电路的结构示意图。如图1所示，该电路包括：中央处理器和压缩编码处理单元。

在中央处理器向压缩编码处理单元发送用于启动一帧压缩编码的命令以启动当前帧的压缩编码、并将当前帧的控制参数发送给压缩编码处理单元后，压缩编码处理单元接收来自中央处理器的当前帧的控制参数，并对当前从外部接收到的帧进行基于MPEG4标准的压缩编码处理。

其中，中央处理器中预先存储了所有帧的控制参数；控制参数可以包括包括I帧、P帧，用于表示对当前帧基于MPEG4编码所选择的基本方式。

在压缩编码处理单元完成当前帧的压缩编码后，向中央处理器发出表示一帧压缩编码已完成的中断，即以中断方式通知中央处理器当前帧的压缩编码已完成，并等待中央处理器启动下一帧的压缩编码处理。

在响应压缩编码处理单元的中断后，中央处理器再次向压缩编码处理单元发送用于启动一帧压缩编码的命令，以启动压缩编码处理单元的下一帧压缩编码处理，并将下一帧的控制参数同时发送给压缩编码处理单元。

然后，压缩编码处理单元再接收来自中央处理器的下一帧的控制参数，

即可进行下一帧的压缩编码处理。

如此循环，即可实现连续对数码视频流中的每一帧进行压缩编码处理。

然而，除了压缩编码处理单元发出的中断之外，中央处理器通常还需要对其他中断进行处理，且压缩编码处理单元发出的中断在中央处理器中所具有的中断优先级通常不是最高。因此，中央处理器对压缩编码发出的中断进行响应，通常会需要一定的等待延迟，且等待延迟的时间长短决定于中央处理器的繁忙程度，从而不可控。

可见，现有压缩编码控制电路中，每完成一帧的压缩编码处理后，压缩编码处理单元和中央处理器之间均需要进行一中断通信，使得压缩编码处理单元每完成一帧的压缩编码处理后，都需要等待一定的时间，且每次等待的时间不一定相同，增加了压缩处理后的连续各帧之间的时间间隔，且增加的时间间隔不可控，从而降低了压缩编码处理得到的视频流中的帧率，可能会使得压缩编码处理单元压缩编码后的帧所构成的视频流，无法达到实时数码视频流的要求。

发明内容

有鉴于此，本发明的一个主要目的在于，提供一种压缩编码控制电路，能够提高压缩编码的帧率。

本发明的另一个主要目的在于，提供一种压缩编码的控制方法，能够提高压缩编码的帧率。

根据上述的一个主要目的，本发明提供了一种压缩编码控制电路，包括：中央处理器、压缩编码处理单元，

设置预设数量的多个帧为一组，在中央处理器和压缩编码处理单元之间，进一步包括：批处理控制单元；

所述批处理控制单元，在中央处理器启动当前一组帧的压缩编码、并将该组帧的控制参数发送给批处理控制单元后，存储当前一组帧的控制参数，并启动压缩编码处理单元对该组帧中的第一帧的压缩编码处理，同时将存储

的第一帧的控制参数提供给压缩编码处理单元;

所述批处理控制单元,在压缩编码处理单元每完成一帧的压缩编码处理后,接收并存储所述压缩编码处理单元发送的该帧对应的中断状态信息,并判断编码处理单元当前完成的一帧是否为当前一组帧中的最后一个;

如果不是,则启动压缩编码处理单元的下一帧压缩编码处理,并将存储的下一帧的控制参数提供给压缩编码处理单元;

如果是,则向中央处理器发出表示当前一组帧的压缩编码已完成的中断,并等待中央处理器启动下一组帧的压缩编码处理;

中央处理器,读取存储的一组帧对应的中断状态信息,并在响应批处理控制单元发出的所述中断后,启动下一组帧的压缩编码处理,并将下一组帧的控制参数发送给所述批处理控制单元。

所述批处理控制单元中,包括:计数器和批处理控制中枢,

在压缩编码处理单元发出表示当前帧压缩编码处理已完成的通知时,所述批处理控制中枢判断出压缩编码处理单元完成了当前帧的压缩编码处理,所述计数器对其计数结果加1;

在所述计数结果等于当前一组帧中的帧个数时,所述批处理控制中枢判断出压缩编码处理单元完成的当前帧为当前一组帧中的最后一个;

在中央处理器启动下一组帧的压缩编码处理时,所述计数器清零。

所述批处理控制单元中进一步包括存储器序列;

所述存储器序列中的存储器数量等于或多于所述一组帧中的帧个数;

当前一组帧中的每个帧的控制参数,顺序存储在所述存储器序列中的每个存储器中;

所述批处理中枢根据所述计数器的当前计数结果,将当前计数结果对应的存储器中所存储的控制参数,作为下一帧的控制参数提供给压缩编码处理单元;

其中,当前计数结果对应的存储器,在所述存储器序列中的排列序号等于当前计数结果加一。

所述批处理控制单元中进一步包括多路选择器；

所述多路选择器的每个输入端分别连接所述存储器序列中的一个存储器；

在启动压缩编码单元对下一帧的压缩编码处理时，所述批处理控制中枢将多路选择器连接当前计数结果对应的存储器的输入端，与该多路选择器的输出端导通。

所述批处理控制单元中进一步包括：输入端与压缩编码处理单元相连、输出端与中央处理器相连的屏蔽阻断器；

所述屏蔽阻断器的输入端，接收压缩编码处理单元发出的表示当前帧的压缩编码已完成的中断；

在所述计数结果等于当前一组帧中的帧个数时，所述批处理控制中枢导通所述屏蔽阻断器的输入端与输出端。

所述批处理控制单元中进一步包括：输入端与压缩编码处理单元相连、输出端与所述屏蔽阻断器相连的中断状态存储子单元，用于接收并存储压缩编码处理单元发送的每一帧对应的中断状态信息。

所述中央处理器通过所述屏蔽阻断器读取所述中断状态存储子单元中存储的一组帧对应的中断状态信息。

所述中断状态存储子单元为缓存、或先进先出存储器 FIFO、或包括的存储器数量等于或多于所述一组帧中的帧个数的存储器组。

据上述的另一个主要目的，本发明提供了一种压缩编码的控制方法，设置预设数量的多个帧为一组，在中央处理器和压缩编码处理单元设置批处理控制单元，

在中央处理器启动当前一组帧的压缩编码、并将该组帧的控制参数发送给批处理控制单元后，该方法包括：

批处理控制单元存储接收自中央处理器的当前一组帧的控制参数，并启动压缩编码处理单元对该组帧中的第一帧的压缩编码处理，同时将存储的第一帧的控制参数提供给压缩编码处理单元；

在压缩编码处理单元每完成一帧的压缩编码处理后,批处理控制单元接收并存储所述压缩编码处理单元发送的该帧对应的中断状态信息,并判断编码处理单元当前完成的一帧是否为当前一组帧中的最后一个;

如果不是,则启动压缩编码处理单元的下一帧压缩编码处理,并将存储的下一帧的控制参数提供给压缩编码处理单元;

如果是,则向中央处理器发出表示当前一组帧的压缩编码已完成的中断,并等待中央处理器启动下一组帧的压缩编码处理;

中央处理器读取存储的一组帧对应的中断状态信息,并在响应批处理控制单元发出的所述中断后,启动下一组帧的压缩编码处理,并将下一组帧的控制参数发送给所述批处理控制单元。

在压缩编码处理单元发出表示当前帧压缩编码处理已完成的通知时,批处理控制单元判断出压缩编码处理单元完成当前帧的压缩编码,并对每次接收到的所述表示当前帧压缩编码处理已完成的通知进行计数;

在所述计数结果等于当前一组帧中的帧个数时,批处理控制单元判断出压缩编码处理单元完成的当前帧为当前一组帧中的最后一个。

由上述技术方案可见,本发明在中央处理器和压缩编码处理单元之间设置一个批处理控制单元,先由批处理控制单元从中央处理器一次获取到预设数量的多个帧的控制参数,然后由批处理控制单元负责启动压缩编码处理单元的每一帧的压缩编码处理,并在压缩编码处理单元完成上述多个帧的压缩编码处理后,再向中央处理器发出中断,请求中央处理器一次启动后续多个帧的压缩编码处理、并一次获取后续多个帧的控制参数。

可见,由批处理控制单元辅助压缩编码处理单元进行对多帧压缩编码的批处理,使得压缩编码处理单元不需要与中央处理器进行中断通信,从而使得进行批处理的多个帧之间的时间间隔不包括等待中央处理器响应中断的等待延迟;而且,在压缩编码处理单元完成多个帧的压缩编码处理后,批处理控制单元才与中央处理器进行一次中断通信,保证了与中央处理器之间的中断通信频率较低,从而提高了压缩编码处理得到的视频流中的帧率。

附图说明

图 1 为现有压缩编码控制电路的结构示意图。

图 2 为本发明中压缩编码控制电路的示例性结构图。

图 3 为本发明中批处理控制单元的结构示意图。

图 4 为本发明中压缩编码的控制方法的流程示意图。

具体实施方式

为使本发明的目的、技术方案及优点更加清楚明白，以下参照附图并举实施例，对本发明进一步详细说明。

本发明中，在中央处理器和压缩编码处理单元之间设置一个批处理控制单元，先由批处理控制单元从中央处理器一次获取到预设数量的多个帧的控制参数，然后由批处理控制单元负责启动压缩编码处理单元的每一帧的压缩编码处理，并在压缩编码处理单元完成上述多个帧的压缩编码处理后，再向中央处理器发出中断，请求中央处理器一次启动后续多个帧的压缩编码处理、并一次获取后续多个帧的控制参数。

图 2 为本发明中压缩编码控制电路的示例性结构图。如图 2 所示，本发明中的压缩编码控制电路包括：中央处理器、批处理控制单元和压缩编码处理单元。

批处理控制单元，在中央处理器发出用于启动一组帧的压缩编码的命令以启动当前一组帧的压缩编码、并将该组帧的控制参数发送给批处理控制单元后，存储接收自中央处理器的当前一组帧中的所有帧的控制参数，并启动压缩编码处理单元对该组帧中的第一帧的压缩编码处理，同时将存储的第一帧的控制参数提供给压缩编码处理单元。

其中，预先在中央处理器和批处理控制单元中，设置预设数量的多个帧为一组。

批处理控制单元，从该组帧中的第二帧开始，在压缩编码处理单元每次完成当前帧的压缩编码后，接收并存储压缩编码处理单元发送的当前帧对应

的中断状态信息，并判断编码处理单元当前完成的一帧是否为当前一组帧中的最后一个。

如果不是，则启动压缩编码处理单元对下一帧的压缩编码处理，并将下一帧的控制参数提供给压缩编码处理单元。

如果是，则批处理控制单元向中央处理器发出表示当前一组帧的压缩编码已完成的中断，即以中断方式通知中央处理器，并等待中央处理器启动下一组帧的压缩编码处理。

其中，压缩编码处理单元每次完成当前帧的压缩编码后，都会通过中断方式通知批处理控制单元，并同时当前帧对应的中断状态信息发送给批处理控制单元。

中央处理器，读取存储的一组帧对应的中断状态信息，并在响应批处理控制单元的中断后，启动下一组帧的压缩编码处理，并将下一组帧中的所有帧的控制参数发送给批处理控制单元。

如此循环，即可以组为单位，实现连续对数码视频流中的每一组帧进行压缩编码批处理，以实现每一帧进行压缩编码处理。

可见，如图 2 所示的压缩编码控制电路中，由批处理控制单元辅助压缩编码处理单元进行对多帧压缩编码的批处理，使得压缩编码处理单元不需要与中央处理器进行中断通信，从而使得进行批处理的多个帧之间的时间间隔不包括等待中央处理器响应中断的等待延迟；而且，在压缩编码处理单元完成多个帧的压缩编码处理后，批处理控制单元才与中央处理器进行一次中断通信，保证了与中央处理器之间的中断通信频率较低，从而提高了压缩编码处理得到的视频流中的帧率。

而且，上述压缩编码控制电路中，只需要在已有压缩编码控制电路中增加批处理控制单元，而压缩编码处理单元仍按照原有方式工作，即不需要对压缩编码处理单元硬件结构和内部程序进行任何修改；对中央处理器来说，其硬件结构也不需修改，只需要修改其内部程序，使得中央处理器能够在启动下一组帧的压缩编码的同时，能够一次将其内部存储的一组帧中的预设数

量的所有帧的控制参数提供给批处理控制单元即可。因此，本发明提供的压缩编码控制电路中，对已有压缩编码控制电路的修改较小，从而易于实现且节省成本。

实际应用中，批处理控制单元可通过多种方式来实现，以下，对批处理控制单元的一个较佳实施方式进行详细说明。

图3为本发明实施例中批处理控制单元的结构示意图。如图3所示，本实施例中的批处理控制单元包括：批处理中枢、计数器、控制参数存储器序列、多路选择器和屏蔽阻断器。

其中，控制参数存储器序列中包括 N 个存储器，预设的一组帧中的包括 M 个帧， M 为大于1的正整数、 N 为大于等于 M 的正整数，每一组帧中的第 i 个帧的控制参数，存储在存储器序列中的第 i 个存储器中， i 为大于等于1且小于等于 M 的正整数。

第 i 个存储器与多路选择器的第 i 个输入端相连，多路选择器的输出端与外部压缩编码处理单元相连。

批处理控制中枢，用于在压缩编码处理单元完成当前帧的压缩编码处理、且当前帧不为 M 个帧中的最后一个时，启动压缩编码处理单元对每一帧的压缩编码处理；在压缩编码处理单元完成 M 个帧的压缩编码处理时，向中央处理器发送表示一组帧的压缩编码处理已完成的中断。

计数器，用于对压缩编码处理单元已完成压缩编码的帧进行累加计数，其计数结果表示当前一组 M 个帧中已完成压缩编码的帧个数。

具体来说，在压缩编码处理单元以中断方式发出表示当前帧的压缩编码处理已完成的通知时，批处理控制中枢根据接收到的该通知，能够判断出压缩编码处理单元完成了当前帧的压缩编码；同时，计数器根据接收到的该通知，对其计数结果加1。

在判断出压缩编码处理单元完成了当前帧的压缩编码后，批处理控制中枢查看计数器的计数结果，并根据计数结果判断压缩编码处理单元完成的当前帧是否为当前一组 M 个帧中的最后一个。

如果计数结果 j 小于 M , j 为大于等于 0 且小于等于 M 的正整数, 则判断出压缩编码处理单元完成的当前帧不是当前一组 M 个帧中的最后一个, 批处理控制中枢启动压缩编码处理单元的下一帧, 即第 $j+1$ 个帧的压缩编码处理, 同时, 导通多路选择器的第 $j+1$ 个输入端与其输出端, 使得压缩编码处理单元能够获取存储在第 $j+1$ 个存储器中的第 $j+1$ 个帧的控制参数。

实际应用中, 可以由批处理控制中枢将存储在第 $j+1$ 个存储器中的第 $j+1$ 个帧的控制参数, 通过多路选择器主动发送给压缩编码处理单元, 也可以由压缩编码处理单元主动从第 $j+1$ 个存储器读取; 批处理控制单元中也可以不包括多路选择器, 而是由批处理控制中枢直接将存储在第 $j+1$ 个存储器中的第 $j+1$ 个帧的控制参数发送给压缩编码处理单元。

如果计数器的计数结果等于 M , 则判断出压缩编码处理单元完成的当前帧为当前一组 M 个帧中的对后一个, 即一组帧的压缩编码处理均已完成, 则批处理控制中枢导通屏蔽阻断器的输入端与输出端。

屏蔽阻断器的输入端与压缩编码处理单元相连、输出端与中央处理器相连。屏蔽阻断器的输入端接收压缩编码处理单元发出的当前帧压缩编码已完成的中断。

在批处理控制中枢导通屏蔽阻断器的输入端与输出端时, 中央处理器能够接收到压缩编码处理单元发出的当前帧压缩编码已完成的中断, 并根据该中断确认当前一组 M 个帧的压缩编码处理均已完成, 并向批处理控制单元的批处理控制中枢发出用于启动下一组 M 个帧的压缩编码处理的命令, 以启动下一组 M 个帧的压缩编码处理, 并将下一组 M 个帧的控制参数发送到控制参数存储序列, 即将下一组 M 个帧中第 i 个帧的控制参数发送到存储器序列的第 i 个存储器存储。

同时, 中央处理器还将用于启动下一组 M 个帧的压缩编码处理的命令发送给批处理控制单元的计数器, 对其清零。

对于包括一定数量帧的视频流来说, 每组帧中的帧数量越多, 即 M 越大, 每次批处理的帧数量决多, 批处理控制单元与中央处理器之间的中断通

信次数越少，即中断通信频率越低。但对于 M 个帧的控制参数，在批处理控制单元中需要设置相应数量的存储器，批处理控制单元的成本也会随之提高。因此，可结合实际硬件成本和实际帧率的需要，在平衡二者的前提下来决定每组帧中的帧数量，即 M 的大小。

实际应用中，用于存储一组 M 个帧的控制参数的控制参数存储序列，也可以替换为一个存储器。在获知每个帧的控制参数大小的情况下，批处理控制中枢可以通过寻址的方式从该存储器中读取对应的控制参数，并发送给压缩编码处理单元。

本实施例中，压缩编码处理单元发出表示当前帧的压缩编码处理已完成的通知为中断。通常情况下，压缩编码处理单元在以中断方式表示其对当前帧的压缩编码处理已完成时，还会输出对当前帧进行压缩编码处理的状态信息，以供中央处理器参考。中央处理器参考状态信息后，可调整相应的控制参数。

因此，本发明实施例中如图 3 所示的批处理控制单元中，还包括一个中断状态存储子单元，其输入端与压缩编码处理单元相连、输出端与屏蔽阻断器相连。

中断状态存储子单元，用于接收并存储压缩编码处理单元发送的对每个帧进行压缩编码处理所得到的中断状态信息。

在批处理控制中枢导通屏蔽阻断器的输入端与输出端时，中央处理器即可通过屏蔽阻断器从中断状态存储子单元中，读取其存储的对当前一组 M 个帧进行压缩编码处理后得到的中断状态信息。

其中，中断状态存储单元可以为缓存、或先进先出存储器（FIFO）、或至少包括 M 个存储器的存储器组。

以上，是对本发明中压缩编码控制电路的详细说明。下面，对本发明中压缩编码的控制方法进行说明。

本发明中压缩编码的控制方法中，预先设置预设数量的多个帧为一组，并在中央处理器和压缩编码处理单元设置批处理控制单元。

图4为本发明中压缩编码的控制方法的流程示意图。在中央处理器启动当前一组帧的压缩编码、并将该组帧的控制参数发送给批处理控制单元后，如图4所示，本发明中压缩编码的控制方法包括以下步骤：

步骤401，批处理控制单元存储接收自中央处理器的当前一组帧的控制参数。

步骤402，批处理控制单元启动压缩编码处理单元对该组帧中的第一帧的压缩编码处理，同时将存储的第一帧的控制参数提供给压缩编码处理单元。

步骤403，在压缩编码处理单元每次完成当前帧的压缩编码后，批处理控制单元接收并存储所述压缩编码处理单元发送的该帧对应的中断状态信息，并判断编码处理单元当前完成的一帧是否为当前一组帧中的最后一个，如果不是，则执行步骤404；如果是，则执行步骤405。

本步骤中，在压缩编码处理单元发出表示当前帧压缩编码处理已完成的通知时，批处理控制单元判断出压缩编码处理单元完成了当前帧的压缩编码，并同时对接收到的表示当前帧压缩编码处理已完成的通知进行计数。

在计数结果等于当前一组帧中的帧个数时，批处理控制单元判断出压缩编码处理单元完成的当前帧为当前一组帧中的最后一个。

步骤404，启动压缩编码处理单元的下一帧压缩编码，并将下一帧的控制参数提供给压缩编码处理单元，并返回步骤403。

步骤405，批处理控制单元向中央处理器发出表示当前一组帧的压缩编码已完成的中断，并等待中央处理器启动下一组帧的压缩编码处理，并继续执行步骤406。

步骤406，中央处理器读取存储的一组帧对应的中断状态信息，并在响应批处理控制单元的中断后，启动下一组帧的压缩编码处理，并将下一组帧中的所有帧的控制参数发送给所述批处理控制单元。

至此，本流程结束。

上述流程中，可以在步骤406之后返回步骤401，循环执行该流程，即

可以组为单位，实现连续对数码视频流中的每一组帧进行压缩编码批处理，以实现每一帧进行压缩编码处理。

可见，上述流程中，由批处理控制单元辅助压缩编码处理单元进行对多帧压缩编码的批处理，使得压缩编码处理单元不需要与中央处理器进行中断通信，从而使得进行批处理的多个帧之间的时间间隔不包括等待中央处理器响应中断的等待延迟；而且，在压缩编码处理单元完成多个帧的压缩编码处理后，批处理控制单元才与中央处理器进行一次中断通信，保证了与中央处理器之间的中断通信频率较低，从而提高了压缩编码处理得到的视频流中的帧率。

实际应用中，为了将压缩编码处理单元对每帧进行压缩编码处理后得到的状态信息提供给中央处理器，在执行上述流程的同时，批处理控制单元还可以在压缩编码处理单元发出表示当前帧压缩编码处理已完成的通知时，接收并存储压缩编码处理单元发送的中断状态信息；并在计数结果等于当前一组帧中的帧个数时，将存储的所述中断状态信息提供给外部。

以上所述仅为本发明的较佳实施例而已，并非用于限定本发明的保护范围。凡在本发明的精神和原则之内，所作的任何修改、等同替换以及改进等，均应包含在本发明的保护范围之内。

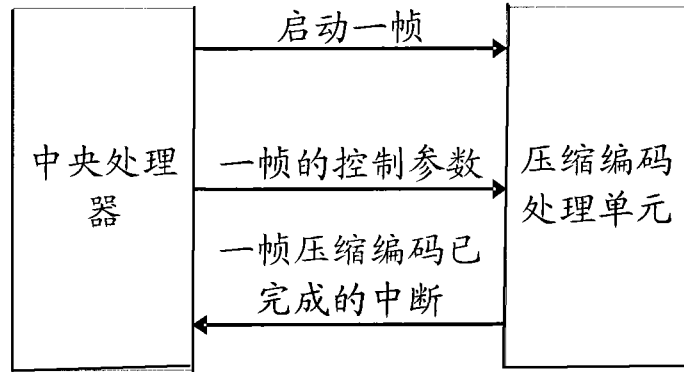


图 1

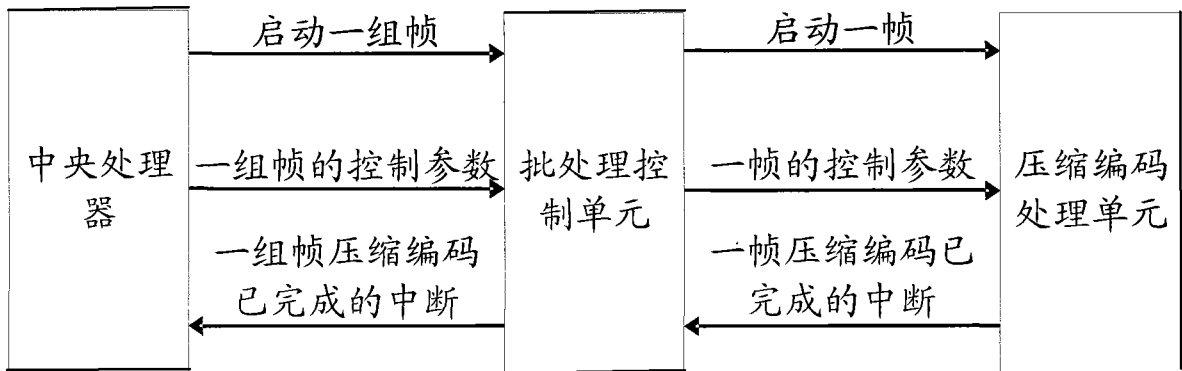


图 2

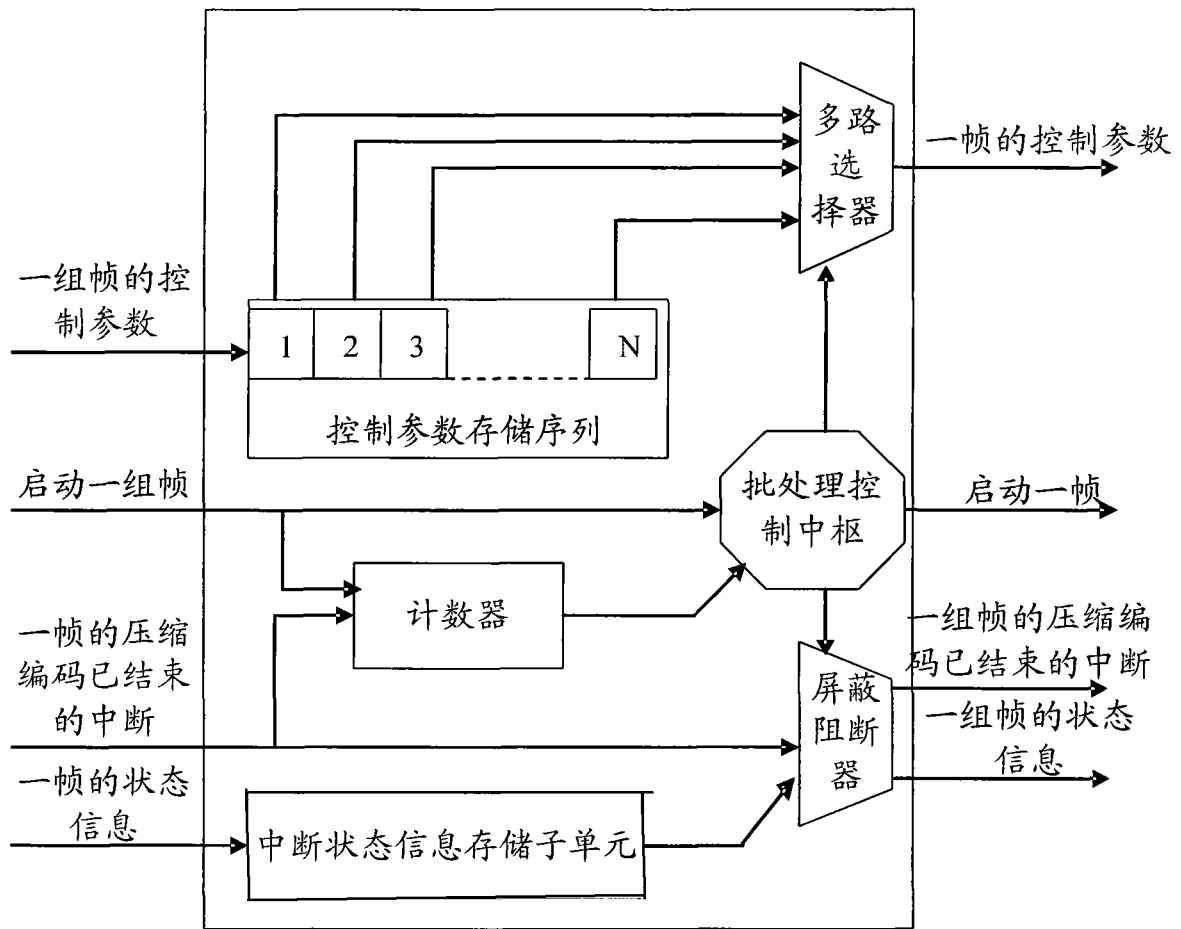


图 3

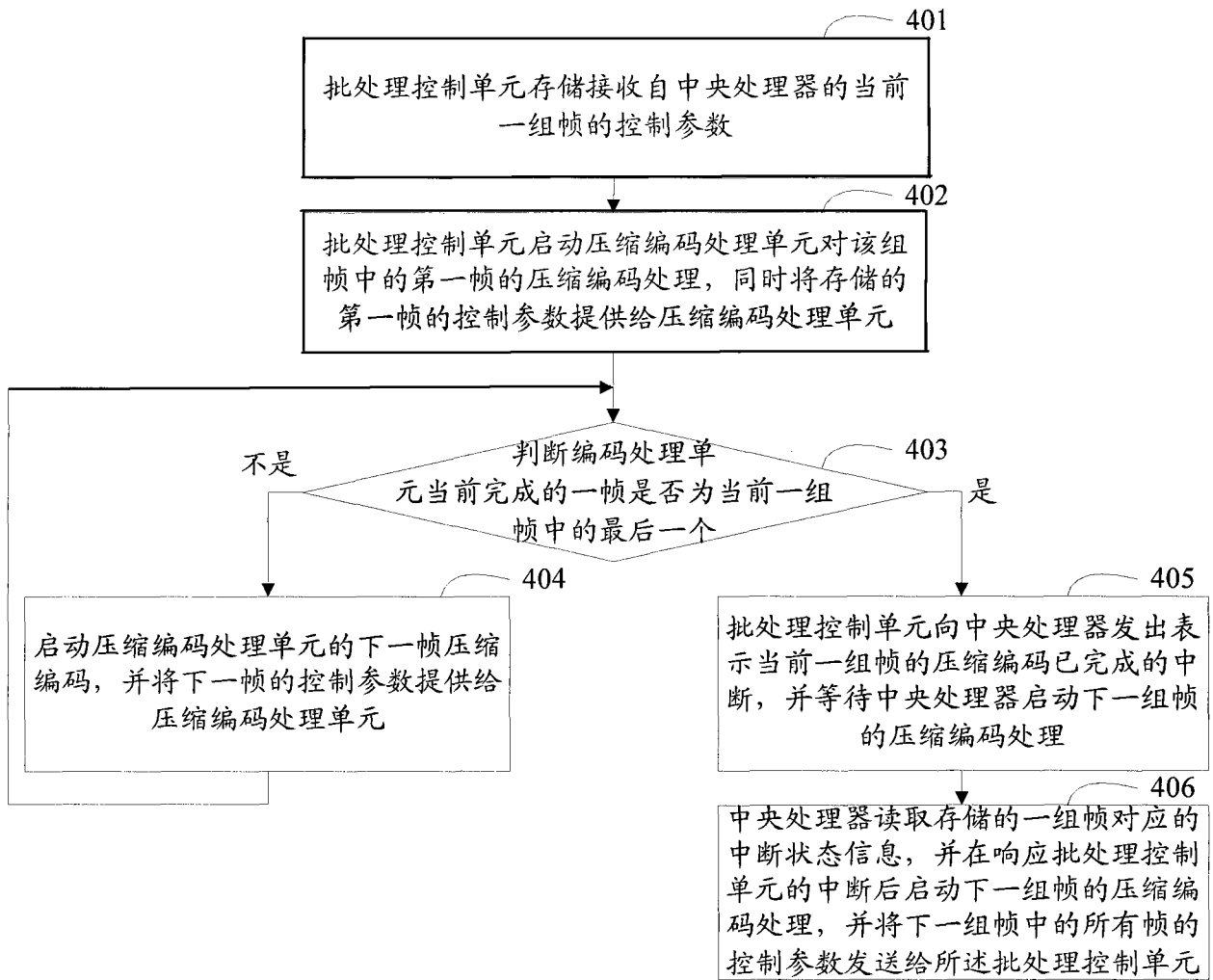


图 4