



СОЮЗ СОВЕТСКИХ  
СОЦИАЛИСТИЧЕСКИХ  
РЕСПУБЛИК

(19) **SU** (11) **1495984** **A1**

(SD) 4 Н 03 К 5/01

ГОСУДАРСТВЕННЫЙ КОМИТЕТ  
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ  
ПРИ ГИИТ СССР

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

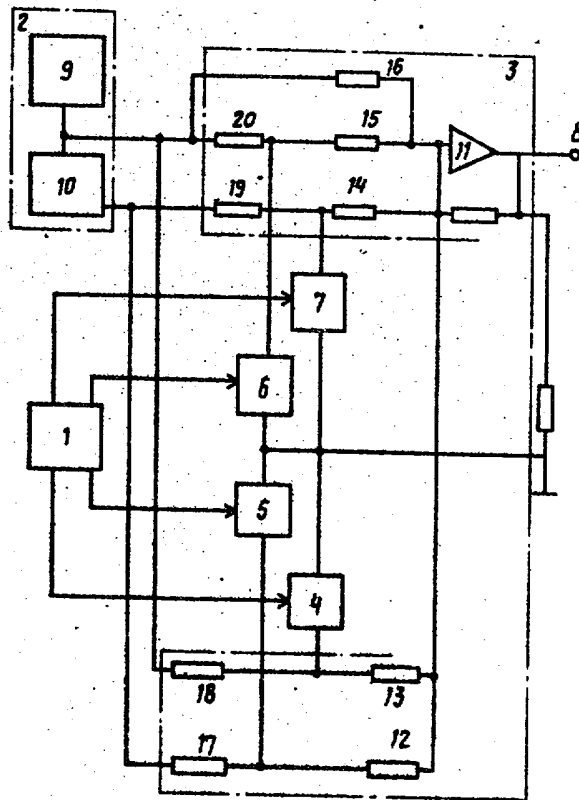
ВСЕСОЮЗНАЯ  
ПАТЕНТНО-ТЕХНИЧЕСКАЯ  
БИБЛИОТЕКА

- (21) 4002886/24-21  
(22) 03.01.86  
(46) 23.07.89. Бюл. № 27  
(72) А.С.Викторов  
(53) 621.373(088.8)  
(56) Авторское свидетельство СССР  
№ 771860, кл. Н 03 К 5/01, 1978.

Барсуков Ф.И. Элементы и устройст-  
ва радиотелеметрических систем. -  
М.: Энергия, 1973, с. 134-137,  
рис. 5-2.

- (54) ФОРМИРОВАТЕЛЬ ИМПУЛЬСОВ  
(57) Изобретение относится к измери-  
тельной технике и может быть исполь-

зовано в термисторных измерителях  
мощности СВЧ. Цель изобретения - по-  
вышение надежности работы формирова-  
теля импульсов за счет исключения  
сквозных токов, что позволяет с высо-  
кой точностью воспроизводить сигналы  
произвольной формы. Она достигается  
тем, что источник 2 питания выполнен  
на источнике 9 опорного напряжения  
и инвертирующем повторителе 10 нап-  
ряжения, блок 3 суммирования выполнен  
на операционном усилителе 11 и (2n+1)  
резисторах 12-20. Формирователь им-  
пульсов содержат также блок 1 управ-  
ления, n ключей 4-7. 1 ил.



(19) **SU** (11) **1495984** **A1**

Изобретение относится к измерительной технике и может быть использовано в термисторных измерителях мощности СВЧ.

Цель изобретения - повышение точности формирования импульсов.

На чертеже представлена электрическая блок-схема формирователя четырех ключей.

Формирователь импульсов содержит блок 1 управления, источник 2 питания, блок 3 суммирования, первый 4, второй 5, третий 6 и четвертый 7 ключи, управляющие входы которых соединены с соответствующими входами блока 1 управления, выход блока 3 суммирования подключен к выходной шине 8, источник 2 питания выполнен на источнике 9 опорного напряжения и инвертирующем повторителе 10 напряжения, а блок 3 суммирования выполнен на операционном усилителе 11 и девяти резисторах 12 - 20, причем первые выводы первого 12, второго 13, третьего 14, четвертого 15 и пятого 16 резисторов, соединены между собой и подключены к входу операционного усилителя 11, выход которого является выходом блока 3 суммирования, вторые выводы первого, второго, третьего и четвертого резисторов соединены с входами соответствующего ключа 4 - 7 и первыми выводами соответственно шестого 17, седьмого 18, восьмого 19 и девятого 20 резисторов, вторые выводы шестого 17 и восьмого 19 резисторов соединены между собой и подключены к выходу инвертирующего повторителя 10, вход которого соединен с выходом источника 9 опорного напряжения и вторыми выводами пятого 16, седьмого 18 и девятого 20 резисторов, выходы первого 4, второго 5, третьего 6 и четвертого 7 ключей, подключены к общей шине источника 9 опорного напряжения.

Формирователь работает следующим образом.

Из поступающих на вход устройства импульсов в блоке 1 управления формируется определенная последовательность, например четыре последовательности импульсов необходимой длительности, определенным образом расположенных на временной оси (исходя из необходимой формы выходного сигнала). Во время действия этих импульсов закрываются соответствующие ключи 4 - 7 и на выходе операционного усилителя

11 формируется заданный сигнал из напряжений источника 2 питания. С помощью резистора 16 можно вводить в выходной сигнал постоянную составляющую, с помощью ключей 4 - 7 и резисторов 12-20 можно получать выходной сигнал сложной формы вплоть до ступенчатой аппроксимации сигнала произвольной формы. Получать импульсы можно более сложной формы, чем меандр (например, типа мавзoley и др.). Операционный усилитель 11 усиливает выходное напряжение источника 9 опорного напряжения либо инвертирующего повторителя 10.

Во время отсутствия управляющих импульсов электронные ключи открыты, соответствующие входы операционного усилителя 11 соединены с общей шиной устройства и на его выходе присутствует только постоянная составляющая. Сквозные токи короткого замыкания при этом не возникают, так как токи ограничены первыми резисторами 17-20.

Несмотря на то, что электронные ключи 4-7 не охвачены обратной связью, как в известном формирователе, и их остаточное напряжение полностью входит в погрешность формирования амплитуды импульсов, величина ее достаточно мала. Например, при использовании в качестве ключа инверсно включенного транзистора или компенсированного ключа типа 101 КТ остаточное напряжение не превысит 1 мВ, что при напряжении источника 2 питания, равном 10 В, составит 0,01%. Погрешность установки амплитуды выходного сигнала за счет разницы положительной и отрицательной амплитуд не превысит тысячных долей процента.

Построение инвертирующего повторителя 10 на микросхеме 140УД17 позволит получить разницу между выходным напряжением источника 9 опорного напряжения и инвертирующего повторителя 10 напряжения не более 0,1 мВ и величину относительной погрешности при напряжении питания 10 В не более 0,001%.

Таким образом, амплитуды положительного и отрицательного импульсов равны между собой. Абсолютную величину амплитуды можно изменять, изменяя только величину сопротивлений обратной связи в цепи операционного усилителя 11, т.е. использование устройства обеспечивает повышенную надежность

работы за счет исключения сквозных токов и позволяет с высокой точностью воспроизводить сигналы произвольной формы.

**Ф о р м у л а и з о б р е т е н и я**

Формирователь импульсов, содержащий блок управления, источник питания, блок суммирования и  $n$  ключей, управляющие входы которых соединены с соответствующими выходами блока управления, выход блока суммирования подключен к выходной шине, отличающийся тем, что, с целью повышения точности формирования импульсов, источник питания выполнен на источнике опорного напряжения и инвертирующем повторителе напряжения, а блок суммирования выполнен на операционном усилителе и  $2n+1$  резисто-

рах, причем первые выводы первого, второго, ...,  $(2n+1)$ -го резисторов соединены между собой и подключены к входу операционного усилителя, выход которого является выходом блока суммирования, вторые выводы первого, второго, ...,  $n$ -го  $(2n+1)$ -го резисторов соединены с входами соответствующих ключей и первыми выводами соответственно  $(n+1)$ -го,  $(n+2)$ -го  $(n+3)$ -го, ...,  $2n$ -го резисторов, вторые выводы  $(n+1)$ -го,  $(n+3)$ -го резисторов соединены между собой и подключены к выходу инвертирующего повторителя, вход которого соединен с выходом источника опорного напряжения и вторыми выводами  $(n+2)$ -го, ...,  $2n$ -го и  $(2n+1)$ -го резисторов, выходы  $n$  ключей подключены к общей шине источника опорного напряжения.

5

10

15

20

Составитель В.Чижиков

Редактор И.Шулла

Техред Л.Олийнык

Корректор С.Шекмар

Заказ 4286/56

Тираж 884

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР  
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г.Ужгород, ул. Гагарина, 101