

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-5247
(P2012-5247A)

(43) 公開日 平成24年1月5日(2012.1.5)

(51) Int.Cl.

H02P 8/14 (2006.01)

F I

H02P 8/00

A

テーマコード (参考)

5H580

審査請求 未請求 請求項の数 6 O L (全 14 頁)

(21) 出願番号 特願2010-138256 (P2010-138256)
(22) 出願日 平成22年6月17日 (2010.6.17)

(71) 出願人 00005821
パナソニック株式会社
大阪府門真市大字門真1006番地
(74) 代理人 100077931
弁理士 前田 弘
(74) 代理人 100110939
弁理士 竹内 宏
(74) 代理人 100110940
弁理士 嶋田 高久
(74) 代理人 100113262
弁理士 竹内 祐二
(74) 代理人 100115059
弁理士 今江 克実
(74) 代理人 100117581
弁理士 二宮 克也

最終頁に続く

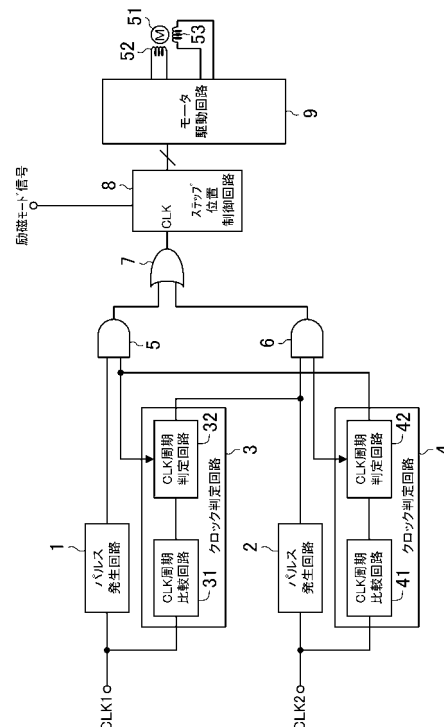
(54) 【発明の名称】 ステッピングモータ駆動装置

(57) 【要約】

【課題】 1つのステッピングモータ駆動装置で両エッジ仕様および片エッジ仕様のそれぞれに対応する。

【解決手段】 ステッピングモータ駆動装置は、第1のクロック信号の片エッジでパルス生成する第1のパルス発生回路(1)と、第2のクロック信号の両エッジでパルス生成する第2のパルス発生回路(2)と、第2のクロック信号が正常であるか否かに応じて第1のパルス発生回路の出力をそのまま出力するかマスクする第1のマスク回路(5)と、第1のクロック信号が正常であるか否かに応じて第2のパルス発生回路の出力をそのまま出力するかマスクする第2のマスク回路(6)と、各マスク回路の出力を論理合成する論理回路(7)と、論理回路の出力に従ってモータのステップ位置を決定するステップ位置制御回路(8)と、ステップ位置制御回路の出力に従ってモータに電流を供給するモータ駆動部(9)とを備えている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

第 1 のクロック信号の立ち上がりエッジおよび立ち下がりエッジのいずれか一方に同期してパルス生成する第 1 のパルス発生回路と、

第 2 のクロック信号の立ち上がりエッジおよび立ち下がりエッジに同期してパルス生成する第 2 のパルス発生回路と、

前記第 1 のクロック信号が正常であるか否かを判定する第 1 のクロック判定回路と、

前記第 2 のクロック信号が正常であるか否かを判定する第 2 のクロック判定回路と、

前記第 1 のパルス発生回路の出力を受け、前記第 2 のクロック信号が正常でない場合に前記第 1 のパルス発生回路の出力をそのまま出力する一方、正常である場合に前記第 1 のパルス発生回路の出力をマスクする第 1 のマスク回路と、

前記第 2 のパルス発生回路の出力を受け、前記第 1 のクロック信号が正常でない場合に前記第 2 のパルス発生回路の出力をそのまま出力する一方、正常である場合に前記第 2 のパルス発生回路の出力をマスクする第 2 のマスク回路と、

前記第 1 および第 2 のマスク回路の出力を論理合成する論理回路と、

前記論理回路の出力に従ってステッピングモータのステップ位置を決定するステップ位置制御回路と、

前記ステップ位置制御回路の出力に従ってステッピングモータに電流を供給するモータ駆動部とを備えている

ことを特徴とするステッピングモータ駆動装置。

【請求項 2】

請求項 1 のステッピングモータ駆動装置において、

前記第 1 のパルス発生回路は、前記第 1 のクロック信号が正常である場合にパルス生成するものであり、

前記第 2 のパルス発生回路は、前記第 2 のクロック信号が正常である場合にパルス生成するものである

ことを特徴とするステッピングモータ駆動装置。

【請求項 3】

第 1 のクロック信号の立ち上がりエッジおよび立ち下がりエッジのいずれか一方に同期してパルス生成する第 1 のパルス発生回路と、

第 2 のクロック信号の立ち上がりエッジおよび立ち下がりエッジに同期してパルス生成する第 2 のパルス発生回路と、

前記第 1 および第 2 のパルス発生回路の出力を論理合成する論理回路と、

前記論理回路の出力に従ってステッピングモータのステップ位置を決定するステップ位置制御回路と、

前記ステップ位置制御回路の出力に従ってステッピングモータに電流を供給するモータ駆動部とを備えている

ことを特徴とするステッピングモータ駆動装置。

【請求項 4】

請求項 3 のステッピングモータ駆動装置において、

前記第 1 のクロック信号が正常であるか否かを判定する第 1 のクロック判定回路と、

前記第 2 のクロック信号が正常であるか否かを判定する第 2 のクロック判定回路とを備え、

前記第 1 のパルス発生回路は、前記第 1 のクロック信号が正常である場合にパルス生成するものであり、

前記第 2 のパルス発生回路は、前記第 2 のクロック信号が正常である場合にパルス生成するものである

ことを特徴とするステッピングモータ駆動装置。

【請求項 5】

請求項 2 および 4 のうちいずれか 1 つのステッピングモータ駆動装置において、

10

20

30

40

50

前記第 1 のクロック判定回路は、前記第 1 のクロック信号の周期に基づいて前記第 1 のクロック信号が正常であるか否かを判定するものであり、

前記第 2 のクロック判定回路は、前記第 2 のクロック信号の周期に基づいて前記第 2 のクロック信号が正常であるか否かを判定するものであることを特徴とするステッピングモータ駆動装置。

【請求項 6】

請求項 1 および 3 のうちいずれか 1 つのステッピングモータ駆動装置において、前記ステップ位置制御回路は、与えられた励磁モード信号に応じて励磁モードを切り替えることを特徴とするステッピングモータ駆動装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、モータ駆動装置に関し、特に、ステッピングモータを駆動する技術に関する。

【背景技術】

【0002】

近年、ステッピングモータが情報機器分野の他、さまざまな分野で使用されている。ステッピングモータの駆動方式には、クロック信号のエッジタイミングでモータを所定のステップ角度だけ回転させるクロック方式や、ステッピングモータの励磁電流の極性を示す信号および励磁電流の電流量を示す信号の組み合わせに基づいてモータを回転させるパラレル方式がある。近年、制御の容易性や信号数が少ないという点から、クロック方式が用いられることが多い。

20

【0003】

クロック方式を採用したステッピングモータ駆動装置を図 19 に示す。パルス発生回路 60 は、クロック信号の立ち上がりエッジのタイミングでパルスを生成する。ステップ位置制御回路 61 は、パルス発生回路 60 の出力に従って、励磁モード信号に応じた励磁モードでモータ 63 を制御するための信号を生成する。モータ駆動部 62 は、ステップ位置制御回路 61 の出力に従ってモータ 63 の巻線 64, 65 に電流を供給する（例えば、特許文献 1 参照）。

30

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2006 - 288056 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

ステッピングモータを駆動するためのパルスを生成する仕様として、クロック信号の両エッジのタイミングで生成する両エッジ仕様と片方のエッジのタイミングで生成する片エッジ仕様とがある。一般に、ステッピングモータ駆動装置は、両エッジ仕様に対応する場合と片エッジ仕様に対応する場合とで別々に製造されるが、両者は共通の構成要素を多く含む。したがって、1 つのモータ駆動装置で両仕様に対応できることが、製品開発の効率の点から望ましい。

40

【0006】

ところが、1 つのステッピングモータ駆動装置で両仕様に対応すると、ユーザが所望しない仕様に係る構成要素がモータ駆動装置の誤動作の原因となる場合がある。例えば、外乱等によるノイズに起因して当該構成要素が意図しない動作をしてモータ駆動装置が誤動作する場合である。

【0007】

かかる点に鑑みて、本発明は、1 つのステッピングモータ駆動装置で両エッジ仕様およ

50

び片エッジ仕様のそれぞれに対応することを課題とする。さらに、両仕様に対応した場合のモータ駆動装置の誤動作を防止することを課題とする。

【課題を解決するための手段】

【0008】

上記課題を解決するため本発明によって次のような解決手段を講じた。すなわち、ステッピングモータ駆動装置は、第1のクロック信号の立ち上がりエッジおよび立ち下がりエッジのいずれか一方に同期してパルスを生成する第1のパルス発生回路と、第2のクロック信号の立ち上がりエッジおよび立ち下がりエッジに同期してパルスを生成する第2のパルス発生回路と、第1および第2のパルス発生回路の出力を論理合成する論理回路と、論理回路の出力に従ってステッピングモータのステップ位置を決定するステップ位置制御回路と、ステップ位置制御回路の出力に従ってステッピングモータに電流を供給するモータ駆動部とを備えているものとする。

10

【0009】

これによると、1つのステッピングモータ駆動装置において、両エッジ仕様および片エッジ仕様のそれぞれに対応することができる。

【0010】

あるいは、ステッピングモータ駆動装置は、第1のクロック信号の立ち上がりエッジおよび立ち下がりエッジのいずれか一方に同期してパルスを生成する第1のパルス発生回路と、第2のクロック信号の立ち上がりエッジおよび立ち下がりエッジに同期してパルスを生成する第2のパルス発生回路と、第1のクロック信号が正常であるか否かを判定する第1のクロック判定回路と、第2のクロック信号が正常であるか否かを判定する第2のクロック判定回路と、第1のパルス発生回路の出力を受け、第2のクロック信号が正常でない場合に第1のパルス発生回路の出力をそのまま出力する一方、正常である場合に第1のパルス発生回路の出力をマスクする第1のマスク回路と、第2のパルス発生回路の出力を受け、第1のクロック信号が正常でない場合に第2のパルス発生回路の出力をそのまま出力する一方、正常である場合に第2のパルス発生回路の出力をマスクする第2のマスク回路と、第1および第2のマスク回路の出力を論理合成する論理回路と、論理回路の出力に従ってステッピングモータのステップ位置を決定するステップ位置制御回路と、ステップ位置制御回路の出力に従ってステッピングモータに電流を供給するモータ駆動部とを備えているものとする。

20

30

【0011】

これによると、いずれか一方のクロック信号が正常である場合には他方のクロック信号が入力されるパルス発生回路の出力がマスクされる。すなわち、ステッピングモータ駆動装置が一方のエッジ仕様で駆動している場合に、他方のエッジ仕様に係るパルス発生回路からの意図しない出力によってモータ駆動装置が誤動作することがない。

【発明の効果】

【0012】

本発明によると、1つのステッピングモータ駆動装置で両エッジ仕様および片エッジ仕様のそれぞれに対応することができる。さらに、両仕様に対応した場合のモータ駆動装置の誤動作を防止することができる。

40

【図面の簡単な説明】

【0013】

【図1】第1の実施形態に係るステッピングモータ駆動装置の構成を示すブロック図である。

【図2】図1のCLK周期比較回路の構成を示すブロック図である。

【図3】図2のCLK周期比較回路のタイミングチャートである。

【図4】図1のCLK周期判定回路の構成を示すブロック図である。

【図5】図4のCLK周期判定回路のタイミングチャートである。

【図6】図1のモータ駆動装置をW1-2相励磁で駆動させたときのタイミングチャートである。

50

【図 7】図 1 のモータ駆動装置を W 1 - 2 相励磁で駆動させたときの別のタイミングチャートである。

【図 8】第 2 の実施形態に係るステッピングモータ駆動装置の構成を示すブロック図である。

【図 9】図 8 のモータ駆動装置を W 1 - 2 相励磁で駆動させたときのタイミングチャートである。

【図 10】図 8 のモータ駆動装置を W 1 - 2 相励磁で駆動させたときの別のタイミングチャートである。

【図 11】第 3 の実施形態に係るステッピングモータ駆動装置の構成を示すブロック図である。

【図 12】図 11 のノイズ除去回路の構成を示すブロック図である。

【図 13】図 12 のノイズ除去回路のタイミングチャートである。

【図 14】図 11 のモータ駆動装置を W 1 - 2 相励磁で駆動させたときのタイミングチャートである。

【図 15】図 11 のモータ駆動装置を W 1 - 2 相励磁で駆動させたときの別のタイミングチャートである。

【図 16】第 4 の実施形態に係るステッピングモータ駆動装置の構成を示すブロック図である。

【図 17】図 16 のモータ駆動装置を W 1 - 2 相励磁で駆動させたときのタイミングチャートである。

【図 18】図 16 のモータ駆動装置を W 1 - 2 相励磁で駆動させたときの別のタイミングチャートである。

【図 19】従来 of ステッピングモータ駆動装置の構成を示すブロック図である。

【発明を実施するための形態】

【0014】

< 第 1 の実施形態 >

図 1 は、第 1 の実施形態に係るステッピングモータ駆動装置のブロック図である。パルス発生回路 1 は、クロック信号 CLK 1 の立ち上がりエッジに同期して H の微分パルスを生成する。なお、パルス発生回路 1 は、CLK 1 の立ち下がりエッジに同期して H の微分パルスを生成してもよい。パルス発生回路 2 は、クロック信号 CLK 2 の立ち上がりエッジおよび立ち下がりエッジの両エッジに同期して H の微分パルスを生成する。

【0015】

クロック判定回路 3, 4 は、それぞれ CLK 1, CLK 2 が正常であるか否かを判定し、正常であるときに出力を H レベルから L レベルにする。クロック判定回路 3 は、CLK 1 および基準クロック信号 CLKC の周期を比較する CLK 周期比較回路 3 1 と、CLK 周期比較回路 3 1 の出力に基づいて CLK 1 が正常であるか否かを判定する CLK 周期判定回路 3 2 とで構成することができる。クロック判定回路 4 は、CLK 2 および CLKC の周期を比較する CLK 周期比較回路 4 1 と、CLK 周期比較回路 4 1 の出力に基づいて CLK 2 が正常であるか否かを判定する CLK 周期判定回路 4 2 とで構成することができる。クロック判定回路 3, 4 は同じ構成であるため、クロック判定回路 3 について説明する。

【0016】

CLK 周期比較回路 3 1 は、図 2 のように構成することができる。CLK 周期比較回路 3 1 は、CLK 1 および CLKC の周期を比較して CLK 1 の周期の方が長い場合にパルスを出力する。CLK 周期比較回路 3 1 は、例えば図 3 に示すように、CLK 1 が H である期間に CLKC のパルスが 2 回以上発生した場合にパルスを出力する。したがって、時刻 T 1 では CLK 周期比較回路 3 1 からパルスは出力されない。

【0017】

CLK 周期判定回路 3 2 は、図 4 のように構成することができる。なお、VCC は H レベルの電源電圧である。CLK 周期判定回路 3 2 は、CLK 2 が正常でない、すなわちク

10

20

30

40

50

ロック判定回路4の出力がHレベルの場合に、CLK周期比較回路31から出力されるパルスのカウントする。そして、CLK周期判定回路32は、カウント数が例えば‘3’になったときにCLK1が正常であると判定して、図5に示すように出力をHレベルからLレベルにする。

【0018】

図1に戻り、マスク回路5,6は、それぞれAND回路で構成することができる。マスク回路5は、パルス発生回路1およびクロック判定回路4の出力を受けて、CLK2が正常でない、すなわちクロック判定回路4の出力がHレベルの場合にパルス発生回路1の出力をそのまま出力する。一方、CLK2が正常である、すなわちクロック判定回路4の出力がLレベルの場合にパルス発生回路1の出力をマスクする。マスク回路6は、パルス発生回路2およびクロック判定回路3の出力を受けて、CLK1が正常でない、すなわちクロック判定回路3の出力がHレベルの場合にパルス発生回路2の出力をそのまま出力する。一方、CLK1が正常である、すなわちクロック判定回路3の出力がLレベルの場合にパルス発生回路2の出力をマスクする。論理回路7は、マスク回路5,6の出力を論理合成する回路であり、OR回路で構成することができる。

10

【0019】

ステップ位置制御回路8は、クロック信号CLKとして論理回路7の出力を受け、CLKに従って、与えられた励磁モード信号に応じた励磁モードでステッピングモータ51のステップ位置を制御するための制御信号を生成する。なお、励磁モードは、あらかじめステップ位置制御回路8に設定されていてもよい。モータ駆動部9は、制御信号に従ってステッピングモータ51の巻線52,53に電流を供給する。

20

【0020】

次に、本実施形態に係るステッピングモータ駆動装置の動作を図6を参照して説明する。なお、CLK1のみ入力されるものとする。CLK2は入力されないため、パルス発生回路2の出力はLレベルである。また、モータ駆動装置の起動直後では、CLK1,CLK2は正常でないと判定されるため、クロック判定回路3,4の出力はともにHレベルである。したがって、マスク回路5は、パルス発生回路1の出力をそのまま出力し、マスク回路6の出力はLレベルである。

【0021】

時刻T1で、CLK1が正常であると判定されると、クロック判定回路3の出力はLレベルになる。時刻T2~T5で、パルス発生回路2の入力側にノイズが発生すると、そのノイズに起因してパルス発生回路2からパルスが出力されるが、クロック判定回路3の出力はLレベルであるため、マスク回路6の出力はLレベルのままである。また、ノイズはCLK2として正常でないと判定されるため、クロック判定回路4の出力はHレベルのままである。したがって、マスク回路5は、パルス発生回路1の出力をそのまま出力する。以上により、論理回路7の出力はマスク回路5の出力と同じになり、巻線52,53に供給される電流は、ステップ状の電流波形に従って制御される。

30

【0022】

一方、CLK2のみが入力される場合について図7を参照して説明する。CLK1は入力されないため、パルス発生回路1の出力はLレベルである。また、CLK1,CLK2は正常でないと判定されるため、クロック判定回路3,4の出力はともにHレベルである。したがって、マスク回路5の出力はLレベルであり、マスク回路6はパルス発生回路2の出力をそのまま出力する。

40

【0023】

時刻T1で、CLK2が正常であると判定されると、クロック判定回路4の出力はLレベルになる。時刻T2~T5で、パルス発生回路1の入力側にノイズが発生すると、そのノイズに起因してパルス発生回路1からパルスが出力されるが、クロック判定回路4の出力はLレベルであるため、マスク回路5の出力はLレベルのままである。また、ノイズはCLK1として正常でないと判定されるため、クロック判定回路3の出力はHレベルのままである。したがって、マスク回路6はパルス発生回路2の出力をそのまま出力する。以

50

上により、論理回路 7 の出力はマスク回路 6 の出力と同じになり、巻線 5 2 , 5 3 に供給される電流は、ステップ状の電流波形に従って制御される。

【 0 0 2 4 】

以上、本実施形態によると、1つのステッピングモータ駆動装置で両エッジ仕様および片エッジ仕様のそれぞれに対応することができる。さらに、クロック信号が入力されないパルス発生回路からノイズに起因するパルスが出力されてもモータ駆動装置の誤動作を防止することができる。

【 0 0 2 5 】

< 第 2 の実施形態 >

図 8 は、第 2 の実施形態に係るステッピングモータ駆動装置のブロック図である。パルス発生回路 1 , 2 および論理回路 7 は、図 1 のパルス発生回路 1 , 2 および論理回路 7 と同じである。

【 0 0 2 6 】

本実施形態に係るステッピングモータ駆動装置の動作を図 9 を参照して説明する。なお、CLK 1 のみ入力されるものとする。CLK 1 の立ち上がりエッジに同期してパルス発生回路 1 からパルスが出力される。CLK 2 は入力されないためパルス発生回路 2 の出力は L レベルである。したがって、論理回路 7 はパルス発生回路 1 の出力をそのまま出力する。以上により、巻線 5 2 , 5 3 に供給される電流は、ステップ状の電流波形に従って制御される。

【 0 0 2 7 】

一方、CLK 2 のみ入力される場合について図 1 0 を参照して説明する。CLK 2 の立ち上がりおよび立ち下がりの両エッジに同期してパルス発生回路 2 からパルスが出力される。CLK 1 は入力されないためパルス発生回路 1 の出力は L レベルである。したがって、論理回路 7 はパルス発生回路 2 の出力をそのまま出力する。以上により、巻線 5 2 , 5 3 に供給される電流は、ステップ状の電流波形に従って制御される。

【 0 0 2 8 】

以上、本実施形態によると、両仕様に対応するステッピングモータ駆動装置を第 1 の実施形態の構成よりも簡単な構成で実現できるため、モータ駆動装置の低コスト化や回路面積の縮小化を図ることができる。

【 0 0 2 9 】

< 第 3 の実施形態 >

図 1 1 は、第 3 の実施形態に係るステッピングモータ駆動装置のブロック図である。パルス発生回路 1 は、パルス生成回路 1 1 とノイズ除去回路 1 2 とで構成することができる。パルス生成回路 1 1 は、CLK 1 の立ち上がりエッジに同期して H の微分パルスを生成する。ノイズ除去回路 1 2 は、クロック判定回路 3 0 によって CLK 1 が正常であると判定された場合に、パルス生成回路 1 1 からの出力タイミングで微分パルスを生成する。逆に、クロック判定回路 3 0 によって CLK 1 が正常でないとは判定された場合には微分パルスを生成しない。

【 0 0 3 0 】

パルス発生回路 2 は、パルス生成回路 2 1 とノイズ除去回路 2 2 とで構成することができる。パルス生成回路 2 1 は、CLK 2 の立ち上がりおよび立ち下がりの両エッジに同期して H の微分パルスを生成する。ノイズ除去回路 2 2 は、クロック判定回路 4 0 によって CLK 2 が正常であると判定された場合にパルス生成回路 2 1 からの出力タイミングで微分パルスを生成する。逆に、クロック判定回路 4 0 によって CLK 2 が正常でないとは判定された場合には微分パルスを生成しない。なお、CLK 周期比較回路 3 1 , 4 1 は、図 2 の CLK 周期比較回路 3 1 , 4 1 と同じである。また、ノイズ除去回路 1 2 , 2 2 は同じ構成であるためノイズ除去回路 1 2 について説明する。

【 0 0 3 1 】

ノイズ除去回路 1 2 は、図 1 2 に示すように 3 つの D - F F 1 2 1 , 1 2 2 , 1 2 3 および E X - O R 回路 1 2 4 で構成することができる。なお、D - F F 1 2 3 の CK に入力

10

20

30

40

50

される基準クロック信号CLKDの周波数は数M～数十MHz程度である。ノイズ除去回路12は、CLK1が正常であると判定された場合としてCLK周期比較回路31からパルスが出力された場合にパルス生成回路11の出力に応じてパルスを生成する。具体的に、図13に示すように、時刻T1において、CLK1として周期が短いノイズが入力されても、時刻T1の直後に、CLK周期比較回路31からパルスは出力されない。したがって、ノイズ除去回路12は、時刻T2においてパルスを生成しない。

【0032】

次に、本実施形態に係るステッピングモータ駆動装置の動作を図14を参照して説明する。なお、CLK1のみ入力されるものとする。CLK1は正常であると判定されるため、パルス生成回路11からの出力タイミングでノイズ除去回路12はパルス生成する。CLK2は入力されないため、ノイズ除去回路22の出力はLレベルである。

10

【0033】

時刻T1, T3で、パルス生成回路21の入力側にノイズが発生しても、ノイズはCLK2として正常でないと判定されるため、ノイズ除去回路22の出力はLレベルのままである。時刻T2, T4でCLK1にノイズが含まれた場合、そのノイズに起因してパルス生成回路11からパルスが出力されるが、ノイズはCLK1として正常でないと判定されるため、ノイズに起因するパルスはノイズ除去回路12から出力されない。以上により、論理回路7は、ノイズ除去回路12の出力をそのまま出力し、巻線52, 53に供給される電流は、ステップ状の電流波形に従って制御される。

【0034】

一方、CLK2のみが入力される場合について図15を参照して説明する。CLK2は正常であると判定されるため、パルス生成回路21からの出力タイミングでノイズ除去回路22はパルス生成する。CLK1は入力されないため、ノイズ除去回路12の出力はLレベルである。

20

【0035】

時刻T1, T3で、パルス生成回路11の入力側にノイズが発生しても、ノイズはCLK1として正常でないと判定されるため、ノイズ除去回路22の出力はLレベルのままである。時刻T2, T4でCLK2にノイズが含まれた場合、そのノイズに起因してパルス生成回路21からパルスが出力されるが、ノイズはCLK2として正常でないと判定されるため、ノイズに起因するパルスはノイズ除去回路22から出力されない。以上により、論理回路7は、ノイズ除去回路22の出力をそのまま出力し、巻線52, 53に供給される電流は、ステップ状の電流波形に従って制御される。

30

【0036】

以上、本実施形態によると、入力されるクロック信号にノイズが含まれている場合でも、ノイズによるステッピングモータ駆動装置の誤動作を防止することができる。

【0037】

<第4の実施形態>

図16は、第4の実施形態に係るステッピングモータ駆動装置のブロック図である。パルス発生回路1, 2は、図11のパルス発生回路1, 2と同じ構成である。また、クロック判定回路3, 4およびマスク回路5, 6は、図1のクロック判定回路3, 4およびマスク回路5, 6と同じ構成である。

40

【0038】

本実施形態に係るステッピングモータ駆動装置の動作を図17を参照して説明する。なお、CLK1のみ入力されるものとする。ノイズ除去回路12は、パルス生成回路11からの出力タイミングでパルスを生成する。CLK2は入力されないため、ノイズ除去回路22およびマスク回路6の出力はともにLレベルである。また、モータ駆動装置の起動直後では、クロック判定回路5, 6の出力はともにHレベルである。

【0039】

時刻T1で、パルス発生回路2の入力側にノイズが発生しても、ノイズ除去回路22およびマスク回路6の出力はともにLレベルのままである。時刻T2, T5で、CLK1に

50

ノイズが含まれた場合、そのノイズに起因してパルス生成回路 1 1 からパルスが出力されるが、ノイズに起因するパルスはノイズ除去回路 1 2 から出力されない。

【 0 0 4 0 】

時刻 T 3 で、CLK 1 が正常であると判定されると、クロック判定回路 3 の出力は L レベルになる。時刻 T 4 で、パルス発生回路 2 の入力側にノイズが発生しても、クロック判定回路 3 の出力は L レベルであるため、マスク回路 6 の出力は L レベルのままである。以上により、論理回路 7 は、ノイズ除去回路 1 2 の出力をそのまま出力し、巻線 5 2 , 5 3 に供給される電流は、ステップ状の電流波形に従って制御される。

【 0 0 4 1 】

一方、CLK 2 のみが入力される場合について図 1 8 を参照して説明する。ノイズ除去回路 2 2 は、パルス生成回路 2 1 からの出力タイミングでパルスを生成する。CLK 1 は入力されないため、ノイズ除去回路 1 2 およびマスク回路 5 の出力はともに L レベルである。また、モータ駆動装置の起動直後では、クロック判定回路 3 , 4 の出力はともに H レベルである。

【 0 0 4 2 】

時刻 T 1 で、パルス発生回路 1 の入力側にノイズが発生しても、ノイズ除去回路 1 2 およびマスク回路 5 の出力はともに L レベルのままである。時刻 T 2 , T 5 で、CLK 2 にノイズが含まれた場合、そのノイズに起因してパルス生成回路 2 1 からパルスが出力されるが、ノイズに起因するパルスはノイズ除去回路 2 2 から出力されない。

【 0 0 4 3 】

時刻 T 3 で、CLK 2 が正常であると判定されると、クロック判定回路 4 の出力は L レベルになる。時刻 T 4 で、パルス発生回路 1 の入力側にノイズが発生しても、クロック判定回路 4 の出力は L レベルであるため、マスク回路 5 の出力は L レベルのままである。以上により、論理回路 7 は、ノイズ除去回路 2 2 の出力をそのまま出力し、巻線 5 2 , 5 3 に供給される電流は、ステップ状の電流波形に従って制御される。

【 0 0 4 4 】

以上、本実施形態によると、入力されるクロック信号にノイズが含まれる場合や、クロック信号が入力されないパルス発生回路からノイズに起因するパルスが出力された場合でも、ステッピングモータ駆動装置の誤動作を防止することができる。

【 産業上の利用可能性 】

【 0 0 4 5 】

本発明に係るステッピングモータ駆動装置は、両エッジ仕様および片エッジ仕様のそれぞれに対応できるため、製品開発の効率の向上等に有用である。さらに、両仕様に対応した場合のモータ駆動装置の誤動作を防止することができるため、モータ駆動装置の安定駆動が求められる各種電子機器等に有用である。

【 符号の説明 】

【 0 0 4 6 】

- | | |
|---------|----------------------------|
| 1 | パルス発生回路 (第 1 のパルス発生回路) |
| 2 | パルス発生回路 (第 2 のパルス発生回路) |
| 3 , 3 0 | クロック判定回路 (第 1 のクロック判定回路) |
| 4 , 4 0 | クロック判定回路 (第 2 のクロック判定回路) |
| 5 | マスク回路 (第 1 のマスク回路) |
| 6 | マスク回路 (第 2 のマスク回路) |
| 7 | 論理回路 |
| 8 | ステップ位置制御回路 |
| 9 | モータ駆動部 |
| 5 1 | ステッピングモータ |

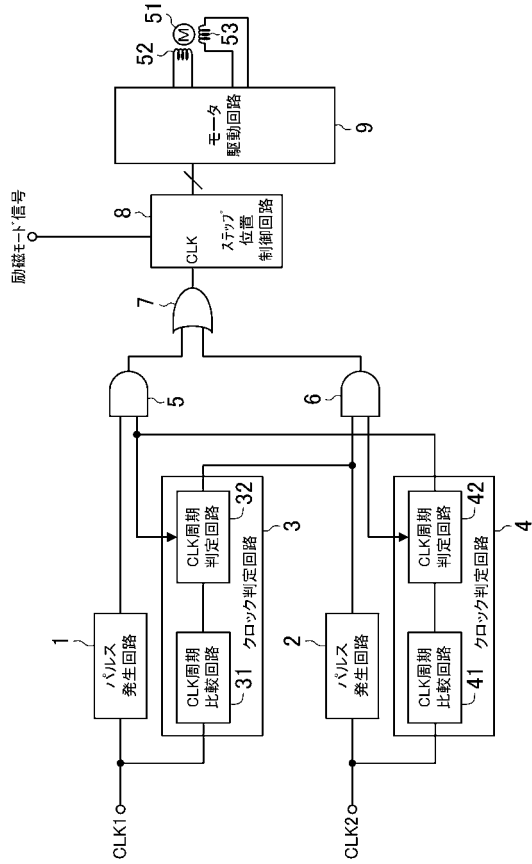
10

20

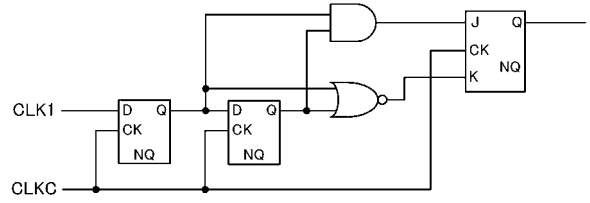
30

40

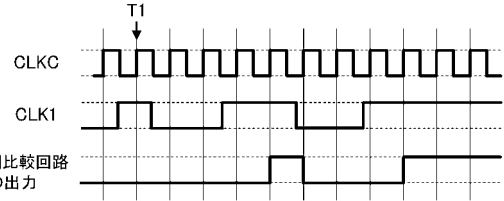
【 図 1 】



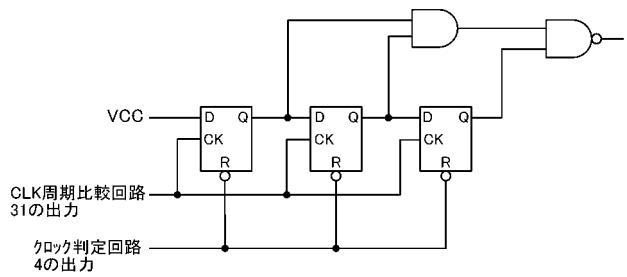
【 図 2 】



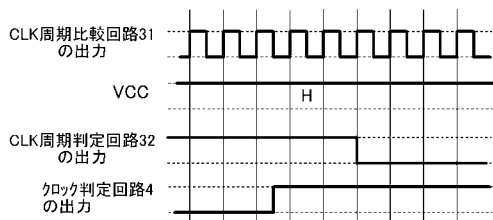
【 図 3 】



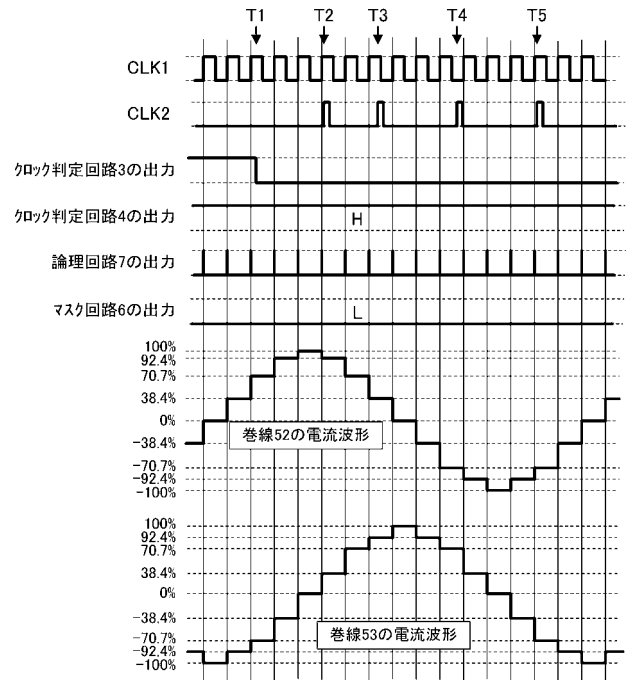
【 図 4 】



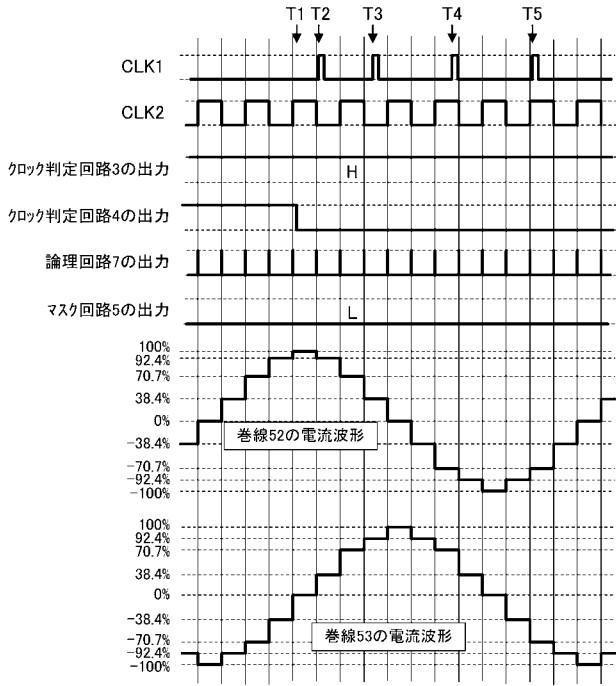
【 図 5 】



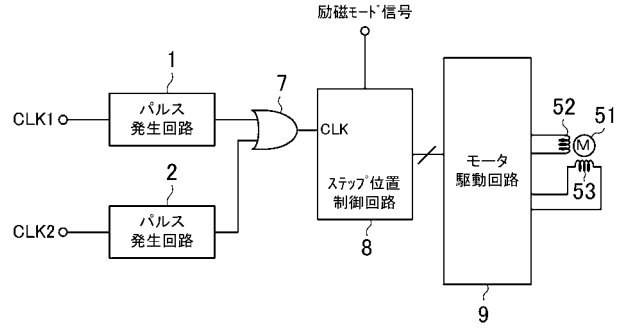
【 図 6 】



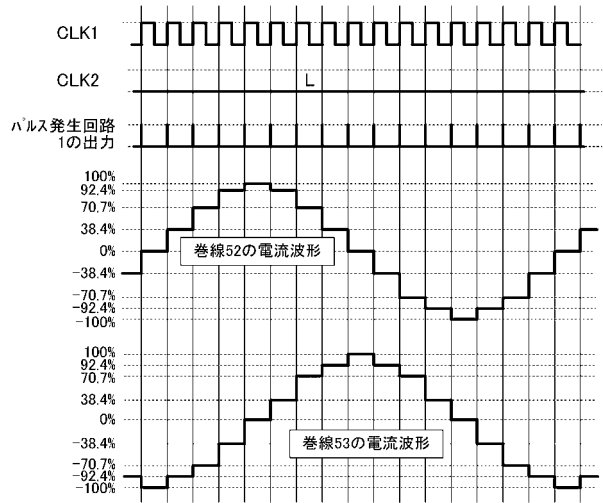
【 図 7 】



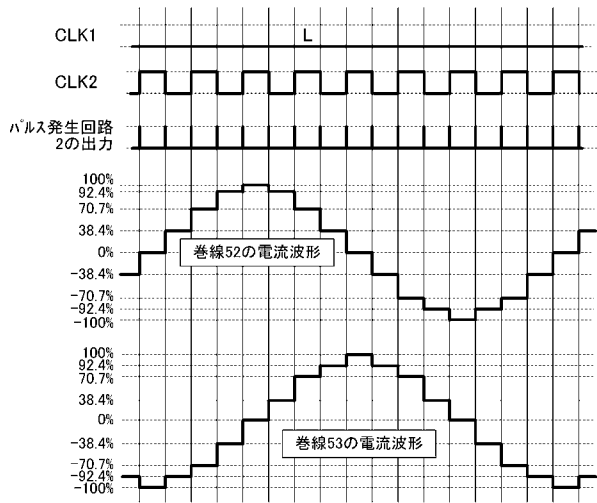
【 図 8 】



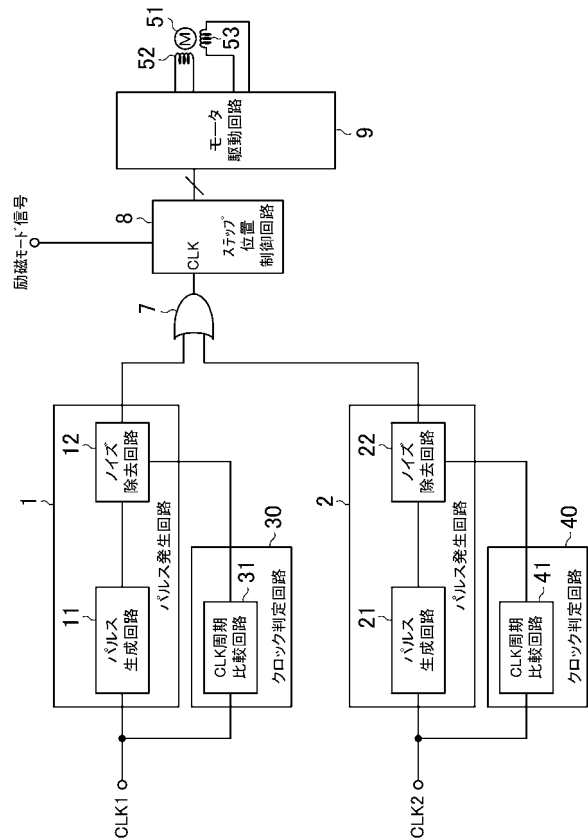
【 図 9 】



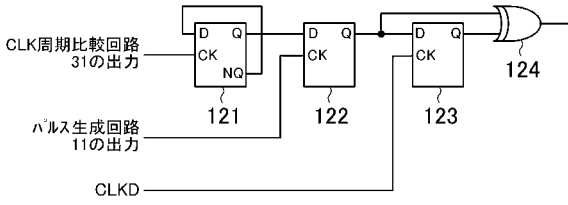
【 図 10 】



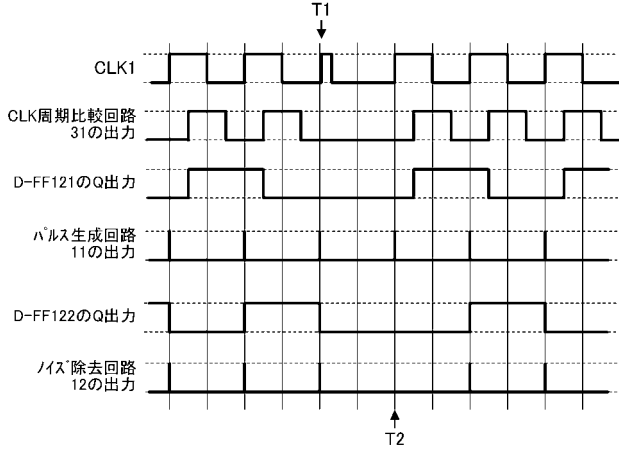
【 図 11 】



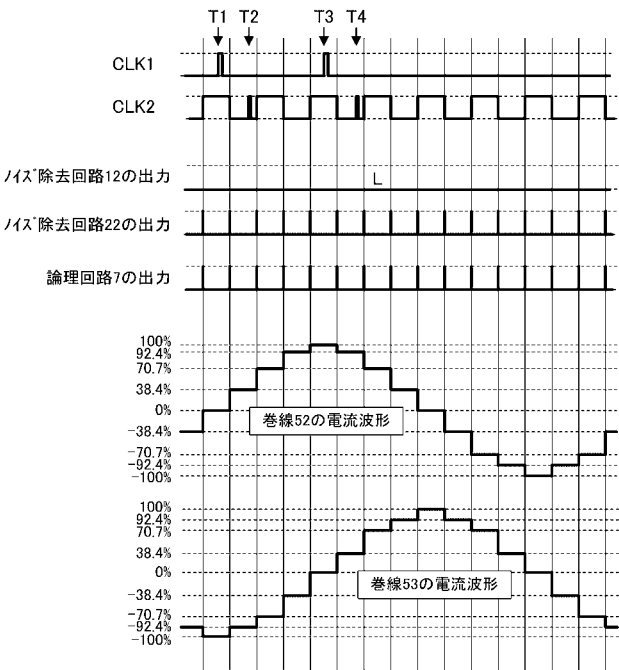
【 図 1 2 】



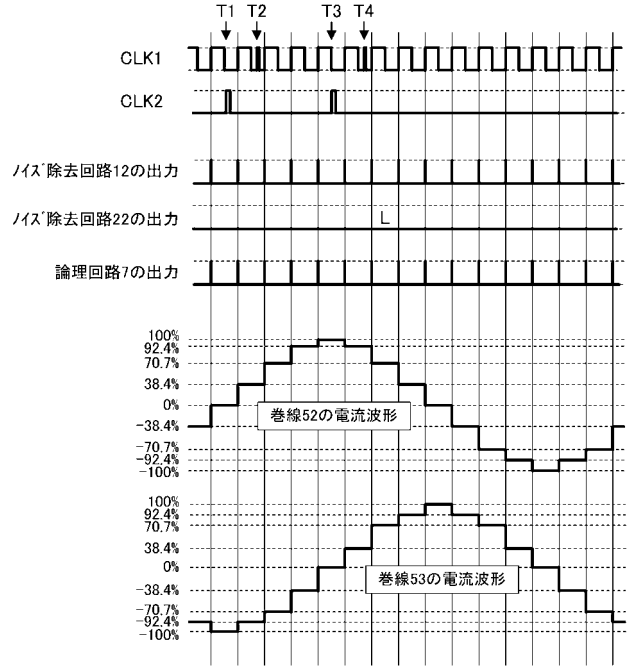
【 図 1 3 】



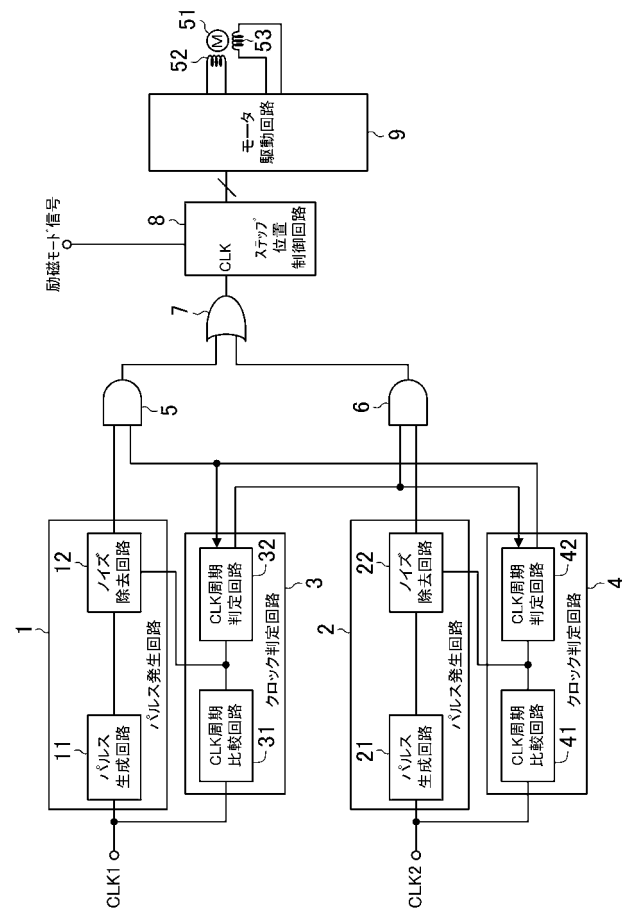
【 図 1 5 】



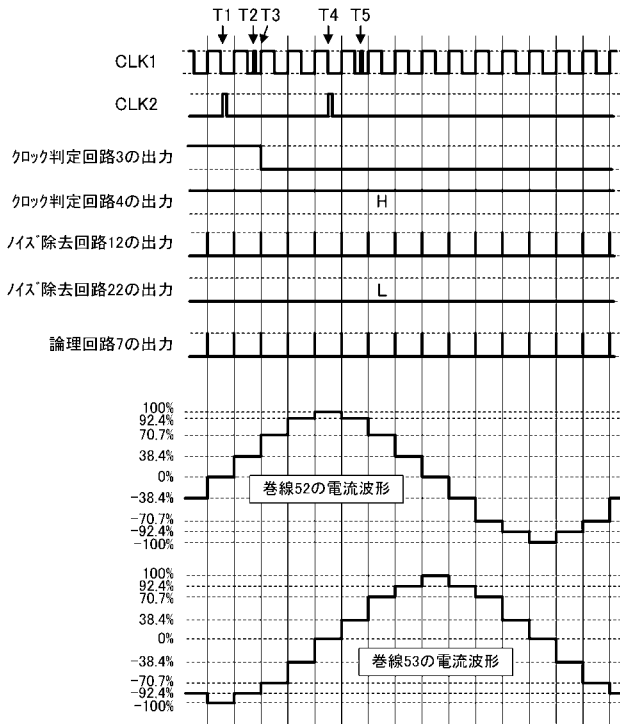
【 図 1 4 】



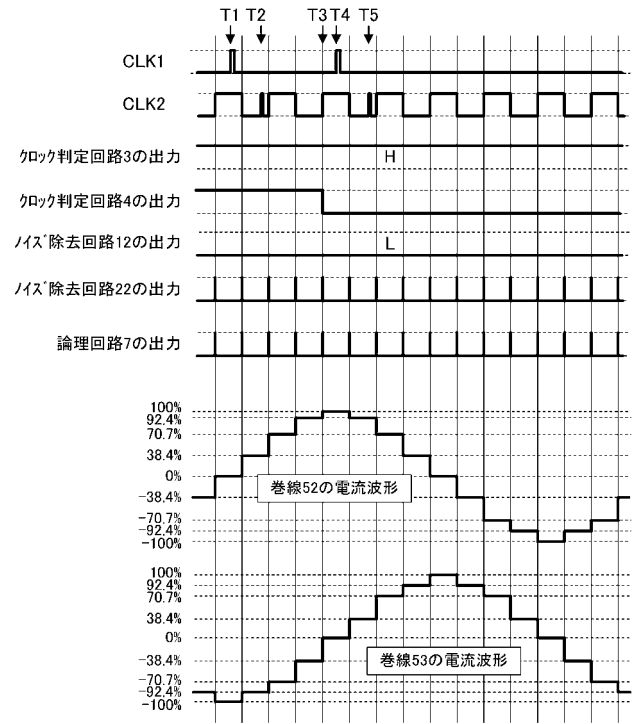
【 図 1 6 】



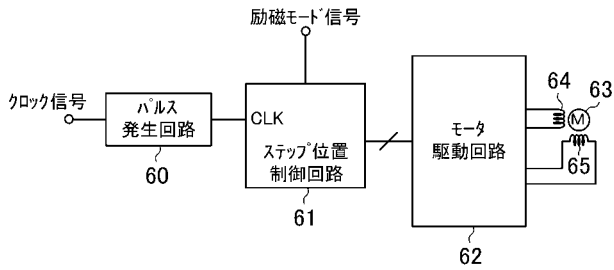
【 図 1 7 】



【 図 1 8 】



【 図 1 9 】



フロントページの続き

- (74)代理人 100117710
弁理士 原田 智雄
- (74)代理人 100121728
弁理士 井関 勝守
- (74)代理人 100124671
弁理士 関 啓
- (74)代理人 100131060
弁理士 杉浦 靖也
- (74)代理人 100131200
弁理士 河部 大輔
- (74)代理人 100131901
弁理士 長谷川 雅典
- (74)代理人 100132012
弁理士 岩下 嗣也
- (74)代理人 100141276
弁理士 福本 康二
- (74)代理人 100143409
弁理士 前田 亮
- (74)代理人 100157093
弁理士 間脇 八蔵
- (74)代理人 100163186
弁理士 松永 裕吉
- (74)代理人 100163197
弁理士 川北 憲司
- (74)代理人 100163588
弁理士 岡澤 祥平
- (72)発明者 矢野 剛広

大阪府門真市大字門真1006番地 パナソニックセミコンダクターシステムテクノ株式会社内

Fターム(参考) 5H580 BB04 CA12 CA16 CB04 GG03