

## (12) 发明专利

(10) 授权公告号 CN 101040502 B

(45) 授权公告日 2011.03.09

(21) 申请号 200580008600.1

(51) Int. Cl.

(22) 申请日 2005.01.18

H04L 25/49 (2006.01)

## (30) 优先权数据

60/537,937 2004.01.21 US

## (56) 对比文件

11/036,805 2005.01.14 US

CN 1206251 A, 1999.01.27, 全文.

## (85) PCT申请进入国家阶段日

CN 1204188 A, 全文.

2006.09.18

US 6373331 B1, 2002.04.16, 说明书第1栏  
第52—54行、图2b, 7a.

## (86) PCT申请的申请数据

US 5867065 A, 1999.02.02, 说明书第1栏第  
38行—第2栏第32行, 第11栏第1—65行, 第  
16—18栏、图3, 6, 8—9, 15.

PCT/US2005/001449 2005.01.18

审查员 汪德闯

## (87) PCT申请的公布数据

WO2005/069897 EN 2005.08.04

## (73) 专利权人 电力波技术公司

地址 美国加利福尼亚州

## (72) 发明人 A·科瓦 S·卡里奇纳

## (74) 专利代理机构 中国专利代理(香港)有限公司 72001

代理人 杨凯 王忠忠

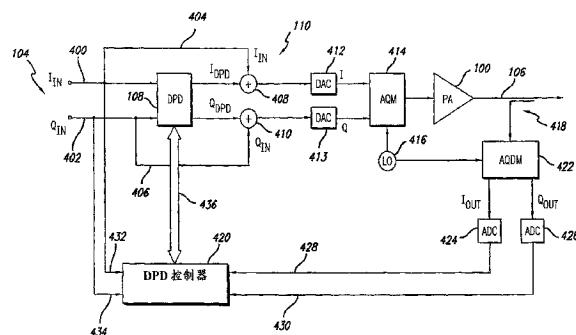
权利要求书 5 页 说明书 12 页 附图 9 页

## (54) 发明名称

宽带增强型数字预失真系统和方法

## (57) 摘要

本发明公开了一种采用基带预失真技术以数字方式将RF高效率放大器的非线性行为线性化的系统。系统提供数字正交(UQ)输入信号的加法或乘法预失真以便将放大器输出端的失真降到最低。前置补偿器(108)使用离散时间多项式核模仿放大器(100)的逆传递特征,为包括反应式电存储效应的非线性静态失真、线性动态失真和非线性动态效应提供单独且同时的补偿。热存储效应的补偿也包含在前置放大器(108)的非线性动态补偿运算中,并且通过使用自回归动态跟踪机制以参数化方式实施。本发明的数字预失真系统可提供包括但不限于动态负载调制放大器的高度非线性和高效RF放大电路的宽带线性化。



1. 一种数字前置补偿器，包括：

输入端，用于接收包括信号样本流的数字通信信号；

线性动态补偿电路，连接到所述输入端，并提供有关多个时延信号样本的线性运算；

数字包络检测器，连接到所述输入端，并提供对应于输入信号样本的离散数字包络信号样本流；

第一非线性动态补偿电路，连接到所述包络检测器，并提供有关多个延迟包络信号样本的非线性运算；

第二非线性动态补偿电路，与所述第一非线性动态补偿电路级联排列连接，并提供有关所述第一非线性动态补偿电路输出的多个样本的自回归运算；以及

组合器，组合所述线性动态补偿电路和所述第二非线性动态补偿电路的输出，并将数字预失真信号做为输出提供。

2. 如权利要求 1 所述的数字前置补偿器，还包括连接到所述包络检测器与所述第一非线性动态补偿电路并联的非线性静态补偿电路，所述非线性静态补偿电路提供有关各个数字包络信号样本的非线性运算。

3. 如权利要求 2 所述的数字前置补偿器，其特征在于所述第二非线性动态补偿电路与所述非线性静态补偿电路串联连接，并执行有关所述非线性静态补偿电路和所述第一非线性动态补偿电路的组合输出的所述自回归运算。

4. 如权利要求 1 所述的数字前置补偿器，其特征在于所述线性动态补偿电路包括有限脉冲响应滤波器。

5. 如权利要求 1 所述的数字前置补偿器，其特征在于所述第一非线性动态补偿电路包括以并联配置连接的多个有限脉冲响应滤波器。

6. 如权利要求 5 所述的数字前置补偿器，还包括连接到所述包络检测器的多个乘法器，并且其中所述多个有限脉冲响应滤波器连接到相应的乘法器输出端，并对多个高阶包络样本进行操作。

7. 如权利要求 6 所述的数字前置补偿器，其特征在于所述多个有限脉冲响应滤波器分别对至少二、三、四和五阶包络样本进行操作。

8. 如权利要求 1 所述的数字前置补偿器，其特征在于所述第二非线性动态补偿电路包括无限脉冲响应滤波器。

9. 如权利要求 2 所述的数字前置补偿器，其特征在于所述非线性静态补偿电路包括根据每个单独的包络样本提供加权多项式的多项式生成器。

10. 如权利要求 9 所述的数字前置补偿器，其特征在于所述多项式生成器包括接收所述各个包络样本并创建高阶包络样本的多个乘法器、提供复系数到所述乘法器的多个电路以及用于组合多个加权高阶包络样本的加法电路。

11. 如权利要求 1 所述的数字前置补偿器，还包括复数乘法器，所述复数乘法器连接到所述第二非线性动态补偿电路的输入端和输出端，并将输入样本与所述第二非线性动态补偿电路的所述输出相乘，以及将相乘值提供到所述组合器。

12. 一种预失真线性化放大器系统，包括：

输入端，用于接收包括信号样本流的数字通信信号；

连接到所述输入端的第一信号路径；

包括数字前置补偿器的第二信号路径,所述数字前置补偿器包括对来自所述输入端的信号的多个延迟样本进行操作的线性多项式预失真电路和连接到所述输入端与所述线性多项式预失真电路并联的非线性多项式预失真电路以及用于组合所述线性和非线性多项式预失真电路的输出并提供预失真信号的组合器;所述非线性多项式预失真电路包括串联连接的有限脉冲响应滤波器电路和无限脉冲响应滤波器;

加法电路,连接到所述第一和第二信号路径,将输入信号和所述预失真信号相加,并输出预失真的输入信号;以及

放大器,接收并放大所述预失真的输入信号,并提供放大的输出信号。

13. 如权利要求 12 所述的预失真线性化放大器系统,还包括连接在所述加法电路与所述放大器之间、用于将所述预失真的输入信号从数字形式转换为模拟形式的数模变换器。

14. 如权利要求 12 所述的预失真线性化放大器系统,其特征在于所述线性多项式预失真电路包括有限脉冲响应滤波器。

15. 如权利要求 12 所述的预失真线性化放大器系统,其特征在于所述非线性多项式预失真电路还包括连接到所述输入端并将包络样本流提供到所述有限脉冲响应滤波器电路的数字包络检测器,并且其中所述有限脉冲响应滤波器电路使用多个复系数对多个延迟包络样本进行操作。

16. 如权利要求 15 所述的预失真线性化放大器系统,其特征在于所述有限脉冲响应滤波器电路包括并联连接并对多个不同阶的所述包络样本流进行操作的一组有限脉冲响应滤波器。

17. 如权利要求 15 所述的预失真线性化放大器系统,其特征在于所述非线性多项式预失真电路还包括静态非线性多项式电路,所述静态非线性多项式电路连接到所述包络检测器、与所述有限脉冲响应滤波器电路并联,并根据各个包络样本生成复加权多项式。

18. 如权利要求 17 所述的预失真线性化放大器系统,其特征在于所述非线性多项式预失真电路还包括连接到所述有限脉冲响应滤波器电路和静态非线性多项式电路并组合它们的输出的第二组合器,并且其中所述无限脉冲响应滤波器连接到所述第二组合器的输出端。

19. 如权利要求 18 所述的预失真线性化放大器系统,其特征在于所述非线性多项式预失真电路还包括连接到所述输入端和所述无限脉冲响应电路的乘法器,所述乘法器将输入信号样本和所述无限脉冲响应滤波器的输出相乘,并将相乘结果提供到所述组合器。

20. 一种预失真线性化放大器系统,包括:

输入端,用于接收包括信号样本流的数字通信信号;

数字前置补偿器,所述数字前置补偿器包括对输入信号的多个延迟样本进行操作的线性多项式预失真电路和连接到所述输入端与所述线性多项式预失真电路并联的非线性多项式预失真电路以及用于组合所述线性和非线性多项式预失真电路的输出并提供预失真的输入信号的组合器;所述非线性多项式预失真电路包括串联连接的有限脉冲响应滤波器电路和无限脉冲响应滤波器;以及

放大器,接收并放大所述预失真的输入信号,并提供放大的输出信号。

21. 如权利要求 20 所述的预失真线性化放大器系统,还包括连接在所述数字前置补偿器与所述放大器之间、用于将所述预失真的输入信号从数字形式转换为模拟形式的数模变

换器。

22. 如权利要求 20 所述的预失真线性化放大器系统, 其特征在于所述线性多项式预失真电路包括有限脉冲响应滤波器。

23. 如权利要求 20 所述的预失真线性化放大器系统, 其特征在于所述非线性多项式预失真电路还包括连接到所述输入端并将包络样本流提供到所述有限脉冲响应滤波器电路的数字包络检测器, 并且其中所述有限脉冲响应滤波器电路使用多个复系数对多个延迟包络样本进行操作。

24. 如权利要求 23 所述的预失真线性化放大器系统, 其特征在于所述有限脉冲响应滤波器电路包括并联连接并对多个不同阶的所述包络样本流进行操作的一组有限脉冲响应滤波器。

25. 如权利要求 23 所述的预失真线性化放大器系统, 其特征在于所述非线性多项式预失真电路还包括静态非线性多项式电路, 所述静态非线性多项式电路连接到所述包络检测器、与所述有限脉冲响应滤波器电路并联, 并根据各个包络样本生成附加权多项式。

26. 如权利要求 25 所述的预失真线性化放大器系统, 其特征在于所述非线性多项式预失真电路还包括连接到所述有限脉冲响应滤波器电路和静态非线性多项式电路并组合其所述输出的组合器, 并且其中所述无限脉冲响应滤波器连接到第二组合器的所述输出端。

27. 如权利要求 26 所述的预失真线性化放大器系统, 其特征在于所述非线性多项式预失真电路还包括连接到所述输入端和所述无限脉冲响应电路的乘法器, 所述乘法器将输入信号样本和所述无限脉冲响应滤波器的输出相乘, 并将相乘结果提供到所述组合器。

28. 一种自适应预失真线性化放大器系统, 包括:

输入端, 接收包括信号样本的流的数字通信信号;

基于多项式的预失真电路, 接收所述信号样本, 对其进行操作并提供预失真的输入样本流, 所述基于多项式的预失真电路包括采用自适应复系数第一集合的第一有限脉冲响应滤波器、采用自适应复系数第二集合的第二有限脉冲响应滤波器电路及采用自适应复系数第三集合的无限脉冲响应滤波器电路;

数模变换器, 接收所述预失真的输入样本并提供模拟预失真的输入信号;

放大器, 接收并放大所述模拟预失真的输入信号以提供输出信号;

抽样耦合器, 连接到所述放大器输出端, 并提供抽样输出信号;

模数变换器, 连接到所述抽样耦合器, 并提供数字抽样输出信号; 以及

自适应控制器, 经连接以接收所述数字抽样输出信号, 连接到所述输入端以接收所述输入样本, 所述控制器生成所述第一、第二和第三自适应复系数并将它们提供到所述基于多项式的预失真电路。

29. 如权利要求 28 所述的自适应预失真线性化放大器系统, 其特征在于所述自适应控制器通过采用有关所述数字抽样输出信号的第一、第二和第三多项式运算生成所述第一、第二和第三自适应复系数。

30. 如权利要求 29 所述的自适应预失真线性化放大器系统, 其特征在于所述自适应控制器包括实施所述第一、第二和第三多项式运算的编程数字信号处理器。

31. 如权利要求 28 所述的自适应预失真线性化放大器系统, 其特征在于所述基于多项式的预失真电路在所述输入端与所述数模变换器之间串联连接。

32. 如权利要求 28 所述的自适应预失真线性化放大器系统, 其特征在于所述基于多项式的预失真电路连接在所述输入端与所述数模变换器之间与第一信号路径并联的第二信号路径中, 并且其中所述第一和第二信号路径由组合器耦合。

33. 如权利要求 32 所述的自适应预失真线性化放大器系统, 其特征在于所述组合器包括复加法电路。

34. 如权利要求 28 所述的自适应预失真线性化放大器系统, 还包括连接在所述数模变换器与所述放大器输入端之间的模拟正交调制器。

35. 如权利要求 34 所述的自适应预失真线性化放大器系统, 还包括连接在所述抽样耦合器与所述模数变换器之间的模拟正交解调器。

36. 如权利要求 35 所述的自适应预失真线性化放大器系统, 还包括连接到所述模拟正交调制器和所述模拟正交解调器的本机振荡器耦合器, 用于分别对到所述调制器的模拟信号输入进行上变频和下变频。

37. 一种用于在 RF 放大器对通信信号放大之前对所述通信信号进行预失真的方法, 包括:

接收包括信号样本流的数字通信信号;

通过采用所述放大器的逆传递特征的离散时间多项式模型对所述数字通信信号进行预失真以提供预失真的通信信号, 所述多项式模型为所述放大器的非线性静态失真、线性动态失真和非线性动态失真效应提供单独且同时的补偿; 以及

输出所述预失真的通信信号以便由所述放大器放大,

其中非线性动态失真的所述补偿包括为所述放大器的电存储效应和热存储效应提供单独的补偿。

38. 如权利要求 37 所述的对通信信号进行预失真的方法, 其特征在于所述对数字通信信号进行预失真包括将预失真信号添加到所述信号样本流以提供所述预失真的通信信号。

39. 如权利要求 37 所述的对通信信号进行预失真的方法, 其特征在于所述对数字通信信号进行预失真包括通过多个并行多项式运算对所述信号样本流进行操作以提供所述预失真的通信信号。

40. 如权利要求 37 所述的对通信信号进行预失真的方法, 其特征在于线性动态失真的所述补偿包括通过采用有限脉冲响应滤波器过滤多个输入样本。

41. 如权利要求 37 所述的对通信信号进行预失真的方法, 其特征在于非线性静态失真的所述补偿包括执行有关各个输入包络样本的多项式运算。

42. 一种用于在 RF 放大器对通信信号放大之前对所述通信信号进行预失真的方法, 包括:

接收包括信号样本流的数字通信信号;

通过采用所述放大器的逆传递特征的离散时间多项式模型对所述数字通信信号进行预失真以提供预失真的通信信号, 所述多项式模型为所述放大器的非线性静态失真、线性动态失真和非线性动态失真效应提供单独且同时的补偿; 以及

输出所述预失真的通信信号以便由所述放大器放大,

其中, 非线性动态失真的所述补偿包括通过采用与无限脉冲响应滤波器级联的有限脉冲响应滤波器, 过滤从多个输入样本获得的信号。

43. 一种用于 RF 放大器系统自适应预失真线性化的方法,包括:

接收包括信号样本的流的数字通信信号;

通过多个单独的基于多项式的运算对所述信号样本进行操作并提供预失真的输入样本流,所述基于多项式的运算包括采用自适应复系数第一集合的第一有限脉冲响应滤波操作、采用自适应复系数第二集合的第二有限脉冲响应滤波操作,以及采用自适应复系数第三集合的无限脉冲响应滤波操作;

根据所述预失真的输入样本提供模拟预失真的 RF 输入信号;

将所述模拟预失真的 RF 输入信号放大以提供输出信号;

对放大器输出信号抽样并提供模拟抽样输出信号;

将所述模拟抽样输出信号转换为数字抽样输出信号;以及

通过采用所述数字抽样输出信号和所述信号样本生成更新的自适应复系数并且为所述基于多项式的预失真运算采用所述更新的系数。

44. 如权利要求 43 所述的用于 RF 放大器系统自适应预失真线性化的方法,其特征在于通过多个单独的基于多项式的运算对所述输入信号样本进行操作并提供预失真的输入样本流包括将预失真信号添加到所述输入样本流以提供所述预失真的输入样本流。

45. 如权利要求 43 所述的用于 RF 放大器系统自适应预失真线性化的方法,其特征在于通过多个单独的基于多项式的运算对所述输入信号样本进行操作并提供预失真的输入样本流包括通过多个并行多项式运算对所述输入样本流进行操作以提供所述预失真的输入样本流。

46. 如权利要求 43 所述的用于 RF 放大器系统自适应预失真线性化的方法,其特征在于所述第一有限脉冲响应滤波操作和所述无限脉冲响应滤波操作连续执行。

47. 如权利要求 46 所述的用于 RF 放大器系统自适应预失真线性化的方法,其特征在于所述第二有限脉冲响应滤波操作和所述无限脉冲响应滤波操作连续执行。

48. 如权利要求 43 所述的用于 RF 放大器系统自适应预失真线性化的方法,其特征在于通过多个单独的基于多项式的运算对所述输入信号样本进行操作包括从所述输入信号样本获得包络样本流并对所述包络样本流进行操作。

49. 如权利要求 48 所述的用于 RF 放大器系统自适应预失真线性化的方法,其特征在于通过多个单独的基于多项式的运算对所述输入信号样本进行操作还包括对各个包络样本执行多项式运算。

## 宽带增强型数字注射预失真系统和方法

[0001] 相关申请信息

[0002] 本申请要求 2004 年 1 月 21 日提交的美国临时申请序号为 60/537937 的文件的优先权，将该申请的公开内容通过引用全部结合于本文中。

### 发明领域

[0003] 本发明涉及高效、高功率 RF 放大器的预失真线性和相关系统与方法。

[0004] 背景、先有技术和相关信息

[0005] 现代无线通信系统采用了频谱效率高、利用宽带宽数字调制的信号和时变包络。数字调制的包络量的改变会在发射机的输出端生成由 RF 放大电路固有非线性引起的失真分量。放大器失真引起输入信号的频谱膨胀（“频谱再生”），这对相邻信道中的通信产生了干扰。相邻信道干扰 (ACI) 是受到调节管理组织 (FCC、ETSI、ITU) 严格控制的极不希望出现的现象。除频谱再生外，放大器非线性引起带内失真（即，在调制的输入信号带宽内的失真分量），这损坏了发射信号的完整性，并导致接收机端出现高误码率 (BER)。常规 RF 放大器 (AB 类) 中的非线性较轻（失真大约比等于调制的峰 - 均功率比 [PAR] 的输出功率回退 (OBO) 的载波电平低 40dB）。为此类轻度非线性行为付出的代价是效率低，即，有限的 DC 到 RF 功率转换性能。高效率放大由于提高了系统可靠性（更长的平均无故障时间 (MTBF)），简化了热管理，并缩小了放大器大小（更小的硅片要求）以及降低了基站的操作和拥有成本，因此，它非常合乎需要。另一方面，高效率放大器（例如，Doherty 放大器设计）展现了比 AB 类设计多得多的非线性行为（失真比载波电平低 29dB 或更低）。

[0006] 一个简单的线性化方法通过扩展放大器操作的线性范围而提高 OBO 电平以便减少输出失真。这种技术可成功应用以增强 AB 类放大器的线性。不过，由于更高 OBO 电平导致 RF 输出功率降低，它也引起了严重的效率损失。另一方面，高效率放大器一般无法通过简单地提高 OBO 而线性化，并且需要更复杂的线性化技术。一种沿用已久的技术使用笛卡尔（或极性）反馈将放大器的输出失真降到最低。反馈线性化对于窄信号带宽有效，但在需要宽带宽操作（例如，多波 WCDMA）时，由于与环路动态相关联的输入输出稳定性限制而具有很有限的失真校正能力。因此，反馈可能不足以将宽带宽、高效发射机线性化。另一种技术前馈是基于放大器失真的相加后校正，一般采用双环路体系结构以估计在第一（载波消除）环路中的放大器输出失真，然后将适当调相和缩放的失真估计经第二（失真消除）环路中的 RF 辅助或“误差”放大器注入“主”放大器的输出端。前馈线性系统不具有反馈线性化电路的带宽限制问题，并且无条件地稳定。然而，并且尽管具有宽带宽失真校正能力，但由于误差信号放大器的 DC 功率消耗，以及失真消除环路相位校准所需的主放大器输出端存在有损延迟元件的原因，前馈系统通常具有低效率。

[0007] 适合高线性和高效率放大的一种替代技术是预失真线性化。在概念上以及做为第一位近似值，预失真技术通过在放大器的输入端注入补偿失真分量而将放大器线性化，该分量的相位与放大器输出失真的相位相反（180 度异相），并且其振幅是输出失真的振幅除以放大器的线性增益。预失真不具有反馈线性化系统的稳定性和严重的带宽限制问题。对

于回退和前馈线性化也有优势,它还具有的优势是在设计良好的系统中其应用不会导致放大器效率的严重降级。由于这些固有的优势,预失真线性化在过去的十年内成了大量研究的主题。

[0008] 预失真线性化的先有方案主要集中在数字 LUT(查表)前置补偿器的设计和实施上,与模拟前置补偿器相比它们一般提供灵活性、精确性和抗扰度优点。在这些基于 LUT 的系统中,预失真是在极性或笛卡尔坐标中的基带执行。在极性数字预失真系统中,由于数字输入调制是正交形式的原因,因此,笛卡尔 / 极性坐标之间的转换通常是必需的。前置补偿器的系数是通过自适应计算得出,并存储在按输入(或输出)信号包络的变换编索引的表中。一般情况下,此类 LUT 前置补偿器旨在只补偿非线性静态放大器失真,而无用于放大器中动态非线性的线性化的规定。由于非线性动态失真分量或“存储效应”构成了高功率、高效率放大器总输出失真相当大的一部分,因此,这些“静态”前置补偿器并不是很适用于高效率基站发射机设计。为解决 LUT 前置补偿器的此限制,建议采用非参数数字式基带前置补偿器,其中,多维表按瞬时输入包络量或功率的动态变换(过滤形式)编索引。用于非线性动态失真补偿的多表技术主要优点在于它不需要计算放大器逆动态的参数模型。主要的缺点是为存储预失真系数而需要大的存储器以及用于系统自适应的数据不可靠 / 不足时表项目内插涉及的计算复杂性。多表内插复杂性可能相当大,造成了对前置补偿器精度和适应率的限制。数字 LUT 前置补偿器的精度也受表量化误差的限制。在需要宽带动态失真补偿以满足严格的发射规格的高效率、高功率发射机中,量化误差可严重限制失真校正。将表量化误差降到最小的一个简单方式是增大表大小。对于采用参数数字式 LUT 前置补偿器的一些应用,此解决方案是一个可行的替代方案。不过,由于存储器和计算要求快速增加的原因,在多表设计中增加表项目的数量是不容许的。为提高 LUT 前置补偿器的精度并降低其复杂性,建议了多种其它预失真系统。然而,这些方案均未充分地解决上述问题。

[0009] 本发明旨在克服先有技术的上述缺陷,并提供一种适用于宽带宽应用但不会将不当的复杂性引入系统的预失真系统。

#### [0010] 发明概述

[0011] 在第一方面,本发明提供一种包括输入端的数字前置补偿器,上述输入端用于接收包括信号样本流的数字通信信号。线性动态补偿电路连接到上述输入端,并提供有关多个时延信号样本的线性运算。数字包络检测器也连接到上述输入端并提供对应于上述输入信号样本的离散数字包络信号样本流。第一非线性动态补偿电路连接到上述包络检测器,并提供有关多个延迟包络信号样本的非线性运算。第二非线性动态补偿电路与上述第一非线性动态补偿电路级联排列连接,并提供有关上述第一非线性动态补偿电路输出的多个样本的自回归运算。组合器组合上述线性动态补偿电路和上述第二非线性动态补偿电路的输出,并将数字预失真信号做为输出提供。

[0012] 在优选实施例中,上述数字前置补偿器还包括连接到上述包络检测器与上述第一非线性动态补偿电路并联的非线性静态补偿电路,上述非线性静态补偿电路提供有关各个数字包络信号样本的非线性运算。上述第二非线性动态补偿电路最好与上述非线性静态补偿电路串联连接,并执行有关上述非线性静态补偿电路和上述第一非线性动态补偿电路的组合输出的自回归运算。上述线性动态补偿电路最好包括有限脉冲响应滤波器。上述第一非线性动态补偿电路最好包括以并联配置连接的多个有限脉冲响应滤波器。上述数字前置

补偿器最好包括连接到上述包络检测器的多个乘法器，并且上述多个有限脉冲响应滤波器连接到相应的乘法器输出端，并对多个高阶包络样本进行操作。在一个优选实施中，上述多个有限脉冲响应滤波器分别对至少二、三、四和五阶包络样本进行操作。上述第二非线性动态补偿电路最好包括无限脉冲响应滤波器。上述非线性静态补偿电路最好包括从每个单独的包络样本提供加权多项式的多项式生成器。上述多项式生成器可包括接收上述各个包络样本并创建高阶包络样本的多个乘法器、将复 (complex) 系数提供给上述乘法器的多个电路及用于组合多个加权高阶包络样本的加法电路。上述数字前置补偿器最好也包括复数乘法器，该复数乘法器连接到上述第二非线性动态补偿电路的输入端和输出端，并将上述输入样本与上述第二非线性动态补偿电路的输出相乘，以及将相乘值提供到上述组合器。

[0013] 根据另一方面，本发明提供预失真线性化放大器系统。上述预失真线性化放大器系统包括输入端和连接到上述输入端的第一信号路径，上述输入端用于接收包括信号样本流的数字通信信号。包括数字前置补偿器的第二信号路径也连接到上述输入端。上述数字前置补偿器包括对上述输入信号的多个延迟样本进行操作的线性多项式预失真电路和连接到上述输入端与上述线性多项式预失真电路并联的非线性多项式预失真电路。上述非线性多项式预失真电路包括串联连接的有限脉冲响应滤波器电路和无限脉冲响应滤波器。上述数字前置补偿器还包括用于组合上述线性和非线性多项式预失真电路的输出并提供预失真信号的组合器。加法电路连接到上述第一和第二信号路径，将上述输入信号和上述预失真信号相加，并输出预失真的输入信号。上述预失真线性化放大器系统还包括放大器，接收并放大上述预失真的输入信号并提供放大的输出信号。

[0014] 在预失真线性化放大器系统的一个优选实施例中，数模变换器连接在上述加法电路与上述放大器之间，用于将上述预失真的输入信号从数字形式转换为模拟形式。上述线性多项式预失真电路最好包括有限脉冲响应滤波器。上述非线性多项式预失真电路最好还包括连接到上述输入端并将包络样本流提供到上述有限脉冲响应滤波器电路的数字包络检测器，并且其中上述有限脉冲响应滤波器电路使用多个复系数对多个延迟包络样本进行操作。上述有限脉冲响应滤波器电路最好包括并联连接并对多个不同阶的上述包络样本流进行操作的一组有限脉冲响应滤波器。上述非线性多项式预失真电路还可包括连接到上述包络检测器、与上述有限脉冲响应滤波器电路并联的静态非线性多项式电路，上述静态非线性多项式电路从各个包络样本生成复加权多项式。上述非线性多项式预失真电路最好还包括连接到上述有限脉冲响应滤波器电路和静态非线性多项式电路并组合它们的输出的第二组合器，并且上述无限脉冲响应滤波器最好连接到上述第二组合器的输出端。上述非线性多项式预失真电路还可包括连接到上述输入端和上述无限脉冲响应滤波器的乘法器，该乘法器上述输入信号样本和上述无限脉冲响应滤波器的上述输出相乘，并将相乘结果提供到上述组合器。

[0015] 根据另一方面，本发明提供包括输入端和数字前置补偿器的预失真线性化放大器系统，上述输入端用于接收包括信号样本流的数字通信信号。上述数字前置补偿器包括对上述输入信号的多个延迟样本进行操作的线性多项式预失真电路和连接到上述输入端与上述线性多项式预失真电路并联的非线性多项式预失真电路。上述非线性多项式预失真电路包括串联连接的有限脉冲响应滤波器电路和无限脉冲响应滤波器。上述数字前置补偿器还包括用于组合上述线性和非线性多项式预失真电路的输出并提供预失真的输入信号的

组合器。放大器接收并放大上述预失真的输入信号，并提供放大的输出信号。

[0016] 在预失真线性化放大器系统的一个优选实施例中，数模变换器连接在上述数字前置补偿器与上述放大器之间，用于将上述预失真的输入信号从数字形式转换为模拟形式。上述线性多项式预失真电路最好包括有限脉冲响应滤波器。上述非线性多项式预失真电路最好还包括连接到上述输入端并将包络样本流提供到上述有限脉冲响应滤波器电路的数字包络检测器，并且其中上述有限脉冲响应滤波器电路使用多个复系数对多个延迟包络样本进行操作。上述有限脉冲响应滤波器电路最好包括并联连接并对多个不同阶的上述包络样本流进行操作的一组有限脉冲响应滤波器。上述非线性多项式预失真电路还可包括连接到上述包络检测器、与上述有限脉冲响应滤波器电路并联的静态非线性多项式电路，上述静态非线性多项式电路从各个包络样本生成复加权多项式。上述非线性多项式预失真电路最好还包括连接到上述有限脉冲响应滤波器电路和静态非线性多项式电路并组合它们的输出的组合器，并且上述无限脉冲响应滤波器最好连接到上述第二组合器的输出端。上述非线性多项式预失真电路还可包括连接到上述输入端和上述无限脉冲响应电路的乘法器，该乘法器将上述输入信号样本和上述无限脉冲响应滤波器的输出相乘，并将相乘结果提供到上述组合器。

[0017] 根据另一方面，本发明提供包括输入端和基于多项式的预失真电路的自适应预失真线性化放大器系统，上述输入端接收包括信号样本流的数字通信信号，上述电路接收上述输入信号样本，对其进行操作并提供预失真的输入样本流。上述基于多项式的预失真电路包括采用自适应复系数第一集合的第一有限脉冲响应滤波器、采用自适应复系数第二集合的第二有限脉冲响应滤波器电路及采用自适应复系数第三集合的无限脉冲响应滤波器电路。上述自适应预失真线性化放大器系统还包括数模变换器和放大器，上述变换器接收上述预失真的输入样本并提供模拟预失真的输入信号，上述放大器接收并放大上述模拟预失真的输入信号以提供输出信号。抽样耦合器连接到上述放大器输出端，并提供抽样输出信号。模数变换器连接到上述抽样耦合器，并提供数字抽样输出信号。自适应控制器经连接以接收上述数字抽样输出信号，连接到上述输入端以接收上述输入样本，并生成上述第一、第二和第三自适应复系数，并且将它们提供到上述基于多项式的预失真电路。

[0018] 在上述自适应预失真线性化放大器系统的一个优选实施例中，上述自适应控制器通过采用有关上述数字抽样输出信号的第一、第二和第三多项式运算，生成第一、第二和第三自适应复系数。上述自适应控制器可包括实施上述第一、第二和第三多项式运算的编程数字信号处理器。上述基于多项式的预失真电路可在上述输入端与上述数模变换器之间串联连接。或者，上述基于多项式的预失真电路可连接在上述输入端与上述数模变换器之间与第一信号路径并联的第二信号路径中，并且上述第一和第二信号路径由可包括复加法电路的组合器耦合。模拟正交调制器最好连接在上述数模变换器与上述放大器输入端之间，并且模拟正交解调器连接在上述抽样耦合器与上述模数变换器之间。上述自适应预失真线性化放大器系统最好还包括到上述模拟正交调制器和上述模拟正交解调器的本机振荡器耦合器，以分别对输入到所述调制器的模拟信号进行上变频和下变频。

[0019] 根据另一方面，本发明提供一种用于在 RF 放大器放大前对通信信号进行预失真的方法。上述方法包括接收包括信号样本流的数字通信信号，并通过采用上述放大器逆传递特征的离散时间多项式模型对上述数字通信信号进行预失真 (predistort) 以提供预失

真的通信信号。基于多项式模型的预失真为上述放大器的非线性静态失真、线性动态失真和非线性动态失真效应提供单独且同时的补偿。上述方法还包括输出上述预失真的通信信号以便由上述放大器放大。

[0020] 在用于对通信信号预失真方法的一个优选实施例中,对上述数字通信信号预失真包括将预失真信号添加到输入样本流以提供预失真的通信信号。或者,对上述数字通信信号预失真可包括通过多个并行多项式运算对输入样本流进行操作以提供上述预失真的通信信号。非线性动态失真的补偿最好包括为上述放大器的电存储效应和热存储效应提供单独的补偿。非线性动态失真的补偿最好包括通过采用与无限脉冲响应滤波器级联的有限脉冲响应滤波器,过滤从多个输入样本获得的信号。线性动态失真的补偿最好包括通过采用有限脉冲响应滤波器过滤多个输入样本。非线性静态失真的补偿最好包括执行有关各个输入包络样本的多项式运算。

[0021] 根据另一方面,本发明提供一种用于 RF 放大器系统自适应预失真线性化的方法。上述方法包括接收包括信号样本流的数字通信信号,并通过多个单独的基于多项式的运算对上述输入信号样本进行操作,以及提供预失真的输入样本流。基于多项式的运算包括采用自适应复系数第一集合的第一有限脉冲响应滤波操作、采用自适应复系数第二集合的第二有限脉冲响应滤波操作,以及采用自适应复系数第三集合的无限脉冲响应滤波操作。上述方法还包括从上述预失真的输入样本提供模拟预失真的 RF 输入信号并将上述模拟预失真的 RF 输入信号放大以提供输出信号。上述方法还包括对放大器输出信号抽样以提供模拟抽样输出信号并将上述模拟抽样输出信号转换为数字抽样输出信号。上述方法还包括通过采用上述数字抽样输出信号和上述输入信号样本生成更新的自适应复系数以及为基于多项式的预失真运算采用上述更新的系数。

[0022] 在用于 RF 放大器系统的自适应预失真线性化方法的一个优选实施例中,通过多个单独的基于多项式的运算对上述输入信号样本进行操作并提供预失真的输入样本流包括将预失真信号添加到上述输入样本流以提供预失真的输入样本流。或者,通过多个单独的基于多项式的运算对上述输入信号样本进行操作并提供预失真的输入样本流可包括通过多个并行多项式运算对上述输入样本流进行操作以提供预失真的输入样本流。上述第一有限脉冲响应滤波操作和上述无限脉冲响应滤波操作最好连续执行。上述第二有限脉冲响应滤波操作和上述无限脉冲响应滤波操作也可连续执行。通过多个单独的基于多项式的运算对上述输入信号样本进行操作最好还包括从上述输入信号样本获得包络样本流并对上述包络样本流进行操作。通过多个单独的基于多项式的运算对上述输入信号样本进行操作可还包括对各个包络样本执行多项式运算。

[0023] 本发明的其它特性和优点在下面的详细说明中陈述。

[0024] 附图简述

[0025] 图 1A 是根据本发明优选实施例、使用加法预失真体系结构的预失真线性化放大器系统的功能方框图;

[0026] 图 1B 是根据本发明优选实施例、在图 1A 的加法预失真体系结构中的预失真信号路径的功能方框图;

[0027] 图 2A 是根据本发明替代实施例、使用乘法预失真体系结构的预失真线性化放大器系统的功能方框图;

[0028] 图 2B 是根据本发明替代实施例、在图 2A 的乘法预失真体系结构中的预失真信号路径的功能方框图；

[0029] 图 3 是根据本发明优选实施例的多项式数字前置补偿器的方框图；

[0030] 图 4 是根据本发明优选实施例、采用加法预失真体系结构的自适应预失真线性化放大器系统的方框图；

[0031] 图 5 是根据本发明替代实施例、采用乘法预失真体系结构的自适应预失真线性化放大器系统的方框图；

[0032] 图 6 是根据本发明优选实施例的预失真自适应算法的流程图；

[0033] 图 7 是根据本发明优选实施例、在图 3 的数字前置补偿器的线性和非线性动态补偿部件中采用的 FIR 滤波器的示意图；

[0034] 图 8 是根据本发明优选实施例、在图 3 的数字前置补偿器的非线性静态补偿部件中采用的多项式生成器电路的示意图；

[0035] 图 9 是根据本发明优选实施例、在图 3 的数字前置补偿器的自回归动态补偿部件中采用的 IIR 滤波器的示意图。

#### [0036] 发明详细说明

[0037] 本发明提供一种具有增强失真校正能力的数字预失真系统和方法。本发明还提供一种改进的预失真线性化放大器系统和相关的方法。图 1A 和 B 显示了根据本发明第一实施例的加法预失真系统和预失真线性化放大器，其中，失真补偿信号以数字方式添加（注入）到基带调制输入以形成预失真的信号，从而驱动放大器。图 2A 和图 2B 显示根据本发明第二实施例的乘法预失真系统和预失真线性化放大器，其中，数字前置补偿器充当与放大器级联的非线性算子。

[0038] 先参照图 1A，根据本发明第一实施例的预失真线性化放大器系统包括放大器 100，它最好是适用于诸如蜂窝基站等无线通信应用的某种类型的高功率 RF 放大器。放大器 100 可有利地设计为具有相对较高的效率。例如，在 2004 年 5 月 3 日提交的美国专利申请序号 10/837838 中公开了一种采用动态负载调制的高效率放大器设计，将该申请的内容通过引用全部结合于本文中。或者，放大器 100 可对应于以更低输出回退电平操作以实现高效率的常规设计。也可采用放大器 100 的其它设计。然而，此类高效放大器设计可将失真引入放大的信号中，特别是对于信号峰。数字预失真系统 102 通过为提供到输入端 104 的输入信号进行预失真来补偿由放大器 100 引入的失真。具体地说，输入端 104 可接收复正交 (I, Q) 信号形式的数字通信信号，该信号包括可采用本领域熟知的多种调制方案中任一方案调制的信号样本流。例如，输入信号可以是宽带信号，如 WCDMA 多载波通信信号。在图 1A 的加法体系结构中，数字预失真系统包括连接到输入端 104 的第一信号路径 120 和包括数字前置补偿器 108 的第二路径，所述数字前置补偿器经线路 122 连接到输入端 104，对输入信号进行操作并在线路 124 上提供预失真信号。加法电路 110 连接到第一和第二信号路径，将预失真信号注入输入信号，并在线路 126 上输出预失真的输入信号。加法电路 110 输出的信号是基带预失真的数字信号。常规数模变换电路和上变频电路（在图 4 中显示并在下面论述）将预失真的数字信号转换成预失真的模拟 RF 信号。放大器 100 接收并放大预失真的模拟 RF 信号，并在线路 106 上提供基本无失真的放大的 RF 输出信号。

[0039] 在图 1B 中，显示了数字预失真系统 102 的基本体系结构。在所示加法体系结构中，

有关输入信号的基本预失真运算是在第二信号路径中由数字前置补偿器 108 执行。前置补偿器 108 最好使用多项式模型以精确地对放大器进行预失真。更具体地说，前置补偿器最好使用离散时间多项式核以模仿放大器的反传递特征。通过为如图 1B 的功能图中分别由部件 112、114 和 116 所示的线性动态、非线性静态和非线性动态失真提供单独且同时的多项式建模和补偿，实现了精确的预失真。线性动态部件 112 补偿由于放大器 100 引起的带内失真（以及也由于其它有效元件引起的带内失真，包括由于图 4 中所示 AQM 电路引起的模拟正交调制误差）。前置补偿器的非线性静态部件 114 补偿由于瞬时输入信号电平引起的失真，即所谓的无记忆失真。前置补偿器的非线性动态部件 116 补偿随多个连续输入信号电平而变化的动态失真，即所谓的存储效应。此非线性动态失真具有两种普通类型的成分，它们具有极不相同的特征，一般可描述为主要是反应式电效应的短期存储效应和包括热存储效应的长期存储效应。要有效地模仿和补偿这种类型的存储效应，前置补偿器的非线性动态部件 116 最好对两种类型的存储效应采用单独的多项式模型。这些模型最好是级联以便在非线性动态部件 116 内实现计算效率以及降低的电路复杂性，这将在下面详细论述。从前置补偿器的线性动态、非线性静态和非线性动态部件出现的补偿预失真信号分量在组合器 118 一起相加以形成线路 124 上独特的失真补偿信号。此预失真信号随后如上所述在加法电路 110 与输入信号相加。图 3 显示了数字前置补偿器 108 的一个特定实施，这将在下面论述。

[0040] 参照图 2A 和图 2B，显示了本发明的第二实施例，其中，数字前置补偿器充当与输入端和放大器级联的非线性算子，并执行有关输入信号的乘法预失真运算。如在本发明的第一实施例中一样，预失真线性化放大器系统包括放大器 200（它可以与放大器 100 相同，因而不做进一步描述），它由对输入端 204 上提供的数字输入信号操作的数字前置补偿器 202 线性化。输入信号在线路 216 上提供（隐含了复 I, Q 信号输入和信号路径）并通过乘法预失真运算进行操作以便在线路 218 上提供预失真的输入信号。数模和上变频电路（未在图 2A 中显示但在下面相对图 5 进行描述）将预失真的输入信号转换为 RF 信号，该信号由放大器 200 放大以便在线路 206 上提供基本无失真的输出 RF 信号。在图 2B 中，显示了数字前置补偿器 202 的体系结构。如第一实施例的数字前置补偿器 108 的情况一样，数字前置补偿器 202 为如图 2B 的功能图中分别由部件 208、210 和 212 所示的线性动态、非线性静态和非线性动态失真提供单独且同时的多项式建模和补偿，它们在组合器 214 组合以便在线路 218 上提供预失真的输入信号。由于预失真运算的多个多项式建模的灵活性，因此，相同的体系结构可用于如图 1A 和图 1B 加法实施例一样的乘法实施例，并且图 3 显示了数字前置补偿器 202 的一个特定实施，这将在下面论述。

[0041] 参照图 3，以方框示意图显示了根据本发明优选实施例的数字前置补偿器 (DPD) 结构。到数字多项式前置补偿器的输入 (DPD IN) 在输入端 300 提供。如上所述，这将对应于包括正交 (I, Q) 格式的信号样本流的基带通信信号。输入信号样本流沿信号路径 304 提供到线性动态补偿电路 310。线性动态补偿电路 310 对多个时延信号样本提供线性运算以模仿线性动态失真或线性存储效应。更具体地说，线性动态运算可由以下多项式运算表示：

$$[0042] (1) H_1[z] = a_0 + a_1 z^{-1} + a_2 z^{-2} + \dots + a_{N1} z^{-N1}$$

[0043] 在方程式 (1) 中， $H_1[z]$  是线性动态补偿电路 310 的转移函数， $a_0 - a_{N1}$  是复预失真

系数，并且 N1 是确定用于模仿存储效应的延迟样本数量的整数。此多项式运算最好在数字有限脉冲响应 (FIR) 滤波器中实施，并且复预失真系数是存储在线性动态补偿电路 310 内非易失性存储器中的滤波器系数。

[0044] 在 DPD 输入端 300 的输入信号样本流也提供到非线性静态和非线性动态补偿部件。这些部件通过执行输入信号包络量的非线性变换而生成非线性预失真分量信号。更具体地说，数字包络检测器 324 沿线路 308 接收输入样本，并计算对应于输入信号瞬时包络的包络样本。数字包络检测器 324 的输出包络样本沿线路 326 提供到非线性静态补偿电路 312。非线性静态补偿电路 312 提供有关从数字包络检测器输出的各个包络样本的非线性静态多项式变换，以模仿非线性静态（无记忆）失真。更具体地说，非线性运算可由以下多项式运算表示：

$$[0045] (2) \quad H_2 = \sum_{k=1}^M p_k |DPDIN_{env}|^k$$

[0046] 在方程式 (2) 中， $H_2$  是非线性静态补偿电路 312 的转移函数， $p_k$  是复预失真系数， $DPDIN_{env}$  表示数字包络检测器 324 输出的当前包络样本，以及 M 是整数。

[0047] 数字包络检测器 324 的输出包络样本也提供到非线性动态补偿部件，该部件提供有关多个延迟包络信号样本的非线性运算以生成失真补偿信号，来响应包络量动态中的改变。非线性动态补偿部件最好包括级联配置的第一和第二动态补偿电路。第一非线性动态补偿电路最好包括一组并行多项式运算电路 314、316、318、320。通过使用信号乘法器计算包络量的不同功率并使用不同参数化的多项式运算对乘法器输出的多个延迟样本进行操作，生成高阶动态失真补偿分量。此布置为关联到电效应、如偏置网络的视频带宽和放大器的电动态的不同阶的动态效应提供选择性补偿。（此类短期基于电的动态效应在本文中也称为反应式存储效应。）反应式存储效应形成了放大器总输出失真的一个重要部分，并且必须补偿以确保可接受的线性和高效率性能。

[0048] 具体地说，在一个优选实施中，包络动态补偿电路 314 对线路 328 上提供的多个延迟包络样本实施以下多项式运算：

$$[0049] (3) H_3[z] = b_1 z^{-1} + b_2 z^{-2} + \dots + b_{N2} z^{-N2}$$

[0050] 在方程式 (3) 中， $H_3[z]$  是包络动态补偿电路 314 的转移函数， $b_1-b_{N2}$  是复预失真系数，并且 N2 是确定用于模仿存储效应的延迟样本的数量的整数。此多项式运算最好在数字有限脉冲响应 (FIR) 滤波器中实施，并且复预失真系数是存储在包络动态补偿电路 314 内非易失性存储器中的滤波器系数。如图 3 所示，通过对高阶的多个包络样本进行操作，也可将额外的高阶存储效应补偿与包络动态补偿电路 314 并行提供。具体地说，三阶动态补偿电路 316 对乘法器 336 提供的二阶包络样本进行操作，并对线路 332 上提供的多个延迟包络样本实施以下多项式运算：

$$[0051] (4) H_4[z] = c_1 z^{-1} + c_2 z^{-2} + \dots + c_{N3} z^{-N3}$$

[0052] 在方程式 (4) 中， $H_4[z]$  是三阶动态补偿电路 316 的转移函数， $c_1-c_{N3}$  是复预失真系数，并且 N3 是确定用于模仿三阶存储效应的延迟样本的数量的整数。此多项式运算最好在数字有限脉冲响应 (FIR) 滤波器中实施，并且复预失真系数是存储在三阶动态补偿电路 316 内非易失性存储器中的滤波器系数。类似地，四阶动态补偿电路 318 对乘法器 338 提供的三阶包络样本进行操作，并对线路 334 上提供的多个延迟包络样本实施以下多项式运

算：

[0053] (5)  $H_5[z] = d_1z^{-1} + d_2z^{-2} + \dots + d_{N4}z^{-N4}$

[0054] 以及五阶动态补偿电路 320 对乘法器 336 提供的四阶包络样本进行操作，并对线路 346 上提供的多个延迟包络样本实施以下多项式运算：

[0055] (6)  $H_6[z] = e_1z^{-1} + e_2z^{-2} + \dots + e_{N5}z^{-N5}$

[0056] 在方程式 (5) 和 (6) 中， $H_5[z]$  和  $H_6[z]$  是电路 318 和 320 的转移函数， $d_1-d_{N4}$  和  $e_1-e_{N5}$  是复预失真系数，以及 N4 和 N5 是确定用于模仿四阶和五阶存储效应的延迟样本的数量的整数。这些多项式运算最好在数字有限脉冲响应 (FIR) 滤波器中实施，并且复预失真系数是存储在动态补偿电路 318 和 320 内非易失性存储器中的滤波器系数。

[0057] 仍参照图 3，第二非线性动态补偿电路 322 与第一非线性动态补偿电路级联，并实施自回归动态补偿运算。自回归动态补偿运算消除了由于放大器中中热漂移和长期动态而引起的失真。要降低电路复杂性，第二非线性动态补偿电路 322 最好与多个并行动态存储器补偿电路 314、316、318、320 及非线性静态补偿电路 312 的组合输出端级联排列连接。这些电路物的输出在组合器 342 一起相加，并且组合器 342 的输出提供到第二非线性动态补偿电路 322，该电路使用无限脉冲响应 (IIR) 数字滤波器实施自回归动态补偿运算。具体地说，以下运算可使用全极点 IIR 滤波器实施：

[0058] (7) 
$$H_7[z] = \frac{1}{g_0 + g_1z^{-1} + g_2z^{-2} + \dots + g_{N6}z^{-N6}}$$

[0059] 更具体地说，在使用 IIR 滤波器的电路 322 中可实施以下运算：

[0060] (8) 
$$H_8[z] = \frac{b_1z^{-1} + b_2z^{-2} + \dots + b_{N7}z^{-N7}}{g_0 + g_1z^{-1} + g_2z^{-2} + \dots + g_{N8}z^{-N8}}$$

[0061] 在方程式 (7) 和 (8) 中， $H_7[z]$  和  $H_8[z]$  是电路 322 的转移函数， $b_N$  和  $g_N$  是复滤波器系数，并且 N6、N7 和 N8 是整数。

[0062] 自回归动态补偿电路 322 的输出用于在乘法器 344 调制线路 306 上提供的 I、Q 基带输入信号。此调制的信号在加法电路 348 与线性动态补偿电路 310 的输出相加以形成在线路 302 上提供的 DPD 输出。

[0063] 多项式数字预失真电路 310、312、314、316、318、320 和 322 最好以 FPGA/ASIC 技术实施以提供数字输入信号的宽带宽在线预失真。这些电路的具体实施在图 7-9 中显示，在下面描述。图 3 中的其它电路元件是常规数字电路元件，并且正如本领域的技术人员将理解的一样，也可以 FPGA/ASIC 技术轻松实施。

[0064] 图 3 中所示的特定实施可以被修改以适应特定的应用和相关的成本与复杂性约束。例如，虽然图 3 显示了只提供高达五阶的反应式存储效应补偿的前置补偿器，但可通过添加另外的动态存储器补偿支路而轻松实施更高阶补偿，并且也隐含于本文中。此外，在一些实施中，最好是只具有奇数阶存储效应补偿，例如以便降低电路复杂性或者不添加另外的电路而提供比五更高的奇数阶校正，并且此类实施例也隐含于本文中。此外，在保持失真补偿的灵活多项式建模的同时，电路级联的方式可改变。正如本领域的技术人员将理解的一样，另外的改变和修改也是可能的。

[0065] 参照图 4，它显示了采用加法预失真体系结构的自适应预失真线性化放大器系统的方框图。图 4 中的上部信号路径一般对应于图 1A，并且对图 1A 中所述的元件，采用了类

似的标号。图 4 的自适应系统将下部反馈信号路径添加到图 1A 的系统, 该路径连接到输出端 106 和输入端 104。自适应预失真线性化放大器系统在反馈路径中采用 DPD 控制器 420, 该控制器采用放大器的抽样输出和基带输入以生成在 DPD 108 中采用的多项式预失真参数 (以及具体而言如上相对于图 3 中所述 DPD 优选实施例描述的预失真系数)。这使得预失真参数可适应放大器系统的当前操作条件, 以使预失真运算的效果达到最大, 并将失真降到最低。

[0066] 更具体地说, 如图 4 所示, 在输入端 104 的基带信号以正交 (I, Q) 格式沿线路 400、402 提供到 DPD 108, 并如上相对于图 1A、图 1B 和图 3 所述由 DPD 108 进行预失真。DPD 108 的输出在加法电路 408、410 (包括图 1A 的复加法电路 110) 加到线路 404、406 上提供的输入信号, 以形成笛卡尔 (I, Q) 坐标中的数字基带预失真的信号。通过使用数模变换器 (DAC) 412 和 413, 将数字基带预失真的信号的同相和正交分量转换成模拟信号。通过使用从本机振荡器 (LO) 416 接收固定频率 RF 信号的模拟正交调制器 (AQM) 414, 模拟信号随后被正交调制并上变频为 RF。AQM 414 的输出是预失真的调制 RF 载波。如前面所述, 模拟正交调制操作可带来带内失真, 该失真也由 DPD 108 补偿。预失真的载波用于驱动功率放大器 (PA) 100。在线路 106 上放大器的输出由抽样耦合器 418 抽样, 并且抽样的模拟 RF 信号通过模拟正交解调器 (AQDM) 422 进行下变频并解调为模拟 I, Q 信号。通过用于下变频和上变频两者的相同 LO 416, 系统中模拟信号的上变频和下变频处理实现了相位同步。AQDM 422 输出的模拟 I, Q 信号由模数变换器 424、426 转换成 I, Q 数字信号, 这些变换器将数字抽样输出 I, Q 信号沿线路 428、430 提供到 DPD 控制器 420。数字预失真 (DPD) 控制器 420 也沿线路 432、434 接收 I, Q 格式的数字基带输入信号。DPD 控制器 420 可以是具有相关联存储器且适当编程的 DSP。DPD 控制器 420 定期将数字基带输入调制与放大器的复基带输出包络估计值进行比较, 以适应性地修改 DPD 参数值, 以便确保放大器操作条件发生变化 (热漂移、电源波动、输入调制变化、激励电平改变等) 时最佳的线性性能。这些更新的参数如线路 436 所示提供到 DPD 108 中的非易失性存储位置。DPD 控制器 420 也可以 (选择) 执行输出包络估计的频谱分析以优化不同频率子带中的放大器线性。

[0067] 图 5 显示了根据本发明的替代实施例、采用乘法预失真体系结构的自适应预失真放大器系统的方框图。系统的上部路径对应于图 2A 的实施例, 并且对共同的元件采用了类似的标号。系统的自适应操作类似于图 4 所述的操作, 主要不同之处在于图 5 中前置补偿器的拓扑是乘法而不是图 4 中的加法, 并且基带 I, Q 输入沿线路 500、502 直接提供到对输入信号执行非线性运算的 DPD 202。DAC 512、513、AQM 514、LO 516、抽样耦合器 518、AQDM 522、ADC 524、526 的操作与图 4 实施例中类似元件相同, 因而无需进一步描述。数字预失真 (DPD) 控制器 520 也以类似方式沿线路 532、534 接收 I, Q 格式的数字基带输入信号并接收线路 528、530 上的数字形式的抽样输出, 并定期将数字基带输入信号与放大器的复基带输出包络估计值进行比较以适应性地修改 DPD 参数的值。这些更新的参数如线路 536 所示提供到 DPD 202 中的存储位置。虽然在图 4 与图 5 的实施例之间具体的参数值不同, 但由于相对于图 3 所述的多项式模型的灵活性, 用于 DPD 108 和 202 的相同体系结构可在 DPD 控制器 420 和 520 中采用并以类似的方式用于确定更新参数。

[0068] 图 6 显示在图 4 或图 5 自适应预失真线性化放大器系统的 DPD 控制器中实施的预失真自适应算法优选实施例的流程图。到放大器的输入信号估计值 (PA 输入) 由对复基带

正交输入 ( $I_{IN}, Q_{IN}$ ) 进行操作的 DPD 控制器内部的预测 DPD 滤波器生成。预测 DPD 滤波器的结构和操作与上面图 3 中所述的 DPD 结构和操作相同，并且在此处将不重复。预测的 PA 输入信号和放大器输出包络的下变频 / 数字化复基带信号估计值 (PA 输出) 由数据抓取器处理部件 600 处理，该部件从估计的 PA 输入和 PA 输出中选择 N 个样本以形成要用于 DPD 自适应的数据缓冲器。

[0069] (9)  $PA\_IN(t, N) = [PAInput(1) PAInput(2) \dots PAInput(N)]$

[0070] (10)  $PA\_OUT(t, N) = [PAOutput(1) PAOutput(2) \dots PAOutput(N)]$

[0071] 数据检验器处理部件 602 随后确定数据抓取器选择的样本是否适用于新预失真参数的计算。数据检验器部件 602 中实施的一个检验标准是测试抓取的 PA 输入数据的波峰因数是否超过预设的  $CF_{thres}$  :

$$[0072] (11) CF = \frac{\max(|PA\_IN(t, N)|^2)}{Avg(|PA\_IN(t, N)|^2)} > ?CF_{thres}$$

[0073] 如果此条件为真，则数据被检验为良性，并随后呈现到数据同步器处理部件 604，该部件使用分数延迟内插技术校准输入和输出数据的时间以便补偿放大器和处理延迟。适当的时间同步是确保 DPD 中存储效应补偿精度的重要要求。时间校准的输入 ( $PA\_IN(t-delay, N)$ ) 和输出 ( $PA\_OUT(t-delay, N)$ ) 数据缓冲器随后由预失真建模程序处理部件 606 处理，该部件使用同步的数据来计算在软件中实施图 3 所示 DPD 结构的核矩阵 K :

(12)

$$[0074] K = f(PA\_OUT(t - delay, N)) = \begin{bmatrix} Linear & NonLinear & NonLinear \\ Dynamic & Dynamic & Static \\ Terms & Terms & Terms \end{bmatrix}$$

[0075] 参数计算器处理部件 608 随后使用核矩阵和同步的输入数据  $PA\_IN(t-delay, N)$  来计算前置补偿器的参数。参数计算器处理部件 608 最好使用快速收敛最小二乘方处理来查找最佳的参数值集合，这些值将放大器输出失真自乘的二次范数 (平均功率) 降到最低。DPD 参数在参数平均器处理部件 608 中被低通滤波以减少 DPD 参数计算中噪声和干扰的影响。最后，预失真模型验证器处理部件 612 检查由参数计算器 608 计算得出并由参数平均器 610 平均的参数值的一致性和有效性。模型验证器 612 中实施的一个模型验证标准是测试 DPD 参数量是否在预设界限内。如果此条件为真，则参数值被视为有效值，并且它们做为更新的预失真系数提供到 DPD (108 或 202)。预失真模型验证器部件 614 也保持以前计算得出的预失真系数表，以便在最近计算得出的参数估值计无效或未提供可接受的预失真性能的情况下可使用这些系数。

[0076] 参照图 7，它以示意图方式显示了可用于上面相对于图 3 所述的动态补偿电路 310、314、316、318 和 320 的 FIR 滤波器的一个优选实施例。图 7 中所示的相同基本体系结构可用于每个电路，但滤波器系数在特定电路之间不同。此外，在图 3 各个电路的实施中，滤波器的数量 N 可不同。如图所示，FIR 滤波器在输入端 700 接收数字输入，该输入对应于用于线性动态补偿电路 310 的复输入样本和电路 314、316、318 和 320 中不同阶的输入包络样本。在 700 的数字输入信号提供到在数量上等于所需滤波器大小的多个延迟级 702。每个延迟级 702 的输出端具有馈入乘法器 704 的一个抽头，该乘法器也接收存储在非易失性

存储器 706 中的复参数（或滤波器系数）。在上述自适应实施例中，这些单独的滤波器系数由 DPD 控制器沿线路 708 更新。N 个乘法器 704 的输出馈入复加法电路 710，该电路在线路 712 上提供复滤波输出。

[0077] 参照图 8，它以示意图方式显示了可用于图 3 非线性静态补偿电路 312 的多项式生成器电路的一个优选实施例。如图所示，多项生成器电路具有输入端 800，该输入端接收馈入第一乘法器电路 802 的数字包络信号（如上相对于图 3 所述），该乘法器也从非易失性存储器 804 接收复多项式系数。在如上所述自适应实施例中，存储在非易失性存储器 804 中的多项式系数可由 DPD 控制器沿线路 805 更新。乘法器 802 的输出沿线路 806 提供到复加法电路 810。乘法器 802 的输出沿 808 也提供到多项式生成器电路的第二支路，该支路包括乘法器 812 和 814 及存储第二复多项式系数的非易失性存储器 816。类似地，此复多项式系数可如线路 817 所示从 DPD 控制器更新。乘法器 814 的输出提供到加法电路 810。多项式生成器的第三支路经乘法器 818 提供。多项式生成器电路另外的支路以图 8 所示的方式级联，直至包括非易失性存储器 828 中的最终多项式系数及乘法器 824 和 826 的最终支路将最终的 N 阶复多项式值提供到加法电路 810。加法电路 810 的输出在线路 820 上提供，并通常对应于上述方程式 (2) 的多项式。

[0078] 参照图 9，它以示意图方式显示了自回归动态补偿电路 322 的一个优选实施例。所示电路对应于在滤波器转移函数中提供零点和极点两者的 IIR 滤波器，并相应地通常对应于上述方程式 (8) 的实施。在对应于方程式 (7) 的一个全极点实施中，下半部分电路可与对应于线路 912 上信号的输入一起采用。在 900 的数字输入信号提供到多个延迟级 902，延迟级的数量等于方程式 (8) 分子中实施的所需滤波级数量。每个延迟级 902 的输出端具有馈入乘法器 904 的一个抽头，该乘法器也接收存储在非易失性存储器 906 中的复参数（或滤波器系数）。在上述自适应实施例中，这些单独的滤波器系数由 DPD 控制器沿线路 908 更新。N 个乘法器 904 的输出馈入复加法电路 910，该电路在线路 912 上提供复输出。线路 912 上的输出充当到滤波器全极点部分的输入。线路 912 上的信号提供到第二批多个延迟级 914，延迟级的数量在电路 322 一个全极点实施中等于方程式 (8) 的分母中或方程式 (7) 中实施的所需滤波级数量。每个延迟级 914 的输出端具有馈入乘法器 916 的一个抽头，该乘法器也接收存储在非易失性存储器 918 中的复参数（或滤波器系数）。在上述自适应实施例中，这些单独的滤波器系数由 DPD 控制器沿线路 920 更新。N 个乘法器 916 的输出馈入复加法电路 922，该电路将复输出提供到加法电路 910，而加法电路 910 经线路 912 在线路 924 的滤波器上提供输出。滤波器上部和下部级的数量虽然由整数 N 表示，但通常可不同。

[0079] 本发明已相对于现有优选实施例描述，然而，本领域的技术人员将理解，在保持在本发明范围内的情况下可进行难以枚举的多种修改。因此，上述详细说明应视为只是说明，并且在本质上并不是限制。

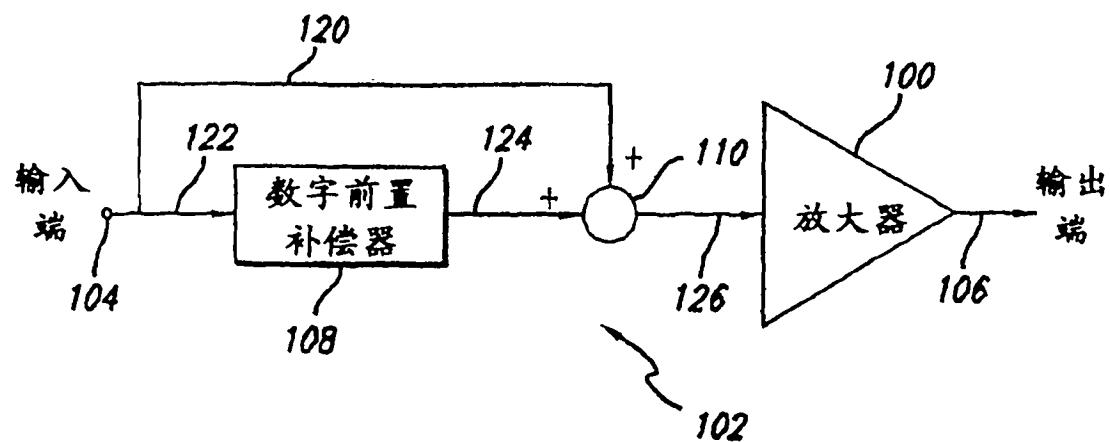


图 1A

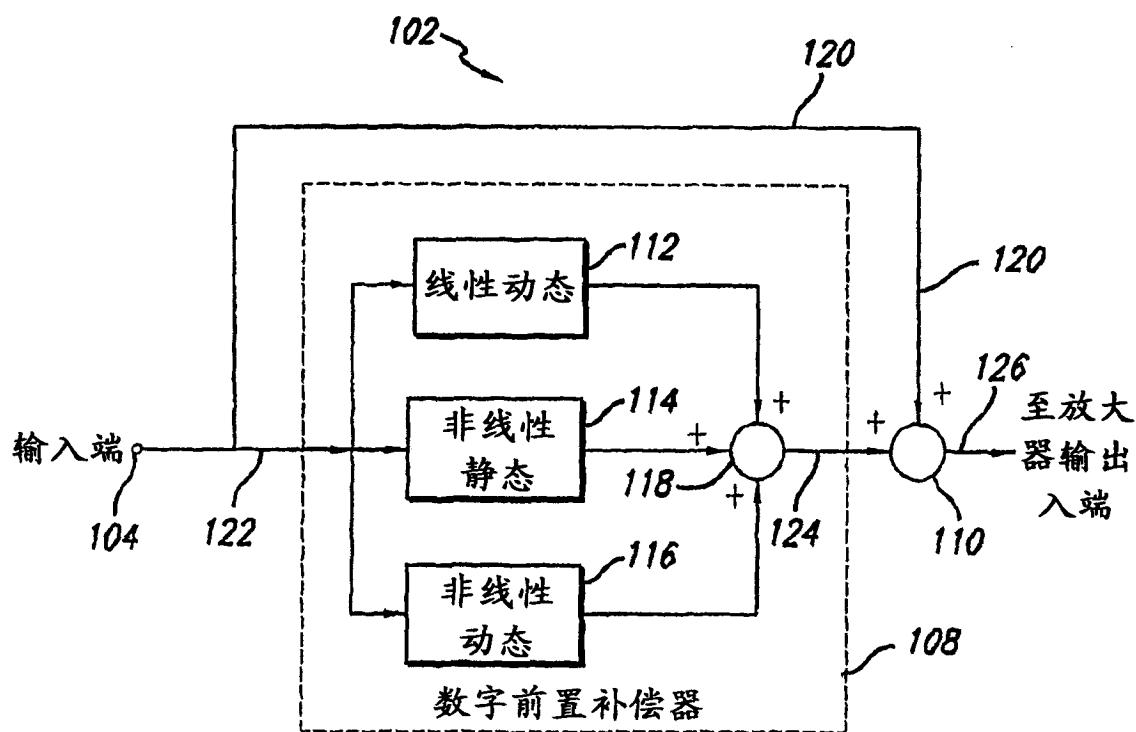


图 1B

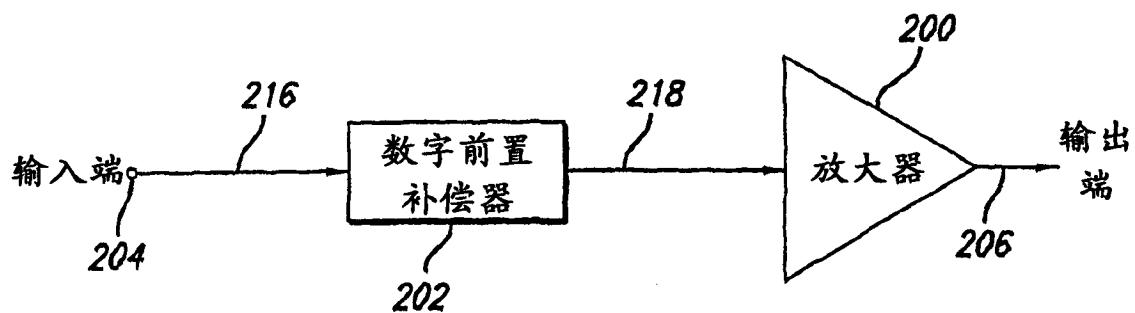


图 2A

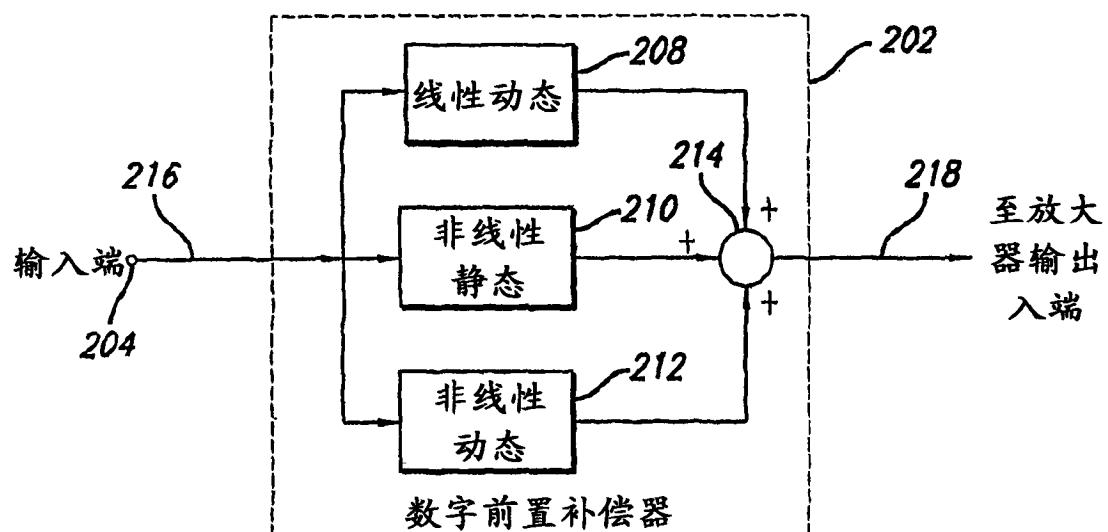


图 2B

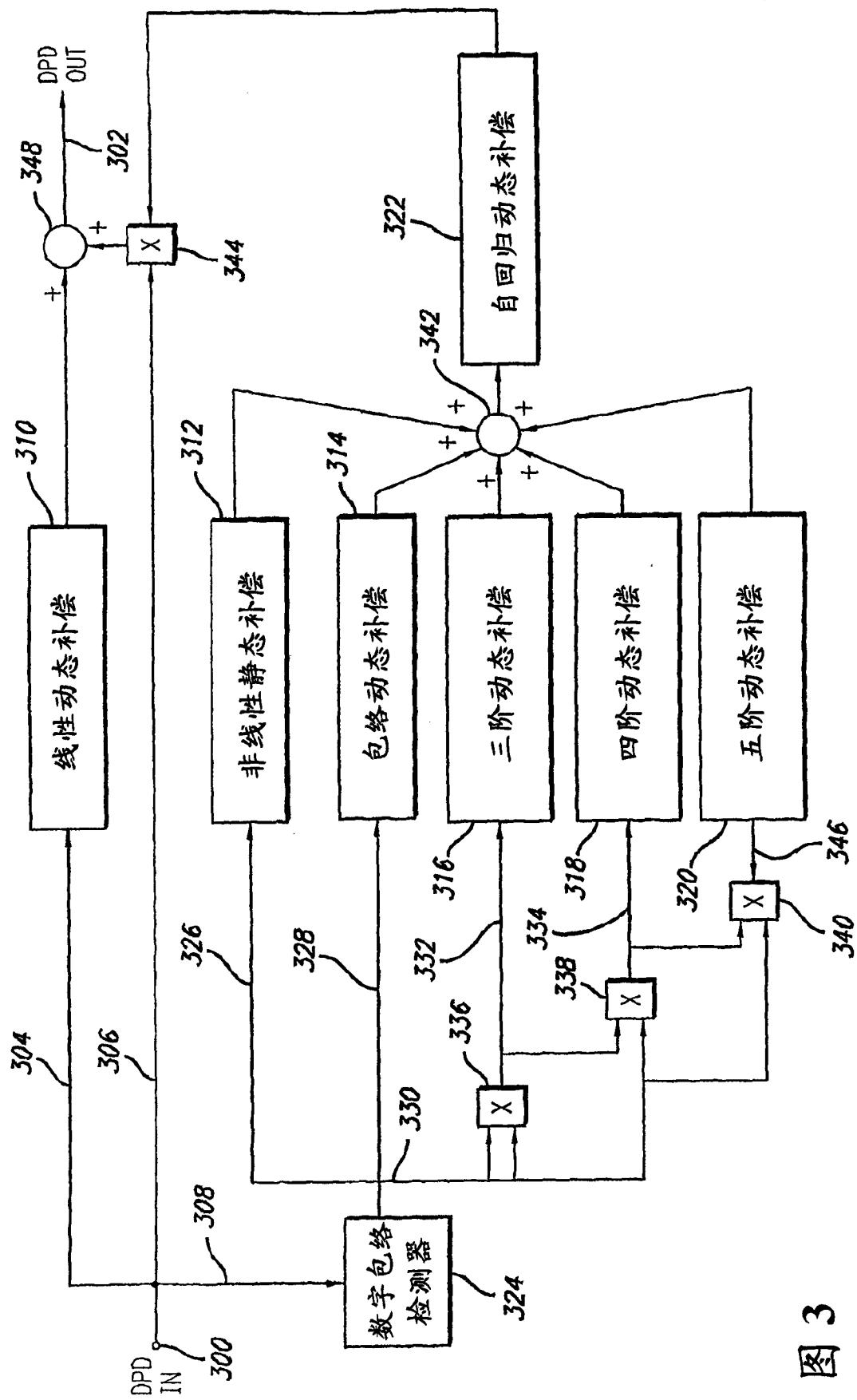


图 3

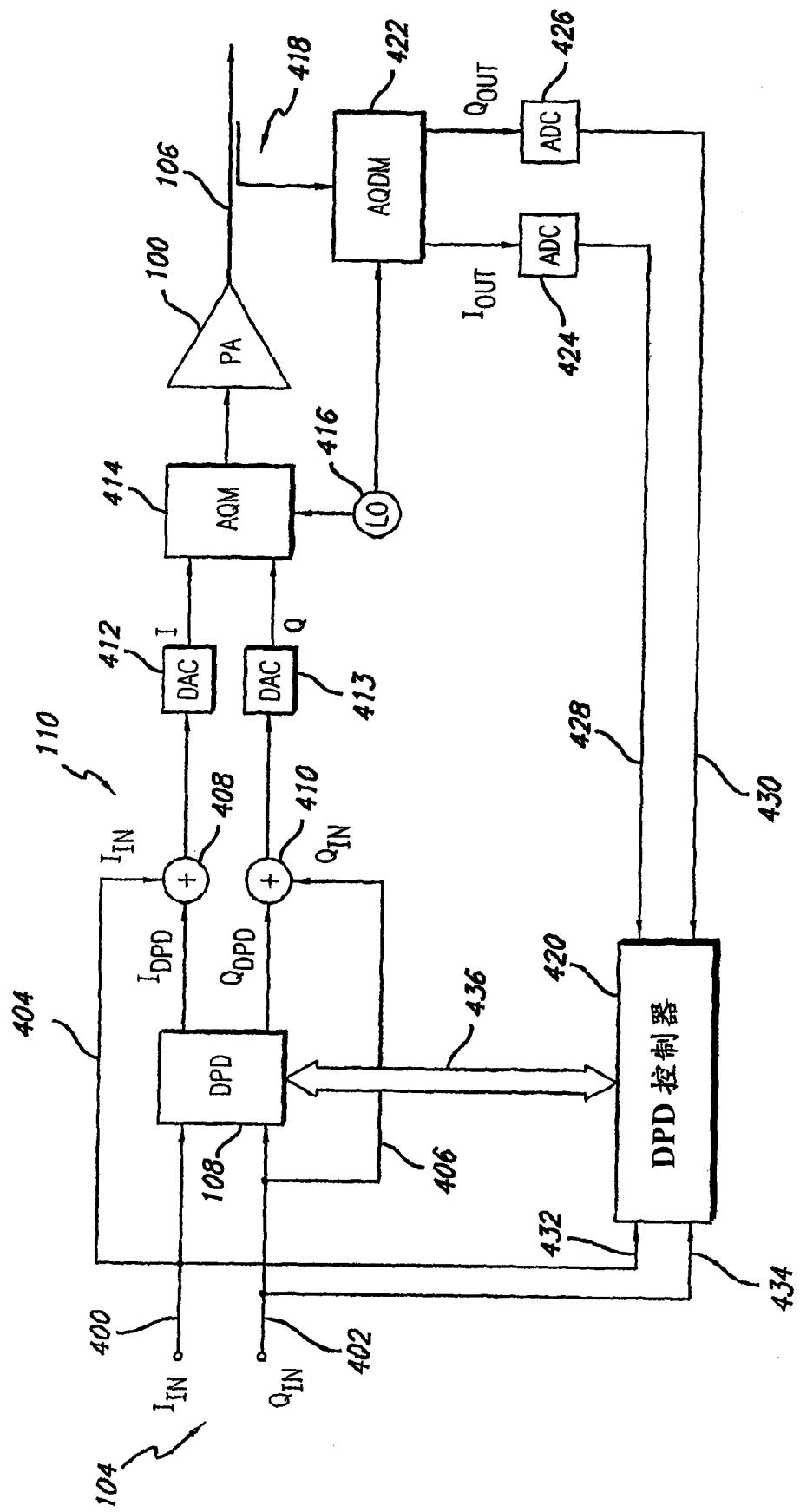


图 4

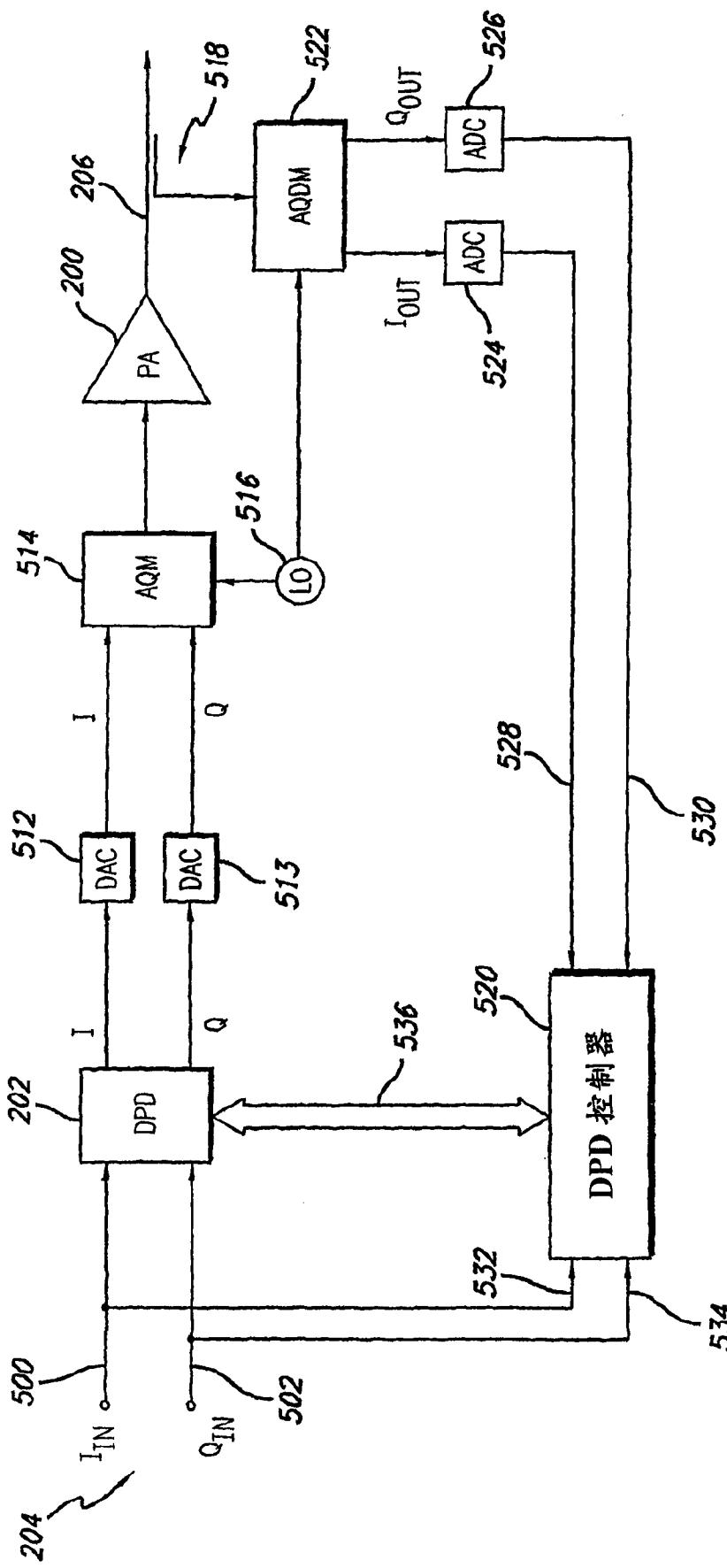


图 5

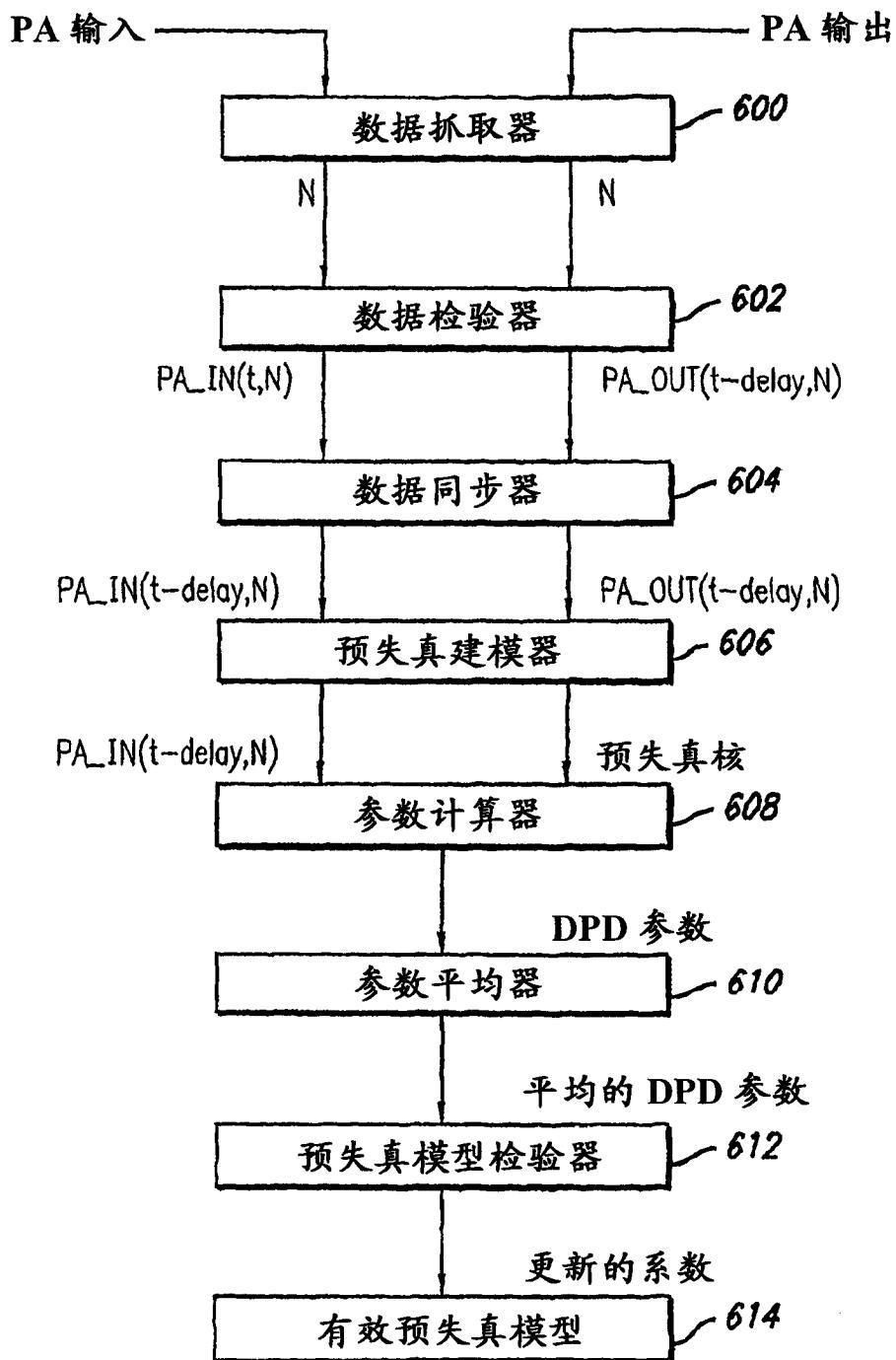
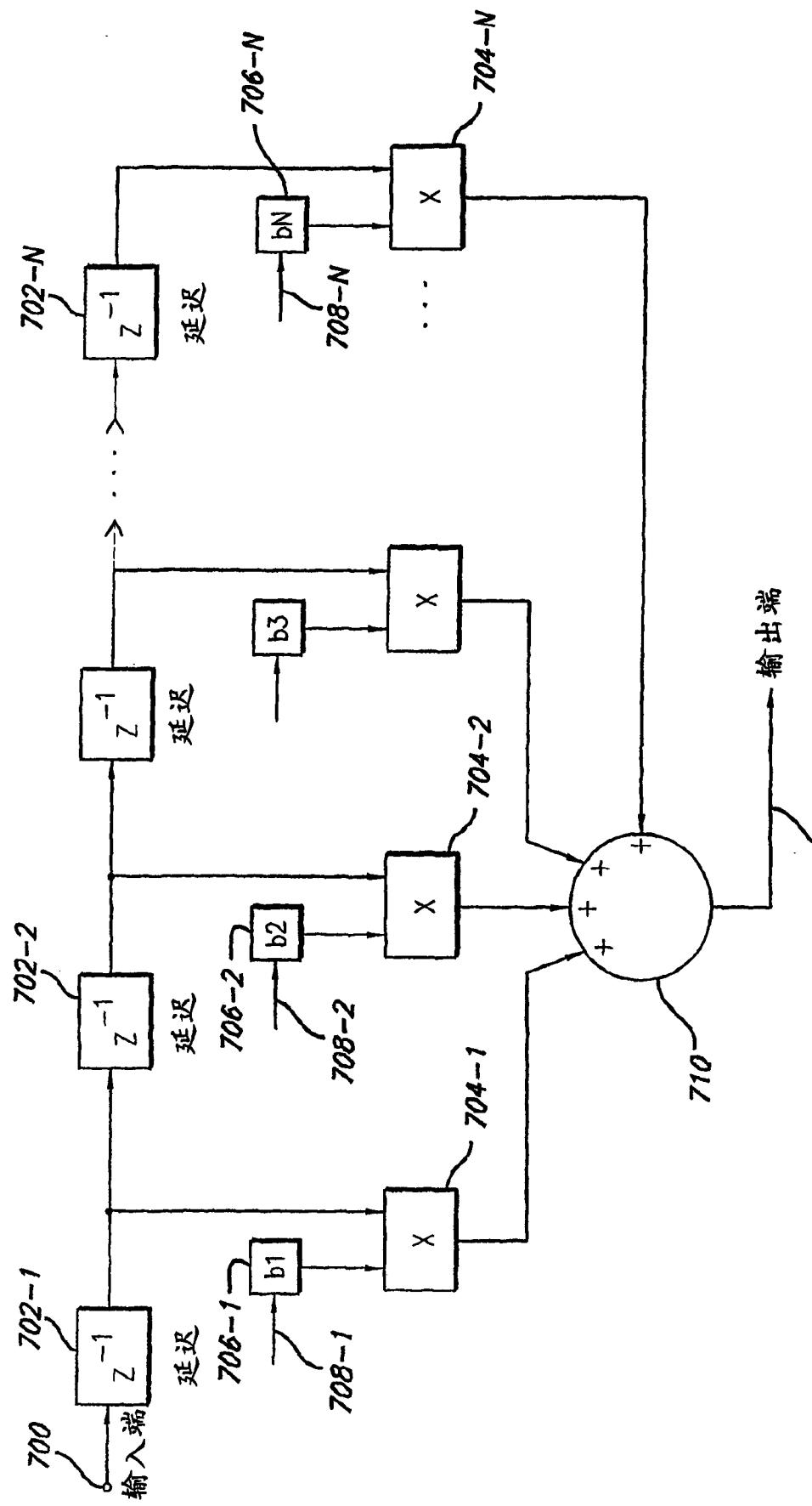
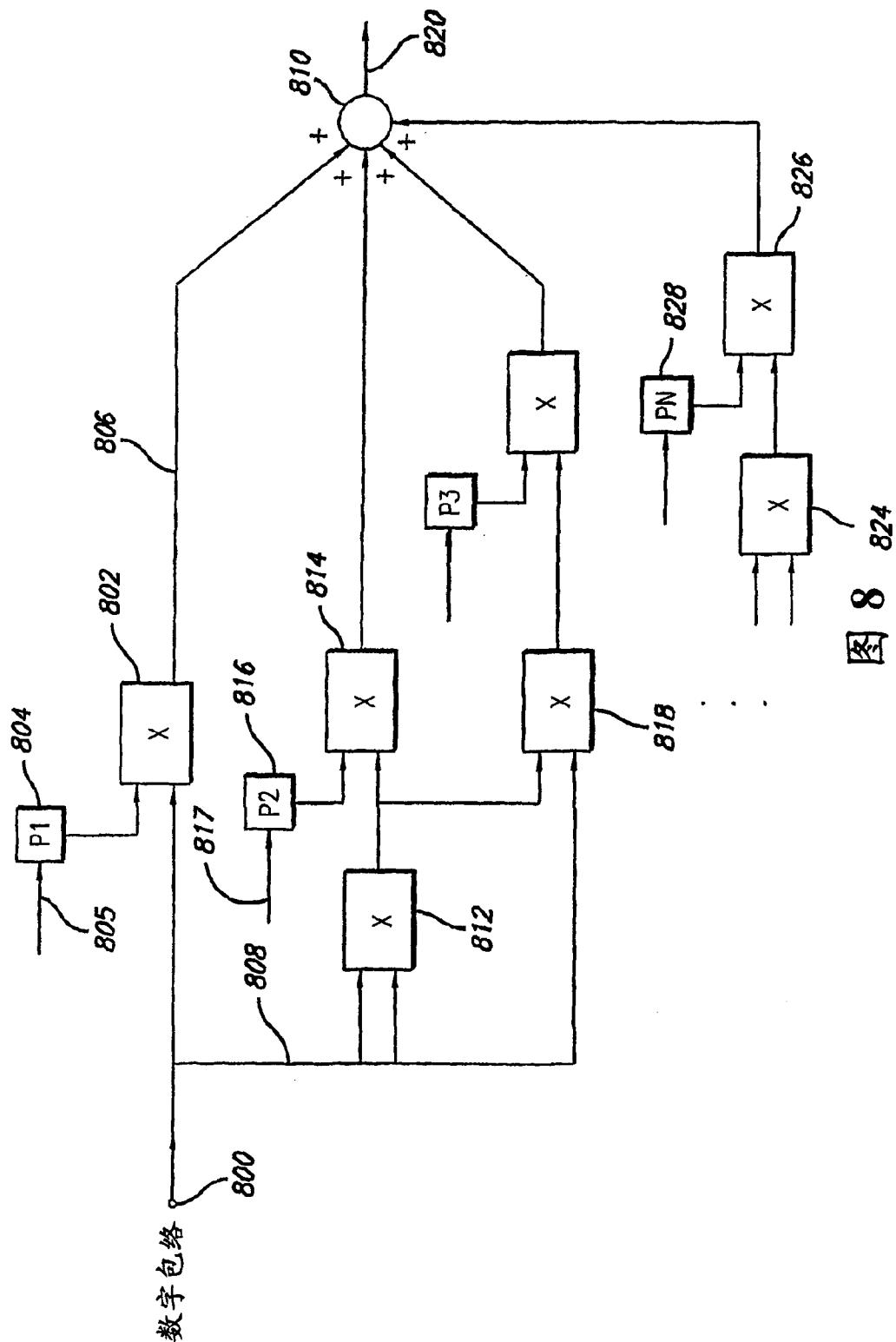


图 6





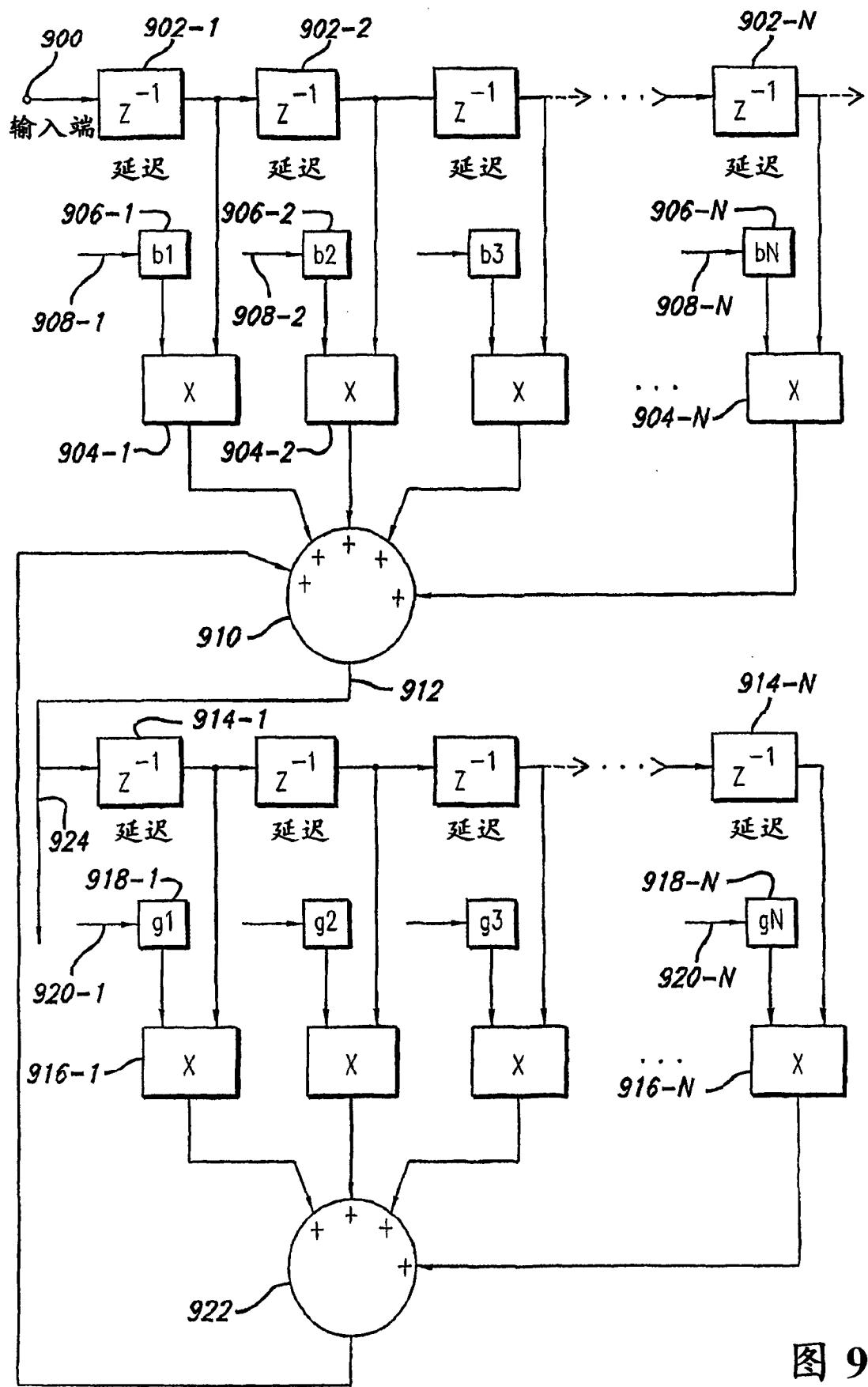


图 9