

(43) 国際公開日
2008年5月15日 (15.05.2008)

PCT

(10) 国際公開番号
WO 2008/056719 A1

(51) 国際特許分類:

G06F 1/18 (2006.01) H04N 5/44 (2006.01)
G06F 13/00 (2006.01) H04N 7/173 (2006.01)
H01B 11/02 (2006.01)

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 中嶋 康久 (NAKA-JIMA, Yasuhisa) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 菊池 秀和 (KIKUCHI, Hidekazu) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 齋藤 武比古 (SAITOU, Takehiko) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 河合 重宏 (KAWAI, Shigehiro) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 北野 勝己 (KITANO, Masaki) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP).

(21) 国際出願番号: PCT/JP2007/071665

(22) 国際出願日: 2007年11月7日 (07.11.2007)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願2006-301486 2006年11月7日 (07.11.2006) JP
特願2007-050426 2007年2月28日 (28.02.2007) JP

(71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 Tokyo (JP).

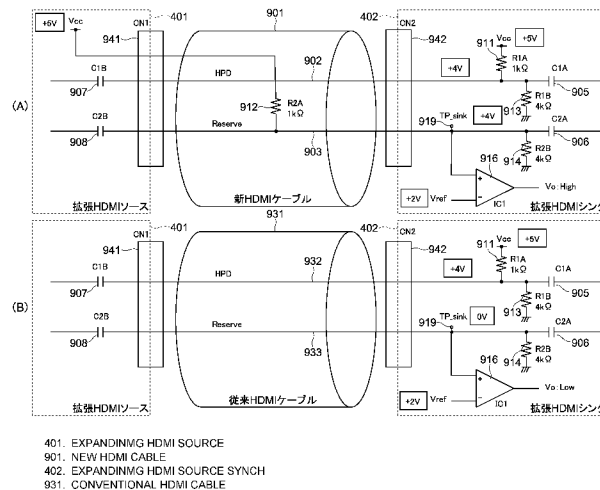
(74) 代理人: 大森 純一 (OMORI, Junichi); 〒1070062 東京都港区南青山2-13-7 マトリス4F Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH,

[続葉有]

(54) Title: ELECTRONIC APPARATUS AND CABLE DEVICE

(54) 発明の名称: 電子機器及びケーブル装置



(57) Abstract: [PROBLEMS TO BE SOLVED] It is judged whether a connected cable is in conformity to a conventional specification or a new one. [MEANS FOR SOLVING THE PROBLEMS] An HPD signal line (902) has a pull-up resistor (911) connected with a voltage source in a circuit on a side of an expanding HDMI synch device (402) and a pull-down resistor (913) connected with the ground potential, and a reserve line (903) has a pull-down resistor (914) connected with the ground potential in a circuit on a side of the expanding HDMI synch (402) and a pull-up resistor (912) connected with a voltage source of an expanding HDMI source device (401) in a new HDMI cable (901). The expanding HDMI synch device compares a voltage at a test point (19) on the reserve line (903) on the side of the expanding HDMI synch device (402) with a reference voltage at a voltage comparator (916). A CPU of the expanding HDMI synch device (402) judges such a normal state that the new HDMI cable (901) is inserted in the case where an output from the voltage comparator (916) is high and also judges such a state that a conventional HDMI cable (931) is mistakenly inserted in the case where an output from the voltage comparator (916) is low.

(57) 要約: 【課題】従来規格に対応したケーブルと新規規格に対応したケーブルとのどちらが接続されているかを判別する。【解決手段】HPD信号線902は、拡張HDMIシンク機器402

[続葉有]



WO 2008/056719 A1



BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

側回路において電圧電源との間にプルアップ抵抗 9 1 1 を有し、グラウンドとの間にプルダウン抵抗 9 1 3 を有し、リザーブ線 9 0 3 は、拡張HDMIシンク機器 4 0 2 側回路においてグラウンドとの間にプルダウン抵抗 9 1 4 を有し、また新HDMIケーブル 9 0 1 内で、拡張HDMIソース機器 4 0 1 の電源電圧との間にプルアップ抵抗 9 1 2 を有する。拡張HDMIシンク機器は、拡張HDMIシンク機器 4 0 2 側のリザーブ線 9 0 3 上のテストポイント 1 9 の電圧と参照電圧の比較を電圧コンパレータ 9 1 6 で行う。拡張HDMIシンク機器 4 0 2 のCPUは、電圧コンパレータ 9 1 6 の出力がHighの場合は新HDMIケーブル 9 0 1 が挿入された正常状態であると判定し、Lowの場合は誤って従来HDMIケーブル 9 3 1 が挿入された状態と判定する。

明 細 書

電子機器及びケーブル装置

技術分野

[0001] 本発明は、例えばHDMI(High-Definition Multimedia Interface)等通信インタフェースを有する電子機器及び当該電子機器に接続されるケーブル装置に関する。

背景技術

[0002] 近年、例えば、DVD(Digital Versatile Disc)レコーダや、セットトップボックス、その他のAV(Audio Visual)ソースから、テレビジョン受像機、プロジェクタ、その他のディスプレイに対して、デジタルテレビジョン信号、すなわち、非圧縮(ベースバンド)の画像の画素データと、その画像に付随する音声データとを、高速に伝送する通信インタフェースとして、HDMI(R)が普及しつつある。当該HDMIに関連する特許公報としては、例えば以下のものがあげられる。

特許文献1:特開2005-57714号公報

特許文献2:特開2006-19948号公報

発明の開示

発明が解決しようとする課題

[0003] ところで、HDMI規格は、今後更なる拡張が見込まれる。この拡張の際には、従来のHDMI規格との互換性を保ちながら種々の改善を行うことが予想される。このような拡張がなされた場合、拡張されたHDMI規格に対応するソース機器とシンク機器との間に、ユーザが誤って従来のHDMIケーブルを挿入した場合、それを検出することは困難であり、誤って従来のHDMIケーブルを挿入したユーザにとって利便性に欠ける結果となる。

[0004] 以上のような事情に鑑み、本発明の目的は、従来規格に対応したケーブルと新規規格に対応したケーブルとのどちらが接続されているかを判別することが可能な電子機器及び当該判別に対応したケーブル装置を提供することにある。

課題を解決するための手段

[0005] 上述の課題を解決するため、本発明の主たる観点に係る電子機器は、第1の信号

線と第2の信号線とからなる差動信号線と、少なくとも前記第2の信号線上に設けられた抵抗とを内蔵する第1のケーブルと、前記第1の信号線と前記第2の信号線とを個別の信号線として内蔵する第2のケーブルとにそれぞれ接続可能なコネクタと、前記コネクタを介して検出される前記第2の信号線の電圧と、所定の参照電圧とを比較する比較手段と、前記比較の結果に基づいて、前記コネクタに前記第1のケーブルと前記第2のケーブルとの何れが接続されているかを判別する判別手段とを具備する。

[0006] ここで、第1のケーブル及び第2のケーブルは、例えばHDMI規格に基づいた通信ケーブルである。また、第1の信号線は例えばHDMIにおけるHPDラインであり、第2の信号線はHDMIにおけるリザーブラインである。上記第1のケーブルにおいては、例えば当該第1の信号線と第2の信号線とがツイストペアで結線され、差動信号による通信が可能となっている。

[0007] この構成により、コネクタに第1のケーブルと第2のケーブルとの何れが接続されているかを判別することができるため、ユーザが意図しないケーブルが接続されている場合でも、意図するケーブルへ容易に差し替えを促すことができる。

[0008] 上記電子機器は、前記第1の信号線上及び第2の信号線上に設けられたコンデンサを更に具備していてもよい。

[0009] これにより、第1及び第2の信号線上の直流電流がカットされるため、上記電圧の比較を正確に行うことができる。

[0010] 上記電子機器において、前記抵抗は、前記第2の信号線に設けられた第1のプルアップ抵抗であり、前記比較手段は、前記第1の信号線上に設けられた第2のプルアップ抵抗及び第1のプルダウン抵抗と、前記第2の信号線上に設けられた第2のプルダウン抵抗と、前記第2の信号線の電圧と前記参照電圧とを比較するコンパレータとを有していてもよい。

[0011] これにより、第1及び第2のケーブルがそれぞれコネクタに接続された際に検出される上記第2の信号線の各電圧の差を大きくすることができ、上記判別を正確に行うことができる。

[0012] 上記電子機器において、前記抵抗は、前記第1の信号線上に設けられた第1のプルダウン抵抗と、前記第2の信号線上に設けられた第2のプルダウン抵抗とからなり、

前記比較手段は、前記第1の信号線上に設けられた第1のプルアップ抵抗と、前記第2の信号線上に設けられた第2のプルアップ抵抗と、前記第2の信号線の電圧と前記参照電圧とを比較するコンパレータとを有していてもよい。

[0013] また、上記電子機器において、前記抵抗は、前記第1の信号線と第2の信号線との間に設けられ、前記比較手段は、前記第1の信号線上に設けられた第1のプルアップ抵抗及び第1のプルダウン抵抗と、前記第2の信号線上に設けられた第2のプルアップ抵抗及び第2のプルダウン抵抗と、前記第1の信号線上に設けられたオープンコレクタ型のトランジスタと、前記第2の信号線の電圧と前記参照電圧とを比較するコンパレータとを有していても構わない。

[0014] これらの構成により、上記第1のケーブルがコネクタに接続された場合に、差動回路を対称に設計することができ、上記差動信号線を用いて高周波信号を位相歪なく伝送することができる。

[0015] 上記電子機器は、前記判別の結果を出力する出力手段を更に具備していてもよい。

[0016] ここで出力手段とは、例えば表示手段や音声出力手段である。これにより、ユーザによるケーブルの挿入間違いを容易に報知することができる。

[0017] 本発明の他の観点に係るケーブル装置は、第1の信号線と第2の信号線とからなる差動信号線と、少なくとも前記第2の信号線に接続された抵抗とを内蔵するケーブル本体と、前記ケーブル本体の両端に設けられ、第1の電子機器と第2の電子機器とを接続するコネクタとを具備する。

ここで上記抵抗は、第1の信号線上及び第2の信号線上のうち少なくとも一方に設けられてもよいし、第1の信号線と第2の信号線とを接続するように設けられてもよい。

発明の効果

[0018] 以上のように、本発明によれば、従来規格に対応したケーブルと新規格に対応したケーブルとのどちらが接続されているかを判別することができる。

発明を実施するための最良の形態

[0019] 以下、本発明の実施の形態を図面に基づき説明する。

[0020] まず、従来のHDMI等の通信インタフェースとの互換性を保ちつつ、双方向の高速I

P通信が可能な通信システム(画像伝送システム)について説明する。

- [0021] 近年、たとえば、DVDレコーダや、セットトップボックス、その他のAVソースから、テレビジョン受像機、プロジェクタ、その他のディスプレイに対して、デジタルテレビジョン信号、すなわち、非圧縮(ベースバンド)の画像の画素データと、その画像に付随する音声データとを、高速に伝送する通信インタフェースとして、HDMI(R)が普及しつつある。
- [0022] HDMI(R)については、画素データと音声データを、高速でHDMI(R)ソースからHDMI(R)シンクに、一方向に伝送するTMDS(Transition Minimized Differential Signaling)チャンネルや、HDMI(R)ソースとHDMI(R)シンクとの間で双方向の通信を行うためのCECライン(Consumer Electronics Control Line)等が、HDMIの仕様書において規定されている。
- [0023] 図1は、一般的な画像伝送システムの構成を示す図である。
- たとえば、図1に示すように、デジタルテレビジョン受像機11と、AVアンプリファイア12とをHDMI(R)に準拠したHDMI(R)ケーブル13で接続することで、画素データおよび音声データの高速な伝送が可能となる。
- [0024] 図1では、ユーザ宅の図中、左側に設けられたリビングにデジタルテレビジョン受像機11、AVアンプリファイア12、および再生装置14が設置されており、デジタルテレビジョン受像機11およびAVアンプリファイア12、並びにAVアンプリファイア12および再生装置14がHDMI(R)ケーブル13およびHDMI(R)ケーブル15により接続されている。
- [0025] また、リビングには、ハブ16が設置されており、デジタルテレビジョン受像機11および再生装置14は、LAN(Local Area Network)ケーブル17およびLANケーブル1によりハブ16に接続されている。さらに、図中、リビングの右側に設けられた寝室には、デジタルテレビジョン受像機19が設置されており、デジタルテレビジョン受像機19は、LANケーブル20を介してハブ16に接続されている。
- [0026] たとえば、再生装置14に記録されているコンテンツが再生されて、デジタルテレビジョン受像機11に画像が表示される場合、再生装置14は、コンテンツを再生させるための画素データおよび音声データをデコードし、その結果得られた非圧縮の画素

データおよび音声データをHDMI(R)ケーブル15、AVアンプリファイア12、およびHDMI(R)ケーブル13を介してデジタルテレビジョン受像機11に供給する。そして、デジタルテレビジョン受像機11は、再生装置14から供給された画素データおよび音声データに基づいて、画像を表示させたり、音声を出力したりする。

[0027] また、再生装置14に記録されているコンテンツが再生されて、デジタルテレビジョン受像機11およびデジタルテレビジョン受像機19に同時に画像が表示される場合、再生装置14は、圧縮された、コンテンツを再生させるための画素データおよび音声データをLANケーブル18、ハブ16、およびLANケーブル17を介してデジタルテレビジョン受像機11に供給するとともに、LANケーブル18、ハブ16、およびLANケーブル20を介してデジタルテレビジョン受像機19に供給する。

[0028] そして、デジタルテレビジョン受像機11およびデジタルテレビジョン受像機19は、再生装置14から供給された画素データおよび音声データをデコードし、その結果得られた非圧縮の画素データおよび音声データに基づいて画像を表示させたり、音声を出力したりする。

[0029] さらに、デジタルテレビジョン受像機11が、テレビジョン放送されている番組を再生するための画素データおよび音声データを受信した場合、受信された音声データがたとえば5.1チャンネルサラウンドの音声データなどであり、デジタルテレビジョン受像機11が受信した音声データをデコードすることができないときには、デジタルテレビジョン受像機11は、音声データを光信号に変換してAVアンプリファイア12に送信する。

[0030] AVアンプリファイア12は、デジタルテレビジョン受像機11から送信されてきた光信号を受信して光電変換し、これにより得られた音声データをデコードする。そして、AVアンプリファイア12は、デコードされた非圧縮の音声データを必要に応じて増幅し、AVアンプリファイア12に接続されたサラウンドスピーカにて音声を再生する。これにより、デジタルテレビジョン受像機11は、受信した画素データをデコードし、デコードされた画素データで画像を表示させ、AVアンプリファイア12に供給した音声データに基づいて、AVアンプリファイア12で音声を出力することで5.1チャンネルサラウンド番組を再生する。

[0031] 図2は、本発明を適用した一実施の形態の画像伝送システムの構成を示す図である。

[0032] 画像伝送システムは、デジタルテレビジョン受像機31、増幅器32、再生装置33、およびデジタルテレビジョン受像機34により構成され、デジタルテレビジョン受像機31および増幅器32、並びに増幅器32および再生装置33は、HDMI(R)に準拠した通信ケーブルであるHDMI(R)ケーブル35およびHDMI(R)ケーブル36により接続されている。また、デジタルテレビジョン受像機31およびデジタルテレビジョン受像機34は、Ethernet(登録商標)などのLAN用のLANケーブル37により接続されている。

[0033] 図2の例では、デジタルテレビジョン受像機31、増幅器32、および再生装置33が、ユーザ宅の図中、左側に設けられたリビングに設置されており、デジタルテレビジョン受像機34が、リビングの右側に設けられた寝室に設置されている。

[0034] 再生装置33は、たとえばDVDプレーヤ、ハードディスクレコーダなどからなり、コンテンツを再生するための画素データおよび音声データをデコードし、その結果得られた非圧縮の画素データおよび音声データを、HDMI(R)ケーブル36を介して増幅器32に供給する。

[0035] 増幅器32は、たとえばAVアンプリファイアなどからなり、再生装置33から画素データおよび音声データの供給を受け、供給された音声データを必要に応じて増幅する。また、増幅器32は、再生装置33から供給され、必要に応じて増幅された音声データ、および画素データを、HDMI(R)ケーブル35を介してデジタルテレビジョン受像機31に供給する。デジタルテレビジョン受像機31は、増幅器32から供給された画素データおよび音声データに基づいて画像を表示したり、音声を出力したりして、コンテンツを再生する。

[0036] また、デジタルテレビジョン受像機31および増幅器32は、HDMI(R)ケーブル35を利用して、たとえばIP通信などの双方向の通信を高速に行うことができ、増幅器32および再生装置33もHDMI(R)ケーブル36を利用して、たとえばIP通信などの双方向の通信を高速に行うことができる。

[0037] すなわち、たとえば再生装置33は、増幅器32とIP通信を行うことで、IPに準拠したデータとして、圧縮された画素データおよび音声データを、HDMI(R)ケーブル36を

介して増幅器32に送信することができ、増幅器32は、再生装置33から送信されてきた、圧縮された画素データおよび音声データを受信することができる。

[0038] また、増幅器32は、デジタルテレビジョン受像機31とIP通信を行うことで、IPに準拠したデータとして、圧縮された画素データおよび音声データを、HDMI(R)ケーブル35を介してデジタルテレビジョン受像機31に送信することができ、デジタルテレビジョン受像機31は、増幅器32から送信されてきた、圧縮された画素データおよび音声データを受信することができる。

[0039] したがって、デジタルテレビジョン受像機31は、受信した画素データおよび音声データを、LANケーブル37を介してデジタルテレビジョン受像機34に送信することができる。また、デジタルテレビジョン受像機31は、受信した画素データおよび音声データをデコードし、これにより得られた非圧縮の画素データおよび音声データに基づいて、画像を表示したり、音声を出力したりしてコンテンツを再生する。

[0040] デジタルテレビジョン受像機34は、LANケーブル37を介してデジタルテレビジョン受像機31から送信されてきた画素データおよび音声データを受信してデコードし、デコードにより得られた非圧縮の画素データおよび音声データに基づいて、画像を表示したり、音声を出力したりしてコンテンツを再生する。これにより、デジタルテレビジョン受像機31およびデジタルテレビジョン受像機34において、同一あるいは異なるコンテンツを同時に再生することができる。

[0041] さらに、デジタルテレビジョン受像機31が、テレビジョン放送されているコンテンツとしての番組を再生するための画素データおよび音声データを受信した場合、受信された音声データがたとえば5.1チャンネルサラウンドの音声データなどであり、デジタルテレビジョン受像機31が受信した音声データをデコードすることができないときには、デジタルテレビジョン受像機31は、増幅器32とIP通信することで、受信した音声データをHDMI(R)ケーブル35を介して増幅器32に送信する。

[0042] 増幅器32は、デジタルテレビジョン受像機31から送信されてきた音声データを受信してデコードするとともに、必要に応じてデコードされた音声データを増幅する。そして、増幅器32に接続されたスピーカ(図示せず)により5.1チャンネルサラウンド音声を再生する。

- [0043] デジタルテレビジョン受像機31は、HDMI(R)ケーブル35を介して増幅器32に音声データを送信するとともに、受信した画素データをデコードし、デコードにより得られた画素データに基づいて画像を表示させて番組を再生する。
- [0044] このように、図2の画像伝送システムにおいては、HDMI(R)ケーブル35やHDMI(R)ケーブル36により接続されているデジタルテレビジョン受像機31、増幅器32、再生装置33などの電子機器は、HDMI(R)ケーブルを用いて高速にIP通信することができるため、図1のLANケーブル17に対応するLANケーブルは必要とされない。
- [0045] また、デジタルテレビジョン受像機31とデジタルテレビジョン受像機34とをLANケーブル37で接続することで、デジタルテレビジョン受像機31がHDMI(R)ケーブル36、増幅器32、およびHDMI(R)ケーブル35を介して再生装置33から受信したデータを、さらにLANケーブル37を介してデジタルテレビジョン受像機34に送信することができるので、図1のLANケーブル18およびハブ16に対応するLANケーブルや電子機器も必要ない。
- [0046] 図1に示したように、従来の画像伝送システムにおいては、送受信するデータや通信方式によって、それぞれ異なる種類のケーブルが必要であり、電子機器同士を接続するケーブルの配線が煩雑であった。これに対して、図2に示した画像伝送システムにおいては、HDMI(R)ケーブルにより接続された電子機器間では、高速にIP通信などの双方向の通信を行うことができるので、電子機器の接続を簡素化することができる。つまり、従来は複雑であった電子機器同士を接続するケーブルの配線を、より簡単にすることができる。
- [0047] 次に、図3は、HDMI(R)ケーブルにより互いに接続された電子機器のそれぞれに内蔵されたHDMI(R)ソースおよびHDMI(R)シンク、たとえば図2の増幅器32内に設けられたHDMI(R)ソース、およびデジタルテレビジョン受像機31内に設けられたHDMI(R)シンクの構成例を示している。
- [0048] HDMI(R)ソース71とHDMI(R)シンク72とは、1本のHDMI(R)ケーブル35で接続されており、HDMI(R)ソース71およびHDMI(R)シンク72は、現行のHDMI(R)との互換性を保ちながら、HDMI(R)ケーブル35を利用して、高速で双方向のIP通信を行うことができる。

- [0049] HDMI(R)ソース71は、1の垂直同期信号から次の垂直同期信号までの区間から、水平帰線区間及び垂直帰線区間を除いた区間である有効画像区間(以下、適宜、アクティブビデオ区間ともいう)において、非圧縮の1画面分の画像の画素データに対応する差動信号を、複数のチャンネルで、HDMI(R)シンク72に一方向に送信するとともに、水平帰線区間または垂直帰線区間において、少なくとも画像に付随する音声データや制御データ、その他の補助データ等に対応する差動信号を、複数のチャンネルで、HDMI(R)シンク72に一方向に送信する。
- [0050] すなわち、HDMI(R)ソース71は、トランスミッタ81を有する。トランスミッタ81は、たとえば、非圧縮の画像の画素データに対応する差動信号に変換し、複数のチャンネルである3つのTMDSチャンネル#0、#1、#2で、HDMI(R)ケーブル35を介して接続されているHDMI(R)シンク72に、一方向にシリアル伝送する。
- [0051] また、トランスミッタ81は、非圧縮の画像に付随する音声データ、さらには、必要な制御データその他の補助データ等を、対応する差動信号に変換し、3つのTMDSチャンネル#0、#1、#2でHDMI(R)ケーブル35を介して接続されているHDMI(R)シンク72に、一方向にシリアル伝送する。
- [0052] さらに、トランスミッタ81は、3つのTMDSチャンネル#0、#1、#2で送信する画素データに同期したピクセルクロックを、TMDSクロックチャンネルで、HDMI(R)ケーブル35を介して接続されているHDMI(R)シンク72に送信する。ここで、1つのTMDSチャンネル# i ($i=0, 1, 2$)では、ピクセルクロックの1クロックの間に、10ビットの画素データが送信される。
- [0053] HDMI(R)シンク72は、アクティブビデオ区間において、複数のチャンネルで、HDMI(R)ソース71から一方向に送信されてくる、画素データに対応する差動信号を受信するとともに、水平帰線区間または垂直帰線区間において、複数のチャンネルで、HDMI(R)ソース71から一方向に送信されてくる、音声データや制御データに対応する差動信号を受信する。
- [0054] すなわち、HDMI(R)シンク72は、レシーバ82を有する。レシーバ82は、TMDSチャンネル#0、#1、#2で、HDMI(R)ケーブル35を介して接続されているHDMI(R)ソース71から一方向に送信されてくる、画素データに対応する差動信号と、音声データ

や制御データに対応する差動信号を、同じくHDMI(R)ソース71からTMDSクロックチャンネルで送信されてくるピクセルクロックに同期して受信する。

- [0055] HDMI(R)ソース71とHDMI(R)シンク72とからなるHDMI(R)システムの伝送チャンネルには、HDMI(R)ソース71からHDMI(R)シンク72に対して、画素データおよび音声データを、ピクセルクロックに同期して、一方向にシリアル伝送するための伝送チャンネルとしての3つのTMDSチャンネル#0乃至#2と、ピクセルクロックを伝送する伝送チャンネルとしてのTMDSクロックチャンネルとの他に、DDC (Display Data Channel) 83やCECライン84と呼ばれる伝送チャンネルがある。
- [0056] DDC83は、HDMI(R)ケーブル35に含まれる図示せぬ2本の信号線からなり、HDMI(R)ソース71が、HDMI(R)ケーブル35を介して接続されたHDMI(R)シンク72から、E-EDID (Enhanced Extended Display Identification Data)を読み出すのに使用される。
- [0057] すなわち、HDMI(R)シンク72は、レシーバ82の他に自身の設定や性能に関する情報であるE-EDIDを記憶しているEDIDROM (EDID ROM (Read Only Memory)) 85を有している。HDMI(R)ソース71は、HDMI(R)ケーブル35を介して接続されているHDMI(R)シンク72から、そのHDMI(R)シンク72のEDIDROM85が記憶しているE-EDIDをDDC83を介して読み出し、そのE-EDIDに基づき、HDMI(R)シンク72の設定や性能、すなわち、たとえばHDMI(R)シンク72(を有する電子機器)が対応している画像のフォーマット(プロファイル)、たとえばRGB (Red, Green, Blue) や、YCbCr4:4:4, YCbCr4:2:2などを認識する。
- [0058] なお、図示していないが、HDMI(R)ソース71もHDMI(R)シンク72と同様に、E-EDIDを記憶し、必要に応じてそのE-EDIDをHDMI(R)シンク72に送信することができる。
- [0059] CECライン84は、HDMI(R)ケーブル35に含まれる図示せぬ1本の信号線からなり、HDMI(R)ソース71とHDMI(R)シンク72との間で、制御用のデータの双方向通信を行うのに用いられる。
- [0060] また、HDMI(R)ソース71およびHDMI(R)シンク72は、DDC83またはCECライン84を介して、たとえば、IEEE (Institute of Electrical and Electronics Engineers) 802.3に準拠したフレームをHDMI(R)シンク72およびHDMI(R)ソース71に送信することにより、双方向のIP通信を行うことができる。

- [0061] さらに、HDMI(R)ケーブル35には、Hot Plug Detectと呼ばれるピンに接続される信号線86が含まれており、HDMI(R)ソース71およびHDMI(R)シンク72は、この信号線86を利用して、新たな電子機器、つまりHDMI(R)シンク72またはHDMI(R)ソース71の接続を検出することができる。
- [0062] 次に、図4および図5は、HDMI(R)ケーブル35と接続される、HDMI(R)ソース71またはHDMI(R)シンク72に設けられた図示せぬコネクタのピン配列 (pin assignment) を示している。
- [0063] なお、図4および図5においては、左欄 (PINの欄) に、コネクタのピンを特定するピン番号を記載してあり、右欄 (Signal Assignmentの欄) に、同一行の左欄に記載されているピン番号で特定されるピンに割り当てられている信号の名称を記載してある。
- [0064] 図4は、HDMI(R)のタイプ A (Type-A) と呼ばれるコネクタのピン配列を示している。
- [0065] TMDSチャンネル #iの差動信号TMDS Data#i+とTMDS Data#i-が伝送される差動信号線である2本の信号線は、TMDS Data#i+が割り当てられているピン (ピン番号が1, 4, 7のピン) と、TMDS Data#i-が割り当てられているピン (ピン番号が3, 6, 9のピン) に接続される。
- [0066] また、制御用のデータであるCEC信号が伝送されるCECライン84は、ピン番号が13であるピンに接続され、ピン番号が14のピンは空き (Reserved) ピンとなっている。双方向のIP通信を、この空きピンを利用して行うことができれば、現行のHDMI(R)との互換性を保つことができる。そこで、CECライン84およびピン番号が14のピンに接続される信号線を用いて差動信号を伝送することができるよう、ピン番号が14のピンに接続される信号線と、CECライン84とは、差動ツイストペア結線されてシールドされ、ピン番号が17番のピンに接続されるCECライン84およびDDC83のグランド線に接地されている。
- [0067] さらに、E-EDIDなどのSDA (Serial Data) 信号が伝送される信号線は、ピン番号が16であるピンに接続され、SDA信号の送受信時の同期に用いられるクロック信号であるSCL (Serial Clock) 信号が伝送される信号線は、ピン番号が15であるピンに接続される。図3のDDC83は、SDA信号が伝送される信号線、およびSCL信号が伝送される信号線から構成される。

- [0068] また、SDA信号が伝送される信号線、およびSCL信号が伝送される信号線は、CECライン84およびピン番号が14のピンに接続される信号線と同様に、差動信号を伝送することができるように差動ツイストペア結線されてシールドされ、ピン番号が17番のピンに接続されるグラウンド線に接地されている。
- [0069] さらに、新たな電子機器の接続を検出するための信号が伝送される信号線86は、ピン番号が19であるピンに接続される。
- [0070] 図5は、HDMI(R)のタイプC (Type-C) またはタイプミニと呼ばれるコネクタのピン配列を示している。
- [0071] TMDSチャンネル #iの差動信号TMDS Data#i+とTMDS Data#i-が伝送される差動信号線である2本の信号線は、TMDS Data#i+が割り当てられているピン(ピン番号が2, 5, 8のピン)と、TMDS Data#i-が割り当てられているピン(ピン番号が3, 6, 9のピン)に接続される。
- [0072] また、CEC信号が伝送されるCECライン84は、ピン番号が14であるピンに接続され、ピン番号が17のピンは空き(Reserved)ピンとなっている。ピン番号が17のピンに接続される信号線と、CECライン84とは、タイプAにおける場合と同様に差動ツイストペア結線されてシールドされ、ピン番号が13番のピンに接続されるCECライン84およびDDC83のグラウンド線に接地されている。
- [0073] さらに、SDA信号が伝送される信号線は、ピン番号が16であるピンに接続され、SCL信号が伝送される信号線は、ピン番号が15であるピンに接続される。また、SDA信号が伝送される信号線、およびSCL信号が伝送される信号線は、タイプAにおける場合と同様に、差動信号を伝送することができるように差動ツイストペア結線されてシールドされ、ピン番号が13番のピンに接続されるグラウンド線に接地されている。さらに、また、新たな電子機器の接続を検出するための信号が伝送される信号線86は、ピン番号が19であるピンに接続される。
- [0074] 次に図6は、CECライン84、およびHDMI(R)のコネクタの空きピンに接続される信号線を用いて、半二重通信方式によるIP通信を行うHDMI(R)ソース71およびHDMI(R)シンク72の構成を示す図である。なお、図6は、HDMI(R)ソース71およびHDMI(R)シンク72における、半二重通信に関する部分の構成例を示している。また、図6におい

て図3における場合と対応する部分については、同一の符号を付してあり、その説明は適宜省略する。

[0075] HDMI(R)ソース71は、トランスミッタ81、切り換え制御部121、およびタイミング制御部122から構成される。また、トランスミッタ81には、変換部131、復号部132、およびスイッチ133が設けられている。

[0076] 変換部131には、HDMI(R)ソース71とHDMI(R)シンク72との間での双方向のIP通信により、HDMI(R)ソース71からHDMI(R)シンク72に送信されるデータである、Txデータが供給される。Txデータは、たとえば圧縮された画素データや音声データなどとされる。

[0077] 変換部131は、たとえば差動アンプリファイアにより構成され、供給されたTxデータを2つの部分信号からなる差動信号に変換する。また、変換部131は、変換により得られた差動信号をCECライン84、およびトランスミッタ81に設けられた図示せぬコネクタの空きピンに接続される信号線141を介してレシーバ82に送信する。すなわち、変換部131は、変換により得られた差動信号を構成する一方の部分信号をCECライン84、より詳細にはトランスミッタ81に設けられた信号線であって、HDMI(R)ケーブル35のCECライン84に接続される信号線を介してスイッチ133に供給し、差動信号を構成する他方の部分信号を信号線141、より詳細には、トランスミッタ81に設けられた信号線であって、HDMI(R)ケーブル35の信号線141に接続される信号線、および信号線141を介してレシーバ82に供給する。

[0078] 復号部132は、たとえば差動アンプリファイアにより構成され、その入力端子が、CECライン84および信号線141に接続されている。復号部132は、タイミング制御部122の制御に基づいて、CECライン84および信号線141を介してレシーバ82から送信されてきた差動信号、つまりCECライン84上の部分信号および信号線141上の部分信号からなる差動信号を受信し、元のデータであるRxデータに復号して出力する。ここで、Rxデータとは、HDMI(R)ソース71とHDMI(R)シンク72との間での双方向のIP通信により、HDMI(R)シンク72からHDMI(R)ソース71に送信されるデータをいい、たとえば画素データや音声データの送信を要求するコマンドなどとされる。

[0079] スイッチ133には、データを送信するタイミングにおいて、HDMI(R)ソース71からの

CEC信号、または変換部131からのTxデータに対応する差動信号を構成する部分信号が供給され、データを受信するタイミングにおいて、レシーバ82からのCEC信号、またはレシーバ82からのRxデータに対応する差動信号を構成する部分信号が供給される。スイッチ133は、切り換え制御部121からの制御に基づいて、HDMI(R)ソース71からのCEC信号、若しくはレシーバ82からのCEC信号、またはTxデータに対応する差動信号を構成する部分信号、若しくはRxデータに対応する差動信号を構成する部分信号を選択して出力する。

[0080] すなわち、スイッチ133は、HDMI(R)ソース71がHDMI(R)シンク72にデータを送信するタイミングにおいて、HDMI(R)ソース71から供給されたCEC信号、または変換部131から供給された部分信号のうちのいずれかを選択し、選択したCEC信号または部分信号を、CECライン84を介してレシーバ82に送信する。

[0081] また、スイッチ133は、HDMI(R)ソース71がHDMI(R)シンク72から送信されてきたデータを受信するタイミングにおいて、CECライン84を介してレシーバ82から送信されてきたCEC信号、またはRxデータに対応する差動信号の部分信号を受信し、受信したCEC信号または部分信号を、HDMI(R)ソース71または復号部132に供給する。

[0082] 切り換え制御部121はスイッチ133を制御して、スイッチ133に供給される信号のうちのいずれかが選択されるようにスイッチ133を切り換える。タイミング制御部122は、復号部132による差動信号の受信のタイミングを制御する。

[0083] また、HDMI(R)シンク72は、レシーバ82、タイミング制御部123、および切り換え制御部124から構成される。さらに、レシーバ82には、変換部134、スイッチ135、および復号部136が設けられている。

[0084] 変換部134は、たとえば差動アンプリファイアにより構成され、変換部134にはRxデータが供給される。変換部134は、タイミング制御部123の制御に基づいて、供給されたRxデータを2つの部分信号からなる差動信号に変換し、変換により得られた差動信号をCECライン84および信号線141を介してトランスミッタ81に送信する。すなわち、変換部134は、変換により得られた差動信号を構成する一方の部分信号をCECライン84、より詳細にはレシーバ82に設けられた信号線であって、HDMI(R)ケーブル35のCECライン84に接続される信号線を介してスイッチ135に供給し、差動信

号を構成する他方の部分信号を信号線141、より詳細には、レシーバ82に設けられた信号線であって、HDMI(R)ケーブル35の信号線141に接続される信号線、および信号線141を介してトランスミッタ81に供給する。

- [0085] スイッチ135には、データを受信するタイミングにおいて、トランスミッタ81からのCEC信号、またはトランスミッタ81からのTxデータに対応する差動信号を構成する部分信号が供給され、データを送信するタイミングにおいて、変換部134からのRxデータに対応する差動信号を構成する部分信号、またはHDMI(R)シンク72からのCEC信号が供給される。スイッチ135は、切り換え制御部124からの制御に基づいて、トランスミッタ81からのCEC信号、若しくはHDMI(R)シンク72からのCEC信号、またはTxデータに対応する差動信号を構成する部分信号、若しくはRxデータに対応する差動信号を構成する部分信号を選択して出力する。
- [0086] すなわち、スイッチ135は、HDMI(R)シンク72がHDMI(R)ソース71にデータを送信するタイミングにおいて、HDMI(R)シンク72から供給されたCEC信号、または変換部134から供給された部分信号のうちのいずれかを選択し、選択したCEC信号または部分信号を、CECライン84を介してトランスミッタ81に送信する。
- [0087] また、スイッチ135は、HDMI(R)シンク72がHDMI(R)ソース71から送信されてきたデータを受信するタイミングにおいて、CECライン84を介してトランスミッタ81から送信されてきたCEC信号、またはTxデータに対応する差動信号の部分信号を受信し、受信したCEC信号または部分信号を、HDMI(R)シンク72または復号部136に供給する。
- [0088] 復号部136は、たとえば差動アンプリファイアにより構成され、その入力端子が、CECライン84および信号線141に接続されている。復号部136は、CECライン84および信号線141を介してトランスミッタ81から送信されてきた差動信号、つまりCECライン84上の部分信号および信号線141上の部分信号からなる差動信号を受信し、元のデータであるTxデータに復号して出力する。
- [0089] 切り換え制御部124はスイッチ135を制御して、スイッチ135に供給される信号のうちのいずれかが選択されるようにスイッチ135を切り換える。タイミング制御部123は、変換部134による差動信号の送信のタイミングを制御する。

- [0090] また、HDMI(R)ソース71およびHDMI(R)シンク72が、CECライン84および空きピンに接続される信号線141と、SDA信号が伝送される信号線およびSCL信号が伝送される信号線とを用いて、全二重通信方式によるIP通信を行う場合、HDMI(R)ソース71およびHDMI(R)シンク72は、たとえば図7に示すように構成される。なお、図7において、図6における場合と対応する部分については、同一の符号を付してあり、その説明は適宜省略する。
- [0091] HDMI(R)ソース71は、トランスミッタ81、切り換え制御部121、および切り換え制御部171から構成される。また、トランスミッタ81には、変換部131、スイッチ133、スイッチ181、スイッチ182、および復号部183が設けられている。
- [0092] スイッチ181には、データを送信するタイミングにおいて、HDMI(R)ソース71からのSDA信号が供給され、データを受信するタイミングにおいて、レシーバ82からのSDA信号、またはレシーバ82からのRxデータに対応する差動信号を構成する部分信号が供給される。スイッチ181は、切り換え制御部171からの制御に基づいて、HDMI(R)ソース71からのSDA信号、若しくはレシーバ82からのSDA信号、またはRxデータに対応する差動信号を構成する部分信号を選択して出力する。
- [0093] すなわち、スイッチ181は、HDMI(R)ソース71がHDMI(R)シンク72から送信されてくるデータを受信するタイミングにおいて、SDA信号が伝送される信号線であるSDAライン191を介してレシーバ82から送信されてきたSDA信号、またはRxデータに対応する差動信号の部分信号を受信し、受信したSDA信号または部分信号を、HDMI(R)ソース71または復号部183に供給する。
- [0094] また、スイッチ181は、HDMI(R)ソース71がHDMI(R)シンク72にデータを送信するタイミングにおいて、HDMI(R)ソース71から供給されたSDA信号を、SDAライン191を介してレシーバ82に送信するか、またはレシーバ82に何も送信しない。
- [0095] スイッチ182には、データを送信するタイミングにおいて、HDMI(R)ソース71からのSCL信号が供給され、データを受信するタイミングにおいて、レシーバ82からのRxデータに対応する差動信号を構成する部分信号が供給される。スイッチ182は、切り換え制御部171からの制御に基づいて、SCL信号またはRxデータに対応する差動信号を構成する部分信号のうちのいずれかを選択して出力する。

- [0096] すなわち、スイッチ182は、HDMI(R)ソース71がHDMI(R)シンク72から送信されてくるデータを受信するタイミングにおいて、SCL信号が伝送される信号線であるSCLライン192を介してレシーバ82から送信されてきた、Rxデータに対応する差動信号の部分信号を受信し、受信した部分信号を復号部183に供給するか、または何も受信しない。
- [0097] また、スイッチ182は、HDMI(R)ソース71がHDMI(R)シンク72にデータを送信するタイミングにおいて、HDMI(R)ソース71から供給されたSCL信号を、SCLライン192を介してレシーバ82に送信するか、または何も送信しない。
- [0098] 復号部183は、たとえば差動アンプリファイアにより構成され、その入力端子が、SDAライン191およびSCLライン192に接続されている。復号部183は、SDAライン191およびSCLライン192を介してレシーバ82から送信されてきた差動信号、つまりSDAライン191上の部分信号およびSCLライン192上の部分信号からなる差動信号を受信し、元のデータであるRxデータに復号して出力する。
- [0099] 切り換え制御部171はスイッチ181およびスイッチ182を制御して、スイッチ181およびスイッチ182のそれぞれについて、供給される信号のうちのいずれかが選択されるようにスイッチ181およびスイッチ182を切り換える。
- [0100] また、HDMI(R)シンク72は、レシーバ82、切り換え制御部124、および切り換え制御部172から構成される。さらに、レシーバ82には、スイッチ135、復号部136、変換部184、スイッチ185、およびスイッチ186が設けられている。
- [0101] 変換部184は、たとえば差動アンプリファイアにより構成され、変換部184にはRxデータが供給される。変換部184は、供給されたRxデータを2つの部分信号からなる差動信号に変換し、変換により得られた差動信号をSDAライン191およびSCLライン192を介してトランスミッタ81に送信する。すなわち、変換部184は、変換により得られた差動信号を構成する一方の部分信号をスイッチ185を介してトランスミッタ81に送信し、差動信号を構成する他方の部分信号をスイッチ186を介してトランスミッタ81に送信する。
- [0102] スwitch185には、データを送信するタイミングにおいて、変換部184からのRxデータに対応する差動信号を構成する部分信号、またはHDMI(R)シンク72からのSDA

信号が供給され、データを受信するタイミングにおいて、トランスミッタ81からのSDA信号が供給される。スイッチ185は、切り換え制御部172からの制御に基づいて、HDMI(R)シンク72からのSDA信号、若しくはトランスミッタ81からのSDA信号、またはRxデータに対応する差動信号を構成する部分信号を選択して出力する。

[0103] すなわち、スイッチ185は、HDMI(R)シンク72がHDMI(R)ソース71から送信されてくるデータを受信するタイミングにおいて、SDAライン191を介してトランスミッタ81から送信されてきたSDA信号を受信し、受信したSDA信号をHDMI(R)シンク72に供給するか、または何も受信しない。

[0104] また、スイッチ185は、HDMI(R)シンク72がHDMI(R)ソース71にデータを送信するタイミングにおいて、HDMI(R)シンク72から供給されたSDA信号、または変換部184から供給された部分信号を、SDAライン191を介してトランスミッタ81に送信する。

[0105] スイッチ186には、データを送信するタイミングにおいて、変換部184からの、Rxデータに対応する差動信号を構成する部分信号が供給され、データを受信するタイミングにおいて、トランスミッタ81からのSCL信号が供給される。スイッチ186は、切り換え制御部172からの制御に基づいて、Rxデータに対応する差動信号を構成する部分信号、またはSCL信号のうちのいずれかを選択して出力する。

[0106] すなわち、スイッチ186は、HDMI(R)シンク72がHDMI(R)ソース71から送信されてくるデータを受信するタイミングにおいて、SCLライン192を介してトランスミッタ81から送信されてきたSCL信号を受信し、受信したSCL信号をHDMI(R)シンク72に供給するか、または何も受信しない。

[0107] また、スイッチ186は、HDMI(R)シンク72がHDMI(R)ソース71にデータを送信するタイミングにおいて、変換部184から供給された部分信号を、SCLライン192を介してトランスミッタ81に送信するか、または何も送信しない。

[0108] 切り換え制御部172はスイッチ185およびスイッチ186を制御して、スイッチ185およびスイッチ186のそれぞれについて、供給される信号のうちのいずれかが選択されるようにスイッチ185およびスイッチ186を切り換える。

[0109] ところで、HDMI(R)ソース71とHDMI(R)シンク72とがIP通信を行う場合に、半二重通信が可能であるか、全二重通信が可能であるかは、HDMI(R)ソース71およびHDM

I(R)シンク72のそれぞれの構成によって定まる。そこで、HDMI(R)ソース71は、HDMI(R)シンク72から受信したE-EDIDを参照して、半二重通信を行うか、全二重通信を行うか、またはCEC信号の授受による双方向通信を行うかの判定を行う。

[0110] HDMI(R)ソース71が受信するE-EDIDは、たとえば図8に示すように、基本ブロックと拡張ブロックとからなる。

[0111] E-EDIDの基本ブロックの先頭には、“E-EDID1.3 Basic Structure”で表されるE-EDID1.3の規格で定められたデータが配置され、続いて“Preferred timing”で表される従来のEDIDとの互換性を保つためのタイミング情報、および“2nd timing”で表される従来のEDIDとの互換性を保つための“Preferred timing”とは異なるタイミング情報が配置されている。

[0112] また、基本ブロックには、“2nd timing”に続いて、“Monitor NAME”で表される表示装置の名前を示す情報、および“Monitor Range Limits”で表される、アスペクト比が4:3および16:9である場合についての表示可能な画素数を示す情報が順番に配置されている。

[0113] これに対して、拡張ブロックの先頭には、“Speaker Allocation”で表される左右のスピーカに関する情報が配置され、続いて“VIDEO SHORT”で表される、表示可能な画像サイズ、フレームレート、インターレースであるかプログレッシブであるかを示す情報、アスペクト比などの情報が記述されたデータ、“AUDIO SHORT”で表される、再生可能な音声コーデック方式、サンプリング周波数、カットオフ帯域、コーデックビット数などの情報が記述されたデータ、および“Speaker Allocation”で表される左右のスピーカに関する情報が順番に配置されている。

[0114] また、拡張ブロックには、“Speaker Allocation”に続いて、“Vender Specific”で表されるメーカーごとに固有に定義されたデータ、“3rd timing”で表される従来のEDIDとの互換性を保つためのタイミング情報、および“4th timing”で表される従来のEDIDとの互換性を保つためのタイミング情報が配置されている。

[0115] さらに、“Vender Specific”で表されるデータは、図9に示すデータ構造となっている。すなわち、“Vender Specific”で表されるデータには、1バイトのブロックである第0ブロック乃至第Nブロックが設けられている。

- [0116] "Vender Specific"で表されるデータの先頭に配置された第0ブロックには、"Vendor-Specific tag code(=3)"で表されるデータ"Vender Specific"のデータ領域を示すヘッダ、および"Length(=N)"で表されるデータ"Vender Specific"の長さを示す情報が配置される。
- [0117] また、第1ブロック乃至第3ブロックには、"24bit IEEE Registration Identifier(0x000C03)LSB first"で表されるHDMI(R)用として登録された番号"0x000C03"を示す情報が配置される。さらに、第4ブロックおよび第5ブロックには、"A"、"B"、"C"、および"D"のそれぞれにより表される、24bitのシンク機器の物理アドレスを示す情報が配置される。
- [0118] 第6ブロックには、"Supports-AI"で表されるシンク機器が対応している機能を示すフラグ、"DC-48bit"、"DC-36bit"、および"DC-30bit"のそれぞれで表される1ピクセル当たりのビット数を指定する情報のそれぞれ、"DC-Y444"で表される、シンク機器がYCbCr4:4:4の画像の伝送に対応しているかを示すフラグ、および"DVI-Dual"で表される、シンク機器がデュアルDVI(Digital Visual Interface)に対応しているかを示すフラグが配置されている。
- [0119] また、第7ブロックには、"Max-TMDS-Clock"で表されるTMDSのピクセルクロックの最大の周波数を示す情報が配置される。さらに、第8ブロックには、"Latency"で表される映像と音声の遅延情報の有無を示すフラグ、"Full Duplex"で表される全二重通信が可能であることを示す全二重フラグ、および"Half Duplex"で表される半二重通信が可能であることを示す半二重フラグが配置されている。
- [0120] ここで、たとえばセットされている(たとえば"1"に設定されている)全二重フラグは、HDMI(R)シンク72が全二重通信を行う機能を有している、つまり図7に示した構成とされることを示しており、リセットされている(たとえば"0"に設定されている)全二重フラグは、HDMI(R)シンク72が全二重通信を行う機能を有していないことを示している。
- [0121] 同様に、セットされている(たとえば"1"に設定されている)半二重フラグは、HDMI(R)シンク72が半二重通信を行う機能を有している、つまり図6に示した構成とされることを示しており、リセットされている(たとえば"0"に設定されている)半二重フラグは、HDMI(R)シンク72が半二重通信を行う機能を有していないことを示している。

- [0122] また、“Vender Specific”で表されるデータの第9ブロックには、“Video Latency”で表されるプログレッシブの映像の遅延時間データが配置され、第10ブロックには、“Audio Latency”で表される、プログレッシブの映像に付随する音声の遅延時間データが配置される。さらに、第11ブロックには、“Interlaced Video Latency”で表されるインターレースの映像の遅延時間データが配置され、第12ブロックには、“Interlaced Audio Latency”で表される、インターレースの映像に付随する音声の遅延時間データが配置される。
- [0123] HDMI(R)ソース71は、HDMI(R)シンク72から受信したE-EDIDに含まれている全二重フラグおよび半二重フラグに基づいて、半二重通信を行うか、全二重通信を行うか、またはCEC信号の授受による双方向通信を行うかの判定を行い、その判定結果にしたがって、HDMI(R)シンク72との双方向の通信を行う。
- [0124] たとえば、HDMI(R)ソース71が図6に示した構成とされている場合、HDMI(R)ソース71は、図6に示したHDMI(R)シンク72とは半二重通信を行うことができるが、図7に示したHDMI(R)シンク72とは半二重通信を行うことができない。
- [0125] そこで、HDMI(R)ソース71は、HDMI(R)ソース71が設けられた電子機器の電源がオンされると通信処理を開始し、HDMI(R)ソース71に接続されたHDMI(R)シンク72の有する機能に応じた双方向の通信を行う。
- [0126] 以下、図10のフローチャートを参照して、図6に示したHDMI(R)ソース71による通信処理について説明する。
- [0127] ステップS11において、HDMI(R)ソース71は、HDMI(R)ソース71に新たな電子機器が接続されたか否かを判定する。たとえば、HDMI(R)ソース71は、信号線86が接続されるHot Plug Detectと呼ばれるピンに対して付加された電圧の大きさに基づいて、HDMI(R)シンク72が設けられた新たな電子機器が接続されたか否かを判定する。
- [0128] ステップS11において、新たな電子機器が接続されていないと判定された場合、通信は行われないので、通信処理は終了する。
- [0129] これに対して、ステップS11において、新たな電子機器が接続されたと判定された場合、ステップS12において、切り換え制御部121はスイッチ133を制御し、データの送信時においてHDMI(R)ソース71からのCEC信号が選択され、データの受信時

においてレシーバ82からのCEC信号が選択されるように、スイッチ133を切り換える。

[0130] ステップS13において、HDMI(R)ソース71は、DDC83を介してHDMI(R)シンク72から送信されてきたE-EDIDを受信する。すなわち、HDMI(R)シンク72は、HDMI(R)ソース71の接続を検出するとEDIDROM85からE-EDIDを読み出し、読み出したE-EDIDを、DDC83を介してHDMI(R)ソース71に送信するので、HDMI(R)ソース71は、HDMI(R)シンク72から送信されてきたE-EDIDを受信する。

[0131] ステップS14において、HDMI(R)ソース71は、HDMI(R)シンク72との半二重通信が可能であるか否かを判定する。すなわち、HDMI(R)ソース71は、HDMI(R)シンク72から受信したE-EDIDを参照して、図9の半二重フラグ“Half Duplex”がセットされているか否かを判定し、たとえば半二重フラグがセットされている場合、HDMI(R)ソース71は、半二重通信方式による双方向のIP通信、つまり半二重通信が可能であると判定する。

[0132] ステップS14において、半二重通信が可能であると判定された場合、ステップS15において、HDMI(R)ソース71は、双方向の通信に用いるチャンネルを示すチャンネル情報として、CECライン84および信号線141を用いた半二重通信方式によるIP通信を行う旨の信号を、スイッチ133およびCECライン84を介してレシーバ82に送信する。

[0133] すなわち、半二重フラグがセットされている場合、HDMI(R)ソース71は、HDMI(R)シンク72が図6に示した構成であり、CECライン84および信号線141を用いた半二重通信が可能であることが分かるので、チャンネル情報をHDMI(R)シンク72に送信して、半二重通信を行う旨を通知する。

[0134] ステップS16において、切り換え制御部121はスイッチ133を制御し、データの送信時において変換部131からのTxデータに対応する差動信号が選択され、データの受信時においてレシーバ82からのRxデータに対応する差動信号が選択されるように、スイッチ133を切り換える。

[0135] ステップS17において、HDMI(R)ソース71の各部は、半二重通信方式により、HDMI(R)シンク72との双方向のIP通信を行い、通信処理は終了する。すなわち、データの送信時において、変換部131は、HDMI(R)ソース71から供給されたTxデータを差動

信号に変換し、変換により得られた差動信号を構成する部分信号のうちの一方をスイッチ133に供給し、他方の部分信号を信号線141を介してレシーバ82に送信する。スイッチ133は、変換部131から供給された部分信号を、CECライン84を介してレシーバ82に送信する。これにより、Txデータに対応する差動信号がHDMI(R)ソース71からHDMI(R)シンク72に送信される。

[0136] また、データの受信時において、復号部132は、レシーバ82から送信されてきたRxデータに対応する差動信号を受信する。すなわち、スイッチ133は、CECライン84を介してレシーバ82から送信されてきた、Rxデータに対応する差動信号の部分信号を受信し、受信した部分信号を復号部132に供給する。復号部132は、スイッチ133から供給された部分信号、および信号線141を介してレシーバ82から供給された部分信号からなる差動信号を、タイミング制御部122の制御に基づいて、元のデータであるRxデータに復号し、HDMI(R)ソース71に出力する。

[0137] これにより、HDMI(R)ソース71は、HDMI(R)シンク72と制御データや画素データ、音声データなど、各種のデータの授受を行う。

[0138] また、ステップS14において、半二重通信が可能でないと判定された場合、ステップS18において、HDMI(R)ソース71の各部は、CEC信号の送受信を行うことでHDMI(R)シンク72との双方向の通信を行い、通信処理は終了する。

[0139] すなわち、データの送信時において、HDMI(R)ソース71は、スイッチ133およびCECライン84を介して、CEC信号をレシーバ82に送信し、データの受信時において、HDMI(R)ソース71は、スイッチ133およびCECライン84を介してレシーバ82から送信されてきたCEC信号を受信することで、HDMI(R)シンク72との制御データの授受を行う。

[0140] このようにして、HDMI(R)ソース71は、半二重フラグを参照し、半二重通信が可能なHDMI(R)シンク72と、CECライン84および信号線141を用いて半二重通信を行う。

[0141] このように、スイッチ133を切り換えて送信するデータ、および受信するデータを選択し、HDMI(R)シンク72と、CECライン84および信号線141を用いた半二重通信、つまり半二重通信方式によるIP通信を行うことで、従来のHDMI(R)との互換性を保ちつつ、高速の双方向通信を行うことができる。

- [0142] また、HDMI(R)ソース71と同様に、HDMI(R)シンク72も、HDMI(R)シンク72が設けられた電子機器の電源がオンされると通信処理を開始し、HDMI(R)ソース71との双方向の通信を行う。
- [0143] 以下、図11のフローチャートを参照して、図6に示したHDMI(R)シンク72による通信処理について説明する。
- [0144] ステップS41において、HDMI(R)シンク72は、HDMI(R)シンク72に新たな電子機器が接続されたか否かを判定する。たとえば、HDMI(R)シンク72は、信号線86が接続されたHot Plug Detectと呼ばれるピンに対して付加された電圧の大きさに基づいて、HDMI(R)ソース71が設けられた新たな電子機器が接続されたか否かを判定する。
- [0145] ステップS41において、新たな電子機器が接続されていないと判定された場合、通信は行われないので、通信処理は終了する。
- [0146] これに対して、ステップS41において、新たな電子機器が接続されたと判定された場合、ステップS42において、切り換え制御部124はスイッチ135を制御し、データの送信時においてHDMI(R)シンク72からのCEC信号が選択され、データの受信時においてトランスミッタ81からのCEC信号が選択されるように、スイッチ135を切り換える。
- [0147] ステップS43において、HDMI(R)シンク72は、EDIDROM85からE-EDIDを読み出し、読み出したE-EDIDを、DDC83を介してHDMI(R)ソース71に送信する。
- [0148] ステップS44において、HDMI(R)シンク72は、HDMI(R)ソース71から送信されてきたチャンネル情報を受信したか否かを判定する。
- [0149] すなわち、HDMI(R)ソース71からは、HDMI(R)ソース71およびHDMI(R)シンク72が有する機能に応じて、双方向の通信のチャンネルを示すチャンネル情報が送信されてくる。たとえば、HDMI(R)ソース71が図6に示すように構成される場合、HDMI(R)ソース71とHDMI(R)シンク72とは、CECライン84および信号線141を用いた半二重通信が可能であるので、HDMI(R)ソース71からHDMI(R)シンク72には、CECライン84および信号線141を用いたIP通信を行う旨のチャンネル情報が送信されてくる。HDMI(R)シンク72は、スイッチ135およびCECライン84を介してHDMI(R)ソース71から送信されてきたチャンネル情報を受信し、チャンネル情報を受信したと判定する。

- [0150] これに対して、HDMI(R)ソース71が半二重通信を行う機能を有していない場合、HDMI(R)ソース71からHDMI(R)シンク72には、チャンネル情報が送信されてこないので、HDMI(R)シンク72は、チャンネル情報を受信していないと判定する。
- [0151] ステップS44において、チャンネル情報を受信したと判定された場合、処理はステップS45に進み、切り換え制御部124は、スイッチ135を制御し、データの送信時において変換部134からのRxデータに対応する差動信号が選択され、データの受信時においてトランスミッタ81からのTxデータに対応する差動信号が選択されるように、スイッチ135を切り換える。
- [0152] ステップS46において、HDMI(R)シンク72の各部は、半二重通信方式により、HDMI(R)ソース71との双方向のIP通信を行い、通信処理は終了する。すなわち、データの送信時において、変換部134は、タイミング制御部123の制御に基づいてHDMI(R)シンク72から供給されたRxデータを差動信号に変換し、変換により得られた差動信号を構成する部分信号のうちの一方をスイッチ135に供給し、他方の部分信号を信号線141を介してトランスミッタ81に送信する。スイッチ135は、変換部134から供給された部分信号を、CECライン84を介してトランスミッタ81に送信する。これにより、Rxデータに対応する差動信号がHDMI(R)シンク72からHDMI(R)ソース71に送信される。
- [0153] また、データの受信時において、復号部136は、トランスミッタ81から送信されてきたTxデータに対応する差動信号を受信する。すなわち、スイッチ135は、CECライン84を介してトランスミッタ81から送信されてきた、Txデータに対応する差動信号の部分信号を受信し、受信した部分信号を復号部136に供給する。復号部136は、スイッチ135から供給された部分信号、および信号線141を介してトランスミッタ81から供給された部分信号からなる差動信号を元のデータであるTxデータに復号し、HDMI(R)シンク72に出力する。
- [0154] これにより、HDMI(R)シンク72は、HDMI(R)ソース71と制御データや画素データ、音声データなど、各種のデータの授受を行う。
- [0155] また、ステップS44において、チャンネル情報を受信していないと判定された場合、ステップS47において、HDMI(R)シンク72の各部は、CEC信号の送受信を行うことで

HDMI(R)ソース71との双方向の通信を行い、通信処理は終了する。

- [0156] すなわち、データの送信時において、HDMI(R)シンク72は、スイッチ135およびCECライン84を介して、CEC信号をトランスミッタ81に送信し、データの受信時において、HDMI(R)シンク72は、スイッチ135およびCECライン84を介してトランスミッタ81から送信されてきたCEC信号を受信することで、HDMI(R)ソース71との制御データの授受を行う。
- [0157] このようにして、HDMI(R)シンク72は、チャンネル情報を受信すると、HDMI(R)シンク72と、CECライン84および信号線141を用いて半二重通信を行う。
- [0158] このように、HDMI(R)シンク72がスイッチ135を切り換えて送信するデータ、および受信するデータを選択し、HDMI(R)ソース71とCECライン84および信号線141を用いた半二重通信を行うことで、従来のHDMI(R)との互換性を保ちつつ、高速の双方向通信を行うことができる。
- [0159] また、HDMI(R)ソース71が図7に示す構成とされる場合、HDMI(R)ソース71は、通信処理において、E-EDIDに含まれる全二重フラグに基づいてHDMI(R)シンク72が全二重通信を行う機能を有しているかを判定し、その判定結果に応じた双方向の通信を行う。
- [0160] 以下、図12のフローチャートを参照して、図7に示したHDMI(R)ソース71による通信処理について説明する。
- [0161] ステップS71において、HDMI(R)ソース71は、HDMI(R)ソース71に新たな電子機器が接続されたか否かを判定する。ステップS71において、新たな電子機器が接続されていないと判定された場合、通信は行われないので、通信処理は終了する。
- [0162] これに対して、ステップS71において、新たな電子機器が接続されたと判定された場合、ステップS72において、切り換え制御部171は、スイッチ181およびスイッチ182を制御し、データの送信時において、スイッチ181によりHDMI(R)ソース71からのSDA信号が選択され、スイッチ182によりHDMI(R)ソース71からのSCL信号が選択され、さらにデータの受信時において、スイッチ181によりレシーバ82からのSDA信号が選択されるように、スイッチ181およびスイッチ182を切り換える。
- [0163] ステップS73において、切り換え制御部121はスイッチ133を制御し、データの送

信時においてHDMI(R)ソース71からのCEC信号が選択され、データの受信時においてレシーバ82からのCEC信号が選択されるように、スイッチ133を切り換える。

[0164] ステップS74において、HDMI(R)ソース71は、DDC83のSDAライン191を介してHDMI(R)シンク72から送信されてきたE-EDIDを受信する。すなわち、HDMI(R)シンク72は、HDMI(R)ソース71の接続を検出するとEDIDROM85からE-EDIDを読み出し、読み出したE-EDIDを、DDC83のSDAライン191を介してHDMI(R)ソース71に送信するので、HDMI(R)ソース71は、HDMI(R)シンク72から送信されてきたE-EDIDを受信する。

[0165] ステップS75において、HDMI(R)ソース71は、HDMI(R)シンク72との全二重通信が可能であるか否かを判定する。すなわち、HDMI(R)ソース71は、HDMI(R)シンク72から受信したE-EDIDを参照して、図9の全二重フラグ“Full Duplex”がセットされているか否かを判定し、たとえば全二重フラグがセットされている場合、HDMI(R)ソース71は、全二重通信方式による双方向のIP通信、つまり全二重通信が可能であると判定する。

[0166] ステップS75において、全二重通信が可能であると判定された場合、ステップS76において、切り換え制御部171は、スイッチ181およびスイッチ182を制御し、データの受信時において、レシーバ82からのRxデータに対応する差動信号が選択されるようにスイッチ181およびスイッチ182を切り換える。

[0167] すなわち、切り換え制御部171は、データの受信時において、レシーバ82から送信されてくる、Rxデータに対応した差動信号を構成する部分信号のうち、SDAライン191を介して送信されてくる部分信号がスイッチ181により選択され、SCLライン192を介して送信されてくる部分信号がスイッチ182により選択されるように、スイッチ181およびスイッチ182を切り換える。

[0168] DDC83を構成するSDAライン191およびSCLライン192は、HDMI(R)シンク72からHDMI(R)ソース71にE-EDIDが送信された後は利用されないもので、つまりSDAライン191およびSCLライン192を介したSDA信号やSCL信号の送受信は行われないので、スイッチ181およびスイッチ182を切り換えて、SDAライン191およびSCLライン192を、全二重通信によるRxデータの伝送路として利用することができる。

- [0169] ステップS77において、HDMI(R)ソース71は、双方向の通信のチャンネルを示すチャンネル情報として、CECライン84および信号線141と、SDAライン191およびSCLライン192とを用いた全二重通信方式によるIP通信を行う旨の信号を、スイッチ133およびCECライン84を介してレシーバ82に送信する。
- [0170] すなわち、全二重フラグがセットされている場合、HDMI(R)ソース71は、HDMI(R)シンク72が図7に示した構成であり、CECライン84および信号線141と、SDAライン191およびSCLライン192とを用いた全二重通信が可能であることが分かるので、チャンネル情報をHDMI(R)シンク72に送信して、全二重通信を行う旨を通知する。
- [0171] ステップS78において、切り換え制御部121はスイッチ133を制御し、データの送信時において変換部131からのTxデータに対応する差動信号が選択されるように、スイッチ133を切り換える。すなわち、切り換え制御部121は、変換部131からスイッチ133に供給された、Txデータに対応する差動信号の部分信号が選択されるようにスイッチ133を切り換える。
- [0172] ステップS79において、HDMI(R)ソース71の各部は、全二重通信方式により、HDMI(R)シンク72との双方向のIP通信を行い、通信処理は終了する。すなわち、データの送信時において、変換部131は、HDMI(R)ソース71から供給されたTxデータを差動信号に変換し、変換により得られた差動信号を構成する部分信号のうちの一方をスイッチ133に供給し、他方の部分信号を信号線141を介してレシーバ82に送信する。スイッチ133は、変換部131から供給された部分信号を、CECライン84を介してレシーバ82に送信する。これにより、Txデータに対応する差動信号がHDMI(R)ソース71からHDMI(R)シンク72に送信される。
- [0173] また、データの受信時において、復号部183は、レシーバ82から送信されてきたRxデータに対応する差動信号を受信する。すなわち、スイッチ181は、SDAライン191を介してレシーバ82から送信されてきた、Rxデータに対応する差動信号の部分信号を受信し、受信した部分信号を復号部183に供給する。また、スイッチ182は、SCLライン192を介してレシーバ82から送信されてきた、Rxデータに対応する差動信号の他方の部分信号を受信し、受信した部分信号を復号部183に供給する。復号部183は、スイッチ181およびスイッチ182から供給された部分信号からなる差動信号を

、元のデータであるRxデータに復号し、HDMI(R)ソース71に出力する。

[0174] これにより、HDMI(R)ソース71は、HDMI(R)シンク72と制御データや画素データ、音声データなど、各種のデータの授受を行う。

[0175] また、ステップS75において、全二重通信が可能でないと判定された場合、ステップS80において、HDMI(R)ソース71の各部は、CEC信号の送受信を行うことでHDMI(R)シンク72との双方向の通信を行い、通信処理は終了する。

[0176] すなわち、データの送信時において、HDMI(R)ソース71は、スイッチ133およびCECライン84を介して、CEC信号をレシーバ82に送信し、データの受信時において、HDMI(R)ソース71は、スイッチ133およびCECライン84を介してレシーバ82から送信されてきたCEC信号を受信することで、HDMI(R)シンク72との制御データの授受を行う。

[0177] このようにして、HDMI(R)ソース71は、全二重フラグを参照し、全二重通信が可能なHDMI(R)シンク72と、CECライン84および信号線141、並びにSDAライン191およびSCLライン192を用いて全二重通信を行う。

[0178] このように、スイッチ133、スイッチ181、およびスイッチ182を切り換えて送信するデータ、および受信するデータを選択し、HDMI(R)シンク72とCECライン84および信号線141、並びにSDAライン191およびSCLライン192を用いた全二重通信を行うことで、従来のHDMI(R)との互換性を保ちつつ、高速の双方向通信を行うことができる。

[0179] また、HDMI(R)シンク72が図7に示した構成とされる場合においても、HDMI(R)シンク72は、図6に示したHDMI(R)シンク72における場合と同様に、通信処理を行って、HDMI(R)ソース71との双方向の通信を行う。

[0180] 以下、図13のフローチャートを参照して、図7に示したHDMI(R)シンク72による通信処理について説明する。

[0181] ステップS111において、HDMI(R)シンク72は、HDMI(R)シンク72に新たな電子機器が接続されたか否かを判定する。ステップS111において、新たな電子機器が接続されていないと判定された場合、通信は行われないので、通信処理は終了する。

[0182] これに対して、ステップS111において、新たな電子機器が接続されたと判定された

場合、ステップS112において、切り換え制御部172は、スイッチ185およびスイッチ186を制御し、データの送信時において、スイッチ185によりHDMI(R)シンク72からのSDA信号が選択され、さらにデータの受信時において、スイッチ185によりトランスミッタ81からのSDA信号が選択され、スイッチ186によりトランスミッタ81からのSCL信号が選択されるように、スイッチ185およびスイッチ186を切り換える。

[0183] ステップS113において、切り換え制御部124はスイッチ135を制御し、データの送信時においてHDMI(R)シンク72からのCEC信号が選択され、データの受信時においてトランスミッタ81からのCEC信号が選択されるように、スイッチ135を切り換える。

[0184] ステップS114において、HDMI(R)シンク72は、EDIDROM85からE-EDIDを読み出し、読み出したE-EDIDを、スイッチ185およびDDC83のSDAライン191を介してHDMI(R)ソース71に送信する。

[0185] ステップS115において、HDMI(R)シンク72は、HDMI(R)ソース71から送信されてきたチャンネル情報を受信したか否かを判定する。

[0186] すなわち、HDMI(R)ソース71からは、HDMI(R)ソース71およびHDMI(R)シンク72が有する機能に応じて、双方向の通信のチャンネルを示すチャンネル情報が送信されてくる。たとえば、HDMI(R)ソース71が図7に示すように構成される場合、HDMI(R)ソース71とHDMI(R)シンク72とは全二重通信が可能であるので、HDMI(R)ソース71からHDMI(R)シンク72には、CECライン84および信号線141と、SDAライン191およびSCLライン192とを用いた全二重通信方式によるIP通信を行う旨のチャンネル情報が送信されてくるので、HDMI(R)シンク72は、スイッチ135およびCECライン84を介してHDMI(R)ソース71から送信されてきたチャンネル情報を受信し、チャンネル情報を受信したと判定する。

[0187] これに対して、HDMI(R)ソース71が全二重通信を行う機能を有していない場合、HDMI(R)ソース71からHDMI(R)シンク72には、チャンネル情報が送信されてこないので、HDMI(R)シンク72は、チャンネル情報を受信していないと判定する。

[0188] ステップS115において、チャンネル情報を受信したと判定された場合、処理はステップS116に進み、切り換え制御部172は、スイッチ185およびスイッチ186を制御し、データの送信時において変換部184からのRxデータに対応する差動信号が選択

されるように、スイッチ185およびスイッチ186を切り換える。

- [0189] ステップS117において、切り換え制御部124は、スイッチ135を制御し、データの受信時においてトランスミッタ81からのTxデータに対応する差動信号が選択されるように、スイッチ135を切り換える。
- [0190] ステップS118において、HDMI(R)シンク72の各部は、全二重通信方式により、HDMI(R)ソース71との双方向のIP通信を行い、通信処理は終了する。すなわち、データの送信時において、変換部184は、HDMI(R)シンク72から供給されたRxデータを差動信号に変換し、変換により得られた差動信号を構成する部分信号のうちの一方をスイッチ185に供給し、他方の部分信号をスイッチ186に供給する。スイッチ185およびスイッチ186は、変換部184から供給された部分信号を、SDAライン191およびSCLライン192を介してトランスミッタ81に送信する。これにより、Rxデータに対応する差動信号がHDMI(R)シンク72からHDMI(R)ソース71に送信される。
- [0191] また、データの受信時において、復号部136は、トランスミッタ81から送信されてきたTxデータに対応する差動信号を受信する。すなわち、スイッチ135は、CECライン84を介してトランスミッタ81から送信されてきた、Txデータに対応する差動信号の部分信号を受信し、受信した部分信号を復号部136に供給する。復号部136は、スイッチ135から供給された部分信号、および信号線141を介してトランスミッタ81から供給された部分信号からなる差動信号を元のデータであるTxデータに復号し、HDMI(R)シンク72に出力する。
- [0192] これにより、HDMI(R)シンク72は、HDMI(R)ソース71と制御データや画素データ、音声データなど、各種のデータの授受を行う。
- [0193] また、ステップS115において、チャンネル情報を受信していないと判定された場合、ステップS119において、HDMI(R)シンク72の各部は、CEC信号の送受信を行うことでHDMI(R)ソース71との双方向の通信を行い、通信処理は終了する。
- [0194] このようにして、HDMI(R)シンク72は、チャンネル情報を受信すると、HDMI(R)シンク72と、CECライン84および信号線141、並びにSDAライン191およびSCLライン192を用いて全二重通信を行う。
- [0195] このように、HDMI(R)シンク72がスイッチ135、スイッチ185、およびスイッチ186を

切り換えて送信するデータ、および受信するデータを選択し、HDMI(R)ソース71とCECライン84および信号線141、並びにSDAライン191およびSCLライン192を用いた全二重通信を行うことで、従来のHDMI(R)との互換性を保ちつつ、高速の双方向通信を行うことができる。

[0196] なお、図7の例では、HDMI(R)ソース71は、CECライン84および信号線141に変換部131が接続され、SDAライン191およびSCLライン192に復号部183が接続された構成とされているが、CECライン84および信号線141に復号部183が接続され、SDAライン191およびSCLライン192に変換部131が接続された構成とされてもよい。

[0197] そのような場合、スイッチ181およびスイッチ182がCECライン84および信号線141に接続されるとともに復号部183に接続され、スイッチ133がSDAライン191に接続されるとともに変換部131に接続される。

[0198] また、図7のHDMI(R)シンク72についても同様に、CECライン84および信号線141に変換部184が接続され、SDAライン191およびSCLライン192に復号部136が接続された構成とされてもよい。そのような場合、スイッチ185およびスイッチ186がCECライン84および信号線141に接続されるとともに変換部184に接続され、スイッチ135がSDAライン191に接続されるとともに復号部136に接続される。

[0199] さらに、図6において、CECライン84および信号線141が、SDAライン191およびSCLライン192とされてもよい。つまり、HDMI(R)ソース71の変換部131および復号部132と、HDMI(R)シンク72の変換部134および復号部136とがSDAライン191およびSCLライン192に接続され、HDMI(R)ソース71とHDMI(R)シンク72とが半二重通信方式によるIP通信を行うようにしてもよい。さらに、この場合、信号線141が接続されるコネクタの空きピンを用いて電子機器の接続を検出するようにしてもよい。

[0200] さらに、HDMI(R)ソース71およびHDMI(R)シンク72のそれぞれが、半二重通信を行う機能、および全二重通信を行う機能の両方を有するようにしてもよい。そのような場合、HDMI(R)ソース71およびHDMI(R)シンク72は、接続された電子機器の有する機能に応じて、半二重通信方式または全二重通信方式によるIP通信を行うことができる。

[0201] HDMI(R)ソース71およびHDMI(R)シンク72のそれぞれが、半二重通信を行う機能

、および全二重通信を行う機能の両方を有する場合、HDMI(R)ソース71およびHDMI(R)シンク72は、たとえば図14に示すように構成される。なお、図14において、図6または図7にける場合と対応する部分には、同一の符号を付してあり、その説明は適宜省略する。

[0202] 図14に示すHDMI(R)ソース71は、トランスミッタ81、切り換え制御部121、タイミング制御部122、および切り換え制御部171から構成され、トランスミッタ81には、変換部131、復号部132、スイッチ133、スイッチ181、スイッチ182、および復号部183が設けられている。すなわち、図14のHDMI(R)ソース71は、図7に示したHDMI(R)ソース71に、図6のタイミング制御部122および復号部132がさらに設けられた構成とされている。

[0203] また、図14に示すHDMI(R)シンク72は、レシーバ82、タイミング制御部123、切り換え制御部124、および切り換え制御部172から構成され、レシーバ82には、変換部134、スイッチ135、復号部136、変換部184、スイッチ185、およびスイッチ186が設けられている。すなわち、図14のHDMI(R)シンク72は、図7に示したHDMI(R)シンク72に、図6のタイミング制御部123および変換部134がさらに設けられた構成とされている。

[0204] 次に、図14のHDMI(R)ソース71およびHDMI(R)シンク72による通信処理について説明する。

[0205] まず、図15のフローチャートを参照して、図14のHDMI(R)ソース71による通信処理について説明する。なお、ステップS151乃至ステップS154の処理のそれぞれは、図12のステップS71乃至ステップS74の処理のそれぞれと同様であるので、その説明は省略する。

[0206] ステップS155において、HDMI(R)ソース71は、HDMI(R)シンク72との全二重通信が可能であるか否かを判定する。すなわち、HDMI(R)ソース71は、HDMI(R)シンク72から受信したE-EDIDを参照して、図9の全二重フラグ“Full Duplex”がセットされているか否かを判定する。

[0207] ステップS155において、全二重通信が可能であると判定された場合、すなわち図14、または図7に示したHDMI(R)シンク72がHDMI(R)ソース71に接続されている場

合、ステップS156において、切り換え制御部171は、スイッチ181およびスイッチ182を制御し、データの受信時において、レシーバ82からのRxデータに対応する差動信号が選択されるようにスイッチ181およびスイッチ182を切り換える。

[0208] 一方、ステップS155において、全二重通信が可能でないと判定された場合、ステップS157において、HDMI(R)ソース71は、半二重通信が可能であるか否かを判定する。すなわち、HDMI(R)ソース71は、受信したE-EDIDを参照して、図9の半二重フラグ“Half Duplex”がセットされているか否かを判定する。換言すれば、HDMI(R)ソース71は、図6に示したHDMI(R)シンク72がHDMI(R)ソース71に接続されたか否かを判定する。

[0209] ステップS157において、半二重通信が可能であると判定された場合、またはステップS156において、スイッチ181およびスイッチ182が切り換えられた場合、ステップS158において、HDMI(R)ソース71は、チャンネル情報を、スイッチ133およびCECライン84を介してレシーバ82に送信する。

[0210] ここで、ステップS155において全二重通信が可能であると判定された場合には、HDMI(R)シンク72は、全二重通信を行う機能を有しているので、HDMI(R)ソース71は、チャンネル情報として、CECライン84および信号線141と、SDAライン191およびSCLライン192とを用いたIP通信を行う旨の信号を、スイッチ133およびCECライン84を介してレシーバ82に送信する。

[0211] また、ステップS157において半二重通信が可能であると判定された場合には、HDMI(R)シンク72は、全二重通信を行う機能は有していないが、半二重通信を行う機能を有しているので、HDMI(R)ソース71は、チャンネル情報として、CECライン84および信号線141を用いたIP通信を行う旨の信号を、スイッチ133およびCECライン84を介してレシーバ82に送信する。

[0212] ステップS159において、切り換え制御部121は、スイッチ133を制御し、データの送信時において変換部131からのTxデータに対応する差動信号が選択され、データの受信時においてレシーバ82から送信されてくるRxデータに対応する差動信号が選択されるように、スイッチ133を切り換える。なお、HDMI(R)ソース71とHDMI(R)シンク72とが全二重通信を行う場合には、HDMI(R)ソース71におけるデータの受信時

には、レシーバ82から、CECライン84および信号線141を介してRxデータに対応する差動信号は送信されてこないなので、復号部132には、Rxデータに対応する差動信号は供給されない。

- [0213] ステップS160において、HDMI(R)ソース71の各部は、HDMI(R)シンク72との双方向のIP通信を行い、通信処理は終了する。
- [0214] すなわち、HDMI(R)ソース71がHDMI(R)シンク72と全二重通信を行う場合、および半二重通信を行う場合、データの送信時において、変換部131は、HDMI(R)ソース71から供給されたTxデータを差動信号に変換し、変換により得られた差動信号を構成する部分信号のうちの一方をスイッチ133およびCECライン84を介してレシーバ82に送信し、他方の部分信号を信号線141を介してレシーバ82に送信する。
- [0215] また、HDMI(R)ソース71がHDMI(R)シンク72と全二重通信を行う場合、データの受信時において、復号部183は、レシーバ82から送信されてきたRxデータに対応する差動信号を受信し、受信した差動信号を、元のデータであるRxデータに復号して、HDMI(R)ソース71に出力する。
- [0216] これに対して、HDMI(R)ソース71がHDMI(R)シンク72と半二重通信を行う場合、データの受信時において、復号部132は、タイミング制御部122の制御に基づいて、レシーバ82から送信されてきたRxデータに対応する差動信号を受信し、受信した差動信号を、元のデータであるRxデータに復号して、HDMI(R)ソース71に出力する。
- [0217] これにより、HDMI(R)ソース71は、HDMI(R)シンク72と制御データや画素データ、音声データなど、各種のデータの授受を行う。
- [0218] また、ステップS157において、半二重通信が可能でないと判定された場合、ステップS161において、HDMI(R)ソース71の各部は、CECライン84を介してCEC信号の送受信を行うことでHDMI(R)シンク72との双方向の通信を行い、通信処理は終了する。
- [0219] このようにして、HDMI(R)ソース71は、全二重フラグおよび半二重フラグを参照し、通信相手であるHDMI(R)シンク72の有する機能に応じて、全二重通信または半二重通信を行う。
- [0220] このように、通信相手であるHDMI(R)シンク72の有する機能に応じて、スイッチ133

、スイッチ181、およびスイッチ182を切り換えて送信するデータ、および受信するデータを選択し、全二重通信または半二重通信を行うことで、従来のHDMI(R)との互換性を保ちつつ、より最適な通信方法を選択して、高速の双方向通信を行うことができる。

[0221] 次に、図16のフローチャートを参照して、図14のHDMI(R)シンク72による通信処理について説明する。なお、ステップS191乃至ステップS194の処理のそれぞれは、図13のステップS111乃至ステップS114の処理のそれぞれと同様であるので、その説明は省略する。

[0222] ステップS195において、HDMI(R)シンク72は、スイッチ135およびCECライン84を介してHDMI(R)ソース71から送信されてきたチャンネル情報を受信する。なお、HDMI(R)シンク72に接続されているHDMI(R)ソース71が、全二重通信を行う機能も、半二重通信を行う機能も有していない場合には、HDMI(R)ソース71からHDMI(R)シンク72には、チャンネル情報は送信されてこないもので、HDMI(R)シンク72は、チャンネル情報を受信しない。

[0223] ステップS196において、HDMI(R)シンク72は、受信したチャンネル情報に基づいて、全二重通信を行うか否かを判定する。たとえば、HDMI(R)シンク72は、CECライン84および信号線141と、SDAライン191およびSCLライン192とを用いたIP通信を行う旨のチャンネル情報を受信した場合、全二重通信を行うと判定する。

[0224] ステップS196において、全二重通信を行うと判定された場合、ステップS197において、切り換え制御部172は、スイッチ185およびスイッチ186を制御し、データの送信時において変換部184からのRxデータに対応する差動信号が選択されるように、スイッチ185およびスイッチ186を切り換える。

[0225] また、ステップS196において、全二重通信を行わないと判定された場合、ステップS198において、HDMI(R)シンク72は、受信したチャンネル情報に基づいて、半二重通信を行うか否かを判定する。たとえば、HDMI(R)シンク72は、CECライン84および信号線141を用いたIP通信を行う旨のチャンネル情報を受信した場合、半二重通信を行うと判定する。

[0226] ステップS198において、半二重通信を行うと判定されるか、またはステップS197

においてスイッチ185およびスイッチ186が切り換えられた場合、ステップS199において、切り換え制御部124は、スイッチ135を制御し、データの送信時において、変換部134からのRxデータに対応する差動信号が選択され、データの受信時においてトランスミッタ81からのTxデータに対応する差動信号が選択されるように、スイッチ135を切り換える。

[0227] なお、HDMI(R)ソース71とHDMI(R)シンク72とが全二重通信を行う場合、HDMI(R)シンク72におけるデータの送信時には、変換部134からトランスミッタ81にRxデータに対応する差動信号が送信されないので、スイッチ135には、Rxデータに対応する差動信号は供給されない。

[0228] ステップS200において、HDMI(R)シンク72の各部は、HDMI(R)ソース71との双方向のIP通信を行い、通信処理は終了する。

[0229] すなわち、HDMI(R)シンク72がHDMI(R)ソース71と全二重通信を行う場合、データの送信時において、変換部184は、HDMI(R)シンク72から供給されたRxデータを差動信号に変換し、変換により得られた差動信号を構成する部分信号のうちの一方を、スイッチ185およびSDAライン191を介してトランスミッタ81に送信し、他方の部分信号をスイッチ186およびSCLライン192を介してトランスミッタ81に送信する。

[0230] また、HDMI(R)シンク72がHDMI(R)ソース71と半二重通信を行う場合、データの送信時において、変換部134は、HDMI(R)シンク72から供給されたRxデータを差動信号に変換し、変換により得られた差動信号を構成する部分信号のうちの一方を、スイッチ135およびCECライン84を介してトランスミッタ81に送信し、他方の部分信号を信号線141を介してトランスミッタ81に送信する。

[0231] さらに、HDMI(R)シンク72がHDMI(R)ソース71と全二重通信を行う場合、および半二重通信を行う場合、データの受信時において、復号部136は、トランスミッタ81から送信されてきたTxデータに対応する差動信号を受信し、受信した差動信号を元のデータであるTxデータに復号してHDMI(R)シンク72に出力する。

[0232] また、ステップS198において、半二重通信を行わないと判定された場合、すなわち、たとえばチャンネル情報が送信されてこなかった場合、ステップS201において、HDMI(R)シンク72の各部は、CEC信号の送受信を行うことでHDMI(R)ソース71との双

方向の通信を行い、通信処理は終了する。

[0233] このようにして、HDMI(R)シンク72は、受信したチャンネル情報に応じて、すなわち通信相手であるHDMI(R)ソース71の有する機能に応じて全二重通信または半二重通信を行う。

[0234] このように、通信相手であるHDMI(R)ソース71の有する機能に応じて、スイッチ135、スイッチ185、およびスイッチ186を切り換えて送信するデータ、および受信するデータを選択し、全二重通信または半二重通信を行うことで、従来のHDMI(R)との互換性を保ちつつ、より最適な通信方法を選択して、高速の双方向通信を行うことができる。

[0235] また、互いに差動ツイストペア結線されてシールドされ、グランド線に接地されたCECライン84および信号線141と、互いに差動ツイストペア結線されてシールドされ、グランド線に接地されたSDAライン191およびSCLライン192とが含まれているHDMI(R)ケーブル35により、HDMI(R)ソース71と、HDMI(R)シンク72とを接続することで、従来のHDMI(R)ケーブルとの互換性を保ちつつ、半二重通信方式または全二重通信方式による高速の双方向のIP通信を行うことができる。

[0236] 以上のように、1または複数の送信するデータのうちのいずれかを送信するデータとして選択し、選択したデータを所定の信号線を介して通信相手に送信し、通信相手から送信されてくる1または複数の受信するデータのうちのいずれかを受信するデータとして選択し、選択したデータを受信するようにすることで、HDMI(R)ソース71とHDMI(R)シンク72との間では、HDMI(R)としての互換性を保ちつつ、つまり、非圧縮の画像の画素データをHDMI(R)ソース71からHDMI(R)シンク72に対して、一方向に高速伝送することができるとともに、HDMI(R)ケーブル35を介して高速の双方向のIP通信を行うことができる。

[0237] その結果、HDMI(R)ソース71を内蔵する、たとえば、図2の再生装置33などの電子機器であるソース機器が、DLNA(Digital Living Network Alliance)等のサーバの機能を有し、HDMI(R)シンク72を内蔵する、たとえば、図2のデジタルテレビジョン受像機31などの電子機器であるシンク機器が、Ethernet(登録商標)などのLAN用の通信インタフェースを有している場合には、たとえば、直接またはHDMI(R)ケーブルで接続

された増幅器32などの電子機器を介した双方向のIP通信によって、ソース機器からシンク機器に、HDMI(R)ケーブルを介してコンテンツを伝送し、さらに、シンク機器から、そのシンク機器のLAN用の通信インタフェースに接続されている他の機器(たとえば、図2のデジタルテレビジョン受像機34など)に、ソース機器からのコンテンツを伝送することができる。

[0238] さらに、HDMI(R)ソース71とHDMI(R)シンク72との間の双方向のIP通信によれば、HDMI(R)ケーブル35により接続された、HDMI(R)ソース71を内蔵するソース機器と、HDMI(R)シンク72を内蔵するシンク機器との間で、制御のためのコマンドやレスポンスを高速にやりとりすることができ、したがって、レスポンスの速い機器間制御が可能となる。

[0239] 次に、上述した一連の処理は、専用のハードウェアにより行うこともできるし、ソフトウェアにより行うこともできる。一連の処理をソフトウェアによって行う場合には、そのソフトウェアを構成するプログラムが、たとえば、HDMI(R)ソース71やHDMI(R)シンク72を制御するマイクロコンピュータ等にインストールされる。

[0240] そこで、図17は、上述した一連の処理を実行するプログラムがインストールされるコンピュータの一実施の形態の構成例を示している。

[0241] プログラムは、コンピュータに内蔵されている記録媒体としてのEEPROM (Electrically Erasable Programmable Read-only Memory) 305やROM303に予め記録しておくことができる。

[0242] あるいはまた、プログラムは、フレキシブルディスク、CD-ROM (Compact Disc Read Only Memory)、MO (Magneto Optical) ディスク、DVD (Digital Versatile Disc)、磁気ディスク、半導体メモリなどのリムーバブル記録媒体に、一時的あるいは永続的に格納(記録)しておくことができる。このようなリムーバブル記録媒体は、いわゆるパッケージソフトウェアとして提供することができる。

[0243] なお、プログラムは、上述したようなリムーバブル記録媒体からコンピュータにインストールする他、ダウンロードサイトから、デジタル衛星放送用の人工衛星を介して、コンピュータに無線で転送したり、LAN、インターネットといったネットワークを介して、コンピュータに有線で転送し、コンピュータでは、そのようにして転送されてくるプログラ

ムを、入出力インタフェース306で受信し、内蔵するEEPROM305にインストールすることができる。

[0244] コンピュータは、CPU (Central Processing Unit) 302を内蔵している。CPU302には、バス301を介して、入出力インタフェース306が接続されており、CPU302は、ROM (Read Only Memory) 303やEEPROM305に格納されているプログラムを、RAM (Random Access Memory) 304にロードして実行する。これにより、CPU302は、上述したフローチャートにしたがった処理、あるいは上述したブロック図の構成により行われる処理を行う。

[0245] また、コンピュータは、表示部307とスピーカ308とを有する。表示部307は、例えばLCD (Liquid Crystal Display) 等からなり、CPU302により生成された映像信号を表示する。なお、表示部307は、コンピュータに内蔵されていてもよいし、コンピュータと外部接続されていてもよい。スピーカ308は、CPU302により生成された音声信号を出力する。このスピーカ308も、コンピュータに内蔵されていてもよいし、コンピュータと外部接続されていてもよい。

[0246] ここで、本明細書において、コンピュータに各種の処理を行わせるためのプログラムを記述する処理ステップは、必ずしもフローチャートとして記載された順序に沿って時系列に処理する必要はなく、並列的あるいは個別に実行される処理 (たとえば、並列処理あるいはオブジェクトによる処理) も含むものである。

[0247] また、プログラムは、1のコンピュータにより処理されるものであっても良いし、複数のコンピュータによって分散処理されるものであっても良い。

[0248] もちろん、ソース機器及びシンク機器としては、コンピュータに限られず、例えばテレビジョン装置や記録再生装置等のあらゆる電子機器を適用することができる。これらの他の電子機器も、上記図17で示したのと同様の各構成要素を有している。

[0249] なお、本発明は、HDMI(R)の他、1の垂直同期信号から次の垂直同期信号までの区間から、水平帰線区間及び垂直帰線区間を除いた区間である有効画像区間において、非圧縮の1画面分の画像の画素データに対応する差動信号を、複数のチャンネルで、受信装置に一方向に送信する送信装置と、送信装置から、複数のチャンネルで送信されてくる差動信号を受信する受信装置とからなる通信インタフェースに適

用可能である。

[0250] また、本実施の形態では、HDMI(R)ソース71とHDMI(R)シンク72との間で、データの選択タイミングや、差動信号の受信タイミング、送信タイミングを必要に応じて制御することにより、双方向のIP通信を行うようにしたが、双方向の通信は、IP以外のプロトコルで行うことが可能である。

[0251] なお、本発明の実施の形態は、上述した実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更が可能である。

[0252] 以上説明した実施形態によれば、双方向通信を行うことができる。特に、たとえば非圧縮の画像の画素データと、その画像に付随する音声データとを、一方向に高速伝送することができる通信インタフェースにおいて、互換性を保ちつつ、高速の双方向通信を行うことが可能となる。

[0253] ところで、既に述べた技術と重複する部分もあるが、映像音声機器の多くが双方向番組視聴、高度なリモートコントロール、電子番組表の受信などの目的でLAN通信機能を実装しつつある。

[0254] 映像音声機器間にそのネットワークを形成する手段としてはCAT5のような専用ケーブルの敷設、無線通信、電灯線通信などの選択肢がある。

しかし、専用ケーブルは機器間の接続を煩雑にするし、無線や電灯線接続には複雑な変調回路と送受信機が高価であるという不利益がある。

[0255] そこで、前述した実施形態においては、HDMIに新たなコネクタ電極を追加することなくLAN通信機能を追加する技術が開示されている。

HDMIは1本のケーブルで映像と音声のデータ伝送と接続機器情報の交換および認証と機器制御データの通信を行うインタフェースであることから、これにLAN機能が追加されて専用ケーブルも無線等も用いることなくLAN通信が可能になることの優位性は大きい。

[0256] ところで、前述した実施形態として開示された技術は、LAN通信に用いる差動伝送路が接続機器情報の交換および認証と機器制御データの通信をかねている。

HDMIにおいては接続機器情報の交換および認証を行うDDCにも機器制御データの通信を行うCECにも接続機器電気的特性が寄生容量やインピーダンスの点で

厳密に制約されている。

[0257] 具体的には、機器のDDC端子寄生容量は50pF以下でなければならず、インピーダンスはLOW出力時には200Ω以下でグランドGNDに接地されHIGH状態では2kΩ程度で電源にプルアップされている必要がある。

一方、高速の信号を伝達するLAN通信には通信の安定のために送受信端は少なくとも高周波帯域では100Ω程度で終端されていなければならない。

図19は既存のHDMIソース機器401とシンク機器402のDDCラインに常時接続でLAN通信のための送信機404と送信機405をAC結合した状況を示す。

DDCの寄生容量制約を満たすためにはDDCラインに追加されるLAN送受信回路は十分小さな容量を介したAC結合を持つ必要があり、LAN信号が大きく減衰し歪を受けることから、これを補償する送受信回路が複雑で高価になるおそれがある。

また、DDC通信で状態がHIGHとLOWを遷移することはLAN通信を阻害するおそれがある。すなわち、DDC通信期間中はLANが機能しないおそれがある。

[0258] そこで、以下では、さらに好適な実施形態として、基本的に、1本のケーブルで映像と音声のデータ伝送と接続機器情報の交換および認証と機器制御データの通信とLAN通信を行うインタフェースにおいて、LAN通信が1対の差動伝送路を介した双方向通信で行われ、伝送路のうちの少なくとも片方のDCバイアス電位によってインタフェースの接続状態が通知されるという、特徴を有する通信システムについて説明する。

以下に説明する技術では、前述した実施形態のように選択部を必ずしも持つ必要がない。

[0259] 図18は、伝送路のうちの少なくとも片方のDCバイアス電位によってインタフェースの接続状態が通知される通信システムの第1の構成例を示す回路図である。

図19は、イーサネット(登録商標)(Ethernet(登録商標))にのせる場合のシステムの構成例を示す図である。

[0260] この通信システム400は、図18に示すように、LAN機能拡張HDMI(以下EH)ソース機器401、EHシンク機器402、EHソース機器とEHシンク機器を接続するEH

ケーブル403、イーサネット(登録商標)トランスミッタ404、およびイーサネット(登録商標)レシーバ405を含んで構成されている。

[0261] EHソース機器401は、LAN信号送信回路411、終端抵抗412、AC結合容量413、414、LAN信号受信回路415、減算回路416、プルアップ抵抗421、ローパスフィルタを形成する抵抗422および容量423、比較器424、プルダウン抵抗431、ローパスフィルタを形成する抵抗432および容量433、並びに比較器434を有している。

[0262] EHシンク機器402は、LAN信号送信回路441、終端抵抗442、AC結合容量443、444、LAN信号受信回路445、減算回路446、プルダウン抵抗451、ローパスフィルタを形成する抵抗452および容量453、比較器454、チョークコイル461、並びに電源電位と基準電位間に直列接続された抵抗462および463を有している。

[0263] EHケーブル403の中には、リザーブライン501とHPDライン502からなる差動伝送路があり、リザーブライン501のソース側端子511とHPDライン502のソース側端子512、リザーブライン501のシンク側端子521とHPDラインのシンク側端子522が形成されている。リザーブライン501とHPDライン502は、差動ツイストペアとして結線されている。

[0264] このような構成を有する通信システム400においては、ソース機器401内において端子511と端子512はAC結合容量413、414を介して終端抵抗412、LAN信号送信回路411、およびLAN信号受信回路415に接続される。

減算回路416は、LAN信号送信回路411が出力した電流が終端抵抗412および伝送路501、502を負荷として生じる送信信号電圧と、EHシンク機器402が送信した信号である受信信号電圧の和信号SG412を受信する。

減算回路416においては、和信号SG412から送信信号SG411を差し引いた信号SG413がシンクから伝送された正味の信号である。

シンク機器402内にも同様の回路網があり、これらの回路によりソース機器401とシンク機器402が双方向のLAN通信を実行する。

[0265] また、HPDライン502は、上述のLAN通信の他にDCバイアスレベルでケーブル403がシンク機器402に接続されたことをソース機器401に伝達する。

シンク機器402内の抵抗462、463とチョークコイル461はケーブル403がシンク機器402に接続されるとHPDライン502を、端子522を介して約4Vにバイアスする。

ソース機器401はHPDライン502のDCバイアスを抵抗432と容量433からなるローパスフィルタで抽出し、比較器434で基準電位Vref2(たとえば1.4V)と比較する。

ケーブル403がソース機器402に接続されていなければ端子512の電位はプルダウン抵抗431で基準電位Vref2より低く、接続されていれば高い。

したがって、比較器434の出力信号SG415がHIGHならばケーブル403とシンク機器402が接続されていることを示す。

一方、比較器434の出力信号SG415がLOWならばケーブル403とシンク機器402が接続されていないことを示す。

[0266] 本第1の構成例ではさらに、リザーブライン501のDCバイアス電位でケーブル403の両端に接続された機器がEH対応機器であるか、非対応のHDMI機器であるかを相互に認識する機能を有する。

EHソース機器401はリザーブライン501を抵抗421でプルアップ(+5V)し、EHシンク機器402は抵抗451でプルダウンする。

これらの抵抗421、451はEH非対応機器には存在しない。

EHソース機器401は、比較器424で、抵抗422および容量423からなるローパスフィルタを通過したリザーブライン501のDC電位を基準電圧Vref1と比較する。

シンク機器402が、EH対応でプルダウンがあるときには、リザーブライン501電位が2.5Vとなり、非対応で開放のときは5Vとなるので基準電位Vref1を3.75Vとすればシンク機器の対応・非対応が識別できる。

シンク機器402は、比較器454で、抵抗452および容量453からなるローパスフィルタを通過したリザーブライン501のDC電位を基準電圧Vref3と比較する。

ソース機器402が、EH対応でプルアップ機能を持てば2.5Vとなり、非対応であれば0Vとなるから、基準電位を1.25Vとすればソース機器のEH対応・非対応が識別できる。

[0267] このように、本第1の構成例によれば、1本のケーブル403で映像と音声のデータ伝

送と接続機器情報の交換および認証と機器制御データの通信とLAN通信を行うインタフェースにおいて、LAN通信が1対の差動伝送路を介した双方向通信で行われ、伝送路のうちの少なくとも片方のDCバイアス電位によってインタフェースの接続状態が通知されることから、物理的にSCLライン、SDAラインをLAN通信につかわない空間的分離を行うことが可能となる。

その結果、その分割によりDDCに関して規定された電氣的仕様と無関係にLAN通信のための回路を形成することができ、安定で確実なLAN通信が安価に実現できる。

[0268] なお、図18に示したプルアップ抵抗421が、EHソース機器401内ではなく、EHケーブル403に設けられているようにしてもよい。そのような場合、プルアップ抵抗421の端子のそれぞれは、EHケーブル403内に設けられたラインのうち、リザーブライン501、および電源(電源電位)に接続されるライン(信号線)のそれぞれに接続される。

[0269] さらに、図18に示したプルダウン抵抗451および抵抗463がEHシンク機器402内ではなく、EHケーブル403に設けられているようにしてもよい。そのような場合、プルダウン抵抗451の端子のそれぞれは、EHケーブル403内に設けられたラインのうち、リザーブライン501、およびグランド(基準電位)に接続されるライン(グランド線)のそれぞれに接続される。また、抵抗463の端子のそれぞれは、EHケーブル403内に設けられたラインのうち、HPDライン502、およびグランド(基準電位)に接続されるライン(グランド線)のそれぞれに接続される。

[0270] 図20は、伝送路のうちの少なくとも片方のDCバイアス電位によってインタフェースの接続状態が通知される通信システムの第2の構成例を示す回路図である。

[0271] この通信システム600は、基本的に第1の構成例と同様に、1本のケーブルで映像と音声のデータ伝送と接続機器情報の交換および認証と機器制御データの通信とLAN通信を行うインタフェースにおいて、LAN通信が2対の差動伝送路を介する単方向通信でおこなわれ、伝送路のうちの少なくともひとつのDCバイアス電位によってインタフェースの接続状態が通知される構成を有し、さらに、少なくとも二つの伝送路がLAN通信とは時分割で接続機器情報の交換と認証の通信に使われることを特徴と

する。

- [0272] この通信システム600は、図20に示すように、LAN機能拡張HDMI(以下EH)ソース機器601、EHシンク機器602、EHソース機器とEHシンク機器を接続するEHケーブル603を含んで構成されている。
- [0273] EHソース機器601は、LAN信号送信回路611、終端抵抗612、613、AC結合容量614～617、LAN信号受信回路618、インバータ620、抵抗621、ローパスフィルタを形成する抵抗622および容量623、比較器624、プルダウン抵抗631、ローパスフィルタを形成する抵抗632および容量633、比較器634、NORゲート640、アナログスイッチ641～644、インバータ635、アナログスイッチ646、747、DDCトランシーバ651、652、並びにプルアップ抵抗653、654を有している。
- [0274] EHシンク機器602は、LAN信号送信回路661、終端抵抗662、663、AC結合容量664～667、LAN信号受信回路668、プルダウン抵抗671、ローパスフィルタを形成する抵抗672および容量673、比較器674、チョークコイル681、電源電位と基準電位間に直列接続された抵抗682および683、アナログスイッチ691～694、インバータ695、アナログスイッチ696、697、DDCトランシーバ701、702、並びにプルアップ抵抗703を有している。
- [0275] EHケーブル603の中には、リザーブライン801とSCLライン803からなる差動伝送路とSDAライン804とHPDライン802からなる差動伝送路があり、それらのソース側端子811と～814、並びにシンク側端子821～824が形成されている。
- [0276] リザーブライン801とSCLライン803、並びにSDAライン804とHPDライン802は、差動ツイストペアとして結線されている。
- [0277] このような構成を有する通信システム600においては、ソース機器601内で端子811、813はAC結合容量614、615およびアナログスイッチ641、642を介してLAN送信信号SG611をシンクに送信する送信回路611および終端抵抗612に接続する。

端子814、812は、AC結合容量616、617とアナログスイッチ643、644を介してシンク機器602からのLAN信号を受信する受信回路618および終端抵抗613に接続する。

シンク機器602内では、端子821～824はAC結合要領664, 665, 666, 667とアナログスイッチ691～694を介して送受信回路668, 661と終端抵抗662, 663に接続する。

アナログスイッチ641～644, 691～694はLAN通信を行うときに導通し、DDC通信を行うときは開放にする。

[0278] ソース機器601は、端子813と端子814を、別のアナログスイッチ646, 647を介してDDCトランシーバ651, 652およびプルアップ抵抗653, 654に接続する。

シンク機器602は、端子823と端子824を、アナログスイッチ696, 697を介してDCトランシーバ701, 702およびプルアップ抵抗703に接続する。

アナログスイッチ646, 647, 696, 697はDDC通信を行うときに導通し、DLAN通信を行うときは開放にする。

[0279] リザーブライン801の電位によるEH対応機器の認識機構は、ソース機器601の抵抗62がインバータ620に駆動されていること以外は、基本的に、第1の構成例の場合と同じである。

インバータ620の入力がHIGHのとき抵抗621はプルダウン抵抗となるのでシンク機器602からみるとEH非対応機器がつながれたのと同じ0V状態になる。

この結果、シンク機器602のEH対応識別結果を示す信号SG623はLOWとなり、信号SG623で制御されるアナログスイッチ691～694は開放され、信号SG623をインバータ695で反転した信号で制御されるアナログスイッチ696, 697は導通する。

この結果、シンク機器602はSCLライン803とSDAライン804をLAN送受信機から切り離し、DDC送受信機に接続した状態になる。

一方、ソース機器601ではインバータ620の入力がNORゲート640にも入力されてその出力SG614をLOWにする。

NORゲート640の出力信号SG614に制御されたアナログスイッチ641～644は開放され、信号SG614をインバータ645で反転した信号で制御されるアナログスイッチ646, 647は導通する。

この結果、ソース機器601もSCLライン803とSDAライン804をLAN送受信機から切り離し、DDC送受信機に接続した状態になる。

逆に、インバータ620の入力がLOWのときは、ソース機器601もシンク機器602ともにSCLライン803とSDAライン804をDDC送受信機から切り離し、LAN送受信機に接続した状態になる。

[0280] HPDライン802のDCバイアス電位による接続確認のための回路631～634、681～683は第1の構成例と同様の機能を有する。

[0281] すなわち、HPDライン802は、上述のLAN通信の他にDCバイアスレベルでケーブル803がシンク機器602に接続されたことをソース機器601に伝達する。

シンク機器602内の抵抗682、683とチョークコイル681はケーブル603がシンク機器602に接続されるとHPDライン802を、端子822を介して約4Vにバイアスする。

ソース機器601はHPDライン802のDCバイアスを抵抗632と容量633からなるローパスフィルタで抽出し、比較器634で基準電位 V_{ref2} (たとえば1.4V)と比較する。

ケーブル603がソース機器602に接続されていなければ端子812の電位はプルダウン抵抗631で基準電位 V_{ref2} より低く、接続されていれば高い。

したがって、比較器634の出力信号SG613がHIGHならばケーブル803とシンク機器602が接続されていることを示す。

一方、比較器634の出力信号SG613がLOWならばケーブル603とシンク機器602が接続されていないことを示す。

[0282] このように、本第2の構成例によれば、1本のケーブルで映像と音声のデータ伝送と接続機器情報の交換および認証と機器制御データの通信とLAN通信を行うインタフェースにおいて、LAN通信が2対の差動伝送路を介する単方向通信でおこなわれ、伝送路のうちの少なくともひとつのDCバイアス電位によってインタフェースの接続状態が通知される構成を有し、さらに、少なくとも二つの伝送路がLAN通信とは時分割で接続機器情報の交換と認証の通信に使われることから、SCLライン、SDAラインをスイッチでLAN通信回路に接続する時間帯とDDC回路に接続する時間帯に分ける時分割を行うことができ、この分割によりDDCに関して規定された電氣的仕様と無関係にLAN通信のための回路を形成することができ、安定で確実なLAN通信が安価に実現できる。

[0283] なお、図20に示した抵抗621が、EHソース機器601内ではなく、EHケーブル603に設けられているようにしてもよい。そのような場合、抵抗621の端子のそれぞれは、EHケーブル603内に設けられたラインのうち、リザーブライン801、および電源(電源電位)に接続されるライン(信号線)のそれぞれに接続される。

[0284] さらに、図20に示したプルダウン抵抗671および抵抗683がEHシンク機器602内ではなく、EHケーブル603に設けられているようにしてもよい。そのような場合、プルダウン抵抗671の端子のそれぞれは、EHケーブル603内に設けられたラインのうち、リザーブライン801、およびグランド(基準電位)に接続されるライン(グランド線)のそれぞれに接続される。また、抵抗683の端子のそれぞれは、EHケーブル603内に設けられたラインのうち、HPDライン802、およびグランド(基準電位)に接続されるライン(グランド線)のそれぞれに接続される。

[0285] 以上説明したように、図2～図17に関連付けた実施形態では、HDMI19極の中のSDAとSCLを第1の差動ペアとし、CECとReservedを第2のペアとして各々で単方向通信を行なう全二重通信が実現されていた。

ところが、SDAとSCLはHが1.5K Ω プルアップでLがローインピーダンスのプルダウンであり、CECもHが27K Ω プルアップでLがローインピーダンスのプルダウンの通信を行なうものである。

既存HDMIとのコンパチビリティを持つためにそれらの機能を保持することは、伝送線路の終端を整合終端する必要がある高速データ通信を行なうLANの機能を共有することは困難となるおそれがある。

[0286] そこで、第1の構成例では、SDA、SCL、CECラインを使うのを避けてReservedとHPDを差動のペアとして1対双方向通信による全二重通信を行うように構成した。

HPDはDCレベルによるフラグ信号であるからAC結合によるLAN信号の注入とDCレベルによるプラグ情報の伝送は両立する。Reservedには新たにHPDと類似の方法でDCレベルによるLAN機能を持つ端末であることを相互に認識する機能を追加する。

[0287] 第2の構成例では、HPDとSDAとSCLとReservedで2対の差動ペアをつくり各々で単方向通信を行なう2対全二重通信を行うように構成した。

HDMIにおいてSDAとSCLによるバースト状のDDC通信は常に送信機がマスターと

なりそのタイミングを制御している。

この例では、送信機がDDC通信をするときはSDA、SCLラインをDDC用のトランシーバに接続し、DDC通信を行わないときはラインをLAN用のトランシーバに接続するようにアナログスイッチを操作する。

このスイッチ操作信号はReservedラインのDCレベルで受信機にも伝達され、受信機側でも同様のSW切り替えを行う。

[0288] 以上の構成を採用することにより、第1の効果としてはSCL、SDA、CEC通信がLAN通信によるノイズを受けることが無くなり、常に安定なDDCとCECの通信が確保できる。

[0289] それは、第1の構成例ではLANを物理的にそれらのラインから分離したこと、第2の構成例では、スイッチにてDDC通信中はLAN信号をラインからは切断することにより達成される。

第2の効果としてはLAN通信が理想的な終端をもつラインで行われるのでマージンの大きい安定な通信が可能になることが挙げられる。

これは第1の構成例ではLAN信号がReserved、HPDというDCレベルしか伝達しないラインに重畳されるためLAN通信に必要な十分広い周波数にわたって終端インピーダンスを理想値に保つことができるのであり、第2の構成例ではLAN通信を行う時にだけスイッチによりDDC通信には許されないLAN用の終端回路が接続されるからである。

[0290] 図21のA～Eは、本構成例の通信システムにおける双方向通信波形を示す図である。

図21のAはEHシンク機器から送った信号波形を、図21のBはEHシンク機器が受けた信号波形を、図21のCはケーブルを通る信号波形を、図21のDはEHソース機器が受けた信号を、図21のEはEHソース機器から送った信号波形を、それぞれ示している。

図21に示すように、本構成例によれば、良好な双方向通信を実現可能である。

[0291] [ケーブルの判別]

次に、上記LAN機能拡張HDMIに対応した通信システムに用いられるHDMIケー

ブル(以下、新HDMIケーブル)と、従来のHDMI規格に対応したHDMIケーブル(以下、従来HDMIケーブル)との何れのケーブルが挿入されているかを判別するための実施形態について説明する。

[0292] (第1の実施形態)

まず、ケーブル判別のための第1の実施形態について説明する。

[0293] 図22は、本実施形態におけるシンク機器及びソース機器の回路構成を示した図である。同図においては、上記拡張HDMI対応のソース機器401(以下、拡張HDMIソース機器401)とシンク機器402(拡張HDMIシンク機器402)との間に、新HDMIケーブルと従来HDMIケーブルとをそれぞれ挿入した状態を示す。同図(A)が新HDMIケーブルを挿入した状態を示し、同図(B)が従来HDMIケーブルを挿入した状態を示している。

[0294] 同図に示すように、拡張HDMIソース機器401と拡張HDMIシンク機器402とは、新HDMIケーブル901または従来HDMIケーブル931を接続するためのコネクタ941及び942を有する。

[0295] 拡張HDMIシンク機器402及び拡張HDMIソース機器401のHPD信号線902には、それぞれコンデンサ905(C1A)及び907(C1B)が設けられ、拡張HDMIシンク機器402及び拡張HDMIソース機器401のリザーブ線903には、それぞれコンデンサ906(C2A)及び908(C2B)が設けられる。これら4個のコンデンサにより、HPD信号線902及びリザーブ線903がDCカットされ、上記図18等で説明したように、例えば100Mbpsの高周波信号を差動信号として位相歪なく伝送することが可能となる。

[0296] HPD信号線902は、拡張HDMIシンク機器402側回路において、電圧電源Vccとの間に、1k Ω のプルアップ抵抗911(R1A)を有し、グラウンドとの間にプルダウン抵抗913(R1B)を有する。

[0297] リザーブ線903は、同様に、拡張HDMIシンク機器402側回路において、グラウンドとの間にプルダウン抵抗914(R2B)を有し、また新HDMIケーブル901内で、拡張HDMIソース機器401の電源電圧Vccとの間に、1k Ω のプルアップ抵抗912(R2A)を有する。当該プルアップ抵抗912は、新HDMIケーブル901内で例えば小基板を介して接続される。これら4つの抵抗911～914が終端回路を形成する。

[0298] 本実施形態は、拡張HDMIシンク機器402側でケーブル判定を行う例を示しており、拡張HDMIシンク機器402側のリザーブ線903上のテストポイント19(TP_sink)の電圧と参照電圧Vrefの比較を、電圧コンパレータ916(IC1)で行い、判定する。

[0299] プルダウン抵抗913はHPD信号の電圧を、Highレベルと判定されうる電圧範囲内(本例では+4V近辺)に設定するため、次式により決定された抵抗値(4kΩ)となる。

$$V_{cc} \cdot R1B / (R1A + R1B) = 4 \text{ [volt]} \text{ ここで、} V_{cc} = 5V \text{ である。}$$

$$\text{上式を変形して、} R1B = 4 / (V_{cc} - 4) \cdot R1A \text{ とすれば、} R1B = 4 \text{ [k}\Omega\text{]}。$$

[0300] プルダウン抵抗914の抵抗値R2Bは、リザーブ線903の電圧をHPD信号線902とほぼ同一電圧にするため、プルダウン抵抗913の抵抗値R1Bと同じ抵抗値(4kΩ)となる。

[0301] このように回路定数を設定すると、テストポイント919のTP_sink電圧は、新HDMIケーブル901を挿入した場合は+4V(同図(A))、従来HDMIケーブル931を挿入した場合は0V(同図(B))となる。そこで、電圧コンパレータ916により、+4Vと0Vの中間値(+2V)を参照電圧Vrefとして、上記TP_sink電圧と比較を行うと、電圧コンパレータ916の出力(Vo)は以下ようになる。

$$TP_sink > Vref \text{ の場合、} Vo = \text{High}$$

$$TP_sink < Vref \text{ の場合、} Vo = \text{Low。}$$

[0302] 拡張HDMIシンク機器402のCPUは、出力VoがHighの場合は、新HDMIケーブル901が挿入された正常状態であると判定し、逆にLowの場合は、ユーザが誤って従来HDMIケーブル931を挿入した状態と判定する。

[0303] 本実施形態においては、上記電圧コンパレータ916における比較の際の比較マージンが、0V対4Vと広く設計できるため、ケーブルの判定ミスを極力回避することができる。

[0304] 上記判定結果をユーザに知らせるには、別途ハードウェア又はCPUを用いたソフトウェアにより、拡張HDMIソース機器401(例えばテレビジョン装置)の画面に「誤ったケーブルが挿されています」などの注意メッセージを表示することができる。この場合、上記図17で示したように、CPU302から上記注意メッセージを含む映像信号が生成され、表示部307に表示される。

[0305] なお、CPU302は、上記注意メッセージを表示させる代わりに、同様の内容を音声メッセージとしてスピーカ308から出力するようにしても構わない。また、CPU302は、音声メッセージとしてではなく、何らかの警告音等によりケーブルの誤りを報知するようにしても構わない。

[0306] (第2の実施形態)

次に、ケーブル判別のための第2の実施形態について説明する。本実施形態において、上記第1の実施形態と同様の構成または機能を有する部分については同一の符号を付し、説明を省略または簡略化する。

[0307] 図24は、本実施形態におけるシンク機器及びソース機器の回路構成を示した図である。上記第1の実施形態1と同様に、同図(A)が新HDMIケーブル901を挿入した状態、同図(B)が従来HDMIケーブル931を挿入した状態を示す。

[0308] 本実施形態は、上記第1の実施形態の構成において、プルアップ抵抗912とプルダウン抵抗913及び914の配置を変えた例である。すなわち、プルアップ抵抗912は拡張HDMIシンク機器402側に設けられ、プルダウン抵抗913及び914は新HDMIケーブル901内に設けられる。

[0309] 本実施形態におけるテストポイント919のTP_sink電圧は、新HDMIケーブル901を挿入した場合は+4Vとなり、一方、従来HDMIケーブル931を挿入した場合は+5Vとなる。よって、参照電圧Vrefはその中間値+4.5Vに設定される。

[0310] 以上の構成により、本実施形態における電圧コンパレータ916の出力電圧Voは以下ようになる。

TP_sink > Vrefの場合、Vo = High

TP_sink < Vrefの場合、Vo = Low。

[0311] 本実施形態においては、拡張HDMIシンク機器402のCPUは、上記第1の実施形態とは逆に、出力VoがLowの場合には、新HDMIケーブル901が挿入された正常状態であると判定し、逆にHighの場合には、誤って従来HDMIケーブル931を挿入した状態と判定する。

[0312] 本実施形態においては、上記各抵抗911～914を有する差動回路を対称に設計することができる。すなわち、差動回路中の信号線の長さを等しくし、各抵抗911～9

14の配置を揃えることができる。これにより、高周波信号を位相歪なく伝送することが可能となる。

[0313] (第3の実施形態)

次に、ケーブル判別のための第3の実施形態について説明する。本実施形態において、上記第1及び第2の実施形態と同様の構成または機能を有する部分については同一の符号を付し、説明を省略または簡略化する。

[0314] 図24は、本実施形態におけるシンク機器及びソース機器の回路構成を示した図である。上記第1及び第2の実施形態と同様に、同図(A)が新HDMIケーブル901を挿入した状態、同図(B)が従来HDMIケーブル931を挿入した状態を示す。

[0315] 本実施形態においては、上記第1及び第2の実施形態とは異なり、新HDMIケーブル901内のHPD信号線902とリザーブ線903の間に、抵抗915(R3)が設けられる。プルアップ抵抗911と912とプルダウン抵抗913、914は、拡張HDMIシンク機器402側回路に配置される。

[0316] また、本実施形態においては、拡張HDMIシンク機器402側回路において、HPD線902に、HPD信号線902を制御するオープンコレクタ型トランジスタ917(Q1)が接続されている。ケーブルの判別は、このオープンコレクタ型トランジスタ917のON/OFF状態における、テストポイント919の各TP_sink電圧を判定することにより行われる。HPD信号線902の電圧レベルは、ケーブルが拡張HDMIソース機器401と拡張HDMIシンク機器402との間に挿入されて、拡張HDMIシンク機器402側でケーブルの+5Vが検出された場合に、CPUがトランジスタ917のベース入力(xHPD信号)をHighからLowに切り替えて、トランジスタ917をOFFすることで、Highレベル(本例では+4V)になる。

[0317] 新HDMIケーブル901使用時は、テストポイント919におけるリザーブ線903の電圧TP_sinkは以下の2通りになる。

+4V これは、Q1:OFFの場合で、R2AとR2Bで分割された電圧

+2.2V これは、Q1:ONの場合で、R2Aと(R2BとR3の並列抵抗値)で分割された電圧。

[0318] 一方、従来HDMIケーブル931使用時は、テストポイント919におけるリザーブ線90

3の電圧TP_sinkは以下ようになる。

+4V Q1:ON/OFFいずれの場合も。

[0319] したがって、参照電圧Vrefを+4Vと+2.2Vの中間値+3.1Vに設定すると、電圧コンパレータ916の出力電圧Voは以下ようになる。

TP_sink > Vrefの場合、Vo = High

TP_sink < Vrefの場合、Vo = Low。

[0320] すなわち、新HDMIケーブル901挿入時は、

Vo = High … Q1がOFF (xHPDがLow) の場合

Vo = Low … Q1がON (xHPDがHigh) の場合

となり、

従来HDMIケーブル931挿入時は、

Vo = High … Q1のON/OFFに拘わらず常に

となる。

[0321] 従って、本実施形態においては、トランジスタ917(Q1)がOFFの場合にVoがHighとなり、トランジスタ917(Q1)がONの場合にVoがLowに変化するのが、新HDMIケーブル901を挿入した正常状態となる。一方、トランジスタ917Q1のON/OFFを行っても出力Voが常にHighの場合が、誤って従来HDMIケーブル931を挿入した状態と判定される。

[0322] 本実施形態においても、上記各抵抗911～914を有する差動回路(終端回路)を対称に設計することができ、高周波信号を位相歪なく伝送することが可能となる。

[0323] (その他)

なお、上記第1の実施形態～第3の実施形態では、プルダウン抵抗2個、プルアップ抵抗2個の構成を示したが、その合成抵抗値が単一の抵抗値で構成した場合と同一となる複数の抵抗を配置する構成も勿論可能である。

[0324] また、拡張HDMIシンク機器402側だけでなく、拡張HDMIソース機器401側でリザーブ線903電圧を判定することも可能である。この場合、上記各構成のうち、電圧コンパレータ916のみが拡張HDMIソース機器401側に設けられてもよいし、各抵抗911～914を含めた終端回路全体が拡張HDMIソース機器401側に設けられてもよい。

[0325] また、上記各実施形態においては、HPD線902とリザーブ信号線903との差動ツイストペア信号線に各抵抗及び電圧コンパレータを設けることでケーブル判別を行っていた。しかしながら、特に上記第2の実施形態は、上記図7で示したような、SDA線191とSCL線192との差動ツイストペア信号線や、上記図20で示したような、リザーブ線801とSCL線803との差動ツイストペア信号線、及びSDA信号線804とHPD線802との差動ツイストペア信号線にも適用することが可能である。この場合、プルアップ抵抗値及びプルダウン抵抗値等の構成は適宜変更可能である。

[0326] 上記第3の実施形態においては、HPD線902に、HPD信号線902を制御するオープンコレクタ型トランジスタ917(Q1)を設けていたが、もちろん、それに代えて、オープンドレイン型のFET(Field Effect Transistor)を設けても構わない。

図面の簡単な説明

[0327] [図1]一般的な画像伝送システムの構成を示す図である。

[図2]本発明を適用した、一実施の形態の画像伝送システムの構成を示す図である。

[図3]HDMI(R)ソースおよびHDMI(R)シンクの構成例を示す図である。

[図4]HDMI(R)のタイプAのコネクタのピン配列を示す図である。

[図5]HDMI(R)のタイプCのコネクタのピン配列を示す図である。

[図6]HDMI(R)ソースおよびHDMI(R)シンクのより詳細な構成例を示す図である。

[図7]HDMI(R)ソースおよびHDMI(R)シンクの他のより詳細な構成例を示す図である。

[図8]E-EDIDのデータ構造を示す図である。

[図9]Vender Specificのデータ構造を示す図である。

[図10]HDMI(R)ソースによる通信処理を説明するフローチャートである。

[図11]HDMI(R)シンクによる通信処理を説明するフローチャートである。

[図12]HDMI(R)ソースによる通信処理を説明するフローチャートである。

[図13]HDMI(R)シンクによる通信処理を説明するフローチャートである。

[図14]HDMI(R)ソースおよびHDMI(R)シンクの他のより詳細な構成例を示す図である。

。

[図15]HDMI(R)ソースによる通信処理を説明するフローチャートである。

[図16]HDMI(R)シンクによる通信処理を説明するフローチャートである。

[図17]本発明を適用したコンピュータの一実施の形態の構成例を示すブロック図である。

[図18]伝送路のうちの少なくとも片方のDCバイアス電位によってインタフェースの接続状態が通知される通信システムの第1の構成例を示す回路図である。

[図19]イーサネット(登録商標)(Ethernet(登録商標))にのせる場合のシステムの構成例を示す図である。

[図20]伝送路のうちの少なくとも片方のDCバイアス電位によってインタフェースの接続状態が通知される通信システムの第2の構成例を示す回路図である。

[図21]構成例の通信システムにおける双方向通信波形を示す図である。

[図22]本発明の第1実施形態におけるシンク機器及びソース機器の回路構成を示した図である。

[図23]本発明の第2実施形態におけるシンク機器及びソース機器の回路構成を示した図である。

[図24]本発明の第3実施形態におけるシンク機器及びソース機器の回路構成を示した図である。

符号の説明

- [0328] 35 HDMI(R)ケーブル, 71 HDMI(R)ソース, 72 HDMI(R)シンク, 81 トランズミッタ, 82 レシーバ, 83 DDC, 84 CECライン, 85 EDIDROM, 121 切り換え制御部, 124 切り換え制御部, 131 変換部, 132 復号部, 133 スイッチ, 134 変換部, 135 スイッチ, 136 復号部, 141 信号線, 171 切り換え制御部, 172 切り換え制御部, 181 スイッチ, 182 スイッチ, 183 復号部, 184 変換部, 185 スイッチ, 186 スイッチ, 191 SDAライン, 192 SCLライン, 400 通信システム, 401 LAN機能拡張HDMI(EH)ソース機器, 411 LAN信号送信回路, 412 終端抵抗, 413, 414 AC結合容量, 415 LAN信号受信回路, 416 減算回路, 421 プルアップ抵抗, 422 抵抗, 423 容量, 424 比較器, 431 プルダウン抵抗, 432 抵抗, 433 容量, 434 比較器, 402 EHシンク機器, 441 LAN信号送信回路, 442 終端抵抗, 443, 444 AC結合容量, 445 LAN信号受信回路, 446 減算回路,

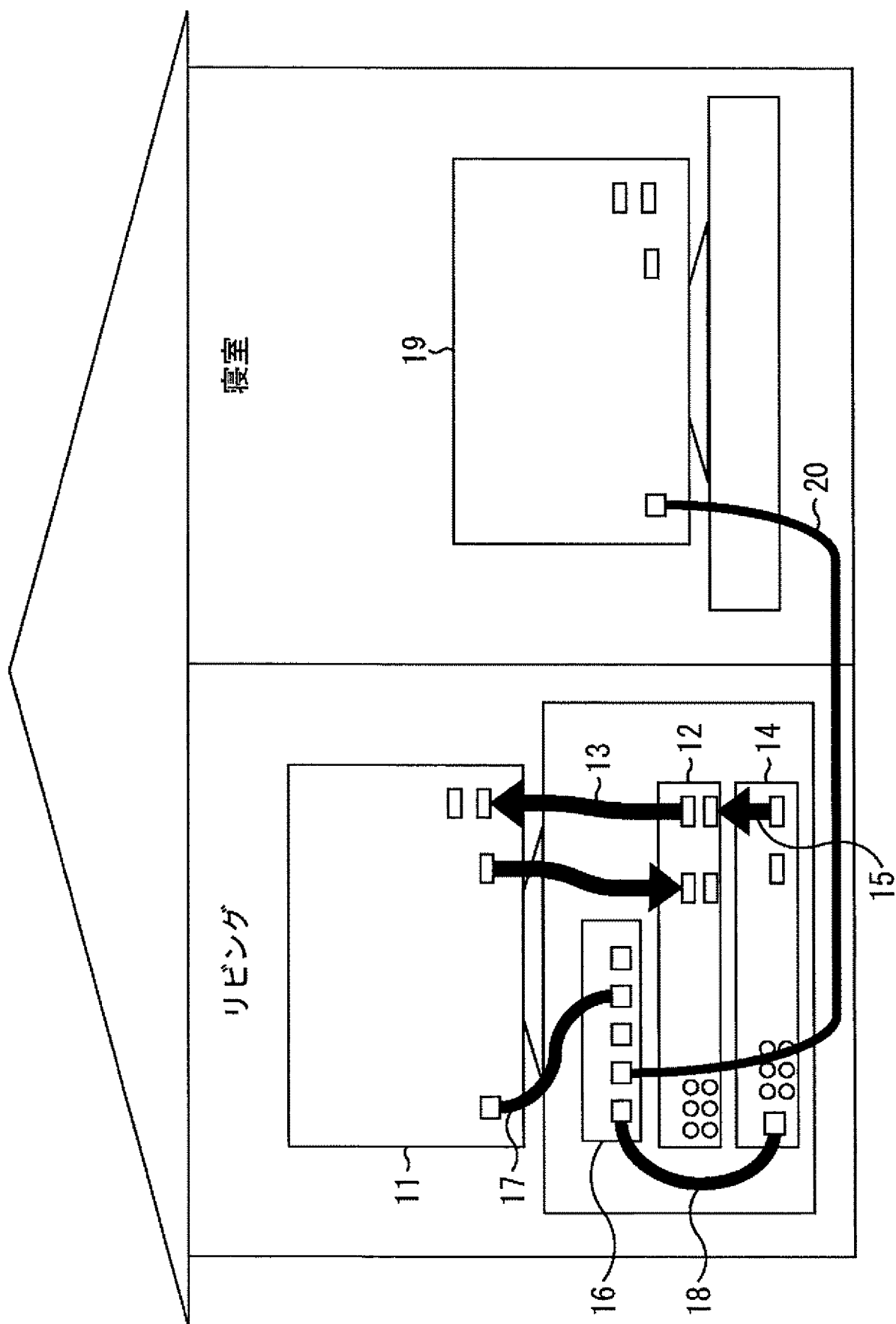
451 プルダウン抵抗, 452 抵抗, 453 容量, 454 比較器, 461 チョークコイル, 462, 463 抵抗, 403 EHケーブル, 501 リザーブライン, 502 HPDライン, 511, 512 ソース側端子, 521, 522 シンク側端子, 600 通信システム, 601 LAN機能拡張HDMI(EH)ソース機器, 611 LAN信号送信回路, 612, 613 終端抵抗, 614~617 AC結合容量, 618 LAN信号受信回路, 620 インバータ, 621 抵抗, 622 抵抗, 623 容量, 624 比較器, 631 プルダウン抵抗, 632 抵抗, 633 容量, 634 比較器, 640 NORゲート, 641~644 アナログスイッチ, 645 インバータ, 646, 647 アナログスイッチ, 651, 652 DDCトランシーバ, 653, 654 プルアップ抵抗, 602 EHシンク機器, 661 LAN信号送信回路, 662, 663 終端抵抗, 664~667 AC結合容量, 668 LAN信号受信回路, 671 プルダウン抵抗, 672 抵抗, 673 容量, 674 比較器, 681 チョークコイル, 682, 683 抵抗, 691~694 アナログスイッチ, 695 インバータ, 696, 697 アナログスイッチ, 701, 702 DDCトランシーバ, 703 プルアップ抵抗, 603 EHケーブル, 801 リザーブライン, 802 HPDライン, 803 SCLライン, 804 SDAライン, 811~814 ソース側端子, 821~824 シンク側端子, 901 新HDMIケーブル, 931 従来HDMIケーブル, 902 HPD線, 903 リザーブ線, 905~908 コンデンサ, 911, 912 プルアップ抵抗, 913, 914 プルダウン抵抗, 915 抵抗, 916 電圧コンパレータ, 917 トランジスタ, 941, 942 コネクタ

請求の範囲

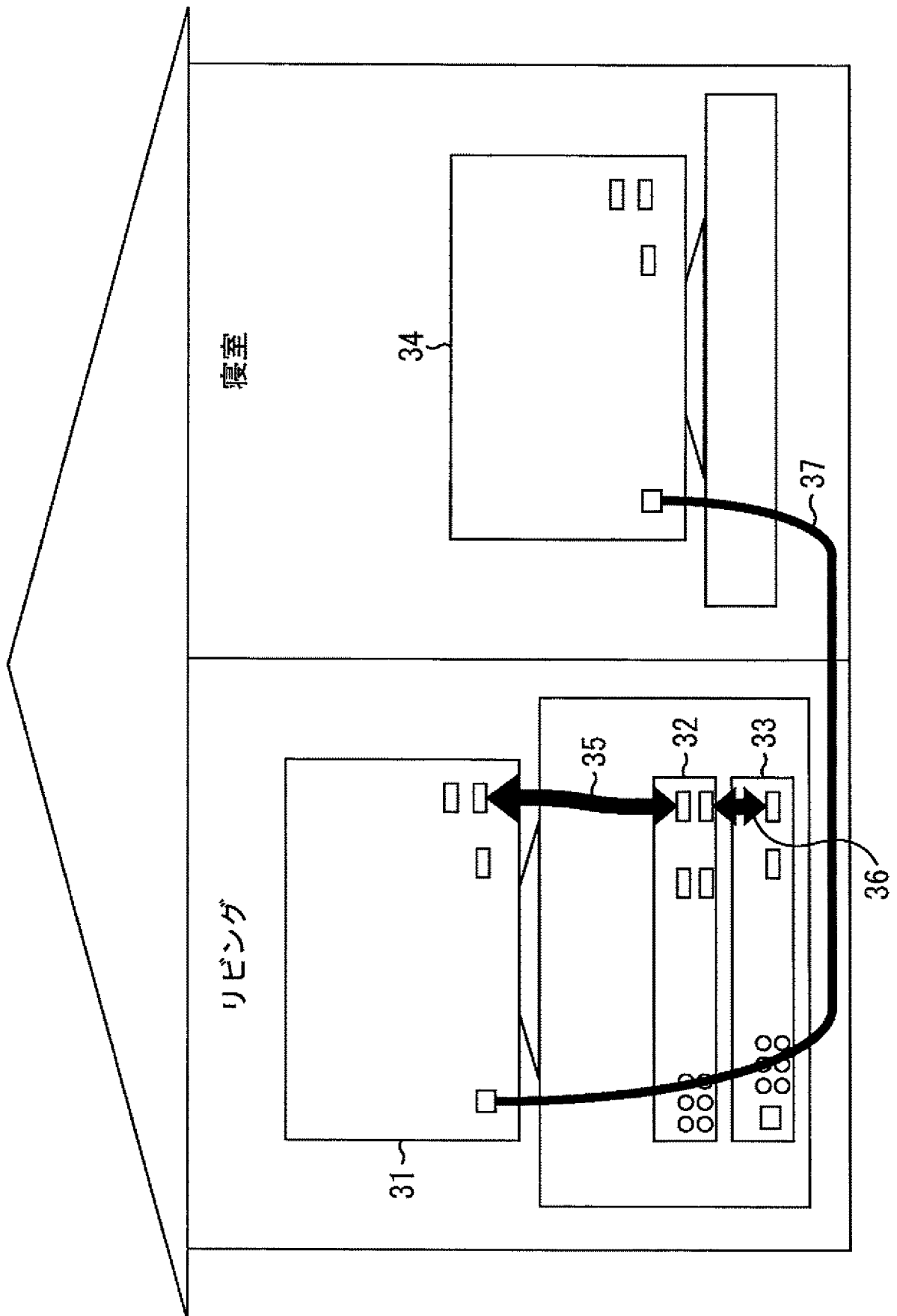
- [1] 第1の信号線と第2の信号線とからなる差動信号線と、少なくとも前記第2の信号線上に設けられた抵抗とを内蔵する第1のケーブルと、前記第1の信号線と前記第2の信号線とを個別の信号線として内蔵する第2のケーブルとにそれぞれ接続可能なコネクタと、
- 前記コネクタを介して検出される前記第2の信号線の電圧と、所定の参照電圧とを比較する比較手段と、
- 前記比較の結果に基づいて、前記コネクタに前記第1のケーブルと前記第2のケーブルとの何れが接続されているかを判別する判別手段と
- を具備する電子機器。
- [2] 請求項1に記載の電子機器であって、
- 前記第1の信号線上及び第2の信号線上に設けられたコンデンサを更に具備する電子機器。
- [3] 請求項1に記載の電子機器であって、
- 前記抵抗は、前記第2の信号線に設けられた第1のプルアップ抵抗であり、
- 前記比較手段は、
- 前記第1の信号線上に設けられた第2のプルアップ抵抗及び第1のプルダウン抵抗と、
- 前記第2の信号線上に設けられた第2のプルダウン抵抗と、
- 前記第2の信号線の電圧と前記参照電圧とを比較するコンパレータと
- を有する電子機器。
- [4] 請求項1に記載の電子機器であって、
- 前記抵抗は、前記第1の信号線上に設けられた第1のプルダウン抵抗と、前記第2の信号線上に設けられた第2のプルダウン抵抗からなり、
- 前記比較手段は、
- 前記第1の信号線上に設けられた第1のプルアップ抵抗と、
- 前記第2の信号線上に設けられた第2のプルアップ抵抗と、
- 前記第2の信号線の電圧と前記参照電圧とを比較するコンパレータと

- を有する電子機器。
- [5] 請求項1に記載の電子機器であって、
前記抵抗は、前記第1の信号線と第2の信号線との間に設けられ、
前記比較手段は、
前記第1の信号線上に設けられた第1のプルアップ抵抗及び第1のプルダウン抵抗と、
前記第2の信号線上に設けられた第2のプルアップ抵抗及び第2のプルダウン抵抗と、
前記第1の信号線上に設けられたオープンコレクタ型のトランジスタと、
前記第2の信号線の電圧と前記参照電圧とを比較するコンパレータと
を有する電子機器。
- [6] 請求項1に記載の電子機器であって、
前記判別の結果を出力する出力手段を更に具備する電子機器。
- [7] 第1の信号線と第2の信号線とからなる差動信号線と、少なくとも前記第2の信号線
に接続された抵抗とを内蔵するケーブル本体と、
前記ケーブル本体の両端に設けられ、第1の電子機器と第2の電子機器とを接続
するコネクタと
を具備するケーブル装置。

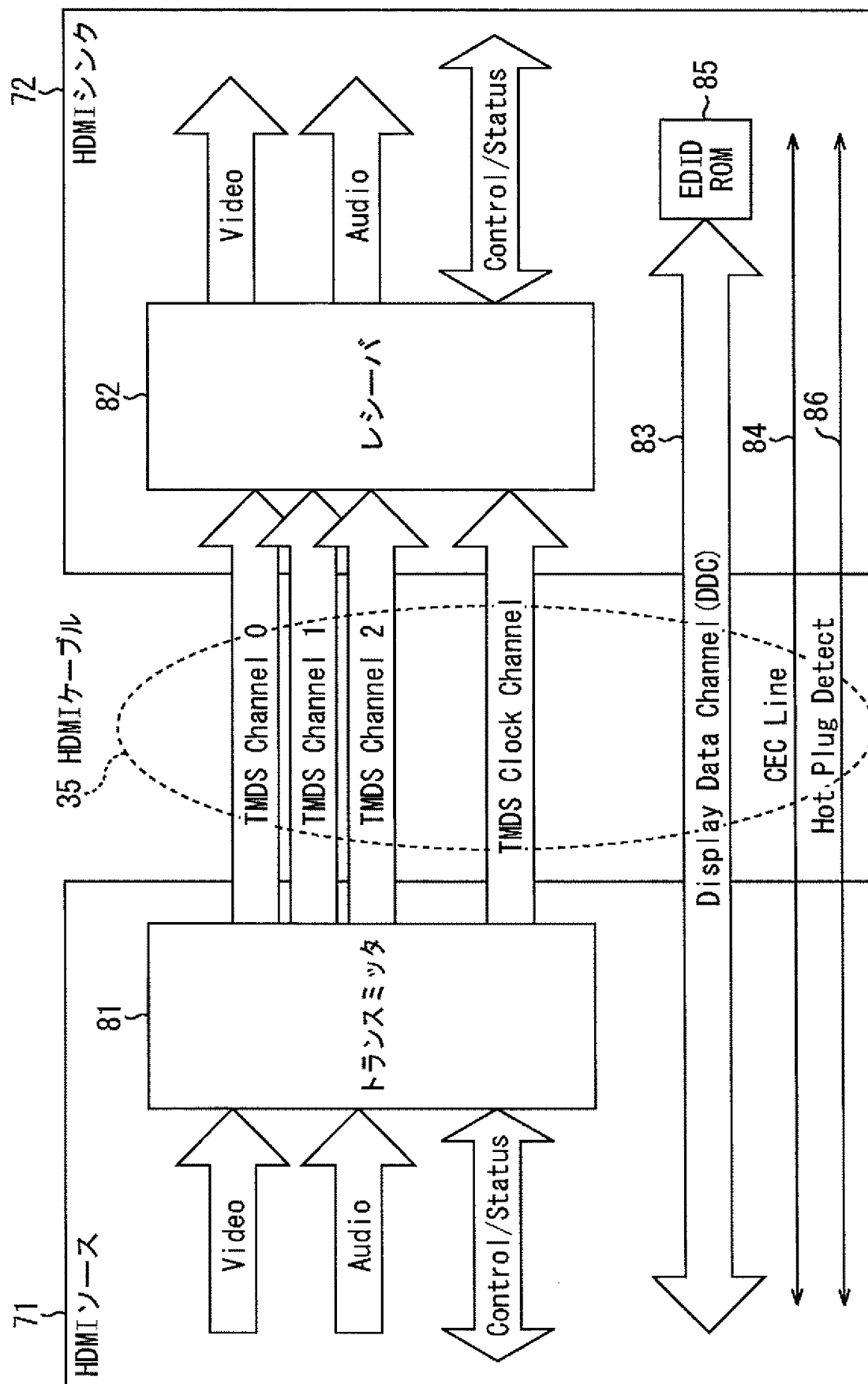
[図1]



【図2】



[図3]



[図4]

PIN	Signal Assignment
1	TMDS Data2+
3	TMDS Data2-
5	TMDS Data1 Shield
7	TMDS Data0+
9	TMDS Data0-
11	TMDS Clock Shield
13	CEC
15	SCL
17	DDC/CEC Ground
19	Hot Plug Detect

PIN	Signal Assignment
2	TMDS Data2 Shield
4	TMDS Data1+
6	TMDS Data1-
8	TMDS Data0 Shield
10	TMDS Clock+
12	TMDS Clock-
14	Reserved(N. C. on device)
16	SDA
18	+5V Power

HDMIピン配列 (Type-Aの場合)

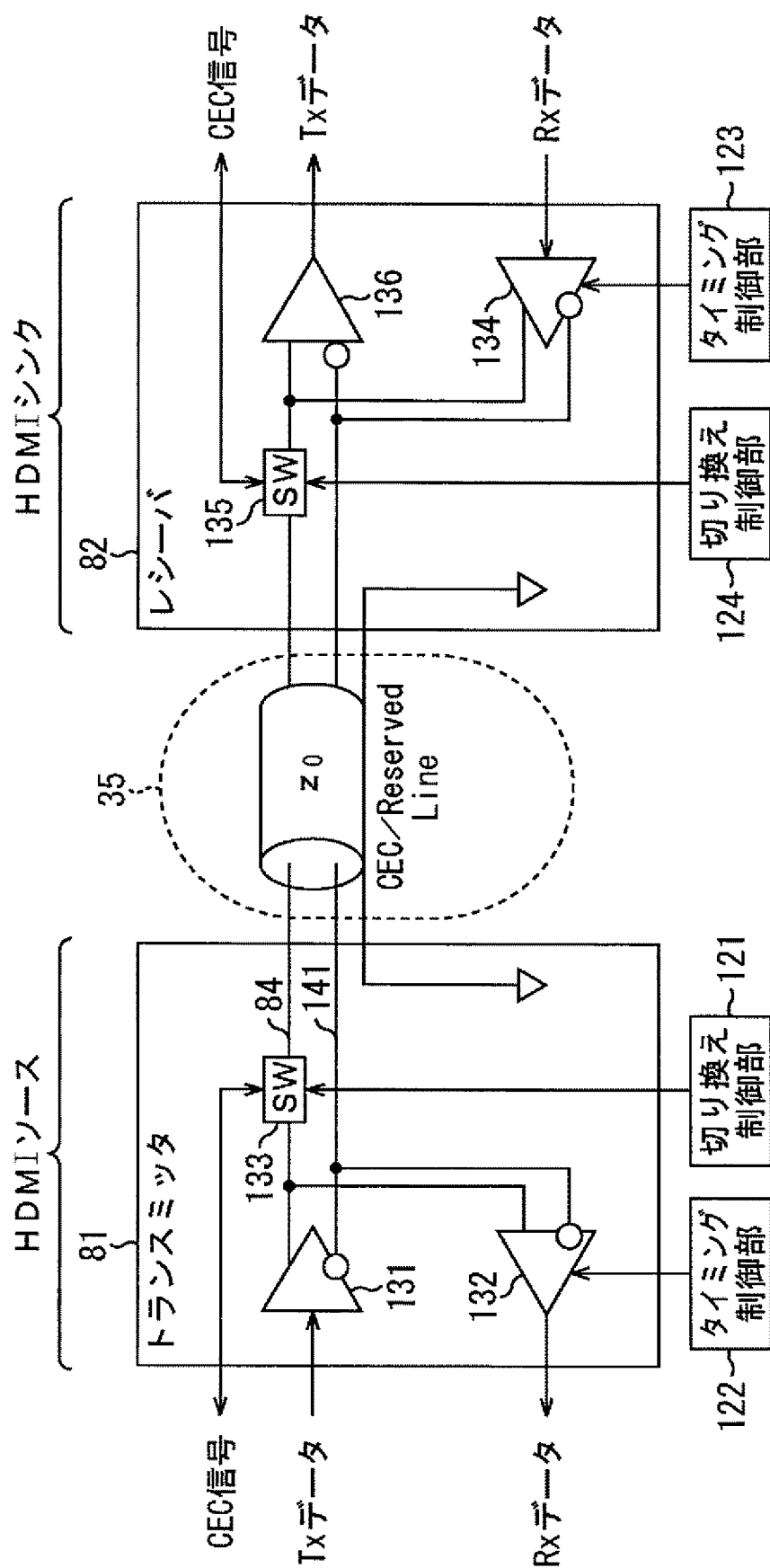
[図5]

PIN	Signal Assignment
1	TMDS Data2 Shield
3	TMDS Data2-
5	TMDS Data1+
7	TMDS Data0 Shield
9	TMDS Data0-
11	TMDS Clock+
13	DDC/CEC Ground
15	SCL
17	Reserved
19	Hot Plug Detect

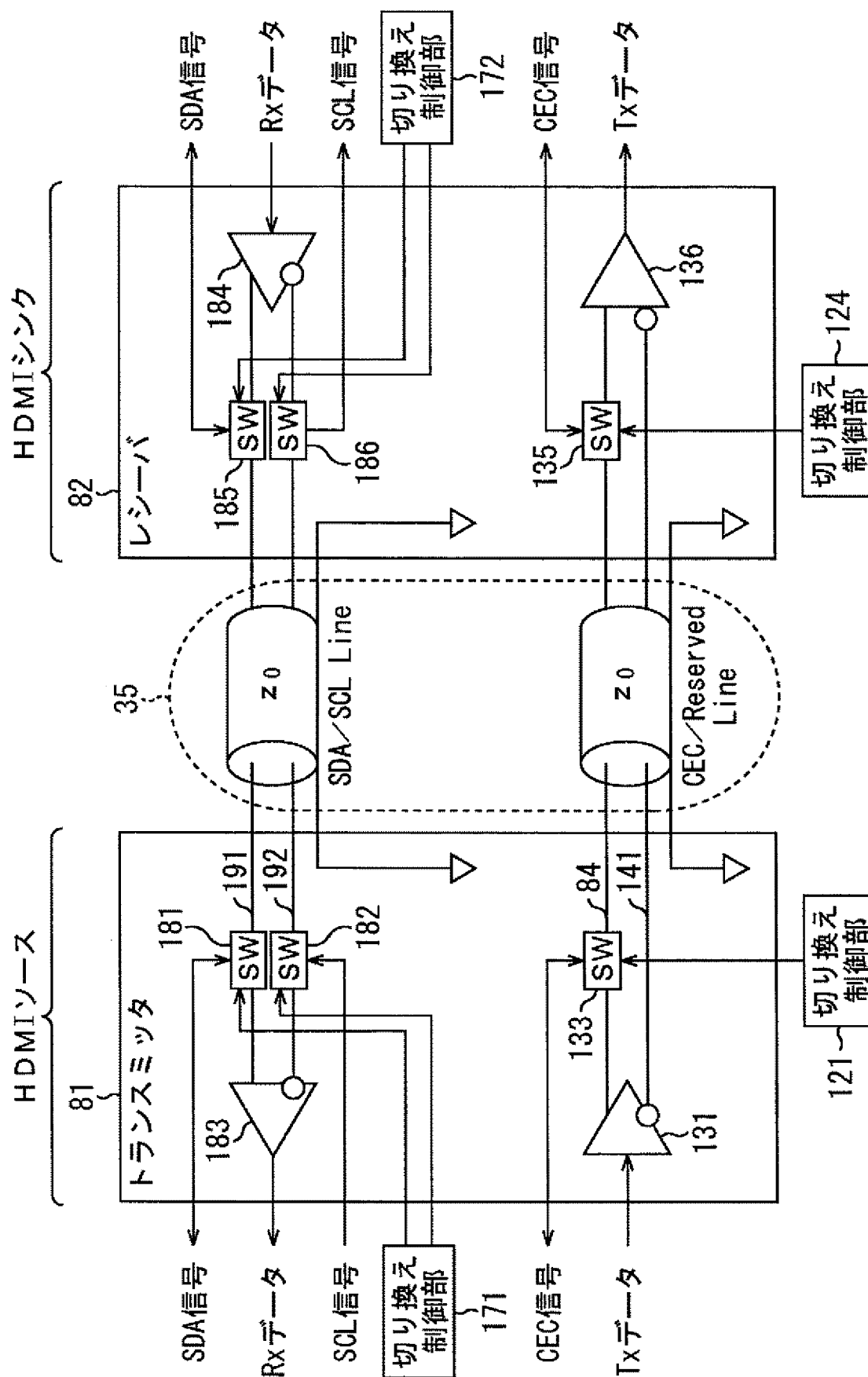
PIN	Signal Assignment
2	TMDS Data2+
4	TMDS Data1 Shield
6	TMDS Data1-
8	TMDS Data0+
10	TMDS Clock Shield
12	TMDS Clock-
14	CEC
16	SDA
18	+5V Power

HDMIピン配列 (Type-Cの場合)

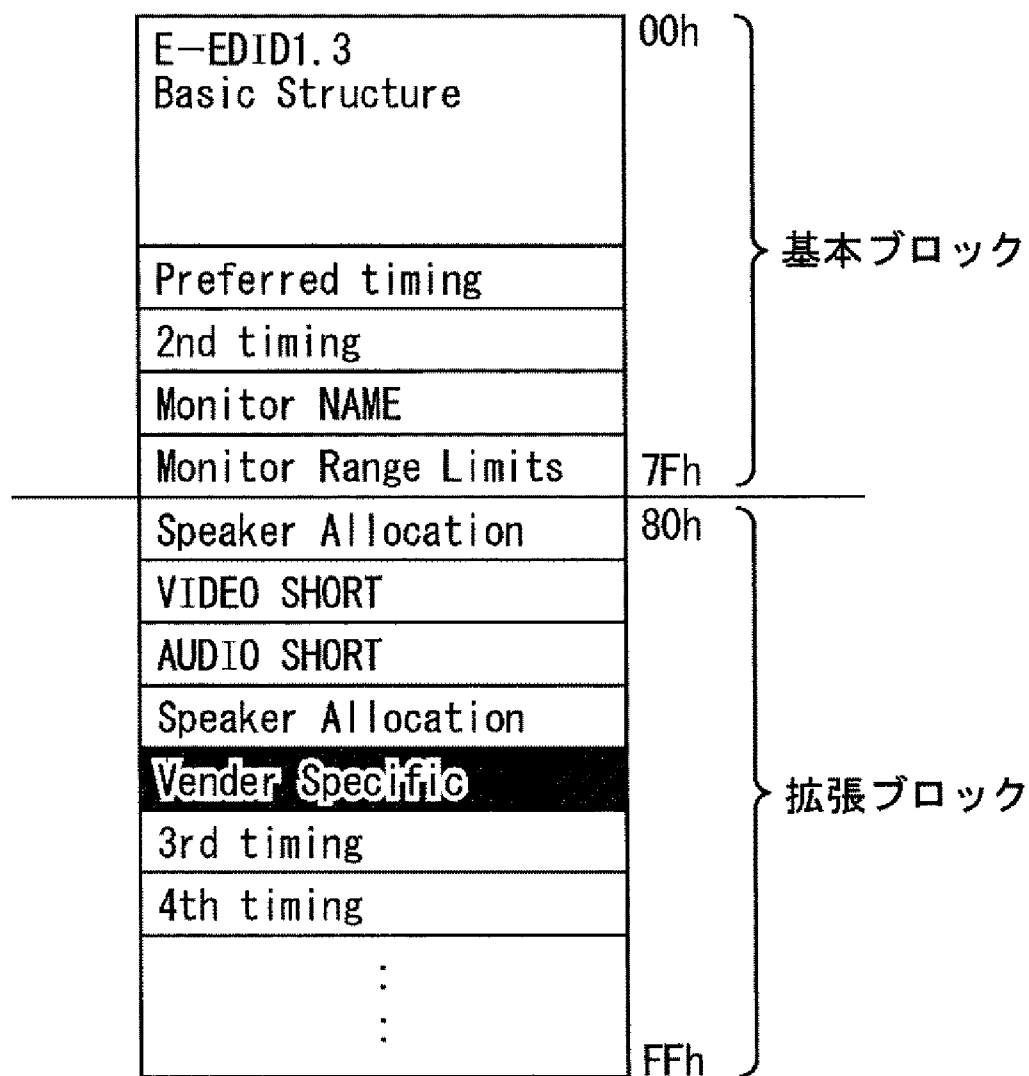
【図6】



[図7]



[図8]



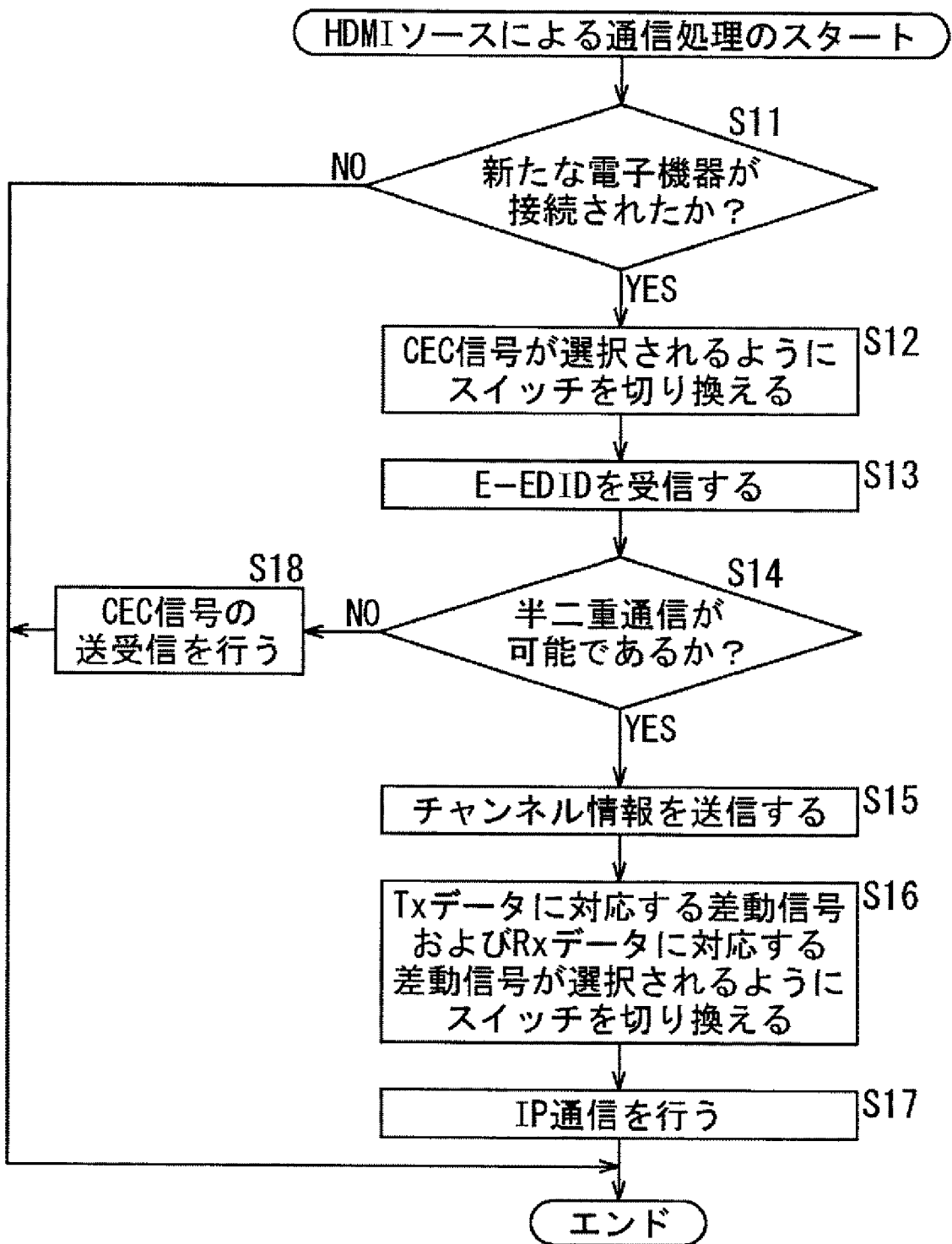
E-EDIDデータ構造

[図9]

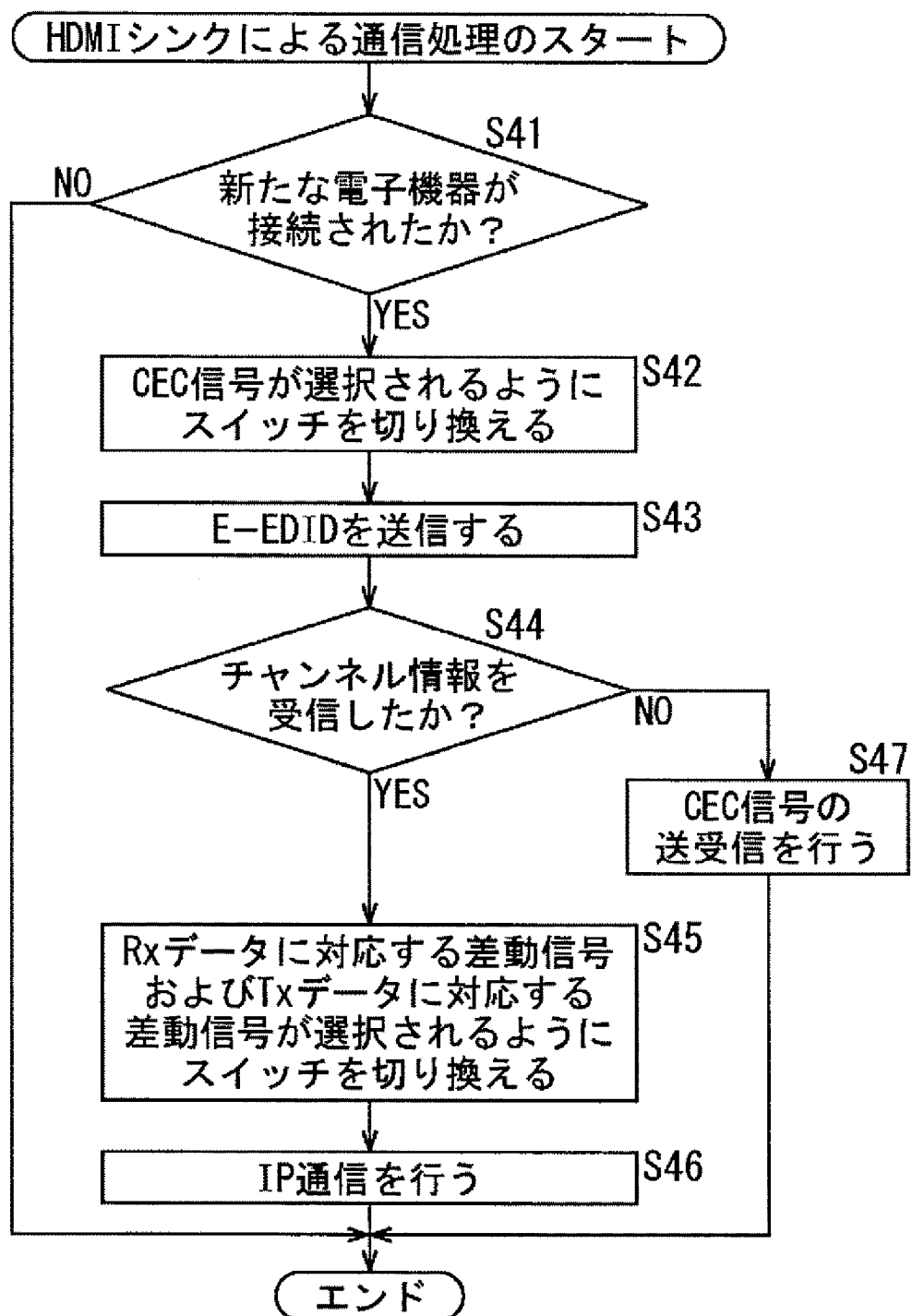
Byte#	7	6	5	4	3	2	1	0
0	Vendor-specific tag code (=3)			Length (=N)				
1...3	24bit IEEE Registration Identifier (0x000C03) LSB first							
4	A			B				
5	C			D				
6	Supports-AI	DC_48bit	DC_36bit	DC_30bit	DC_Y444	Reserved (0)	DVI-Dual	
7	Max_TMDS_Clock							
8	Latency		Full Duplex	Half Duplex	Reserved (0)			
9	Video Latency							
10	Audio Latency							
11	Interlaced Video Latency							
12	Interlaced Audio Latency							
13...N	Reserved (0)							

E-EDID Vendor Specific Data Block構造

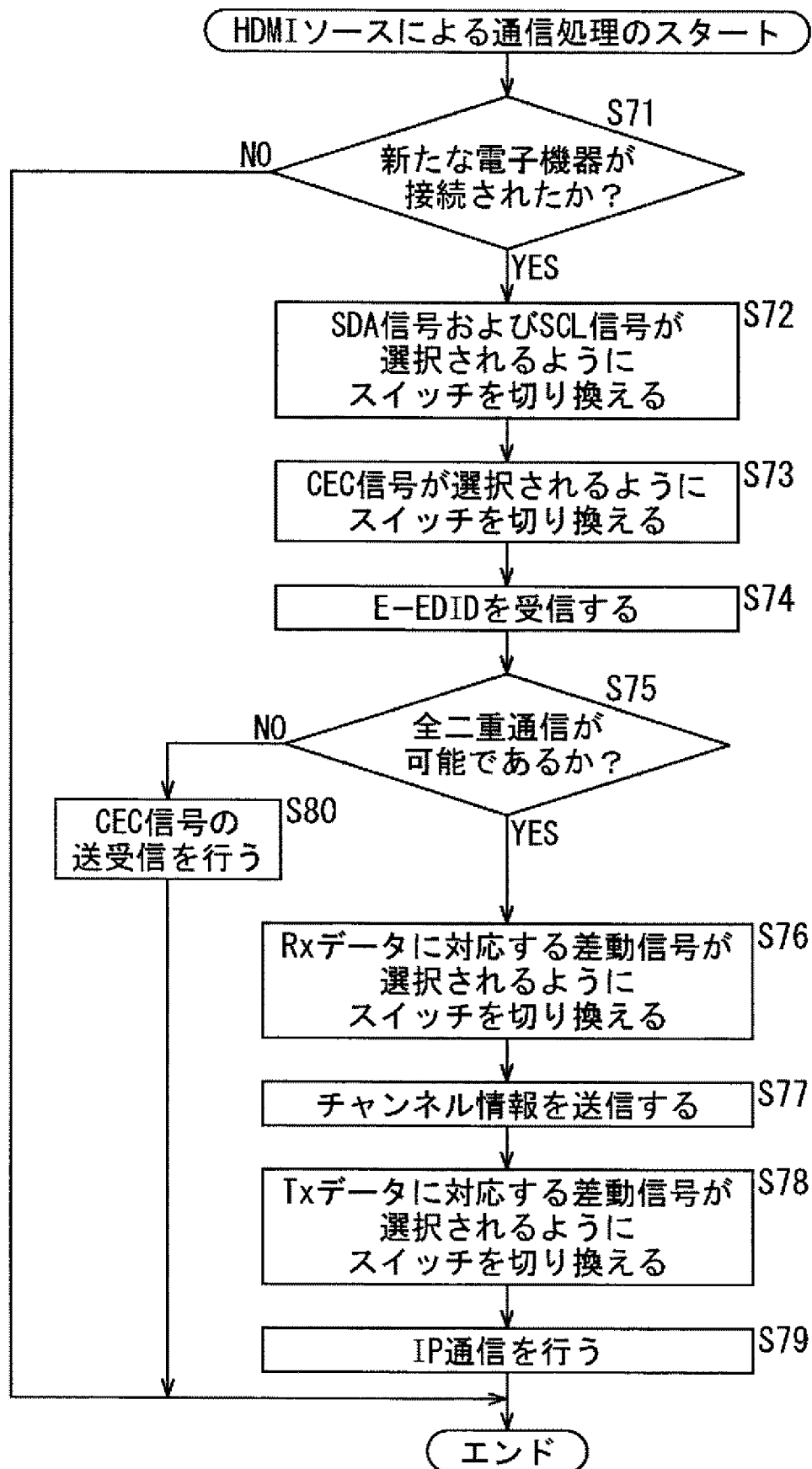
[図10]



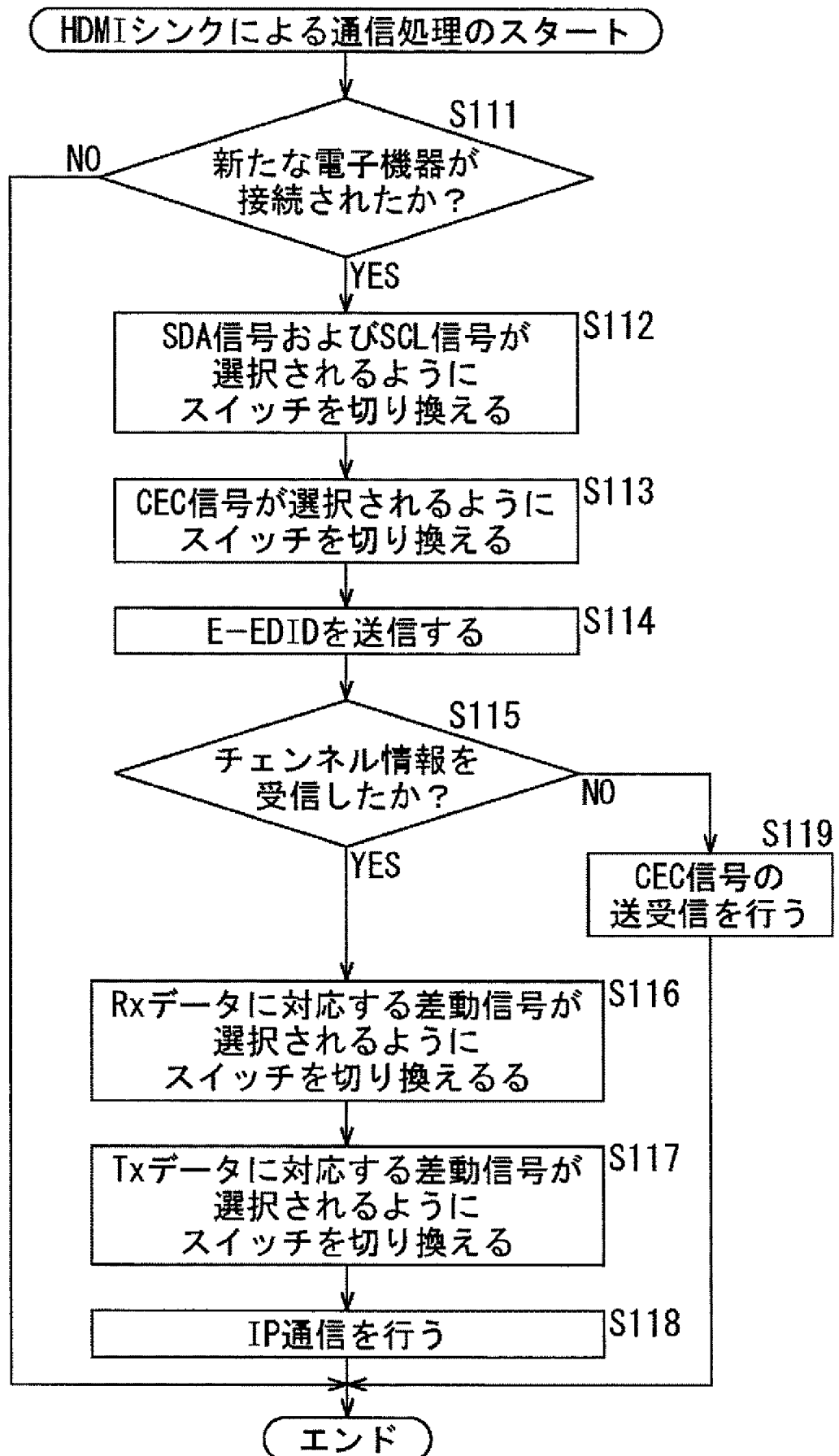
[図11]



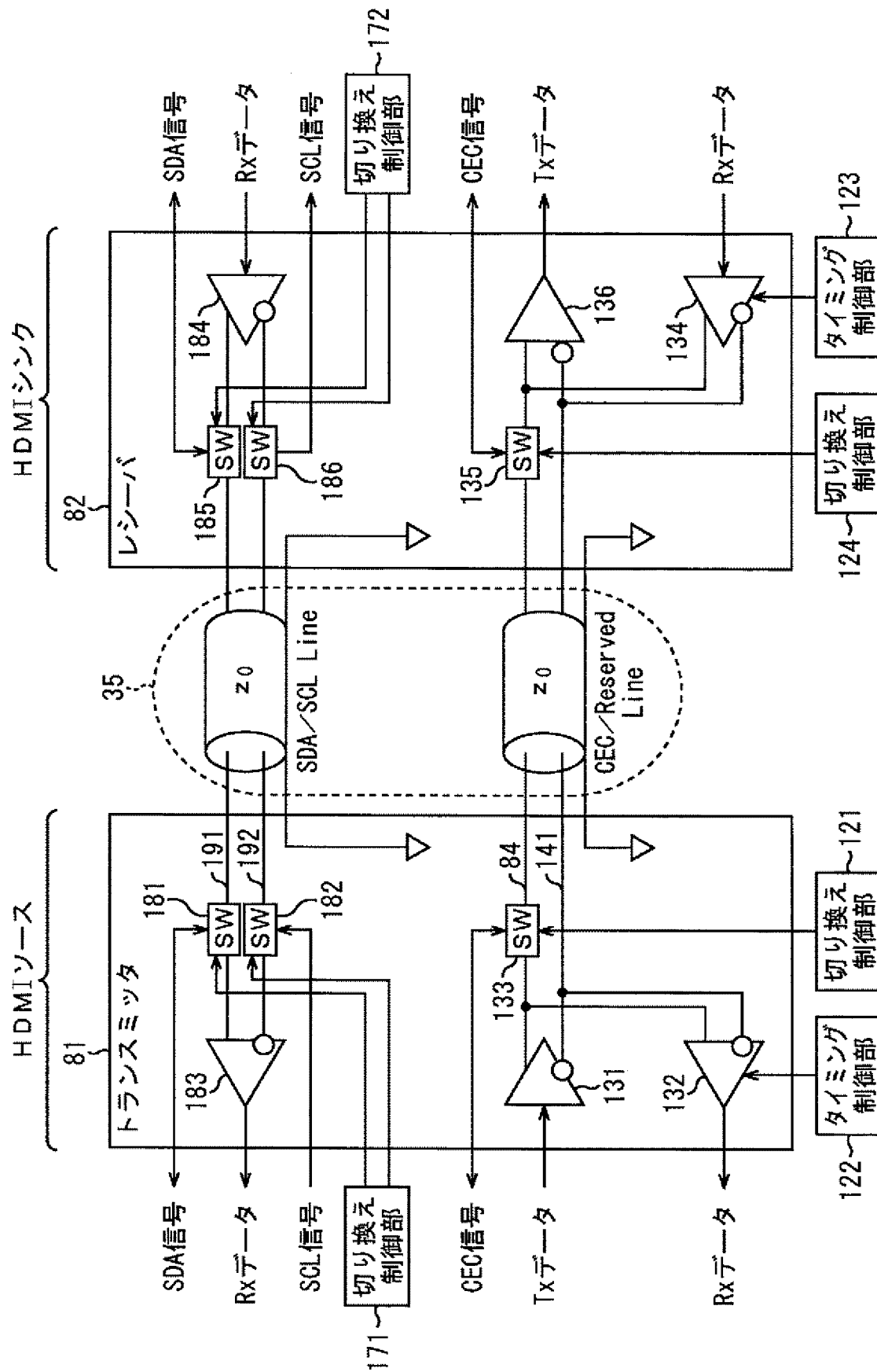
[図12]



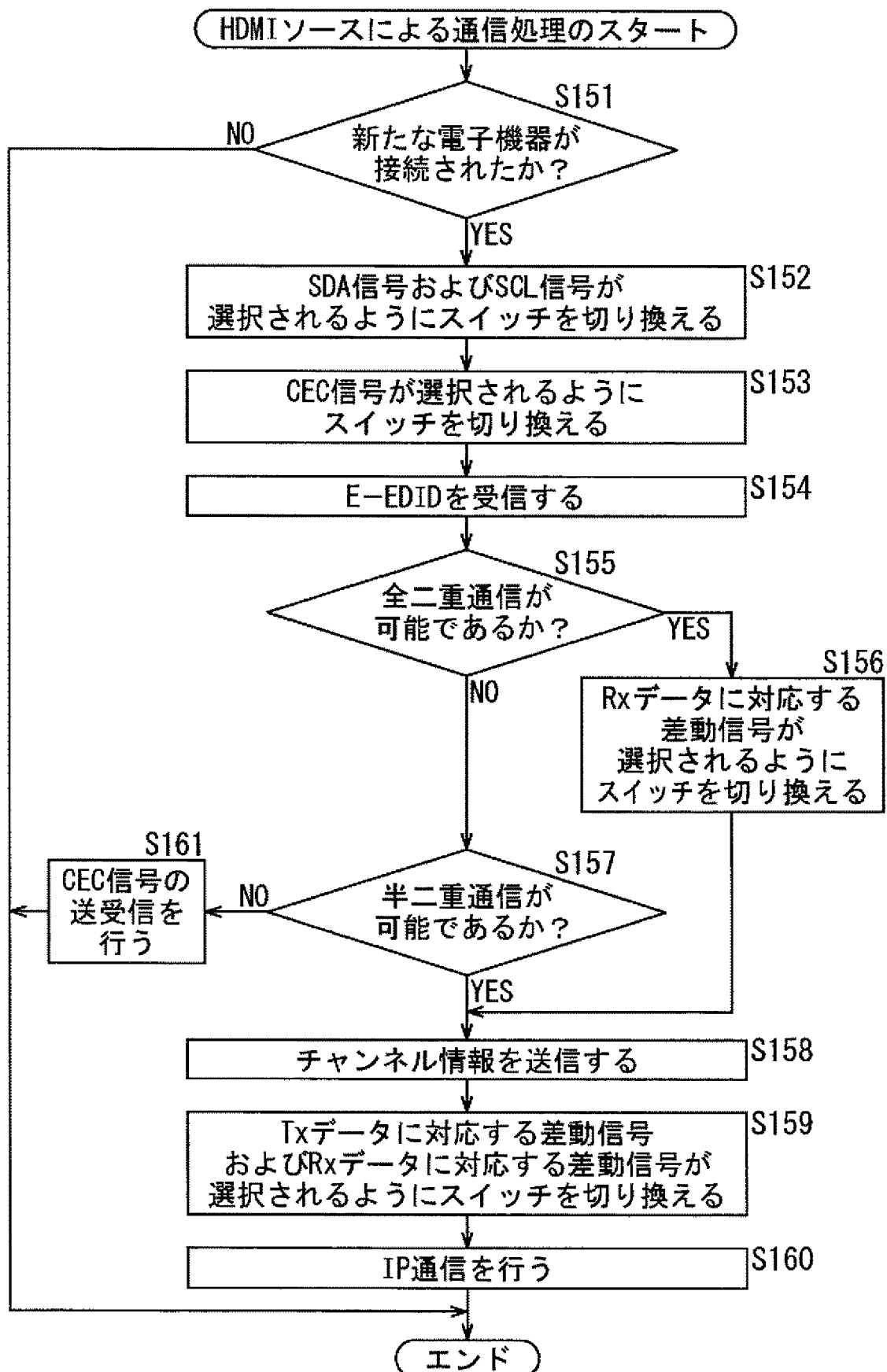
[図13]



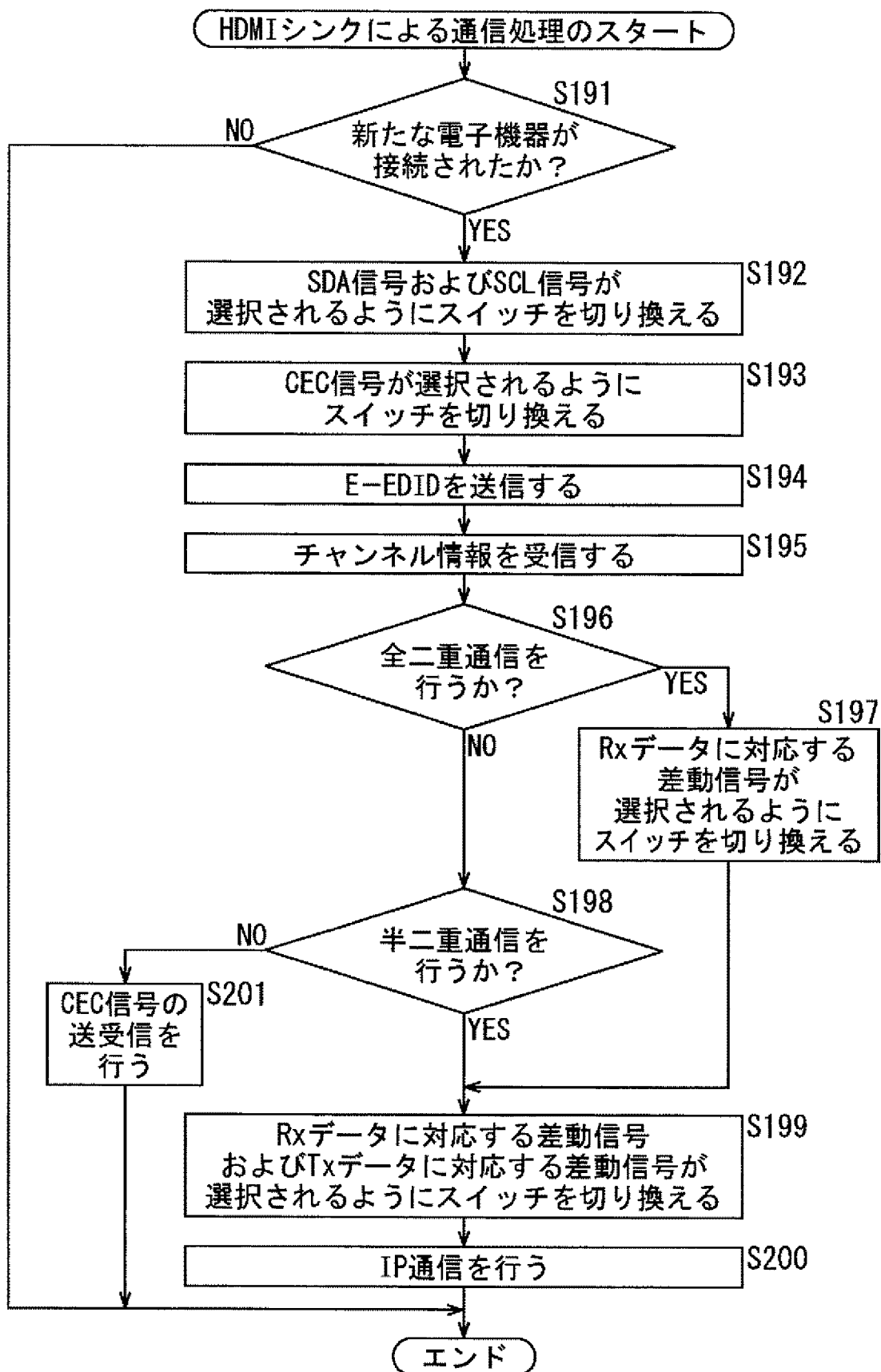
[図14]



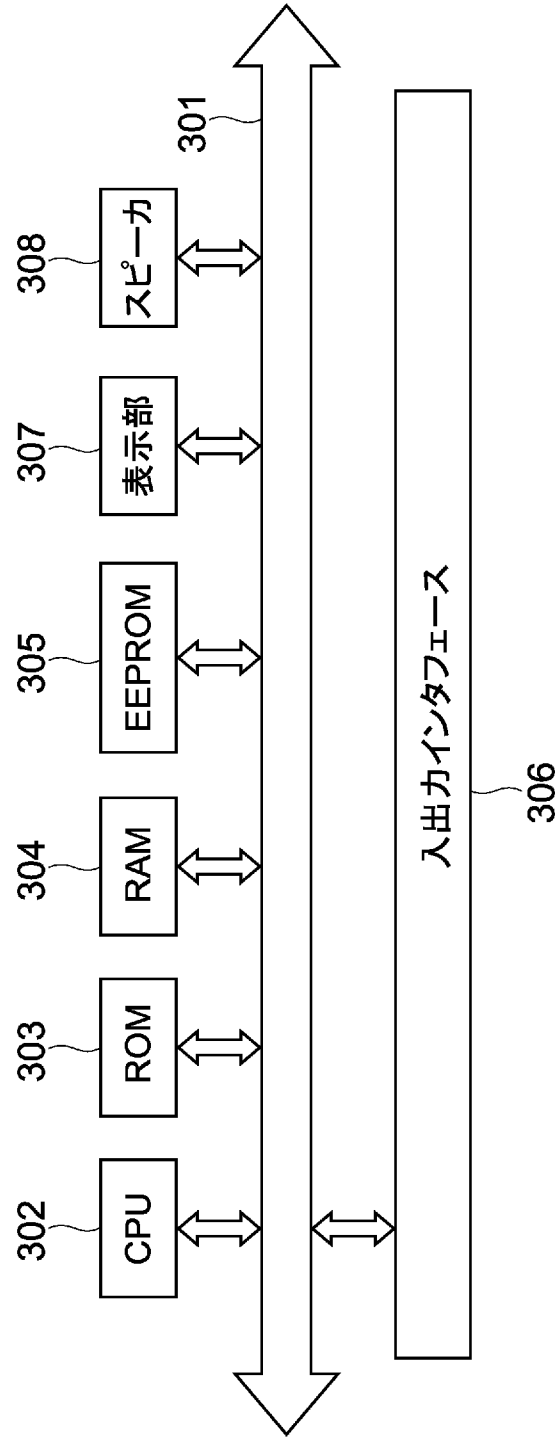
[図15]



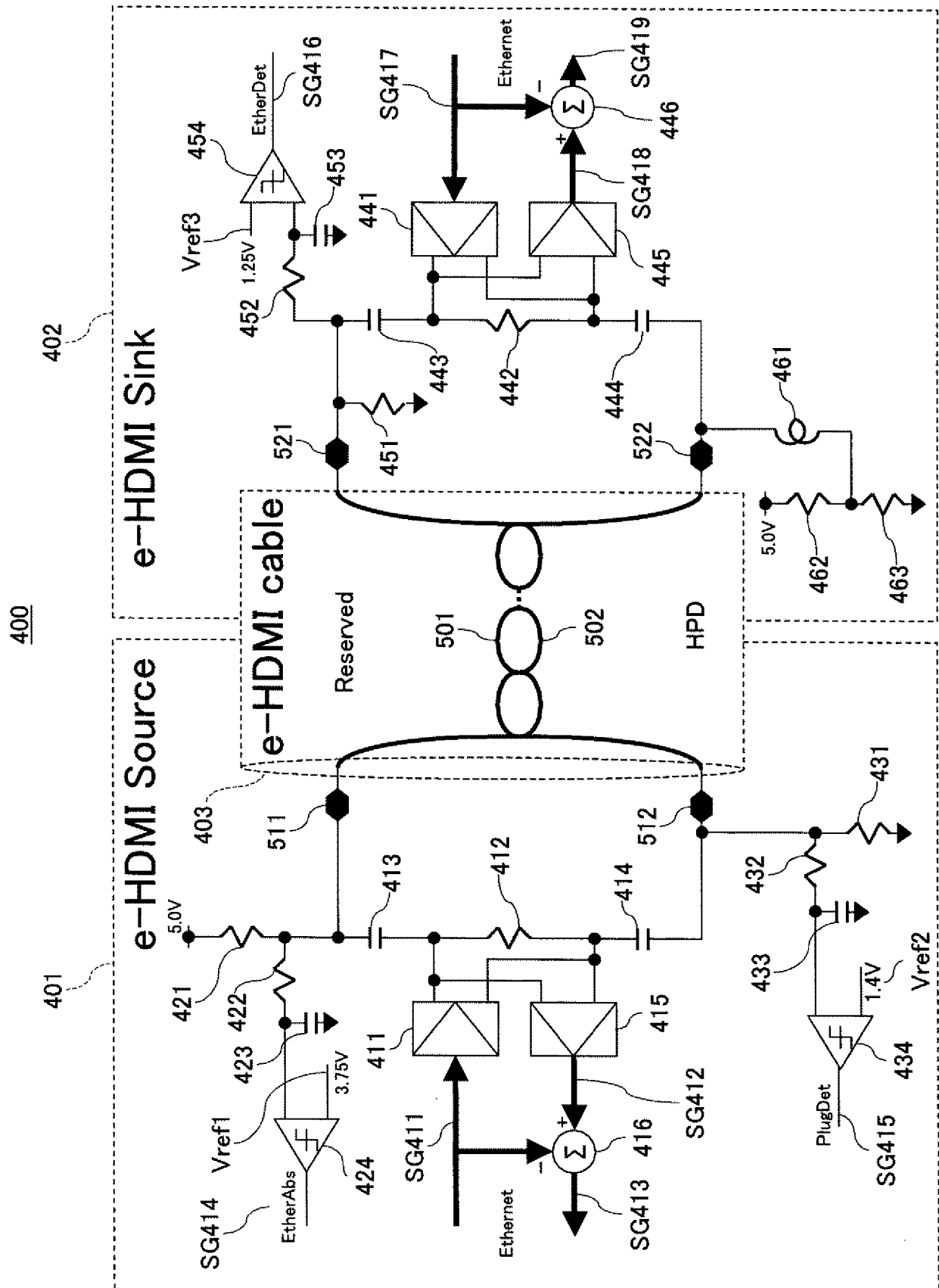
[図16]



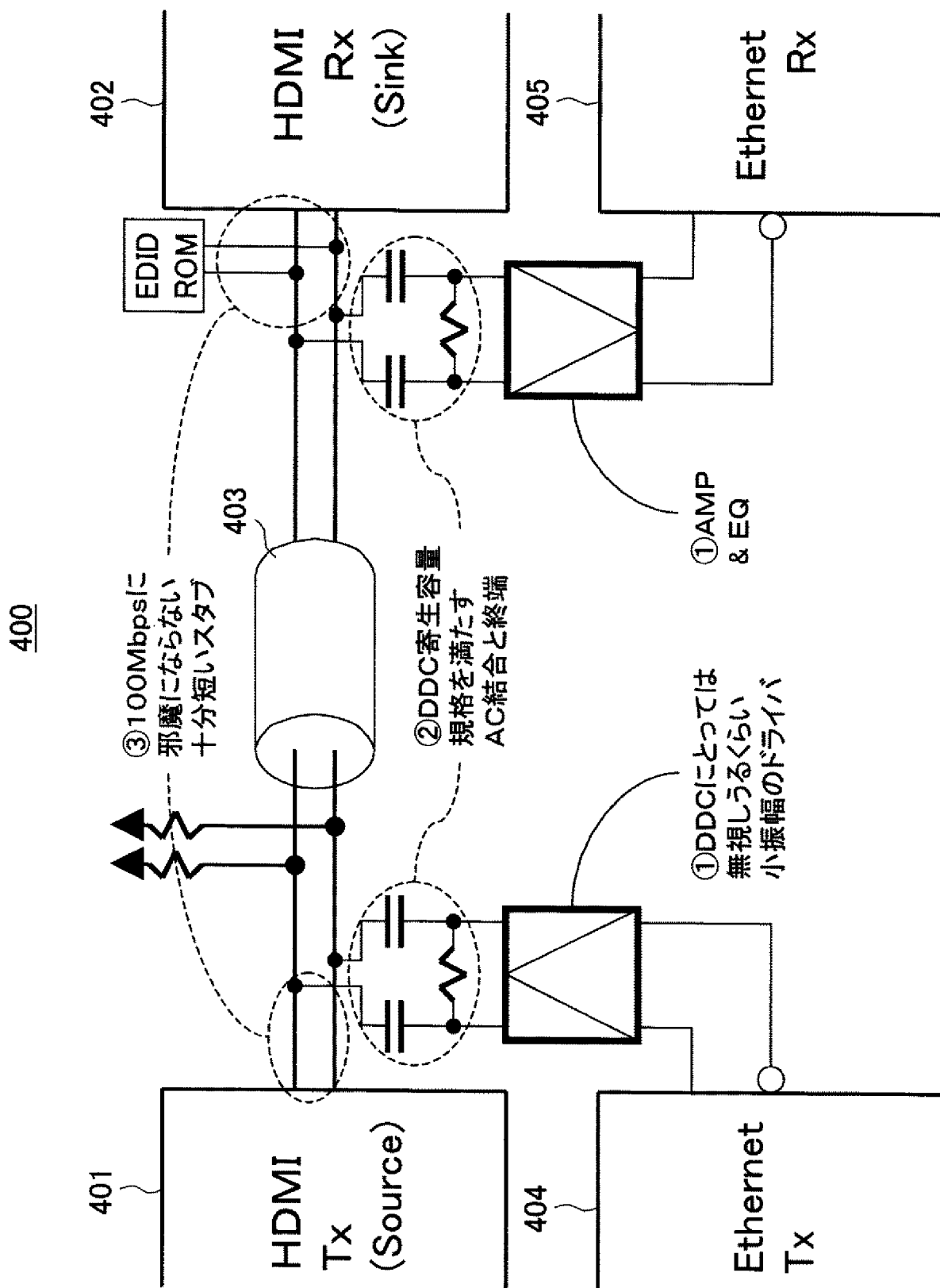
[図17]



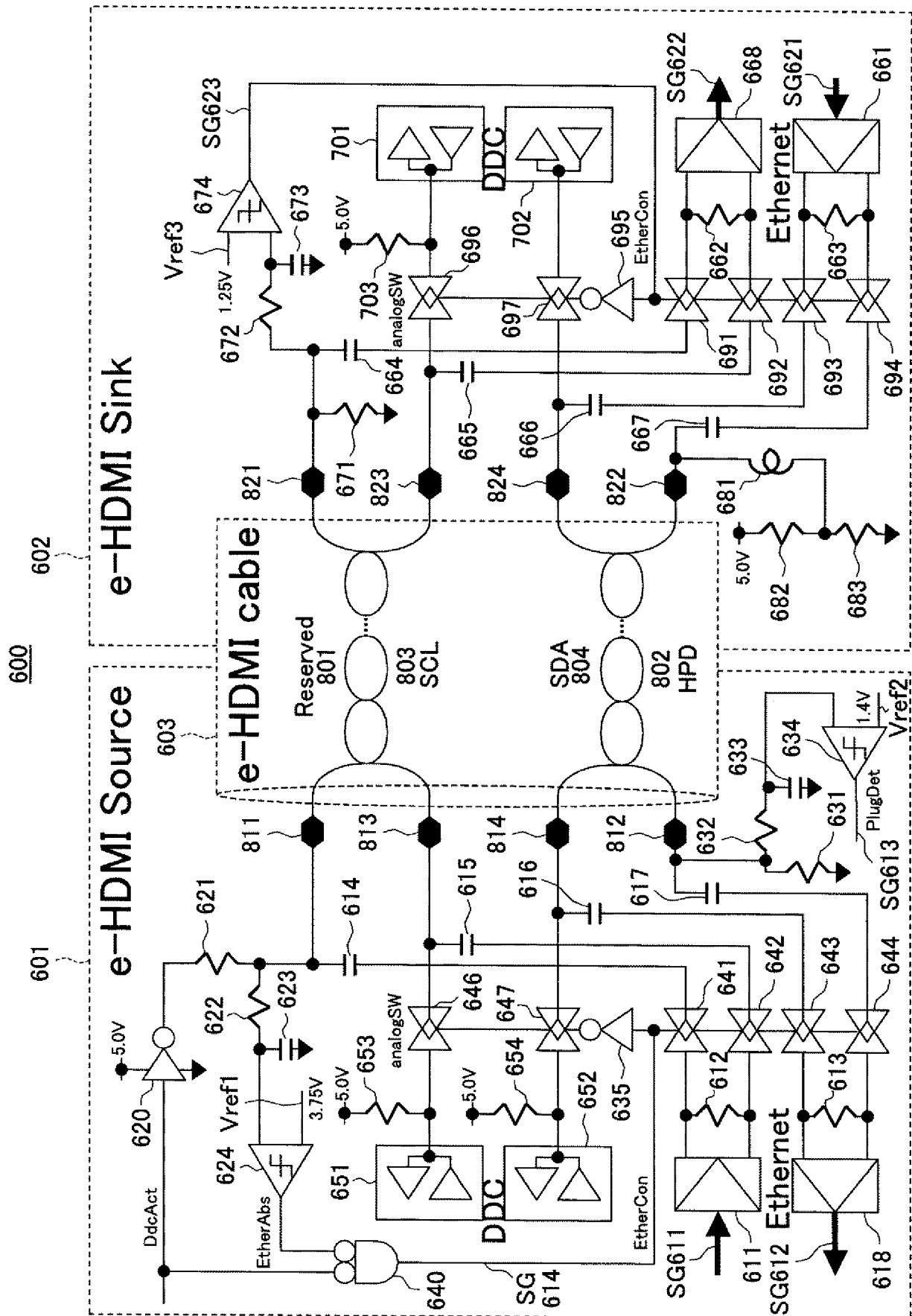
[図] 18



[図19]

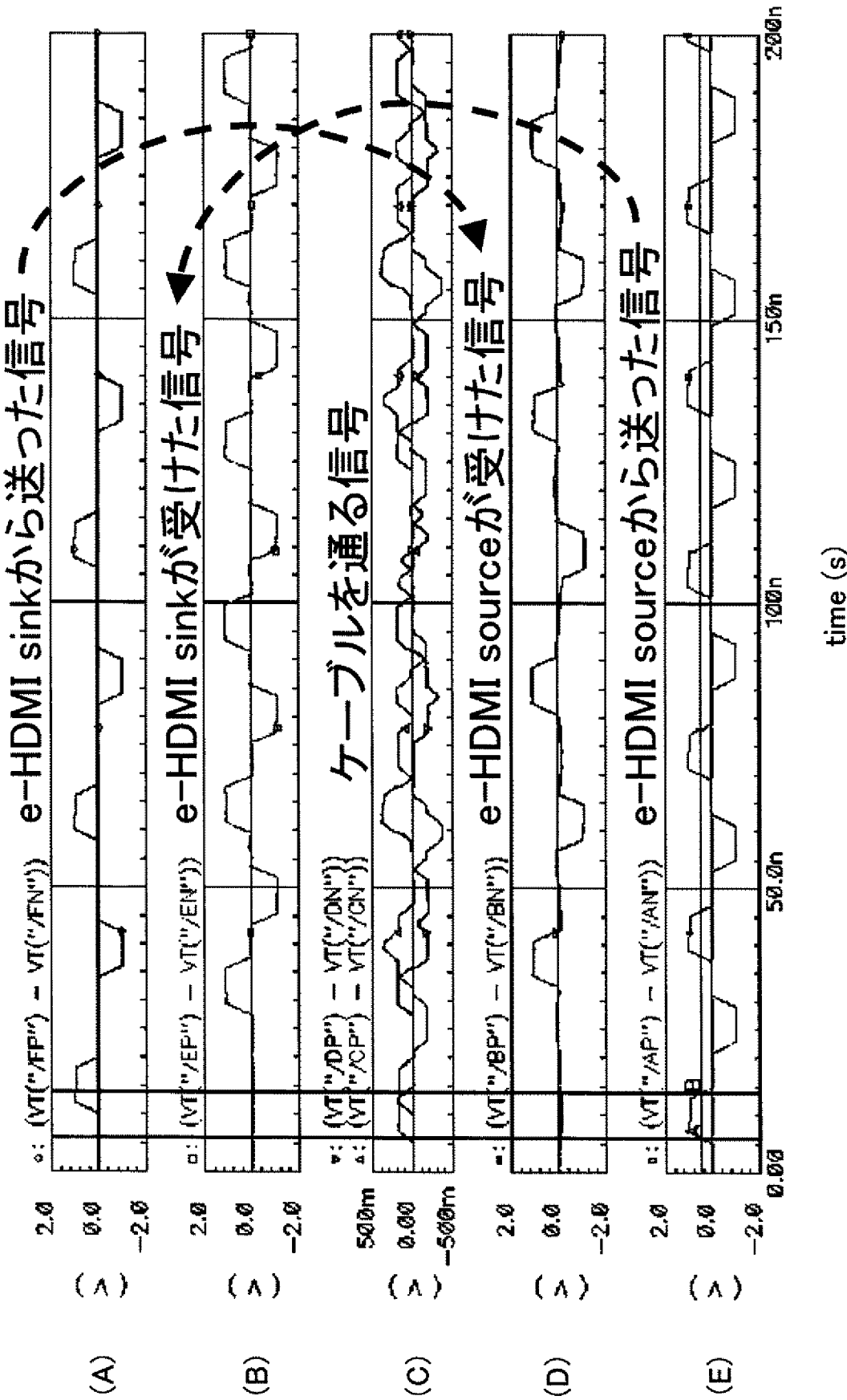


[図20]

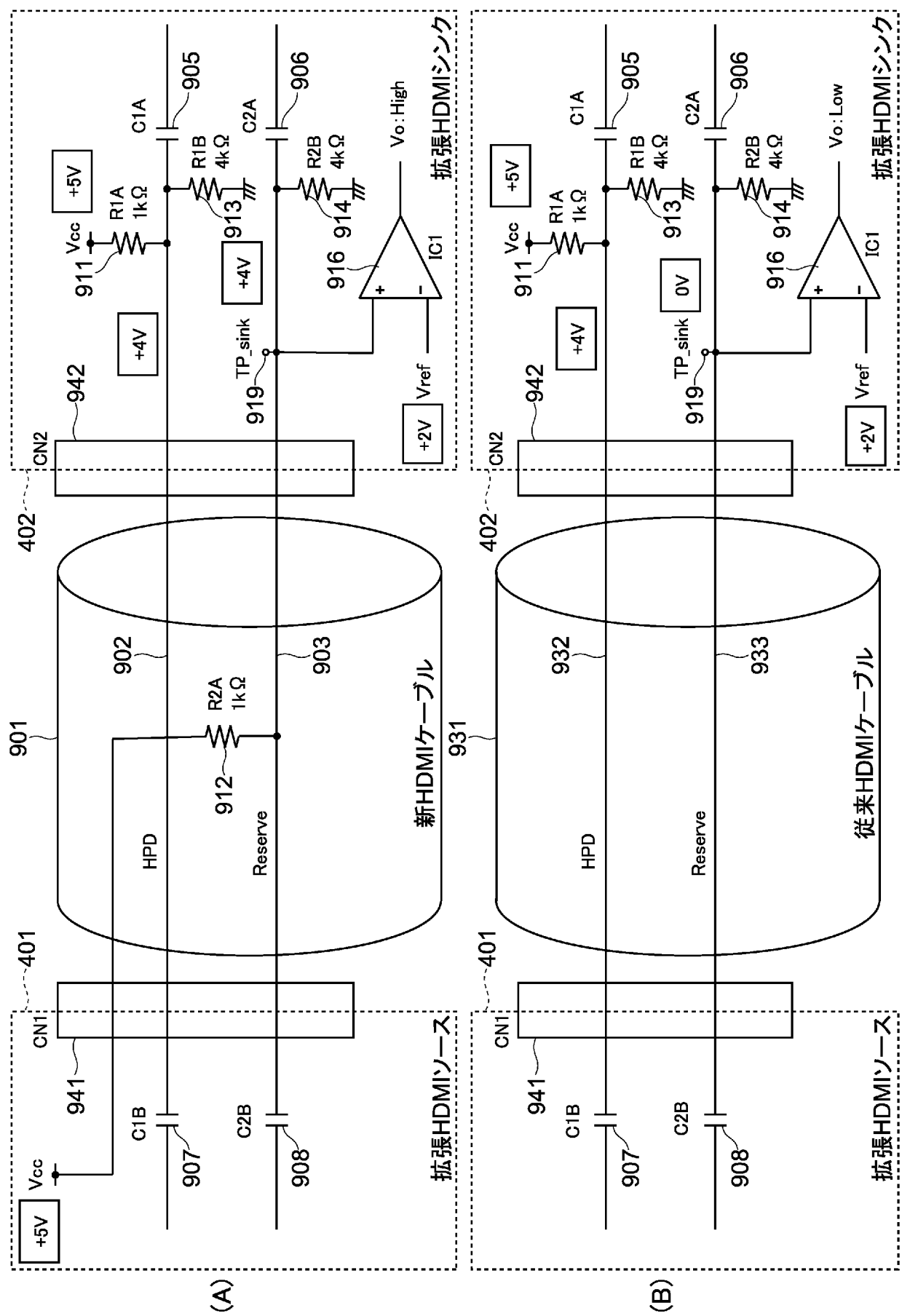


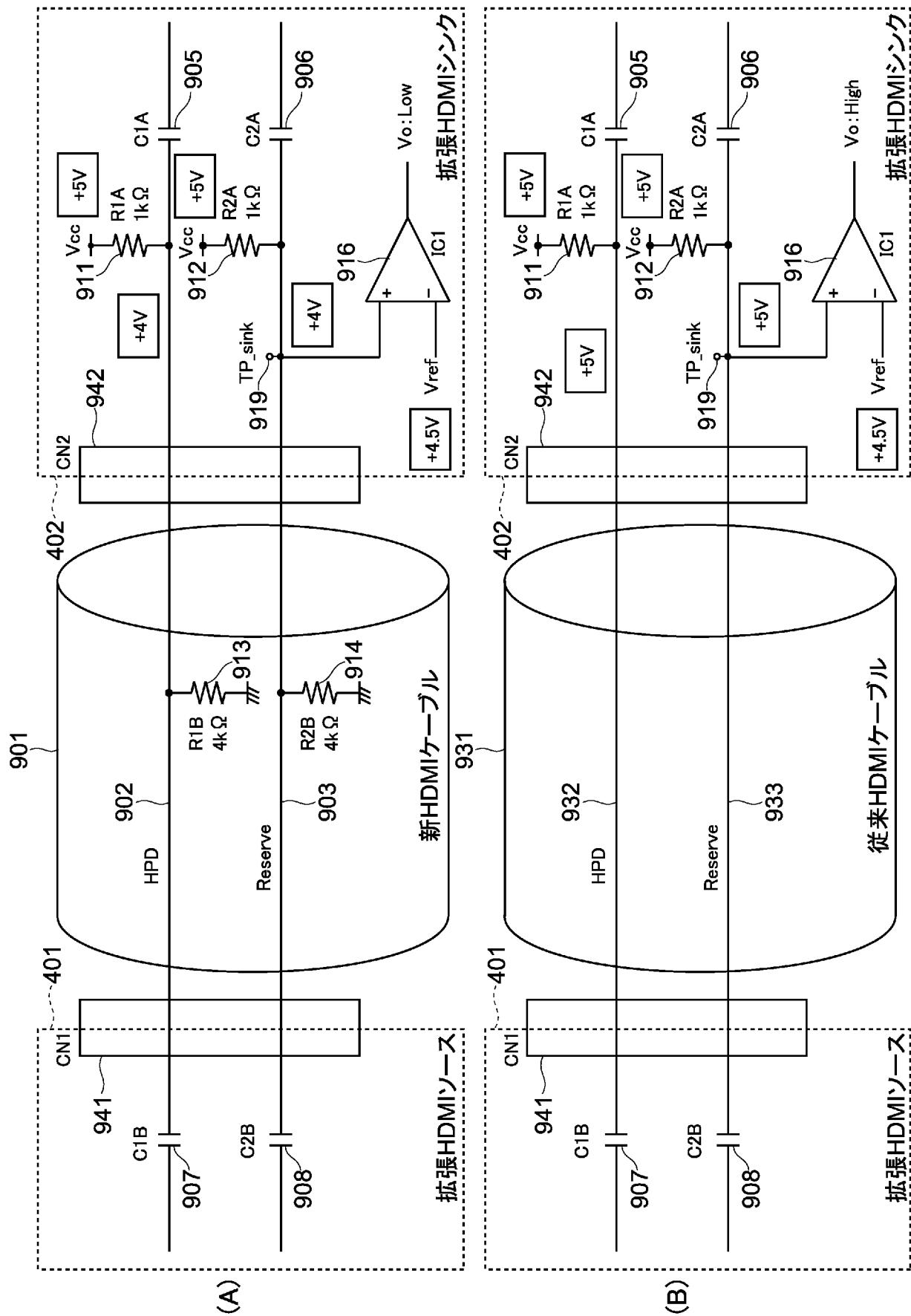
[図21]

$Z_0 = 90$

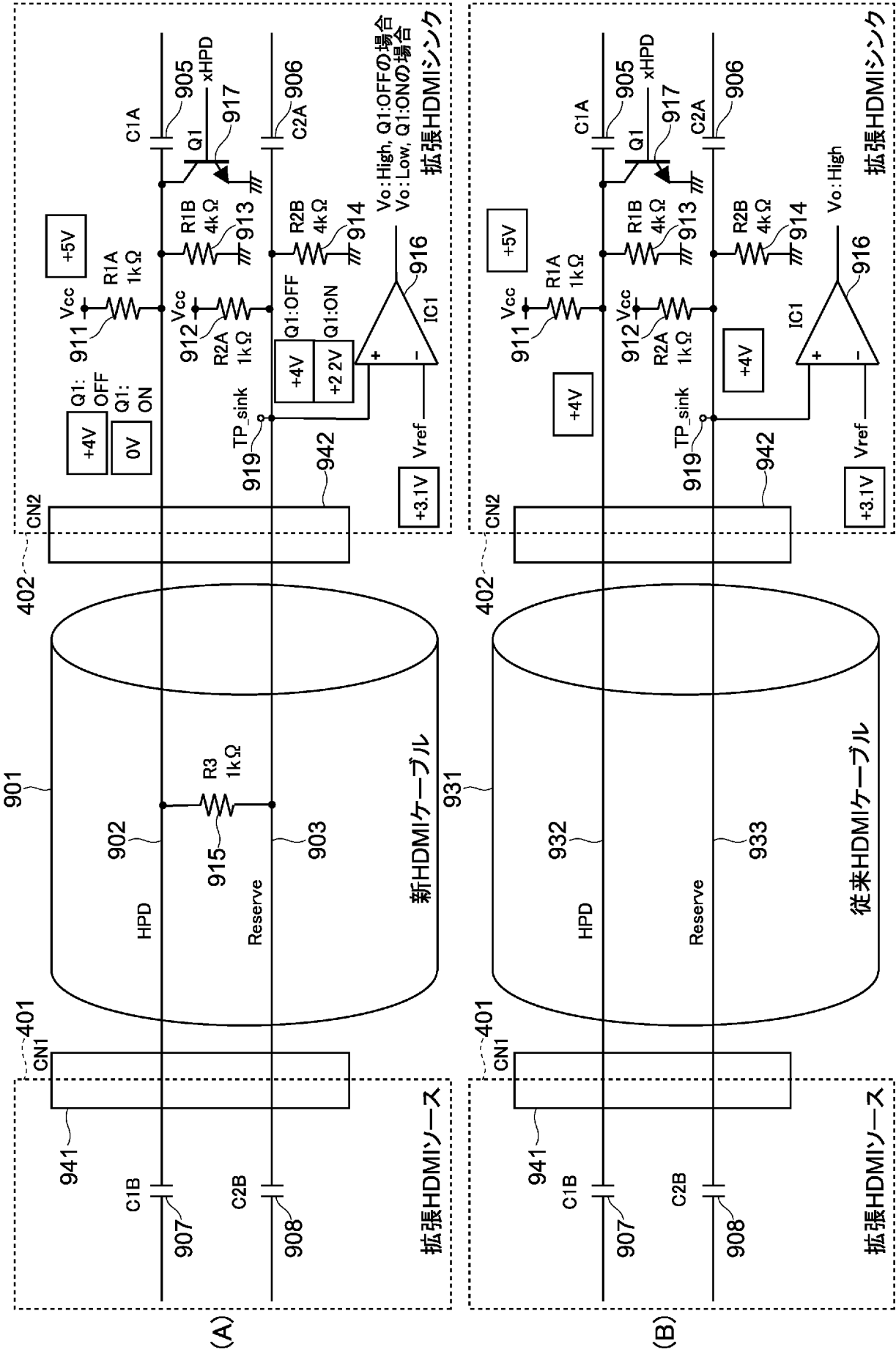


[図22]





[図24]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/071665

A. CLASSIFICATION OF SUBJECT MATTER

G06F1/18(2006.01)i, G06F13/00(2006.01)i, H01B11/02(2006.01)i, H04N5/44(2006.01)i, H04N7/173(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F1/18, G06F13/00, H01B11/02, H04N5/44, H04N7/173

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2006-107292 A (Sharp Corp.), 20 April, 2006 (20.04.06), Par. Nos. [0007] to [0011]; Fig. 6 (Family: none)	7 1-6
A	JP 04-245817 A (Fujitsu Ltd.), 02 September, 1992 (02.09.92), Full text; all drawings (Family: none)	1-6
A	JP 2001-320479 A (NEC Niigata, Ltd.), 16 November, 2001 (16.11.01), Full text; all drawings (Family: none)	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
03 December, 2007 (03.12.07)

Date of mailing of the international search report
11 December, 2007 (11.12.07)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/071665

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 02-206249 A (Sharp Corp.), 16 August, 1990 (16.08.90), Page 3, upper left column, lines 4 to 9; Fig. 7 (Family: none)	7

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G06F1/18(2006.01)i, G06F13/00(2006.01)i, H01B11/02(2006.01)i, H04N5/44(2006.01)i, H04N7/173(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G06F1/18, G06F13/00, H01B11/02, H04N5/44, H04N7/173

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 7 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 7 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 7 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X A	JP 2006-107292 A (シャープ株式会社) 2006.04.20, 段落【0007】 - 【0011】, 【図6】 (ファミリーなし)	7 1 - 6
A	JP 04-245817 A (富士通株式会社) 1992.09.02, 全文, 全図 (ファミリーなし)	1 - 6
A	JP 2001-320479 A (新潟日本電気株式会社) 2001.11.16, 全文, 全図 (ファミリーなし)	1 - 6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 3 . 1 2 . 2 0 0 7

国際調査報告の発送日

1 1 . 1 2 . 2 0 0 7

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

安島 智也

5 E

9 7 4 1

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 2 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 02-206249 A (シャープ株式会社) 1990.08.16, 第3頁上左欄第4行ー同欄第9行, 第7図 (ファミリーなし)	7