

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 19 年 1 月 18 日 (2007.1.18)

【公表番号】特表 2006-504352(P2006-504352A)
 【公表日】平成 18 年 2 月 2 日 (2006.2.2)
 【年通号数】公開・登録公報 2006-005
 【出願番号】特願 2004-548450(P2004-548450)
 【国際特許分類】

H 0 3 L 7/197 (2006.01)

H 0 3 L 7/183 (2006.01)

【F I】

H 0 3 L 7/18 A

H 0 3 L 7/18 B

【手続補正書】

【提出日】平成 18 年 11 月 22 日 (2006.11.22)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

レファレンス信号に基づいて PLL により周波数信号を生成するステップと、
 前記 PLL のフィードバックループ内の分周器を、所定の次数のサブリアス信号を前記 PLL のループ帯域幅外にシフトする値に設定することにより、前記周波数信号からノイズを除去するステップと
 を含み、前記分周器を設定するステップは、
 前記分周器内のスワロカウンタおよびプログラムカウンタのうち少なくとも 1 つを、前記所定の次数の前記サブリアス信号を前記 PLL の前記ループ帯域幅外にシフトする値に調節するステップ
 を含むことを特徴とするノイズ抑制方法。

【請求項 2】

前記ループ帯域幅は、前記 PLL 内のループフィルタのカットオフ周波数によって画定されることを特徴とする請求項 1 に記載の方法。

【請求項 3】

前記ループ帯域幅は、前記 PLL により生成された周波数信号と、前記 PLL 内のループフィルタのカットオフ周波数との間に位置する周波数範囲に対応することを特徴とする請求項 1 に記載の方法。

【請求項 4】

前記ノイズは、
 スワロカウンタおよびプログラムカウンタのうち少なくとも 1 つを、1 次サブリアス信号を前記 PLL の前記ループ帯域幅外にシフトする値に調節することにより除去されることを特徴とする請求項 1 に記載の方法。

【請求項 5】

スワロカウンタおよびプログラムカウンタのうち少なくとも 1 つは、シグマデルタ変調器により設定されることを特徴とする請求項 1 に記載の方法。

【請求項 6】

前記 PLL の前記帯域幅に基づいて、前記シグマデルタ変調器の変調率を計算するステ

ップと、

前記シグマデルタ変調器のために計算された変調率に基づいて、スワロカウンタおよびプログラムカウンタのうち少なくとも1つの値を設定するステップと
をさらに含むことを特徴とする請求項5に記載の方法。

【請求項7】

前記スプリアス信号は、前記PLLの位相・周波数検出器およびチャージポンプのうち少なくとも1つに関係するミスマッチにより生成されることを特徴とする請求項1に記載の方法。

【請求項8】

前記スプリアス信号は、前記PLL内の、チャージポンプおよび位相・周波数検出器のうち少なくとも1つにおけるミスマッチから生成されることを特徴とする請求項1に記載の方法。

【請求項9】

前記チャージポンプ内のミスマッチは、UP電源とDOWN電源との間のミスマッチを含むことを特徴とする請求項8に記載の方法。

【請求項10】

前記スプリアス信号は、前記位相・周波数検出器内のUP信号パスとDOWN信号パスとの間のミスマッチにより生成されることを特徴とする請求項8に記載の方法。

【請求項11】

前記分周器の前記値は、前記スプリアス信号を除去するためのシグマデルタ変調器の変調率に基づいて設定されることを特徴とする請求項1に記載の方法。

【請求項12】

前記レファレンス信号を、前記PLLの位相・周波数検出器への入力のための分数値(fractional fixed value)にシフトするステップであって、前記分数値は、前記所定の次数の前記スプリアス信号をさらにシフトするステップをさらに含むことを特徴とする請求項1に記載の方法。

【請求項13】

前記スワロカウンタおよびプログラムカウンタは共に、前記所定の次数の前記スプリアス信号を、前記PLLのループ帯域幅外にシフトするように調節されていることを特徴とする請求項1に記載の方法。

【請求項14】

前記スワロカウンタおよびプログラムカウンタの値は、シグマデルタ変調器の変調率に基づいて制御され、それにより前記所定の次数の前記スプリアス信号を前記PLLの前記ループ帯域幅外にシフトする値が生成されることを特徴とする請求項13に記載の方法。

【請求項15】

前記PLLの周波数(f_{vco})は、次式

【数1】

$$f_{vco} = \left(\frac{f_{ref}}{R} \right) \left((K \cdot P + S) + \left(\frac{N_{\Sigma\Delta}}{D_{\Sigma\Delta}} \right) \right)$$

に従って生成され、 f_{ref} は前記レファレンス信号であり、Rはレファレンス分周器の値であり、Pは前記プログラムカウンタの値であり、Sは前記スワロカウンタの値であり、 $N_{\Sigma\Delta}$ および $D_{\Sigma\Delta}$ は、前記シグマデルタ変調器の変調率であり、Kは前記パルススワロ分周器内のプリスケアラの値であることを特徴とする請求項14に記載の方法。

【請求項16】

前記PLLへの前記レファレンス信号入力を変調するステップをさらに含むことを特徴とする請求項14に記載の方法。

【請求項17】

前記PLLの周波数(f_{vco})は、次式

【数 2】

$$f_{vco} = \left(\frac{f_{ref}}{R} \right) \left(\frac{N_{mod}}{D_{mod}} \right) \left((K \cdot P + S) + \left(\frac{N_{\Sigma\Delta}}{D_{\Sigma\Delta}} \right) \right)$$

に従って生成され、 f_{ref} は前記レファレンス信号であり、 R はレファレンス分周器の値であり、 N_{mod} および D_{mod} は前記レファレンス信号の変調率を定義し、 P は前記プログラムカウンタの値であり、 S は前記スワロカウンタの値であり、 $N_{\Sigma\Delta}$ および $D_{\Sigma\Delta}$ は、前記シグマデルタ変調器の変調率であり、 K は前記パルススワロ分周器内のプリスケアラの値であることを特徴とする請求項 16 に記載の方法。

【請求項 18】

前記変調されたレファレンス信号を、前記変調されたレファレンス信号の調波 (harmonics) と変調されていない参照信号の調波とが一致しない限り、前記 PLL の比較信号として用いるステップをさらに含むことを特徴とする請求項 16 に記載の方法。

【請求項 19】

レファレンス信号に基づいて周波数信号を生成する PLL と、

所定の次数のスプリアス信号を、前記 PLL のループ帯域幅外にシフトするノイズサプレッサであって、前記 PLL のフィードバックループ内の分周器と、前記所定の次数のスプリアス信号を前記 PLL のループ帯域幅外にシフトする値に設定するコントローラとを備えるノイズサプレッサと

を備え、
前記分周器は、スワロカウンタおよびプログラムカウンタを備え、前記スワロカウンタおよびプログラムカウンタの値は、シグマデルタ変調器の変調率に基づいて制御され、それにより前記所定の次数のスプリアス信号を前記 PLL のループ帯域幅外にシフトする値が生成されることを特徴とする周波数ジェネレータ。

【請求項 20】

前記 PLL は、ループフィルタを備え、前記ループ帯域幅は、前記ループフィルタのカットオフ周波数により画定されることを特徴とする請求項 19 に記載の周波数ジェネレータ。

【請求項 21】

前記 PLL は、ループフィルタを備え、前記ループ帯域幅は、前記 PLL により生成される周波数信号と前記ループフィルタのカットオフ周波数との間に位置する周波数範囲に対応することを特徴とする請求項 19 に記載の周波数ジェネレータ。

【請求項 22】

前記スワロカウンタおよびプログラムカウンタの値は、一次スプリアス信号を前記 PLL のループ帯域幅外にシフトするように制御されていることを特徴とする請求項 19 に記載の周波数ジェネレータ。

【請求項 23】

前記 PLL は、次式に従って周波数信号 (f_{vco}) を生成し、

【数 3】

$$f_{vco} = \left(\frac{f_{ref}}{R} \right) \left((K \cdot P + S) + \left(\frac{N_{\Sigma\Delta}}{D_{\Sigma\Delta}} \right) \right)$$

f_{ref} は前記レファレンス信号であり、 R はレファレンス分周器の値であり、 P は前記プログラムカウンタの値であり、 S は前記スワロカウンタの値であり、 $N_{\Sigma\Delta}$ および $D_{\Sigma\Delta}$ は、前記シグマデルタ変調器の変調率であり、 K は前記パルススワロ分周器内のプリスケアラの値であることを特徴とする請求項 19 に記載の周波数ジェネレータ。

【請求項 24】

前記 PLL への前記レファレンス信号入力を変調するステップ
をさらに含むことを特徴とする請求項 19 に記載の周波数ジェネレータ。

【請求項 25】

前記 PLL は、次式に従って周波数信号を生成し、

【数 4】

$$f_{VCO} = \left(\frac{f_{ref}}{R} \right) \left(\frac{N_{mod}}{D_{mod}} \right) \left((K \cdot P + S) + \left(\frac{N_{\Sigma\Delta}}{D_{\Sigma\Delta}} \right) \right)$$

f_{ref} は前記レファレンス信号であり、 R はレファレンス分周器の値であり、 N_{mod} および D_{mod} は前記レファレンス信号の変調率を定義し、 P は前記プログラムカウンタの値であり、 S は前記スワロカウンタの値であり、 $N_{\Sigma\Delta}$ および $D_{\Sigma\Delta}$ は、前記シグマデルタ変調器の変調率であり、 K は前記パルススワロ分周器内のプリスケアラの値であることを特徴とする請求項 24 に記載の周波数ジェネレータ。

【請求項 26】

前記変調されたレファレンス信号を、前記変調されたレファレンス信号の調波 (harmonics) と変調されていない参照信号の調波とが一致しない限り、前記 PLL の比較信号として用いることを特徴とする請求項 24 に記載の周波数ジェネレータ。

【請求項 27】

前記スプリアス信号は、前記 PLL の位相・周波数検出器およびチャージポンプのうち少なくとも一方に関係するミスマッチにより生成されることを特徴とする請求項 24 に記載の周波数ジェネレータ。

【請求項 28】

前記レファレンス信号を前記 PLL の位相・周波数検出器への入力のための分数値にシフトする周波数シフタであって、前記分数値は、前記所定の次数の前記スプリアス信号をさらにシフトする周波数シフタ

をさらに備えることを特徴とする請求項 19 に記載の周波数ジェネレータ。

【請求項 29】

PLL を制御するシステムであって、

前記 PLL からの周波数信号出力を分周する分周器と、

所定の次数のスプリアスノイズ信号を前記 PLL のループ帯域幅外にシフトする値に前記分周器を設定するコントローラであって、前記分周器は、スワロカウンタおよびプログラムカウンタを備えるコントローラとを備え、

前記スワロカウンタおよびプログラムカウンタの値は、シグマデルタ変調器の変調率に基づいて制御され、それにより前記所定の次数の前記スプリアス信号を前記 PLL の前記ループ帯域幅外にシフトする値が生成されることを特徴とするシステム。

【請求項 30】

前記ループ帯域幅は、前記 PLL のループフィルタのカットオフ周波数により画定されることを特徴とする請求項 29 に記載のシステム。

【請求項 31】

前記ループ帯域幅は、前記周波数信号と、前記 PLL 内のループフィルタのカットオフ周波数との間に位置する周波数範囲に対応することを特徴とする請求項 29 に記載のシステム。

【請求項 32】

前記スワロカウンタおよびプログラムカウンタの値は、前記 PLL の前記ループ帯域幅外に一次スプリアス信号をシフトすることを特徴とする請求項 29 に記載のシステム。

【請求項 33】

前記コントローラは、前記 PLL を制御し、次式

【数 5】

$$f_{VCO} = \left(\frac{f_{ref}}{R} \right) \left((K \cdot P + S) + \left(\frac{N_{\Sigma\Delta}}{D_{\Sigma\Delta}} \right) \right)$$

に従った出力周波数信号を生成し、 f_{ref} は前記レファレンス信号であり、 R はレファ

レンス分周器の値であり、Pは前記プログラムカウンタの値であり、Sは前記スワロカウンタの値であり、 $N_{\Sigma \Delta}$ および $D_{\Sigma \Delta}$ は、前記シグマデルタ変調器の変調率であり、Kは前記パルススワロ分周器内のプリスケアラの値であることを特徴とする請求項29に記載のシステム。

【請求項34】

前記コントローラは、前記PLLのレファレンス信号を変調する変調器を備えることを特徴とする請求項29に記載のシステム。

【請求項35】

前記コントローラは、前記PLLを制御し、次式

【数6】

$$f_{VCO} = \left(\frac{f_{ref}}{R} \right) \left(\frac{N_{mod}}{D_{mod}} \right) \left((K \cdot P + S) + \left(\frac{N_{\Sigma \Delta}}{D_{\Sigma \Delta}} \right) \right)$$

に従った出力周波数信号を生成し、 f_{ref} は前記レファレンス信号であり、Rはレファレンス分周器の値であり、 N_{mod} および D_{mod} は前記レファレンス信号の変調率を定義し、Pは前記プログラムカウンタの値であり、Sは前記スワロカウンタの値であり、 $N_{\Sigma \Delta}$ および $D_{\Sigma \Delta}$ は、前記シグマデルタ変調器の変調率であり、Kは前記パルススワロ分周器内のプリスケアラの値であることを特徴とする請求項34に記載のシステム。

【請求項36】

前記変調されたレファレンス信号を、前記変調されたレファレンス信号の調波(harmonics)と変調されてないレファレンス信号の調波とが一致しない限り、前記PLLの比較信号として用いることを特徴とする請求項34に記載のシステム。

【請求項37】

前記スプリアス信号は、前記PLLの位相・周波数検出器およびチャージポンプのうち少なくとも1つに関係するミスマッチにより生成されることを特徴とする請求項29に記載のシステム。

【請求項38】

レファレンス信号に基づいてPLLにより周波数信号を生成するステップと、

前記PLLのフィードバックループ内の分周器を、所定の次数のスプリアス信号を前記PLLのループ帯域幅外にシフトする値に設定することにより、前記周波数信号からノイズを除去するステップであって、前記分周器は、スワロカウンタおよびプログラムカウンタを備えるパルススワロ分周器であり、前記スワロカウンタおよびプログラムカウンタのうち少なくとも1つの値は、シグマデルタ変調器の変調率に基づいて制御されるステップと

を含むことを特徴とするノイズ抑制方法。

【請求項39】

前記変調率の分子($N_{\Sigma \Delta}$)は、前記変調率の分母($D_{\Sigma \Delta}$)の少なくとも50%であることを特徴とする請求項38に記載の方法。

【請求項40】

前記PLLへの前記レファレンス信号をレファレンス変調器により変調するステップであって、前記レファレンス変調器は、 N_{mod} が少なくとも D_{mod} の50%である変調率(N_{mod} / D_{mod})を有することを特徴とする請求項39に記載の方法。