



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년05월20일
(11) 등록번호 10-1397207
(24) 등록일자 2014년05월13일

(51) 국제특허분류(Int. Cl.)
H04B 7/26 (2006.01) H04L 27/26 (2006.01)
(21) 출원번호 10-2007-0059388
(22) 출원일자 2007년06월18일
심사청구일자 2012년06월18일
(65) 공개번호 10-2008-0109578
(43) 공개일자 2008년12월17일
(30) 우선권주장
1020070057537 2007년06월12일 대한민국(KR)
(56) 선행기술조사문헌
JP2000236432 A
W02005122516 A1

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
조준영
경기도 수원시 영통구 봉영로1744번길 11, 황골마을2단지아파트 224동 101호 (영통동)
리, 영양
중국 100102, 베이징시, 차오양구, 왕징 베이루 16번지종카이 국제빌딩 3층
(뒷면에 계속)
(74) 대리인
이건주

전체 청구항 수 : 총 20 항

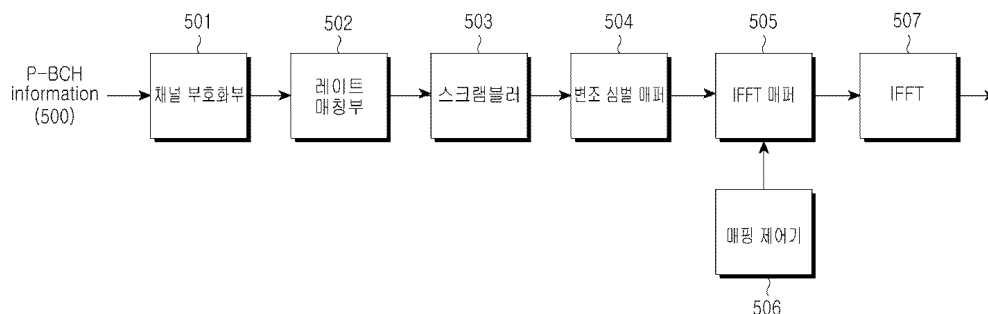
심사관 : 석상문

(54) 발명의 명칭 이동 통신 시스템에서 공통제어채널 송수신 방법 및 장치

(57) 요약

본 발명은 이동 통신 시스템에서 공통제어채널의 동기를 획득하고 복호하는 방법 및 장치를 제공한다. 특히 본 발명에서는 공통제어채널의 TTI가 동기 채널(Synchronization Channel, SCH)를 통하여 획득하는 프레임 동기보다 큰 경우 상기 공통제어채널의 TTI 시작 타이밍을 획득하기 위한 방법 및 장치를 제공한다. 본 발명은 단말 수신기에서 작은 양의 소프트 컴바이닝(soft combining) 버퍼와 낮은 계산 복잡도로 상기 공통제어채널에 대한 프레임 동기를 획득할 수 있다. 본 발명의 바람직한 실시 예에서는 이동 통신 시스템에서 공통제어채널 송신 장치에 있어서, 변조 심벌들을 버스트가 전송되는 물리 자원에 매핑하는 IFFT 매핑과, 연속된 버스트간에 고정된 순환 쉬프트(cyclic shift)를 적용하여 상기 변조 심벌들을 상기 물리 자원에 매핑하도록 상기 IFFT 매핑을 제어하는 매핑 제어기를 포함한다.

대 표 도



(72) 발명자

장, 지앤중

미국, 텍사스주 75063, 어빙 렌프로 코트 504

이주호

경기도 수원시 영통구 매영로 366, 살구골 730
동304호 (영통동, 현대아파트)

권환준

경기도 수원시 영통구 덕영대로1555번길 20, 벽적
골9단지아파트롯데아파트 944동 1510호 (영통동)

특허청구의 범위

청구항 1

직교주파수분할다중접속 방식의 이동 통신 시스템에 있어서의 공통 제어 채널 송신 방법에 있어서,
복수의 버스트가 상기 공통 제어 채널의 송신 시간간격(Transmission Time Interval : TTI)의 사이에 송신될 경우,
연속된 버스트에 소정의 순환 쉬프트 오프셋을 적용하여 쉬프트된 버스트를 생성하는 과정과,
상기 생성된 버스트를 수신기에 송신하는 과정을 포함함을 특징으로 하는 공통 제어 채널 송신 방법.

청구항 2

제1항에 있어서,
상기 연속된 버스트는, 변조 심볼들을 전송하기 위한 리소스 엘리먼트들 및 기준신호 심볼들을 가지는 것을 특징으로 하는 공통 제어 채널 송신 방법.

청구항 3

제1항에 있어서,
상기 쉬프트된 버스트는 주파수영역 및 시간영역 중의 적어도 한 개로 쉬프트된 버스트임을 특징으로 하는 공통 제어 채널 송신 방법.

청구항 4

제1항에 있어서,
상기 소정의 순환 쉬프트 오프셋은, 상기 공통 제어 채널의 TTI내의 버스트의 위치에 따라서 결정되는 것을 특징으로 하는 공통 제어 채널 송신 방법.

청구항 5

제1항에 있어서,
상기 소정의 순환 쉬프트 오프셋은, 상기 공통 제어 채널의 TTI의 동안에 송신되는 버스트의 개수에 따라서 결정되는 것을 특징으로 하는 공통 제어 채널 송신 방법.

청구항 6

직교주파수분할다중접속 방식의 이동 통신 시스템에 있어서의 공통 제어 채널 수신 방법에 있어서,
버스트를 수신하는 과정과,
상기 수신된 버스트에 역순환 쉬프트를 적용하는 과정과,
상기 수신된 버스트를 앞의 프레임에서 수신된 버스트와 컴바이닝하는 과정과,
상기 컴바이닝된 버스트를 복호하는 과정과,
상기 복호에 성공한 버스트의 순환 쉬프트 오프셋으로부터 공통 제어 채널의 송신 시간간격(Transmission Time Interval : TTI) 시작 타이밍을 검출하는 과정을 포함하고,
상기 시작 타이밍은, 연속된 버스트에 소정의 순환 쉬프트 오프셋을 적용하여 쉬프트된 버스트의 위치에 따라서 검출됨을 특징으로 하는 공통 제어 채널 수신 방법.

청구항 7

제6항에 있어서,
상기 연속된 버스트는, 변조 심볼들을 전송하기 위한 리소스 엘리먼트들 및 기준신호 심볼들을 가지는 것을 특징으로 하는 공통 제어 채널 수신 방법.

청구항 8

제6항에 있어서,

상기 쉬프트된 버스트는 주파수영역 및 시간영역 중의 적어도 한 개로 쉬프트된 버스트임을 특징으로 하는 공통 제어 채널 수신 방법.

청구항 9

제6항에 있어서,

상기 소정의 순환 쉬프트 오프셋은, 상기 공통 제어 채널의 TTI내의 버스트의 위치에 따라서 결정되는 것을 특징으로 하는 공통 제어 채널 수신 방법.

청구항 10

제6항에 있어서,

상기 소정의 순환 쉬프트 오프셋은, 상기 공통 제어 채널의 TTI의 동안에 송신되는 버스트의 개수에 따라서 결정되는 것을 특징으로 하는 공통 제어 채널 수신 방법.

청구항 11

직교주파수분할다중접속 방식의 이동 통신 시스템에 있어서의 공통 제어 채널 송신 장치에 있어서,

복수의 버스트가 상기 공통 제어 채널의 송신 시간간격(Transmission Time Interval : TTI)의 사이에 송신될 경우에, 연속된 버스트에 소정의 순환 쉬프트 오프셋을 적용하여 쉬프트된 버스트를 생성하는 동시에, 상기 생성된 버스트를 리소스 블록에 매핑 하는 역고속 푸리에 변환(Inverse Fourier Transformer : IFFT) 매핑과,

상기 매핑된 버스트를 수신기에 송신하는 송신부를 포함함을 특징으로 하는 공통 제어 채널 송신 장치.

청구항 12

제11항에 있어서,

상기 연속된 버스트는, 변조 심볼들을 전송하기 위한 리소스 엘리먼트들 및 기준신호 심볼들을 가지는 것을 특징으로 하는 공통 제어 채널 송신 장치.

청구항 13

제11항에 있어서,

상기 쉬프트된 버스트는 주파수영역 및 시간영역 중의 적어도 한 개로 쉬프트된 버스트임을 특징으로 하는 공통 제어 채널 송신 장치.

청구항 14

제11항에 있어서,

상기 소정의 순환 쉬프트 오프셋은, 상기 공통 제어 채널의 TTI내의 버스트의 위치에 따라서 결정되는 것을 특징으로 하는 공통 제어 채널 송신 장치.

청구항 15

제11항에 있어서,

상기 소정의 순환 쉬프트 오프셋은, 상기 공통 제어 채널의 TTI의 동안에 송신되는 버스트의 개수에 따라서 결정되는 것을 특징으로 하는 공통 제어 채널 송신 장치.

청구항 16

직교주파수분할다중접속 방식의 이동 통신 시스템에 있어서의 공통 제어 채널 수신 장치에 있어서,

버스트를 수신하는 수신기와,

상기 수신된 버스트를 버퍼 내에 저장되어 있는 버스트와 컴바이닝하는 컴바이닝부와,

상기 컴바이닝된 버스트의 각각을 복호하는 동시에, 상기 복호에 성공한 버스트의 순환 쉬프트 오프셋으로부터 공통 제어 채널의 송신 시간간격(Transmission Time Interval : TTI) 시작 타이밍을 검출하는 복호기를 포함하고,

상기 시작 타이밍은, 연속된 버스트에 소정의 순환 쉬프트 오프셋을 적용하여 쉬프트된 버스트의 위치에 따라서 검출됨을 특징으로 하는 공통 제어 채널 수신 장치.

청구항 17

제16항에 있어서,

상기 연속된 버스트는, 변조 심볼들을 전송하기 위한 리소스 엘리먼트들 및 기준신호 심볼들을 가지는 것을 특징으로 하는 공통 제어 채널 수신 장치.

청구항 18

제16항에 있어서,

상기 쉬프트된 버스트는 주파수영역 및 시간영역 중의 적어도 한 개로 쉬프트된 버스트임을 특징으로 하는 공통 제어 채널 수신 장치.

청구항 19

제16항에 있어서,

상기 소정의 순환 쉬프트 오프셋은, 상기 공통 제어 채널의 TTI내의 버스트의 위치에 따라서 결정되는 것을 특징으로 하는 공통 제어 채널 수신 장치.

청구항 20

제16항에 있어서,

상기 소정의 순환 쉬프트 오프셋은, 상기 공통 제어 채널의 TTI의 동안에 송신되는 버스트의 개수에 따라서 결정되는 것을 특징으로 하는 공통 제어 채널 수신 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0020] 본 발명은 이동 통신 시스템에서 하향링크의 통신 방법 및 장치에 관한 것으로서, 특히 이동 통신 시스템에서 공통제어채널 송수신 방법 및 장치에 관한 것이다.
- [0021] 최근 방송 및 이동 통신 시스템의 기술로 직교주파수분할다중화(Orthogonal Frequency Division Multiplexing: OFDM) 기술이 널리 적용되고 있다. OFDM 기술은 이동 통신 채널에서 존재하는 다중경로 신호 성분들 간의 간섭을 제거하고 다중 접속 사용자들간의 직교성을 보장해 준다. 또한 OFDM 기술은 주파수 자원의 효율적 사용을 가능하게 하여 고속 데이터 전송 및 광대역 시스템에 유용한 기술이다.
- [0022] 도 1은 시간 및 주파수 영역에서 OFDM 신호의 구조를 도시한 것이다.
- [0023] 도 1을 참조하면, 한 OFDM 심벌(100)이 주파수 영역에서 볼 때 N 개의 부반송파(subcarrier)(102)가 포함된다. 상기의 각 부반송파(102)에 전송 정보의 개개의 변조 심벌(modulation symbol)(104)이 실려서 병렬로 동시에 전송된다. 상기과 같이 OFDM 기술은 다중반송파(multi-carrier) 전송 기술로서 송신할 데이터 및 제어채널 정보들을 여러 부반송파(subcarrier)에 나누어 실어서 병렬 전송할 수 있다.

- [0024] 도 1에서 참조 번호 106과 108은 각각 i 번째 및 $(i+1)$ 번째 OFDM 심벌의 시작 시점을 나타낸다. OFDM 기반의 이동 통신 시스템에서 개개의 물리 채널(physical channel)들은 하나 이상의 상기의 부반송파 심벌(104)들이 모여서 이루어진다. 상기와 같이 한 OFDM 심벌 구간 내의 하나의 부반송파 구간을 이하 자원엘리먼트(Resource Element, 이하, "RE"라 함)(106)라고 칭한다.
- [0025] 이동 통신 시스템에서 수신 데이터 및 제어 정보의 복조를 위해서는 송신기와 수신기 간에 동기(synchronization) 및 셀 탐색(cell search)이 먼저 설정되어야 한다. 하향링크 동기 및 셀 탐색 과정은 단말기(User Equipment: 이하 "UE"라 칭함)가 속한 셀에서 전송되는 물리 채널들의 프레임 시작점을 결정하고 상기 물리 채널 전송 시 적용된 셀 고유 스크램블링 코드(cell-specific scrambling code)를 결정하는 과정을 지칭한다. 이하에서는 상기 과정을 간단히 "셀 탐색(cell search) 과정"이라고 지칭한다. 상기 셀 탐색 과정은 하향링크 동기 채널(Synchronization Channel, SCH) 코드를 단말기가 검출함으로써 이루어진다. 상기 단말기는 상기 셀 탐색 과정을 통하여 데이터 및 제어 정보의 복조를 위한 송신기와 수신기 간 동기(synchronization) 및 셀 ID를 획득한다.
- [0026] 단말기는 성공적인 셀 탐색 후, 시스템 정보의 전송을 위한 공통제어채널인 방송채널(Broadcasting Channel, 이하 "BCH"로 칭함)을 복호한다. 단말기는 상기 BCH의 수신을 통하여 상기 셀에 대한 시스템 정보를 얻는다. 상기 시스템 정보는 셀 ID, 시스템 대역폭, 채널 설정 정보 등의 데이터 채널 및 기타 제어채널들을 송신 및/또는 수신하는 데 필요한 정보를 포함한다.
- [0027] 도 2는 3GPP(3rd Generation Partnership Project)의 차세대 이동통신 기술 표준인 EUTRA(Enhanced Universal Terrestrial Radio Access)의 OFDM 기반 하향링크 프레임 구조 및 동기 채널의 전송 위치를 나타낸 것이다.
- [0028] 도 2에 도시한 바와 같이, 길이 10ms의 프레임(radio frame)(200)은 10개의 서브 프레임들(206)을 포함한다. 하나의 각 서브 프레임(206)은 2 개의 슬롯들로 구성된다. 그리고, 한 슬롯(201) 내에는 일반적으로 7 개의 OFDM 심벌들(205)이 구성된다. 하향링크에서 SCH는 P-SCH(Primary Synchronization Channel)(203)와 S-SCH(Secundary Synchronization Channel)(204)의 두 종류로 구성되며, 상기 SCH들은 슬롯 201과 202 내의 마지막 두 OFDM 심벌 구간(interval)에서 전송된다.
- [0029] 한편, 시스템 정보를 전송하는 BCH도 유사하게 P-BCH(Primary BCH)와 D-BCH(Dynamic BCH)로 구성된다. 상기 P-BCH는 단말기가 상기 SCH들로부터 초기 셀 탐색 후 가장 먼저 수신하는 채널로서 D-BCH 전에 수신해야 할 핵심 시스템 정보를 전송한다.
- [0030] 그런데, 상기 P-BCH에 전송되는 시스템 정보들은 일반적으로 시간에 따라 잘 변하지 않는 정보 타입이 대부분이며, 상기 P-BCH의 TTI(Transmission Time Interval)가 SCH에 의하여 동기를 획득하는 프레임(200) 타이밍 보다 클 수 있다. 여기서 TTI는 상기 P-BCH에 전송되는 정보가 채널 코딩(channel coding)되어 만들어진 채널 코딩 블록이 전송되는 주기를 의미한다. 가령, SCH를 통한 셀 탐색을 통하여 획득하는 것은 10 ms 프레임 동기이지만, P-BCH의 채널 코딩 블록은 네 개의 프레임에 걸쳐서 전송되어서 40 ms TTI가 될 수도 있다. 상기 경우 단말기는 P-BCH를 정상적으로 복호하기 위하여 상기 40 ms TTI의 타이밍도 획득하여야 하는 문제점이 있다. 따라서 공통제어채널의 TTI가 동기 채널을 통하여 획득하는 프레임 동기의 주기보다 큰 경우에도 낮은 복잡도로 상기 P-BCH의 타이밍을 획득하고 P-BCH 정보를 복호할 수 있는 이동 통신 시스템에서 공통제어채널 송신 및/또는 수신 방법 및 장치가 요구된다.

발명이 이루고자 하는 기술적 과제

- [0031] 따라서 본 발명은 이동 통신 시스템에서 공통제어채널의 동기를 획득하고 복호하는 이동 통신 시스템에서 공통제어채널 송신 및/또는 수신 방법 및 장치를 제공한다.
- [0032] 또한 본 발명은 공통제어채널의 TTI가 SCH를 통하여 획득하는 프레임 동기보다 큰 경우 상기 공통제어채널의 TTI 시작 타이밍을 획득하기 위한 이동 통신 시스템에서 공통제어채널 송신 및/또는 수신 방법 및 장치를 제공한다.
- [0033] 또한 본 발명은 단말 수신기에서 작은 양의 소프트 컴바이닝(soft combining) 버퍼와 낮은 계산 복잡도로 상기 공통제어채널에 대한 프레임 동기를 획득하는 이동 통신 시스템에서 공통제어채널 송신 및/또는 수신 방법 및 장치를 제공한다.

본 발명의 실시 예에 따른 송신 방법은, 직교주파수분할다중접속 방식의 이동 통신 시스템에 있어서의 공통 제어 채널 송신 방법에 있어서, 복수의 버스트가 상기 공통 제어 채널의 송신 시간간격(Transmission Time Interval : TTI)의 사이에 송신될 경우에, 연속된 버스트에 소정의 순환 쉬프트 오프셋을 적용하여 쉬프트된 버스트를 생성하는 과정과, 상기 생성된 버스트를 수신기에 송신하는 과정을 포함한다.

본 발명의 실시 예에 따른 수신 방법은, 직교주파수분할다중접속 방식의 이동 통신 시스템에 있어서의 공통 제어 채널 수신 방법에 있어서, 버스트를 수신하는 과정과, 상기 수신된 버스트에 역순환 쉬프트를 적용하는 과정과, 상기 수신된 버스트를 앞의 프레임에서 수신된 버스트와 컴바이닝하는 과정과, 상기 컴바이닝된 버스트를 복호하는 과정과, 상기 복호에 성공한 버스트의 순환 쉬프트 오프셋으로부터 공통 제어 채널의 송신 시간간격(Transmission Time Interval : TTI) 시작 타이밍을 검출하는 과정을 포함하고, 상기 시작 타이밍은, 연속된 버스트에 소정의 순환 쉬프트 오프셋을 적용하여 쉬프트된 버스트의 위치에 따라서 검출된다.

본 발명의 실시 예에 따른 송신 장치는, 직교주파수분할다중접속 방식의 이동 통신 시스템에 있어서의 공통 제어 채널 송신 장치에 있어서, 복수의 버스트가 상기 공통 제어 채널의 송신 시간간격(Transmission Time Interval : TTI)의 사이에 송신될 경우에, 연속된 버스트에 소정의 순환 쉬프트 오프셋을 적용하여 쉬프트된 버스트를 생성하는 동시에, 상기 생성된 버스트를 리소스 블록에 매핑 하는 역고속 푸리에 변환(IFFT) 매핑과, 상기 매핑된 버스트를 수신기에 송신하는 송신부를 포함한다.

본 발명이 실시 예에 따른 수신 장치는, 직교주파수분할다중접속 방식의 이동 통신 시스템에 있어서의 공통 제어 채널 수신 장치에 있어서, 버스트를 수신하는 수신기와, 상기 수신된 버스트를 버퍼 내에 저장되어 있는 버스트와 컴바이닝하는 컴바이닝부와, 상기 컴바이닝된 버스트의 각각을 복호하는 동시에, 상기 복호에 성공한 버스트의 순환 쉬프트 오프셋으로부터 공통 제어 채널의 송신 시간간격(Transmission Time Interval : TTI) 시작 타이밍을 검출하는 복호기를 포함하고, 상기 시작 타이밍은, 연속된 버스트에 소정의 순환 쉬프트 오프셋을 적용하여 쉬프트된 버스트의 위치에 따라서 검출된다.

발명의 구성 및 작용

- [0034] 하기에서 본 발명을 설명함에 있어 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 그리고 후술되는 용어들은 본 발명에서의 기능을 고려하여 정의된 용어들로서 이는 사용자, 운용자의 의도 또는 관례 등에 따라 달라질 수 있다. 그러므로 그 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.
- [0035] 후술되는 본 발명은 EUTRA 표준에서의 P-BCH와 같이 P-BCH의 TTI가 SCH를 통하여 획득하는 프레임 동기보다 큰 경우 상기 P-BCH의 TTI 시작 타이밍을 획득하기 위한 방법 및 장치에 관한 것이다.
- [0036] 이하 본 발명의 실시 예들을 구체적으로 설명함에 있어서, OFDM 기반의 이동 통신 시스템을 주된 대상으로 할 것이지만, 본 발명은 유사한 기술적 배경 및 채널 형태를 가지는 여타의 통신 시스템에도 본 발명의 범위를 크게 벗어나지 아니하는 범위에서 약간의 변형으로 적용 가능하며, 이는 본 발명의 기술분야에서 숙련된 기술적 지식을 가진 자의 판단으로 가능할 것이다.
- 도 3은 하향링크 프레임에 P-BCH와 SCH가 매핑된 예를 도시한 도면이다.
- [0037] 특히 도 3은 40 ms의 TTI(300) P-BCH가 10 ms 프레임(308, 309, 310, 311) 간격으로 네 개의 버스트(307)로 반복되어 전송되는 상황을 도시한 것이다.
- [0038] 초기 셀 탐색에서 10 ms 프레임 동기 획득을 위한 P-SCH(304)와 S-SCH(303)은 프레임 내 첫 번째 슬롯(306)의 여섯 번째 및 일곱 번째 OFDM 심벌 주기에서 전송되고 있다. 그리고, P-BCH(302)는 상기 첫 번째 슬롯 내 네 번째 및 다섯 번째 OFDM 심벌 주기에서 전송되고 있다. 상기 상황에서 단말기는 P-SCH(304)와 S-SCH(303)로부터 10 ms 프레임 동기를 획득한다. 그러나 P-BCH의 40 ms TTI 시작점에 대한 동기는 P-BCH를 통해서 추가적으로 획득되어야 한다.
- [0039] 도 3에서 설명된 바와 같이 TTI 동안 가령 네 개의 동일한 내용의 P-BCH 버스트가 10 ms 주기로 전송되는 경우 단말에서는 매 10 ms 마다 상기 P-BCH에 대한 복호를 시도한다. 이때 도 3의 경우에서 단말기는 40 ms TTI 내의 네 개의 버스트의 타이밍(308, 309, 310, 311)에 해당하는 네 개의 가정(hypothesis)에 대한 타이밍 검출을 시도한다. 실패했을 경우에는 다음 10 ms에서 다시 복호를 시도하는데, 이때 이전의 프레임에서 수신한 버스트와

현재 수신한 버스트를 소프트 컴바이닝(soft combining)하여 수신 버스트 SNR(Signal to Noise Ratio)을 향상시킨 후 복호를 시도하게 된다. 상기 과정에서 타이밍 hypothesis가 네 개가 존재하므로 일반적인 경우 상기 네 개의 hypothesis에 대한 버퍼가 각각 필요하게 된다.

[0040] 본 발명의 주요한 특징 중의 하나는 상기 기술한 바와 같이 P-BCH의 TTI 동안 여러 개의 P-BCH 버스트가 전송될 때 상기 버스트 간에 일정한 순환 쉬프트(cyclic shift) 오프셋(offset)을 적용하여 P-BCH 버스트의 변조 심벌들을 RE(106)에 매핑하여 상기 TTI 타이밍을 용이하게 검출한다. 특히, 상기와 같이 버스트 간에 일정한 순환 쉬프트 오프셋을 적용하면 단말기는 P-BCH에 대한 TTI 타이밍 및 P-BCH 버스트 복호를 시도하는 과정에서 기존의 방법과는 달리 수신 장치에서 하나의 소프트 버퍼만 있으면 되며, 낮은 계산 복잡도로 상기 과정을 수행할 수 있게 된다.

[0041] 하기의 실시 예들을 통하여 본 발명에서 제안하는 P-BCH 전송 방법 및 장치를 자세히 설명한다.

[0042] 도 4는 본 발명의 제1 실시 예에 따라 P-BCH 버스트 간에 순환 쉬프트를 도시한 도면이다.

[0043] 도 3에 도시한 바와 같이 P-BCH가 매 프레임의 네 번째 및 다섯 번째 OFDM 심벌 구간에서 전송되고 있으며, 상기 각 OFDM 심벌 내에서 72 개의 부반송파(410)를 이용하여 전송되는 것으로 도 4에 도시한 예에서 가정하고 있다. P-BCH 변조 심벌을 전송하는 상기의 RE들은 반드시 연속된 부반송파를 포함할 필요가 없으며 상기 각 OFDM 심벌 간에 사용되는 부반송파가 반드시 일치할 필요도 없다. 도 4에서는 상기 각 OFDM 심벌 내에서 P-BCH의 변조 심벌 전송에 사용되는 RE들을 한데 모아서 도시한 것이다. 그리고, RS(Reference signal Symbol)1(405)와 RS2(406)은 각각 기지국의 첫 번째 및 두 번째 안테나로부터 송신된 파일럿 심벌을 전송하는 RE를 나타낸다.

[0044] 게다가 도 4에서 하나의 P-BCH 버스트 전송에 사용되는 RE들을 동일한 수의 RE들로 구성된 네 개의 서브셋(subset)(400, 401, 402, 403)으로 나누었다. 그리하여, 한 OFDM 심벌 주기 내에서는 상기 각 서브셋들은 18 개의 부반송파를 포함한다. 도 4에 도시한 P-BCH 버스트 전송 구조의 가장 큰 특징은 연속된 프레임 간에 상기 P-BCH 버스트들이 일정한 순환 쉬프트 오프셋(411) 만큼 주파수 영역에서 쉬프트되어 전송된다는 것이다.

도 4의 예에서는 P-BCH 버스트는 하나의 OFDM 심벌 주기 내에서 72 개의 부반송파를 포함하므로 18 개의 부반송파 간격으로 순환 쉬프트된다. 그리하여, 서브프레임(subframe)#n에서는 주파수 영역에서 서브셋 #1(400), 서브셋#2(401), 서브셋 #3(402), 서브셋 #4(403)의 순서로 매핑되다가 subframe#(n+1)에서는 18 부반송파 만큼 오른쪽으로 순환 쉬프트되어서 주파수 영역에서 서브셋 #4(403), 서브셋 #1(400), 서브셋 #2(401), 서브셋 #3(402)의 순서로 매핑된다. 그리하여, 참조번호 404와 같이 subframe#n의 P-BCH 변조 심벌 #1은 subframe#(n+1)에서는 동일한 OFDM 심벌 주기 내에서 18 부반송파 만큼 오른쪽으로 쉬프트된 RE에 매핑된다. 마찬가지로 참조번호 407과 같이 P-BCH 변조 심벌 #49도 subframe#n과 subframe#(n+1) 간에 18 부반송파 만큼 쉬프트되어 매핑된다. 한편, 참조번호 408과 같이 변조 심벌 #37도 오른쪽으로 18 부반송파 만큼 순환 쉬프트되면서 왼쪽에서 두 번째 RE에 매핑된다. 상기와 같이 매핑을 함으로써 P-BCH 버스트는 다음 TTI의 시작점이 되면 버스트 포맷 #1(420)으로 돌아오게 된다. 즉, 18 부반송파의 순환 쉬프트 오프셋을 버스트 간에 적용함으로써 모든 TTI의 시작 프레임에서는 버스트 포맷#1(420)이 적용되고 포맷 #2(421), #3(422), #4(423), 다시 #1(420)의 순서로 순환된다.

[0045] 상기와 같은 일정한 오프셋의 순환 쉬프트는 도 4에서 도시된 바와 같이 매 연속된 P-BCH 버스트 간에 발생한다. 그리하여, 가령 변조 심벌 #1은 참조번호 404, 412, 413, 414와 같이 오른쪽으로 18 부반송파 만큼 버스트 간에 쉬프트되어 RE에 매핑된다.

[0046] 도 5는 본 발명의 제1 실시 예에 따른 기지국 송신 장치의 구조도이다.

[0047] 도 5를 참조하면, 채널 부호화(channel coding)부(501)는 P-BCH 정보(500)가 입력되면 채널 부호화를 수행하고, 레이트 매칭(rate matching)부(502)는 P-BCH 버스트가 매핑될 RE의 개수에 맞게 레이트 매칭(rate matching)된 코드 심벌(code symbol)을 출력한다.

[0048] 스크램블러(scrambler)(503)는 상기 코드 심벌에 셀 고유 혹은 기지국 고유의 스크램블링(scrambling) 시퀀스를 곱한 후 스크램블된 코드 심벌을 출력한다.

[0049] 변조 심벌 매핑(504)는 상기 스크램블링된 코드 심벌을 변조 심벌(modulation symbol)로 매핑한다. QPSK 변조가 적용된 경우 두 개의 코드 심벌이 모여서 하나의 변조 심벌을 형성한다. IFFT 매핑(Burst to IFFT mapper)(505)는 상기 변조 심벌들을 P-BCH가 전송되는 RE에 매핑한다. 이때 매핑 제어기(Mapping controller)(506)는 현재 전송되는 P-BCH가 TTI 내 몇 번째 버스트인지에 따라서 그에 맞게 순환 쉬프트를 적용하여 IFFT(Inverse

Fourier Transformer)(507) 입력에 매핑하도록 한다. IFFT(507)는 상기 P-BCH 심벌들과 다른 채널 심벌들에 역 푸리에 변환을 수행한 후 전송한다

[0050] 도 6은 본 발명의 제1 실시 예에 따른 기지국 송신 동작 절차를 도시한 흐름도이다.

[0051] 먼저 기지국은 601 단계에서 해당 TTI에 전송할 P-BCH 정보를 생성한다. 상기 기지국은 602 단계에서 P-BCH에 채널 코딩 및 레이트 매핑하여 P-BCH 버스트로 전송할 코드 심벌 형태로 생성된다. 상기 기지국은 603 단계에서 상기 코드 심벌들에 셀 고유 혹은 기지국 고유 스크램블링 시퀀스를 곱함으로써 스크램블링한다. 상기 스크램블링하는 단계는 본 발명의 요지가 아니므로 후술될 606 단계 이후에 수행되어도 되고, 생략하여도 무방하다. 상기 기지국은 604 단계에서 상기 스크램블링된 코드 심벌들을 변조 심벌들로 매핑한다. 상기 기지국은 605 단계에서 상기 변조 심벌들에 현재 전송할 버스트가 TTI 내에서 몇 번째 버스트인가에 따라서 그에 상응하는 순환 쉬프트 옵셋을 적용하면 P-BCH 버스트를 생성한다. 가령 도 4를 참조하면, 현재 전송할 버스트가 TTI 내에서 두 번째 버스트인 경우에는, 기지국은 버스트 포맷#2(421)와 같이 순환 쉬프트를 적용한 버스트를 605 단계에서 생성한다. 기지국은 606 단계에서 상기 버스트 전송 OFDM 심벌 타이밍에 P-BCH 심벌을 전송하는 RE에 해당하는 IFFT 입력에 매핑한 후 전송한다. 한편, 기지국은 607 단계에서는 다음 TTI에서 P-BCH 정보가 변경되었는지를 판단한다. 만약 변경되는 경우에는 기지국은 601 단계로 귀환하고, 변경되지 않는 경우에는 605 단계로 귀환하여 해당 프레임 타이밍에 해당하는 버스트를 생성한다.

[0052] 도 7에 본 발명의 제1 실시 예에 따른 단말기 수신 장치의 구조를 도시하였다.

[0053] 도 7을 참조하면, FFT(701)는 수신 OFDM 신호(700)에 푸리에 변환(Fourier transform)을 수행하여 상기 OFDM 심벌 주기 내의 부반송파에 실린 심벌들을 출력한다.

[0054] 채널 보상(channel compensation)부(710)는 파일럿 신호 등으로부터 상기 심벌들에 대한 채널 추정 후 채널 보상한다.

[0055] 버스트 디매퍼(burst demapper)(702)는 디매핑 제어기(demapping controller)(703)의 제어에 의하여 현재 프레임에서 수신한 버스트에 역 순환 쉬프트를 적용하여 이전 프레임에서 받은 버스트와 변조 심벌 매핑을 일치시키기 위해서 소프트 컴바이닝 할 수 있도록 한다.

[0056] 소프트 컴바이닝부(soft-combining of bursts)(704)는 수신한 버스트들 간에 소프트 컴바이닝을 수행한다. 이때 소프트 컴바이닝 제어기(soft-combining controller)(705)의 제어에 의하여 이전에 저장한 버스트에 대한 클리어(clear)가 수행될 수도 있다.

[0057] 복조기(demodulator)(706)는 소프트 컴바이닝된 변조 심벌로부터 코드 심벌(code symbol)을 출력하고, 디스크램블러(descrambler)(707)는 상기 코드 심벌에 디스크램블링을 수행한다.

[0058] 채널 복호화기(channel decoding)(708)는 디스크램블링된 수신 버스트에 대하여 복호를 수행하여, 복호에 성공했을 경우에는 P-BCH 버스트 정보 비트(709)들을 얻게 된다.

[0059] 도 8은 본 발명의 제1 실시 예에 따른 단말기 수신 동작 절차를 도시한 흐름도이다.

[0060] 단말기는 801 단계에서 초기 셀 탐색을 완료하고 난 후, 802 단계에서 P-BCH 버스트를 전송하는 OFDM 심벌 타이밍에서 해당 FFT 출력으로부터 P-BCH 심벌을 추출한다. 803 단계에서 단말기는 상기 수신 버스트에 대하여, 기 정의된 순환 쉬프트를 역으로 적용하여 이전 수신 버스트와 P-BCH 변조 심벌 순서를 일치시킨다. 그리하여, 단말기는 804 단계에서 상기 수신한 버스트와 버퍼에 저장된 버스트를 소프트 컴바이닝하고 버퍼에 저장한다. 이후, 단말기는 805 단계에서 상기 소프트 컴바이닝된 버스트에 대하여 복조를 수행하고 코드 심벌을 얻고 디스크램블링을 수행한다. 단말기는 806 단계에서 상기 소프트 컴바이닝된 버스트에 대해서 N 가지의 가능한 순환 쉬프트 경우들에 대하여 각각 채널 복호화를 수행한다. 도 4에 도시한 경우에는 네 가지의 순환 쉬프트, 즉, 0, 18, 36, 72가 가능하므로 N=4가 된다. 즉, 상기 디스크램블링 된 소프트 컴바이닝된 버스트에 대하여 도 4에 도시된 버스트 포맷 #1(420), #2(421), #3(422), #4(423)의 네 가지 가정에 대하여 채널 복호화를 수행한다. 그리하여, 단말기는 807 단계에서 복호에 성공했는지를 판단한다. 만약 복호에 성공한 경우에는 단말기는 808 단계에서 어떤 버스트 포맷에 대하여 복호에 성공했는지를 판단하고 현재 수신한 버스트가 TTI 중 몇 번째 버스트에 해당하는지를 결정하고 P-BCH 정보를 획득하게 된다. 가령, 806 단계에서 버스트 포맷 #1(421)을 가정한 경우에 채널 복호에 성공했다면 현재 수신한 버스트는 P-BCH TTI 중에서 두 번째 프레임에 속하는 것이 된다. 그 이유는 803 단계에서 현재 프레임에서 수신한 버스트에 대하여 기 약속된 순환 쉬프트를 역으로 적용하여 이전에 버퍼에 저장된 것과 소프트 컴바이닝하였기 때문이다.

- [0061] 한편, 807 단계에서 복호에 실패하였을 경우에는 단말기는 802 단계로 귀환하여 이전의 과정을 다시 반복한다.
- [0062] 도 9는 본 발명의 제2 실시 예에 따른 하향링크 프레임에 매핑된 P-BCH와 SCH를 도시한 도면이다.
- [0063] 도 3의 예와 달리 도 9는 P-BCH 버스트가 TTI 내 첫 번째 및 세 번째 프레임(900, 903)에만 전송되고, 두 번째 및 네 번째 프레임(904, 905)에서는 전송되지 않는 경우에 대한 것이다.
- [0064] 상기 도 3의 경우에 따른 본 발명을 적용한 제2 실시 예를 도 10에 도시하였다. 도 4의 경우와 가장 큰 차이점은 버스트 간 순환 쉬프트(1000) 값이 도 4의 경우의 두 배인 36이라는 것이다. 그 이유는 40 ms TTI 내에 20 ms 간격으로 두 개의 버스트만 전송되기 때문에 버스트 간에 상기 순환 쉬프트 옵션을 적용함으로써 매 TTI의 시작 프레임에서 전송되는 버스트는 버스트 포맷#1(1020)을 가지게 된다. 가령 참조번호 1010과 같이 subframe#n의 P-BCH 변조 심벌 #1은 subframe#(n+2)에서는 동일한 OFDM 심벌 주기 내에서 36 부반송과 만큼 오른쪽으로 쉬프트된 RE에 매핑되고 subframe#(n+4)에서는 다시 subframe#n에서의 RE 위치에 매핑된다. 마찬가지로 참조번호 1005와 같이 P-BCH 변조 심벌 #49도 subframe#n과 subframe#(n+2) 간에 36 부반송과 만큼 쉬프트되어 매핑된다. 상기와 같이, TTI 내 첫 번째 버스트에서는 주파수 영역에서 서브셋#1(1030), 서브셋#2(1031)의 순서로 매핑되고, 두 번째 버스트에서는 서브셋#1(1031), 서브셋#2(1030)의 순서로 매핑된다.
- [0065] 이상의 실시 예에서 볼 수 있는 것처럼 P-BCH TTI 내에서 전송되는 버스트의 개수에 따라서 순환 쉬프트 옵션을 결정하면 버스트 포맷이 TTI 단위로 반복되어 단말 수신기에서 버스트의 개수와 낮은 계산 복잡도로 P-BCH 타이밍 검출 및 복호가 가능해진다. 하기의 제3 실시 예에서는 이전의 실시 예들과 달리 시간 및 주파수 영역 모두에서 버스트 간 순환 쉬프트 값을 적용하였다.
- [0066] 도 11은 본 발명의 제3 실시 예에 따른 P-BCH 버스트 간에 적용된 순환 쉬프트를 도시한 도면이다.
- [0067] 도 9에 도시된 바와 같이 P-BCH 버스트는 TTI 내 첫 번째 및 세 번째 프레임(900, 903)에만 전송되고 두 번째 및 네 번째 프레임(904, 905)에서는 전송되지 않는 경우에 대한 것이다. 설명의 편의를 위하여 TTI 내에 두 개의 P-BCH 버스트가 전송되는 경우를 예로 하였지만, 임의의 P-BCH 버스트 개수가 전송되는 경우에 대하여도 마찬가지로 적용할 수 있다.
- [0068] 도 11을 참조하면, 버스트 포맷 #1(1120)이 TTI 내 첫 번째 프레임에 적용되고 버스트 포맷 #2(1121)은 TTI 내 세 번째 프레임에 적용된다. 상기 두 버스트 포맷은 파일럿 심벌을 전송하는 RE(1132, 1133)를 제외하고 서로 간에 60 RE 만큼의 순환 쉬프트 옵션이 적용된 것이다. 즉, P-BCH 서브셋#1(1130)과 서브셋#2(1131)은 각각 P-BCH 변조 심벌을 전송하는 60 개의 RE를 포함한다. 그리하여, TTI 내 첫 번째 버스트(1120)에서는 서브셋 #1(1130)을 구성하는 60 개의 변조 심벌들이 파일럿 심벌을 전송하는 RE를 제외하고 버스트 내 첫 번째 OFDM의 왼쪽의 RE부터 순서대로 매핑되어 버스트 내 두 번째 OFDM 심벌의 12번째 RE에 60 번째 변조 심벌이 매핑되고, 그에 이어서 서브셋#2(1131)를 구성하는 60 개의 변조 심벌들이 차례대로 매핑된다. 한편, 두 번째 버스트(1121)에서는 파일럿 심벌을 제외한 RE들에 대하여 60 만큼의 순환 쉬프트를 적용하여서 서브셋#2(1131)를 구성하는 변조 심벌들부터 먼저 매핑되게 된다.
- [0069] 본 제4 실시 예에서는 파일럿 심벌이 매핑된 RE가 프레임 단위로 바뀌는 경우에 본 발명을 적용하는 것에 대한 것이다.
- [0070] 본 제4 실시 예에서는 파일럿 심벌이 매핑된 RE가 프레임 단위로 바뀌는 경우, 즉, 파일럿 심벌이 주파수 도약하는 경우에 본 발명을 적용하는 것에 대한 것이다. 제1 실시 예의 경우와 마찬가지로, 도 3에 도시된 것처럼 P-BCH TTI 내에 네 개의 P-BCH 버스트가 10 ms 간격으로 전송되고 있는 경우를 가정한다.
- [0071] 도 12에 의하면, 파일럿 심벌 #1(1205)과 #2(1206)가 매핑된 RE가 프레임 간에 상이하며 RS1과 RS2 간에는 간격을 유지하고 있다. 상기와 같이 파일럿 심벌이 주파수 도약하는 경우에도 본 발명에서 제안하는 기술을 마찬가지로 적용할 수 있다.
- [0072] 즉, 본 제4 실시 예의 경우에도 제1 실시 예의 경우와 마찬가지로 연속된 버스트 간에 일정한 순환 쉬프트를 적용한다. 가령, 참조번호 1207과 같이 변조 심벌 #49는 프레임 #에 비하여 18 RE 만큼 오른쪽으로 쉬프트되어 프레임 #(n+1)에서 매핑된다. "5th symbol" 주기에 속한 다른 변조 심벌들도 마찬가지로 연속된 버스트 간에 18 RE 만큼 오른쪽으로 순환 쉬프트되어 매핑된다. 그런데, 변조 심벌 #1의 경우에는 참조번호 1204, 1212, 1213, 1214를 참고하면 버스트 간에 정확하게 18 RE의 순환 쉬프트 간격이 유지되지 않는데, 그것은 파일럿 심벌들(1205, 1206)의 위치가 프레임 간에 변하기 때문이다. 하지만, 변조 심벌#1이 속한 "4th symbol" 구간의 경우에는 파일럿 심벌들(1205, 1206)을 제외하고 고려하면 버스트 간에는 항상 12 RE 만큼의 순환 쉬프트 간격이 유지

되고 있다. 즉, 도 12와 같이 파일럿 심벌들에 주파수 도약이 적용되는 경우에도 버스트 간에는 P-BCH 버스트 서브셋#1(1200), 서브셋#2(1201), 서브셋#3(1202), 서브셋#4(1203) 단위로 순환 쉬프트가 이루어진다. 상기 서브셋들의 변조 심벌들을 RE에 매핑할 때는 해당 OFDM 심벌 구간에서 파일럿 심벌들(1205, 1206)을 제외한 RE들에 대하여 순서대로 매핑하면 된다.

[0073] 한편, 도 13은 본 발명의 바람직한 실시 예에 따른 또 다른 기지국 송신 장치의 구조를 도시한 것이다.

[0074] 도 5에 도시한 송신 장치와의 차이점은 스크램블러(1300)가 IFFT(1301) 입력단에 위치한다는 것이다. 즉, 버스트 매핑(1302)에 의하여 순환 쉬프트가 이루어진 후에 변조 심벌들에 대하여 스크램블링을 수행한다. 이로써 도 5의 구조에 비하여 동일한 정보 심벌의 버스트를 수신기가 소프트 컴바이닝할 때 더 향상된 처리 이득(processing gain)을 얻을 수 있다는 장점이 있다.

[0075] 도 14는 상기 도 13의 송신 장치를 통하여 전송된 P-BCH를 복호하기 위한 단말 수신 장치의 구조를 도시한 것이다.

[0076] 디스크램블러(1400)가 FFT(1401)과 버스트 디매핑(1402) 사이에 위치하여 FFT(1401) 출력 수신 심벌들에 대하여 디스크램블링이 수행된 후 버스트 디매핑이 수행된다.

[0077] 도 15는 본 발명의 제5 실시 예에 따른 기지국 송신 장치의 구조를 도시한 도면이다.

[0078] 본 발명의 제1 실시 예에 따라 도 5에 도시한 기지국 송신 장치 구조와의 차이점은 P-BCH 버스트 간의 순환 쉬프트가 채널 코딩 및 레이트 매칭부(1500)에서 출력된 코드 심벌에 대해서 이루어진다는 것이다. 순환쉬프터(1501)는 순환 쉬프트 제어기(1502)의 제어에 의하여 채널 코딩 및 레이트 매칭기(1500)에서 출력된 코드 심벌 스트림에 대하여 도 16에 도시한 바와 같이 송신 P-BCH 버스트가 40 ms TTI 내에서 몇 번째 버스트인가에 따라서 그에 해당하는 순환 쉬프트 값을 적용한다. 상기 순환쉬프터(1501)는 채널 코딩 및 레이트 매칭기(1500) 내의 채널 인터리빙(channel interleaving) 기능 구현 시 버스트 간에 다른 순환 쉬프트를 적용하도록 구현될 수도 있다. 순환쉬프터(1501)에서 출력된 코드 심벌 스트림은 스크램블러(1503), 변조 심벌 매핑(1504), 버스트 매핑기(1505)를 거친 후 IFFT(1506)에서 역푸리에 변환된 후 전송된다. 도 15의 송신 장치 구조에서는 코드 심벌 스트림에 대해서 순환 쉬프트가 적용되므로 버스트 매핑기(1505)는 도 5에서의 버스트 매핑기(505)와는 달리 버스트 간에 동일한 매핑 규칙을 적용하는 것이 일반적이다. 이것은 순환쉬프터(1501)의 동작에 의하여 자연스럽게 버스트 간에 순환 쉬프트 되어 RE에 매핑되기 때문이다. 하지만, 상기 버스트 매핑기(1505)가 버스트 간에 추가적으로 다른 RE 매핑을 적용하는 경우에 대하여 본 발명에서 제약을 두지는 않는다.

[0079] 도 16에 도시한 예에서는 도 4에 도시한 제1 실시 예의 경우와 마찬가지로, 40 ms TTI 동안 네 개의 버스트가 10 ms 마다 전송되며 상기 버스트는 120 개의 QPSK 변조 심벌로 이루어져 있다고 가정한다. 따라서 레이트 매칭기(1500)에서 출력된 코드 심벌 스트림 내 코드 심벌 수는 240 개가 되며 c_1, c_2, \dots, c_{240} 의 인덱스로 상기 각 코드 심벌들이 표현되어 있다, 상기 코드 심벌 스트림을 동일한 수의 코드 심벌들로 구성된 서브셋#1(1600), 서브셋#2(1601), 서브셋#3(1602), 서브셋#4(1604)로 나눌 수 있다. 도 16에 도시된 바와 같이 가령 서브셋#1(1600)은 c_1, c_2, \dots, c_{60} 의 순서로 매핑된 코드 심벌 60개로 정의되며 다른 서브셋들(1601, 1602, 1603)도 마찬가지로 도 16에 도시된 것처럼 60개의 코드 심벌을 포함한다. 그리하여, 프레임#n에서 전송되는 버스트(1604)는 서브셋#1, 서브셋#2, 서브셋#3, 서브셋#4의 순서로 코드 심벌 스트림이 만들어지며, 다음 프레임인 프레임#(n+1)에서 전송되는 버스트(1605)는 60 개의 코드 심벌 수만큼 오른쪽으로 순환 쉬프트(1610)되어 서브셋#4, 서브셋#1, 서브셋#2, 서브셋#3의 순서로 코드 심벌 스트림이 만들어진다. 다음 프레임들에서 전송되는 버스트들(1606, 1607, 1608)에서도 마찬가지로 연속된 프레임의 버스트 간에는 일정하게 60 개의 코드 심벌 수만큼 오른쪽으로 순환 쉬프트된 코드 심벌 스트림을 전송한다. 그리하여, 40 ms TTI의 처음 시작 지점으로 다시 돌아오는 프레임#(n+4)의 P-BCH 버스트(1608)는 프레임#n의 버스트(1604)와 코드 심벌 스트림 내 코드 심벌 순서가 동일하게 된다.

[0080] 도 17에 본 제5 실시 예에 따른 기지국 송신 절차를 도시하였다.

[0081] 도 17을 참조하면, 상술한 1705 단계에서 채널 코딩 및 레이트 매칭을 수행하여 생성한 코드 심벌 스트림에 대하여, 1700 단계에서 현재의 버스트가 TTI 내 몇 번째 전송되는 버스트인가에 따라서 그에 상응하는 순환 쉬프트를 상기 코드 심벌 스트림에 적용한다. 그리고, 1701 단계에서 상기 코드 스트림에 스크램블링을 적용하고 1702 단계에서 코드 심벌들을 변조 심벌로 매핑한다. 그리하여 1703 단계에서 상기 P-BCH 버스트의 전송 타이밍에 상기 변조 심벌들을 해당하는 IFFT 입력에 매핑 후 전송한다. 1704 단계에서는 다음 프레임에서 TTI가 바뀌고 이전 TTI와 비교하여 P-BCH 정보가 변경되는지를 확인하여, 그렇지 않을 경우에는 기지국은 1700 단계로 가

서 해당 프레임에서 전송할 버스트에 적합한 순환 쉬프트를 코드 심벌 스트림에 적용한다.

[0082] 도 18은 본 제5 실시 예에 따른 단말 수신 장치의 구조를 도시한 것이다.

[0083] 도 18을 참조하면, 수신 신호는 IFFT(1800), 버스트 디매핑(1801), 변조기(1802)를 통하여 코드 심벌 스트림으로 만들어진다. 상기 코드 심벌 스트림은 변조기(1802)에서 추출된 소프트 심벌들을 포함한다. 상기에서 버스트 디매핑(1801)은 P-BCH의 RE 매핑이 매 버스트 간에 동일한 경우에는 IFFT에서 출력된 여러 채널의 심벌들 중에서 P-BCH 심벌만을 추출하는 기능을 한다. 역순환쉬프터(de-cyclic shifter)(1804)는 해당 프레임에서 수신한 버스트의 코드 심벌 스트림에 대하여 역순환 쉬프트 제어기(1805)의 제어로 송신기에서 적용한 순환 쉬프트를 역으로 적용하여 이전에 수신한 버스트의 코드 심벌 스트림과 코드 심벌들의 위치를 일치시키며, 소프트컴바이닝부(1806)는 상기의 현재 수신 코드 심벌 스트림과 소프트 버퍼에 저장된 스트림을 결합하고 버퍼에 저장한다. 소프트컴바이닝 제어기(1807)은 필요 시 상기 소프트컴바이닝부(1806)를 리셋시킨다. 채널 복호기(1808)은 소프트컴바이닝부(1806)에서 결합된 코드 심벌 스트림에 대하여 가능한 여러 순환 쉬프트 값을 적용하여, 복호에 성공한 순환 쉬프트 값으로부터 현재 수신한 버스트가 P-BCH TTI 중 몇 번째 버스트인지를 판단할 수 있으며 P-BCH 정보를 획득하게 된다.

[0084] 도 19는 본 제5 실시 예에 따른 단말 수신 동작 절차를 도시한 것이다.

[0085] 도 19를 참조하면, 단말기는 1901 단계에서 초기 셀 탐색 완료 후 1902 단계와 1903 단계를 거쳐서 디스크램블된 코드 심벌 스트림을 얻는다. 그리하여 1904 단계에서 기 정의된 순환 쉬프트를 상기 수신 버스트에 역으로 적용하여 이전 수신 코드 심벌 스트림과 코드 심벌 순서를 일치시킨다. 가령, 도 16에 도시한 예에서는 순환 쉬프트 값이 60이다. 1905 단계에서는 상기 수신한 버스트와 버퍼에 저장된 버스트를 소프트 컴바이닝하고 버퍼에 저장한다. 1906 단계에서는 상기 소프트 컴바이닝된 버스트에 대하여 N 가지의 가능한 순환 쉬프트 경우들에 대하여 각각 채널 복호화를 수행한다. 도 16에 도시한 예에서는 네 가지의 순환 쉬프트 값이 가능하므로 N=4가 된다. 단말기는 1907 단계에서는 복호에 성공했는지 여부를 판단하여, 복호에 실패한 경우에는 1902 단계로 돌아가서 새로운 버스트를 다시 수신하게 된다. 그리고, 복호에 성공한 경우에는 1908 단계에서 복호에 성공한 순환 쉬프트 값으로부터 P-BCH의 TTI 시작 타이밍을 인식하고 P-BCH 정보를 획득한다.

[0086]

[0087] 삭제

발명의 효과

[0088] 이상에서 상세히 설명한 바와 같이 동작하는 본 발명에 있어서, 개시되는 발명 중 대표적인 것에 의하여 얻어지는 효과를 간단히 설명하면 다음과 같다.

[0089] 본 발명은, 이동 통신 시스템에서 P-BCH와 같은 공통제어채널을 전송함에 있어서, 연속된 버스트 간에 고정된 순환 쉬프트를 적용하여 P-BCH 심벌들을 물리자원에 매핑함으로써, 상기 공통제어채널의 TTI가 동기 채널을 통하여 획득하는 프레임 동기의 주기보다 큰 경우에도 낮은 복잡도로 상기 P-BCH의 타이밍을 획득하고 P-BCH 정보를 복호할 수 있도록 한다.

도면의 간단한 설명

[0001] 도 1은 주파수 및 시간 영역에서 OFDM 전송 신호의 구조를 도시한 도면,

[0002] 도 2는 EUTRA 하향링크 프레임 구조 및 동기 채널 매핑을 도시한 도면,

[0003] 도 3은 하향링크 프레임에 P-BCH와 SCH(Synchronization Channel)가 매핑된 예를 도시한 도면,

[0004] 도 4는 본 발명의 제1 실시 예에 따라 P-BCH 버스트 간에 순환 쉬프트를 적용한 예를 도시한 도면,

[0005] 도 5는 본 발명의 제1 실시 예에 따른 기지국 송신 장치의 구조를 도시한 도면,

[0006] 도 6은 본 발명의 제1 실시 예에 따른 기지국 송신 동작 절차를 도시한 도면,

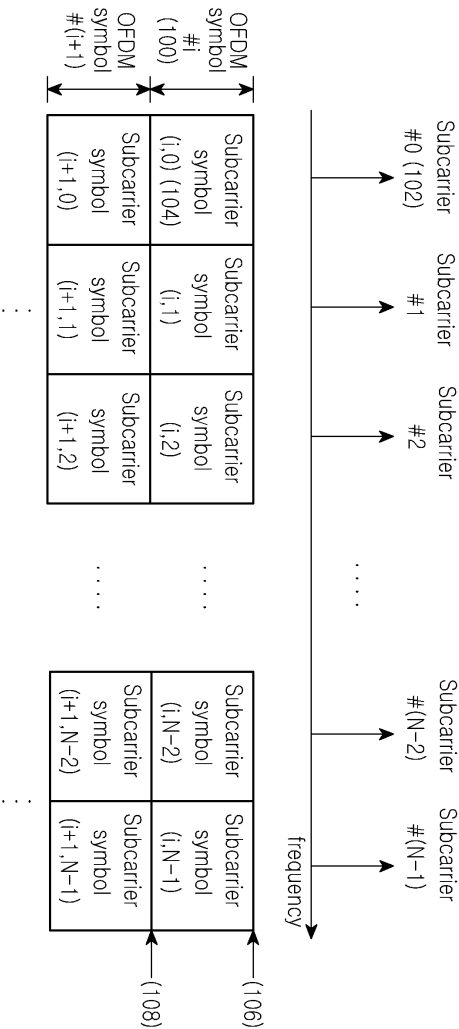
[0007] 도 7은 본 발명의 제1 실시 예에 따른 단말기 수신 장치의 구조를 도시한 도면,

[0008] 도 8은 본 발명의 제1 실시 예에 따른 단말기 수신 동작 절차를 도시한 도면,

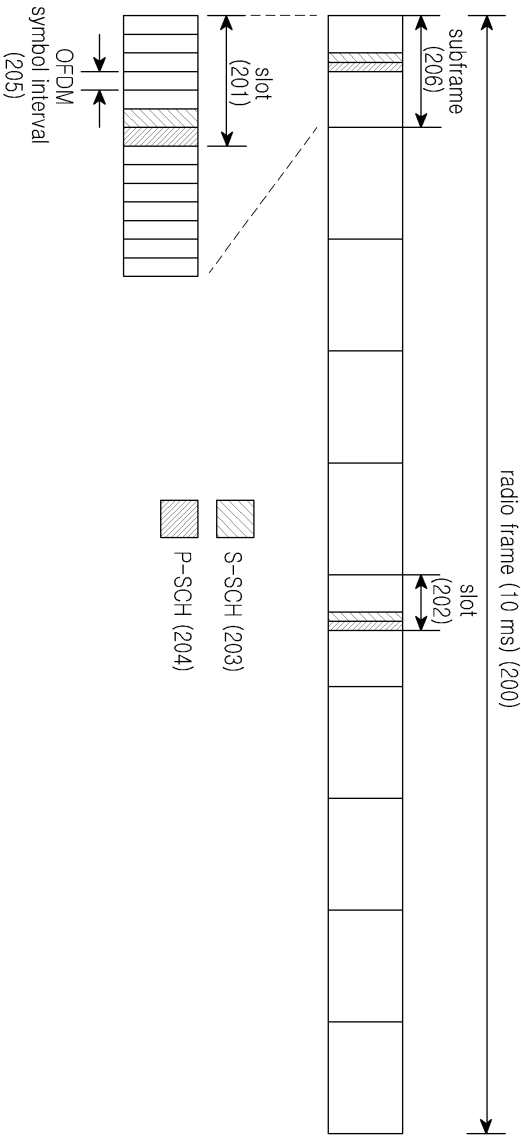
- [0009] 도 9는 본 발명의 제2 실시 예에 따라 하향링크 프레임에 P-BCH와 SCH가 매핑된 예를 도시한 도면,
[0010] 도 10은 본 발명의 제2 실시 예에 따라 P-BCH 버스트 간에 순환 쉬프트를 적용한 예를 도시한 도면,
[0011] 도 11은 본 발명의 제3 실시 예에 따른 P-BCH 버스트 간에 순환 쉬프트를 적용한 예를 도시한 도면,
[0012] 도 12는 본 발명의 제4 실시 예에 따른 P-BCH 버스트 간에 순환 쉬프트를 적용한 예를 도시한 도면,
[0013] 도 13은 본 발명의 바람직한 실시 예에 따른 기지국 송신 장치의 구조를 도시한 도면,
[0014] 도 14는 본 발명의 바람직한 실시 예에 따른 단말기 수신 장치의 구조를 도시한 도면,
[0015] 도 15는 본 발명의 제5 실시 예에 따른 기지국 송신 장치의 구조를 도시한 도면.
[0016] 도 16은 본 발명의 제5 실시 예에 따른 P-BCH 버스트 간에 순환 쉬프트를 적용한 예를 도시한 도면,
[0017] 도 17은 본 발명의 제5 실시 예에 따른 P-BCH 버스트 간에 순환 쉬프트를 적용한 예를 도시한 도면,
[0018] 도 18는 본 발명의 제5 실시 예에 따른 단말기 수신 장치의 구조를 도시한 도면,
[0019] 도 19는 본 발명의 제5 실시 예에 따른 단말기 수신 동작 절차를 도시한 도면.

도면

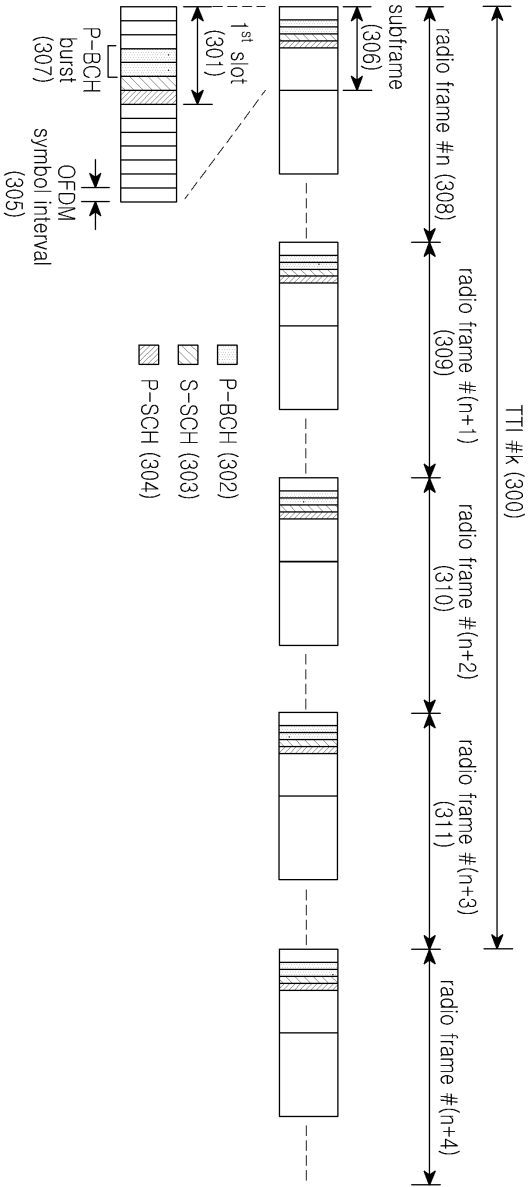
도면1



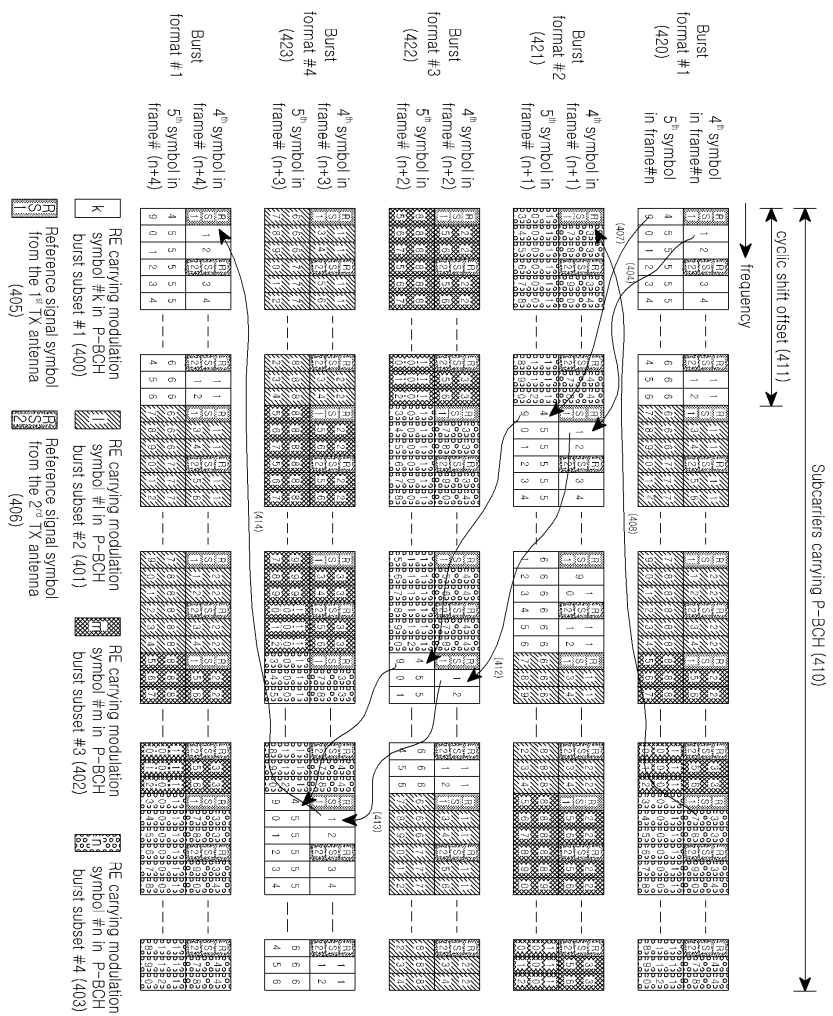
도면2



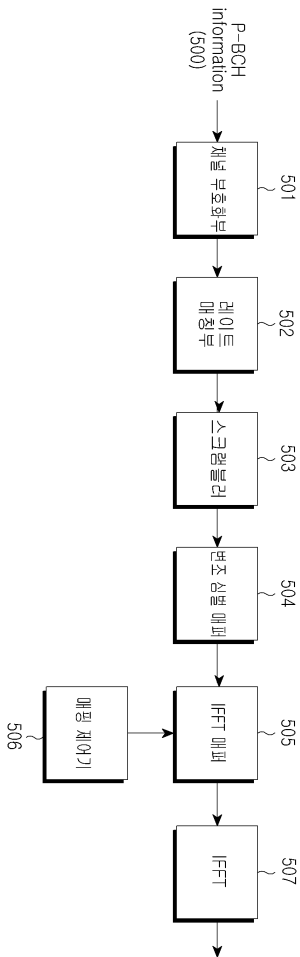
도면3



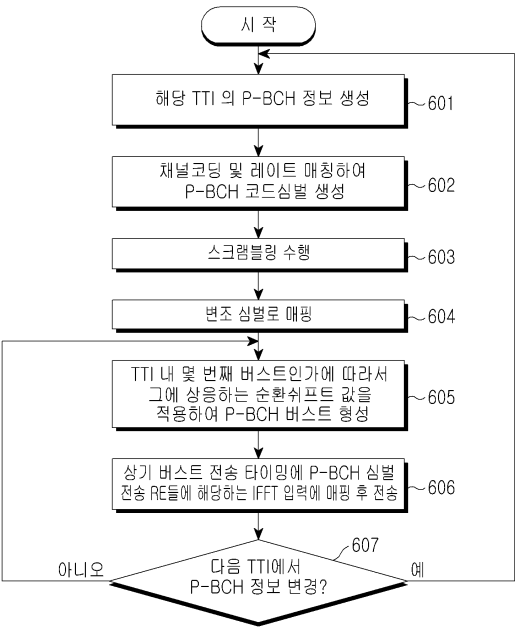
도면4



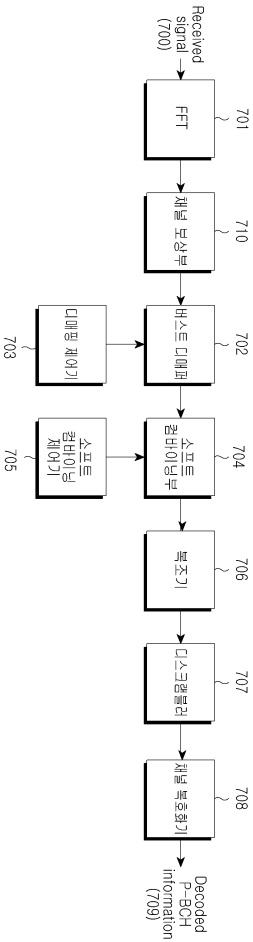
도면5



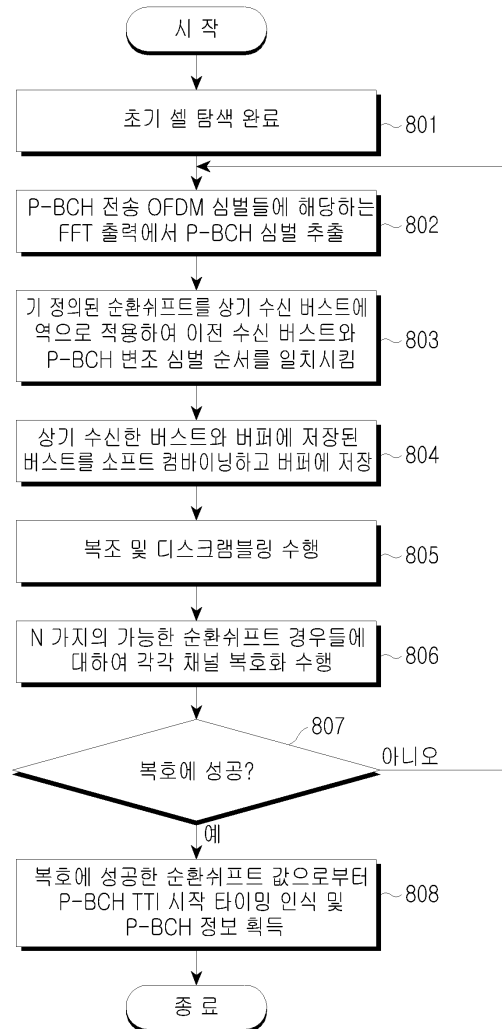
도면6



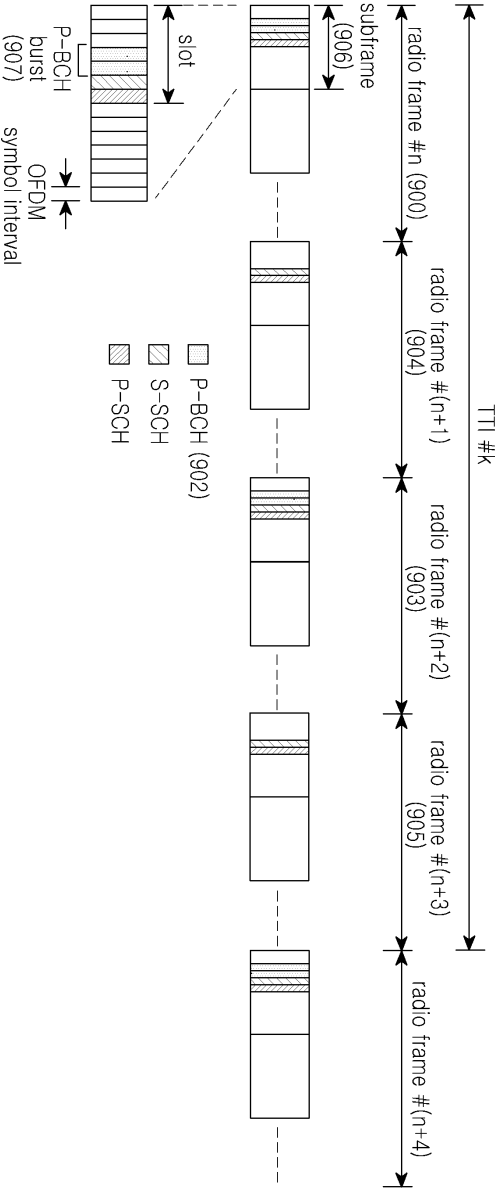
도면7



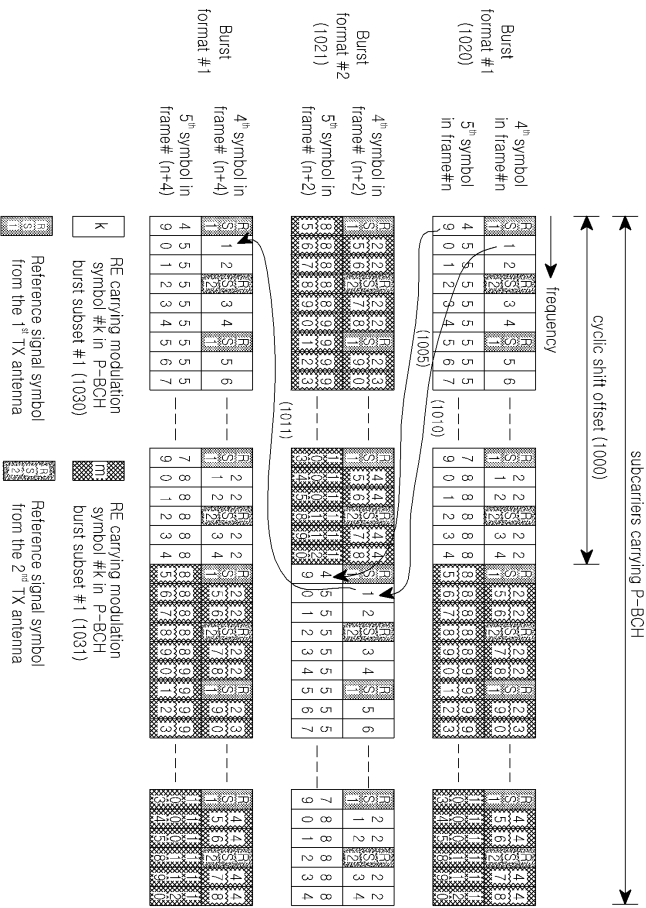
도면8



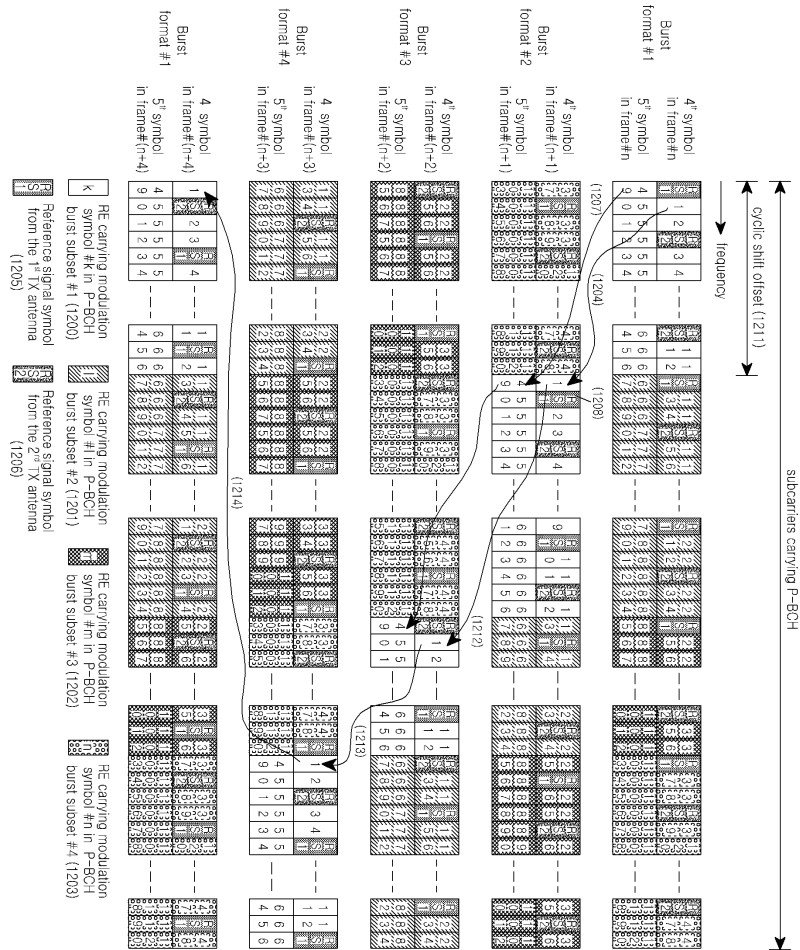
도면9



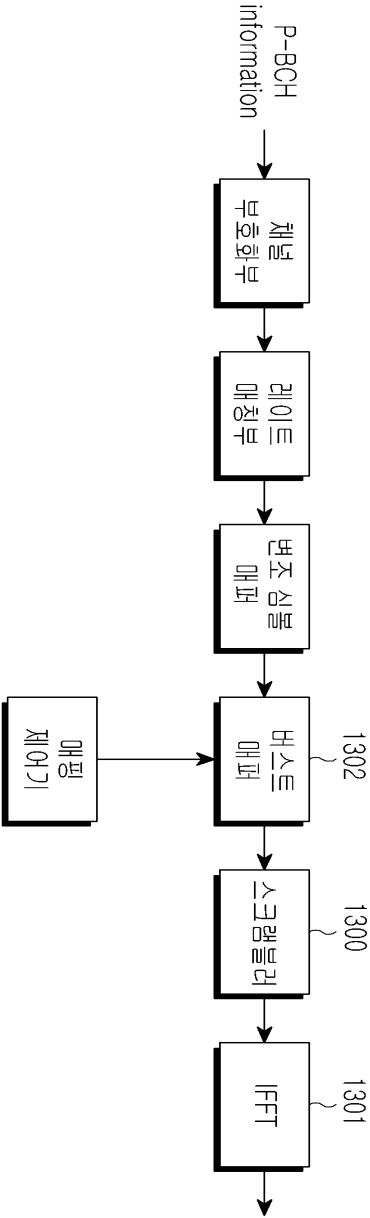
도면10



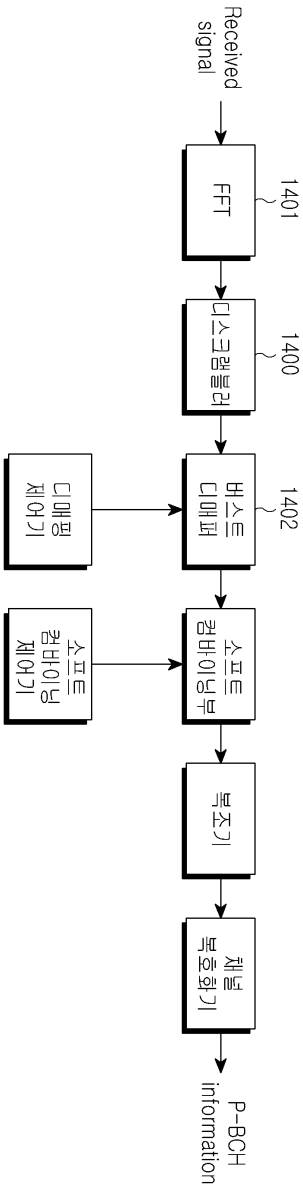
도면12



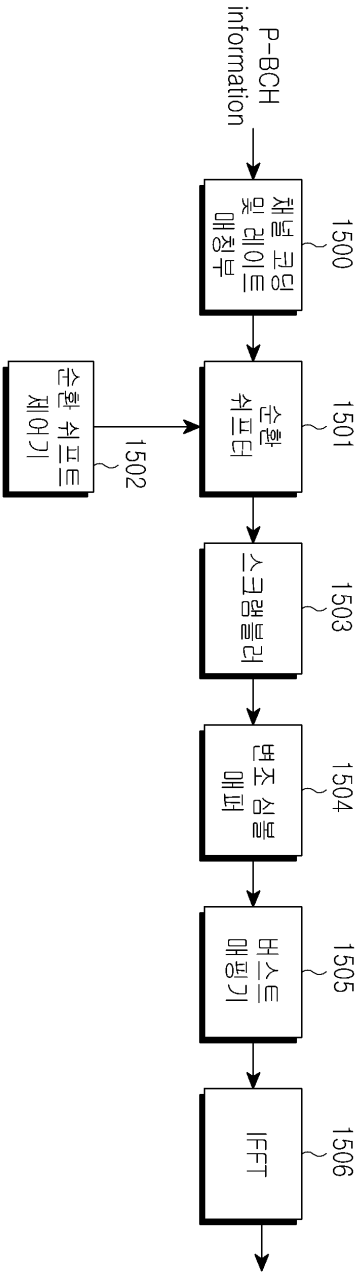
도면13



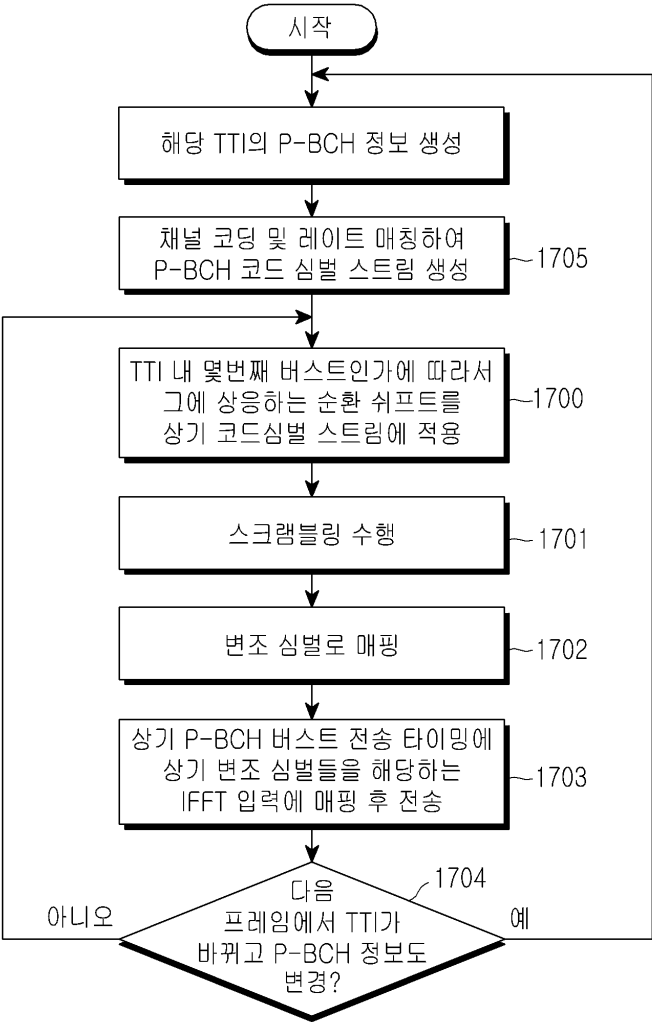
도면14



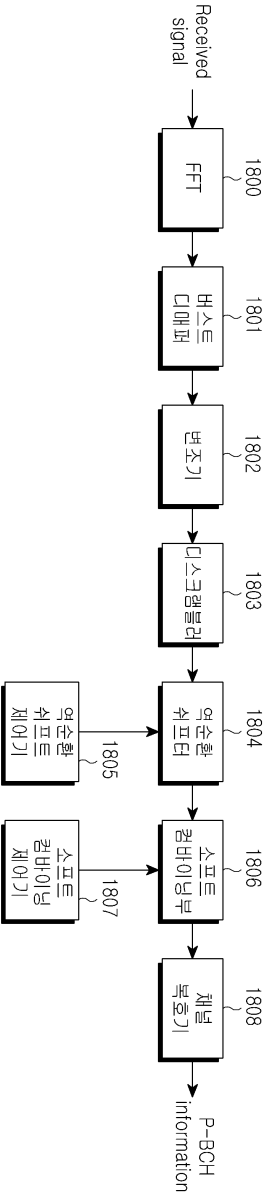
도면15



도면17



도면18



도면19

