

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年2月4日(04.02.2010)

(10) 国際公開番号
WO 2010/013626 A1

- (51) 国際特許分類:
G09F 9/30 (2006.01) H05B 33/02 (2006.01)
H01L 27/32 (2006.01) H05B 33/10 (2006.01)
H01L 51/50 (2006.01)
- (21) 国際出願番号: PCT/JP2009/063123
- (22) 国際出願日: 2009年7月22日(22.07.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-195773 2008年7月30日(30.07.2008) JP
- (71) 出願人(米国を除く全ての指定国について): 住友化学株式会社(SUMITOMO CHEMICAL COMPANY, LIMITED) [JP/JP]; 〒1048260 東京都中央区新川二丁目27番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 松室 智紀(MATSUMURO, Tomonori) [JP/JP]; 〒3050051 茨城県つくば市二の宮1丁目21番地3 グランドパレスNS-1 403号 Ibaraki (JP).
- (74) 代理人: 酒井 宏明, 外(SAKAI, Hiroaki et al.); 〒1006020 東京都千代田区霞が関三丁目2番5号

霞が関ビルディング 酒井国際特許事務所
Tokyo (JP).

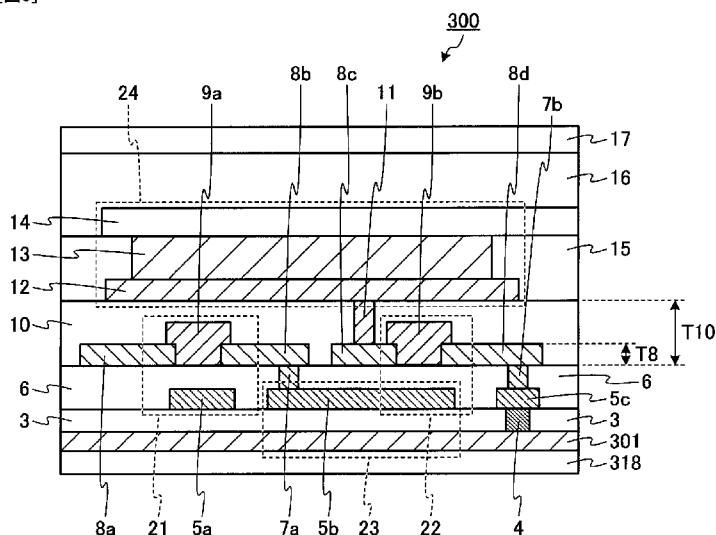
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: DISPLAY DEVICE AND METHOD FOR MANUFACTURING DISPLAY DEVICE

(54) 発明の名称: 表示装置および表示装置の製造方法

[図3]



(57) Abstract: Disclosed is a display device comprising: a metal substrate (301) which is provided with semiconductor elements (21, 22) and an organic EL element (24) and connected to a power supply; an interlayer insulating film (3) which is formed between the metal substrate and the semiconductor elements (21, 22) and the organic EL element and provided with a contact hole (4a); and an in-contact wiring (4) which is formed in the contact hole and electrically connects the metal substrate with at least one of source electrodes (8a, 8b), drain electrodes (8b, 8c) and an anode electrode (12) of the organic EL element.

(57) 要約:

[続葉有]

WO 2010/013626 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

半導体素子 (21, 22) および有機 EL 素子 (24) が設けられるとともに、電源に接続される金属基板 (301) と、半導体素子 (21, 22) および有機 EL 素子と、金属基板との間に設けられ、コンタクトホール (4a) が形成された層間絶縁膜 (3) と、コンタクトホール内に形成され、ソース電極 (8a, 8d)、ドレイン電極 (8b, 8c) および有機 EL 素子のアノード電極 (12) のうちの少なくともいずれか一つと、金属基板とを電気的に接続するコンタクト内配線 (4) と、を備えた表示装置。

明 細 書

発明の名称：表示装置および表示装置の製造方法

技術分野

[0001] 本発明は、半導体素子と、この半導体素子の駆動に応じて発光する発光素子とを備えた表示装置および表示装置の製造方法に関する。

背景技術

[0002] 表示装置は、半導体素子と、この半導体素子の駆動に応じて発光する発光素子とを含んで構成され、発光素子の発光を制御することによって所定の画像情報を表示する。発光素子として例えば有機エレクトロルミネッセンス（Electro Luminescence：以下、ELという）素子を用いた表示装置の実用化が進められている（たとえば、特許文献1参照）。有機EL素子を用いた表示装置では、有機EL素子と、この有機EL素子を駆動するトランジスタ（半導体素子）などによって各画素を構成している。

先行技術文献

特許文献

[0003] 特許文献1：特開2005-346055号公報

発明の概要

発明が解決しようとする課題

[0004] 有機EL素子は、電圧駆動素子である液晶表示素子とは異なり、電源線から供給される電流に応じて発光する電流駆動素子であるので、多数の有機EL素子が集積される表示装置では、有機EL素子と電源とを接続する電源線などの配線に非常に大きな駆動電流を流す必要がある。駆動電流を流す配線の抵抗値が大きいと、電圧降下が大きくなるので、駆動電圧を高くする必要があり、結果として表示装置の消費電力が増加してしまうという問題が発生する。そこで、従来では、電源に接続する配線や各素子における電極などの幅を広くし、さらに厚みを非常に厚くすることによって、電源から有機EL素子までの電流経路における抵抗値の低減を図っていた。

[0005] しかしながら、配線や電極などの厚膜化を図った場合、この厚膜化に起因して配線や電極などの上層に形成された層の上面に大きな凹凸が発生することになる。したがって、一般的にトランジスタ素子形成基板と反対側から光を取り出すトップエミッション型と呼ばれる有機EL素子の発光層は、大きな凹凸が発生した層の上面に形成されることとなる。前記トップエミッション型の有機EL素子の発光層は、配線や電極などが形成された層よりも上層に、例えば溶液塗布プロセスや真空蒸着法などの成膜技術を用いて形成される。この結果、従来では溶液塗布プロセスによる有機EL素子の成膜技術を用いた場合、真空蒸着法と比べると顕著に凹凸の影響を受けて有機EL素子の発光層が同一画素内であるにも関わらず、不均一な膜厚で形成されることとなってしまふ。発光層の膜厚が不均一であると、例え、同一画素内であっても膜厚分布の影響を受けて有機EL素子の発光特性が大きく異なってしまふ。このため、同一駆動電流に対する画素内の発光輝度が不均一となり、結果として表示装置の性能劣化が起こってしまうという問題があった。

[0006] そこで本発明は、上記の問題に鑑みてなされたものであり、配線抵抗による電圧降下を小さく抑えるとともに、同一画素内における素子の膜厚の平坦性を向上し、同一画素内の発光特性のばらつきを低減可能な表示装置および表示装置の製造方法を提供することを目的とする。

課題を解決するための手段

[0007] 上述した課題を解決し、目的を達成するために、本発明によれば、
[1] ゲート電極とソース電極とドレイン電極と前記ソース電極および前記ドレイン電極の間に形成された半導体膜とを含む半導体素子と、電極を含みかつ前記半導体素子に電氣的に接続された発光素子と、電源に接続される金属基板と、前記半導体素子および前記発光素子と、前記金属基板との間に設けられ、コンタクトホールが形成された層間絶縁膜と、前記コンタクトホール内に形成され、前記ソース電極、前記ドレイン電極および前記発光素子の前記電極のうちの少なくともいづれか一つと、前記金属基板とを電氣的に接続するコンタクト内配線と、を備える、表示装置。

[2] 前記半導体膜は、無機酸化物半導体材料から構成される、前記 [1] に記載の表示装置。

[3] 前記半導体膜は、有機半導体材料から構成される、前記 [1] に記載の表示装置。

[4] 前記発光素子は、有機エレクトロルミネッセンス素子である、前記 [1] ~ [3] に記載の表示装置。

[5] ゲート電極とソース電極とドレイン電極と前記ソース電極および前記ドレイン電極の間に形成された半導体膜とを含む半導体素子と、電極を有しかつ前記半導体素子に電氣的に接続された発光素子と、を備えた表示装置の製造方法であって、電源に接続される金属基板上に層間絶縁膜を形成する層間絶縁膜形成工程と、前記層間絶縁膜を貫通し、一端が前記金属基板に電氣的に接続されたコンタクト内配線を形成するコンタクト内配線形成工程と、前記層間絶縁膜を基準にして前記基板側とは反対側に、前記ソース電極と前記ドレイン電極と前記発光素子の前記電極とを形成する電極形成工程と、を含み、前記電極形成工程では、前記ソース電極、前記ドレイン電極および前記発光素子の電極のうち少なくともいずれか一つと、前記コンタクト内配線の他端とが電氣的に接続されるように、該ソース電極、該ドレイン電極および該発光素子の電極を形成する、表示装置の製造方法。
が提供される。

発明の効果

[0008] 本発明は、電源と接続する平坦な金属基板上にゲート電極、ソース電極およびドレイン電極を形成することによって、有機EL素子が形成される層の表面の凹凸を低減することが可能となるため、この層上に形成される有機EL素子の発光層が不均一な膜厚となることを低減することができる。これにより、装置全体及び同一画素内の発光特性のばらつきが低減でき、結果として、性能を向上できる表示装置および表示装置の製造方法を実現することが可能となる。

図面の簡単な説明

[0009] [図1] 図1は、本発明の実施の形態にかかる有機EL表示装置のブロック図の一例を示す図である。

[図2] 図2は、本発明の実施の形態にかかる有機EL表示装置の画素に対応する回路図である。

[図3] 図3は、本発明の実施の形態にかかる有機EL表示装置の画素を構成する各素子の断面を示した図である。

[図4-1] 図4-1は、図3に示す基板および配線層のレイアウト図である。

[図4-2] 図4-2は、図4-1に示す配線層のレイアウトにおける電流の概略的な経路を説明するための概念図である。

[図4-3] 図4-3は、図4-1に示すA-A断面の層構造を説明するための概略的な図である。

[図5] 図5は、従来の有機EL表示装置における駆動信号線の配線構造を概略的に示した図である。

[図6] 図6は、従来の有機EL表示装置における画素の駆動トランジスタと有機EL素子の断面図である。

[図7-1] 図7-1は、図3に示す画素の製造方法を示す断面図である。

[図7-2] 図7-2は、図3に示す画素の製造方法を示す断面図である。

[図7-3] 図7-3は、図3に示す画素の製造方法を示す断面図である。

[図7-4] 図7-4は、図3に示す画素の製造方法を示す断面図である。

[図7-5] 図7-5は、図3に示す画素の製造方法を示す断面図である。

[図7-6] 図7-6は、図3に示す画素の製造方法を示す断面図である。

[図8] 図8は、本発明の実施の形態にかかる有機EL表示装置の画素を構成する各素子の断面の他の例を示した図である。

[図9-1] 図9-1は、図8に示す画素の製造方法を示す断面図である。

[図9-2] 図9-2は、図8に示す画素の製造方法を示す断面図である。

[図9-3] 図9-3は、図8に示す画素の製造方法を示す断面図である。

[図9-4] 図9-4は、図8に示す画素の製造方法を示す断面図である。

[図9-5] 図9-5は、図8に示す画素の製造方法を示す断面図である。

発明を実施するための形態

[0010] 以下、この発明の実施の形態について、図面を参照して説明する。なお、この実施の形態によりこの発明が限定されるものではない。図面の記載において、同一部分には同一の符号を付している。さらに、図面は模式的なものであり、各層の厚みと幅との関係、各層の比率などは、現実のものとは異なることに留意する必要がある。図面の相互間においても、互いの寸法の関係や比率が異なる部分が含まれている。

[0011] (実施の形態)

以下、本発明の実施の形態について説明する。図1は、本実施の形態にかかる有機EL表示装置のブロック図の一例を示す図である。図1に示すように、本実施の形態にかかる有機EL表示装置は、ディスプレイパネル603、およびこれに接続される走査駆動部604、データ駆動部605、駆動電圧生成部607、並びにこれらを制御する信号制御部606を有する。ディスプレイパネル603は、走査駆動部604に接続され、各走査信号 V_g を伝達する走査信号線 G_1 、 G_2 、 G_3 、 \dots 、 G_n 、およびデータ駆動部605に接続され、各データ信号 V_d を伝達するデータ信号線 D_1 、 D_2 、 D_3 、 \dots 、 D_m などの複数の信号線に接続されている。各走査信号線 $G_1 \sim G_n$ は、略行方向に延伸しており、各データ信号線 $D_1 \sim D_m$ は、略列方向に延伸している。ディスプレイパネル603は、走査信号線 $G_1 \sim G_n$ および各データ信号線 $D_1 \sim D_m$ にそれぞれ接続するように行列状に配列された複数の画素PXを備える。

[0012] 図2は、本実施の形態にかかる有機EL表示装置の画素に対応する回路図である。図2に示すように、ディスプレイパネル603は、駆動電圧生成部607から出力される駆動電圧信号 V_p を伝達する信号線L3をさらに含む。この信号線L3は、電流を供給する電源線として機能する。そして、図2に示すように、各画素は、半導体素子に相当するスイッチングトランジスタ21、駆動トランジスタ22、キャパシタ23および発光素子に相当する有機EL素子24を有する。また、図2に示す信号線L1は、この画素のデ

一タ信号線に対応し、信号線L2は、この画素の走査信号線に対応する。

- [0013] スイッチングトランジスタ21の入力端子は信号線L1に接続され、制御端子は信号線L2に接続されており、出力端子は駆動トランジスタ22の制御端子N_gに接続されている。スイッチングトランジスタ21は、走査信号線である信号線L2に印加される走査信号V_gに応じて、データ線であるL1に印加されているデータ信号V_dを駆動トランジスタ22に出力する。
- [0014] 駆動トランジスタ22の制御端子N_gは、スイッチングトランジスタ21に接続されており、出力端子N_dは、有機EL素子24に接続されている。そして、駆動トランジスタ22の入力端子N_sは、信号線L3に接続されている。駆動トランジスタ22は、制御端子N_gと入力端子N_sの間にかかる電圧V_{gs}の大きさに応じて大きさが制御される出力電流Iを有機EL素子24に供給する。この出力電流Iは、電源線として機能する信号線L3から入力端子N_sを介して供給されたものである。
- [0015] キャパシタ23は、駆動トランジスタ22の制御端子N_gと入力端子N_sとの間に設けられており、駆動トランジスタ22の制御端子N_gに印加されるデータ信号V_dを充電して一定の期間保持する。
- [0016] 有機EL素子24のカソード電極は、共通電圧V_{com}に接続されており、アノード電極は、駆動トランジスタ22の出力端子N_dに接続されている。有機EL素子24は、駆動トランジスタ22の駆動によって、出力電流Iに応じた輝度で発光する。
- [0017] 次いで、本実施の形態にかかる有機EL表示装置の一画素あたりの構造について説明する。図3は、本実施の形態にかかる有機EL表示装置の一画素を構成する各素子の断面を示した図である。
- [0018] 図3に示すように、本実施の形態にかかる有機EL表示装置の画素300は、スイッチングトランジスタ21と駆動トランジスタ22とキャパシタ23と有機EL素子24とを含んで構成される。この画素300は、導電性が高く、電源線として機能する金属基板301上に形成されている。なお金属基板301の一部が、画素300の一部として機能する場合もある。

- [0019] スイッチングトランジスタ 21 は、制御端子として機能するゲート電極 5a と、入力端子として機能するソース電極 8a と、出力端子として機能するドレイン電極 8b と、ソース電極 8a およびドレイン電極 8b との間に、ソース電極 8a およびドレイン電極 8b のそれぞれ一部分に接触してまたがるように形成されチャンネル層として機能する半導体膜 9a とを有する。ゲート電極 5a は、図示しない領域において信号線 L2 に接続し、ソース電極 8a は、図示しない領域において信号線 L1 に接続する。ゲート電極 5a と、ソース電極 8a、ドレイン電極 8b および半導体膜 9a との間には、ゲート絶縁膜 6 が形成される。
- [0020] 駆動トランジスタ 22 は、制御端子 Ng として機能するゲート電極 5b と、入力端子 Ns として機能するソース電極 8d と、出力端子 Nd として機能するドレイン電極 8c と、ソース電極 8d およびドレイン電極 8c との間に、ソース電極 8d およびドレイン電極 8c のそれぞれ一部分に接触してまたがるように形成されチャンネル層として機能する半導体膜 9b とを有する。ゲート電極 5b は、コンタクト内配線 7a を介してスイッチングトランジスタ 21 のドレイン電極 8b と接続する。ゲート電極 5b と、ソース電極 8d、ドレイン電極 8c および半導体膜 9b との間には、ゲート絶縁膜 6 が形成される。また、コンタクト内配線 7a は、ゲート電極 5a、5b（第 1 ゲート電極 5a、第 2 ゲート電極 5b）と、ソース電極 8a、8d（第 1 ソース電極 8a、第 2 ソース電極 8d）およびドレイン電極 8b、8c（第 1 ドレイン電極 8b、第 2 ドレイン電極 8c）との間のゲート絶縁膜 6 に設けられる。なお、コンタクト内配線 7a は、図 2 に示すポイント P3 に対応する。
- [0021] 有機 EL 素子 24 は、駆動トランジスタ 22 のドレイン電極 8c とコンタクト内配線 11 を介して接続するアノード電極 12 と、アノード電極 12 上に形成される有機膜 13 と、有機膜 13 上に形成されたカソード電極 14 とを備える。さらに、有機膜 13 は、少なくとも有機発光層を含んで構成され、アノード電極 12 から供給された電流量に応じた輝度で発光する。なお、アノード電極 12 とカソード電極 14 との間には、必要に応じて正孔注入層

、正孔輸送層、電子輸送層、電子注入層および正孔障壁層などを設けてもよい。コンタクト内配線 11 は、ソース電極 8a, 8d、ドレイン電極 8b, 8c および半導体膜 9a, 9b と、有機 EL 素子 24 のアノード電極 12 との間に形成された層間絶縁膜 10 に設けられる。この層間絶縁膜 10 は、例えばトランジスタの半導体層を保護する半導体保護膜と、平坦化のために形成される平坦化膜とによって構成される。層間絶縁膜 10 とカソード電極 14 との間には、有機 EL 素子 24 が形成される領域にのみ開口部が設けられた層間膜 15 が積層される。なお、コンタクト内配線 11 は、図 2 に示すポイント P4 に対応する。

[0022] カソード電極 14 は透明膜または半透明膜で形成される。カソード電極 14 上には、透明膜または半透明膜で形成された保護膜 16 および透明または半透明である上部基板 17 が設けられている。有機膜 13 から発せられた光は、カソード電極 14、保護膜 16 および上部基板 17 を順次透過し、外部に出力される。したがって、この有機 EL 素子 24 は、いわゆるトップエミッション型である。

[0023] 本実施の形態では、半導体素子としてのスイッチングトランジスタ 21 および駆動トランジスタ 22 と、発光素子としての有機 EL 素子 24 と、が例えば金属基板 301 の素子形成面である一方の主面側（例えば上面側）に設けられる。金属基板 301 は、電源として機能する駆動電圧生成部 607（図 1 参照）と接続された信号線 L3 に対応する。すなわち、金属基板 301 は、電源と接続された電源線として機能し、駆動トランジスタ 22 を介して、有機 EL 素子 24 に電流を供給している。この金属基板 301 には、コンタクトホールが形成された層間絶縁膜 3 が設けられる。金属基板 301 は、層間絶縁膜 3 のコンタクトホール内に形成されたコンタクト内配線 4、ゲート電極 5a, 5b と同層で形成された接続膜であってコンタクト内配線 4 の直上に形成された接続膜 5c、および、接続膜 5c の直上に形成されたゲート絶縁膜 6 内のコンタクト内配線 7b を介して、駆動トランジスタ 22 のソース電極 8d と接続し、この駆動トランジスタ 22 を介して、有機 EL 素子

24のアノード電極12に電流を供給する。なお、キャパシタ23は、金属基板301の一部領域、ゲート電極5bの一部領域および層間絶縁膜3の一部領域によって形成される。

[0024] 図4-1のレイアウト図に示すように、金属基板301は、金属基板301の厚み方向から見て有機EL素子24が行列状に配列されて設けられる領域（これを表示領域とする）300aを内包する状態で重畳するように存在する。したがって、金属基板301における表示領域300aと重畳する領域の外側には、この重畳領域からはみ出すはみ出し領域300bが存在する。本実施の形態では、図4-2に示すように、金属基板301の端部に設けられた電源端子301aから金属基板301に流れ込んだ電流*i*が、金属基板301におけるはみ出し領域300bにまわり込んだ後、表示領域300a内に配列された各画素300へ四方から流れ込む構成となっている。このように金属基板301の厚み方向において表示領域300aと重畳しないはみ出し領域300bが電源線の主配線部分として機能する構成とすることで、本実施の形態では、電源線を構成する金属基板301において生じる電圧降下を抑制することができ、結果として有機EL表示装置の表示品位を向上でき、かつ、電源マージンを削ることができるため、消費電力を低減することが可能となる。なお、金属基板301は、図4-3に示すように、この金属基板301の4辺近傍を覆い且つ素子形成面側と反対側の面を覆うように形成された絶縁膜318によって絶縁シールドされる。また、金属基板301を電源に接続するための電源端子301aは、例えば金属基板301の外縁を覆う絶縁膜318上に、例えば他の電極端子301bと共に配置される。さらに、金属基板301と電源端子301aとは、例えば絶縁膜318を貫通するコンタクト内配線301cによって電氣的に接続される。

[0025] ここで、従来の有機EL表示装置における駆動信号線の配線構造について説明する。図5は、従来の有機EL表示装置における駆動信号線の配線構造を概略的に示した図であり、図6は、従来の有機EL表示装置における画素の駆動トランジスタと有機EL素子の断面図である。

[0026] 従来の有機EL表示装置においては、駆動信号線は、走査信号線もしくはデータ信号線と同じレイヤーに形成されており、図5に示すように、例えば基板K1の厚み方向から見てディスプレイパネル603の表示領域K2を囲むように配置された枠状の主配線Lv_mと、主配線Lv_mにおける行方向に延びた部分から、列方向に延びて分岐し各画素に駆動電圧信号を伝達する複数の岐配線Lv_bとによって構成される。なお、主配線Lv_mと電源（不図示）とを電氣的に接続するための電源端子Taは、例えば基板K1の外端を形成する4辺のうち少なくとも1つの辺に、他の電極端子Tbと共に配置することができる。このレイアウトにおいて、従来の有機EL表示装置では、主配線Lv_mに接続した各岐配線Lv_bに各画素の駆動トランジスタの入力端子が接続されていた。

[0027] ここで、有機EL素子は、電源線から供給される電流に応じて発光する電流駆動素子であることから、多数の有機EL素子を集積した発光装置では、有機EL素子に電流を供給する電源線に非常に大きな電流を流す必要がある。このことから、電源線を構成する岐配線Lv_bの低抵抗化を図るために電源線パターンの面積拡大が望まれているものの、電源線パターンに使用できるスペースは限られている。このため、従来では、図6に示すように、電源線に接続する配線や駆動トランジスタのソース電極108dの少なくとも一部の幅を広くし、さらに少なくとも一部の厚みを非常に厚くすることによって電源線の低抵抗化を図っていた。具体的には、従来の構成では、駆動トランジスタのソース電極108dの膜厚T108は、例えば1μm程度に設定されていた。

[0028] しかしながら、電源線に接続する配線および駆動トランジスタのソース電極108dの厚膜化を図った場合には、配線および電極の厚膜化により、配線および電極の上層に大きな凹凸が発生してしまう。有機EL素子を構成する有機膜は、配線および電極の厚膜化によって大きな凹凸が発生した膜上に塗布されるため、有機EL素子の有機膜は、下地膜の凹凸の影響を受けて不均一な膜厚で塗布されることになってしまう。この結果、発光輝度の不均一

などに起因する特性劣化が起こってしまう。このため、従来の構成においては、この配線および電極の厚膜化によって発生する凹凸を吸収するため、配線および電極上に形成される層間絶縁膜 110 を非常に厚く形成する必要がある。具体的には、従来の構成では、層間絶縁膜 110 を 5 ~ 10 μm もの非常に厚い膜厚 T 110 で形成することによって凹凸を吸収していた。さらに、従来の構成では、層間絶縁膜 110 の膜厚が非常に厚いため、層間絶縁膜 110 に形成されるコンタクトホール110の深さが深くなる。コンタクトホール110の深さが浅い場合にはアノード電極 12 を形成する工程と同一の工程で、電極とともにコンタクト内配線 111 を形成することができるが、従来の構成ではコンタクトホール110の深さが深いので、駆動トランジスタのドレイン電極 108 c と有機 EL 素子 24 のアノード電極 12 とを適切に接続するコンタクト内配線 111 を形成するために、アノード電極 12 を形成する工程とは別に、コンタクトホール110に配線材料を埋め込む工程が必要となっていた。

[0029] これに対し、本実施の形態においては、金属基板 301 自体を電源線としての配線の一部として利用しているため、電源線パターンの面積を最大限確保することができる。したがって、本実施の形態においては、各電極の膜厚を厚くせずとも電源線の一部である金属基板 301 の抵抗を十分低下させることができ、電圧降下を抑制することができるので、図 3 に示すように、従来の膜厚 T 108 (図 6 参照) よりも薄い膜厚 T 8 でソース電極 8 d を形成した場合であっても、有機 EL 素子 24 に対する電流供給を円滑に行なうことができる。本実施の形態におけるソース電極およびドレイン電極の膜厚は、30 nm ~ 500 nm 程度である。またソース電極およびドレイン電極は、Cr、Au、Pt、Pd、APC (Ag-Pd-Cu)、Mo、MoO₃、PEDOT、ITO (インジウムスズ酸化物)、Ag、Cu、Al、Ti、Ni、Ir、Fe、W、MoW、およびこれらの合金、並びにこれらの積層膜などによって構成され、好ましくは Mo や Mo/Al/Mo、Ta/Cu/Ta の積層膜によって構成される。

- [0030] さらに、本実施の形態では、金属基板 301 自体を電源線としての配線の一部として利用しているため、電源線としての配線層を別途形成する必要がない。これにより、ディスプレイパネルの厚さをより低減することが可能となり、結果、有機 EL 表示装置をさらに薄型化することが可能となる。
- [0031] そして、金属基板 301 における素子形成面である上面は平坦である。さらに、前述したように、本実施の形態においては、従来よりも薄い膜厚でソース電極 8d を形成できる。このため、本実施の形態においては、図 3 に示すように、従来の膜厚 T110 (図 6 参照) よりも薄い膜厚 T10 で形成した場合であっても、配線および電極上に形成される層間絶縁膜 10 の上面を、従来と同程度か、またはより平坦な面とすることができる。この結果、本実施の形態においては、この層間絶縁膜 10 上に形成される有機 EL 素子 24 の有機膜 13 をより均一な膜厚で形成できる。したがって、本実施の形態においては、有機 EL 素子 24 の有機膜が不均一な膜厚で形成されることを低減し、装置全体および同一画素内でより均一な発光輝度を実現できる。さらに、本実施の形態においては、層間絶縁膜 10 の膜厚が従来よりも薄いため、層間絶縁膜 10 に設けられるコンタクト内配線 11 が形成されるコンタクトホールもウェットプロセスで正確に開口でき、駆動トランジスタ 22 のドレイン電極 8c と有機 EL 素子 24 のアノード電極 12 との接続不良も防止することができる。なお、層間絶縁膜 3 に形成されたコンタクト内配線 4、接続膜 5c およびゲート絶縁膜 6 に形成されたコンタクト内配線 7b のように、金属基板 301 と駆動トランジスタ 22 のソース電極 8d との間に必要に応じてコンタクト内配線や接続層を設けることによって、金属基板 301 と駆動トランジスタ 22 のソース電極 8d とを適切に接続できる。
- [0032] また、従来の構成においては、図 5 に示す主配線 Lvm から分岐した各岐配線 Lvb がラインパターンで形成されるため、配線抵抗による電圧降下が発生する場合があった。したがって、従来の構成においては、消費電流に比例して有機 EL 素子 24 に印加される電圧に大きな変動が発生する場合があったので、この電圧の変動による輝度変動を補正するために、電圧降下によ

る変動分を加えた電圧を、電源電圧として主配線Lv_mに印加して、ドレイソース間の電圧を補償していたため、表示装置全体の消費電力を抑制することが困難であった。

[0033] これに対し、本実施の形態においては、電源と接続する電源線にディスプレイパネル603全体に亘って存在する金属基板301を利用しているため、電圧降下が従来よりも小さい。したがって、本実施の形態では、電圧降下による変動分として電源電圧に加える電圧値自体を従来よりも小さくすることができるため、従来よりも表示装置全体の消費電力を低減することが可能になる。

[0034] また、従来の構成においては、ディスプレイパネルで発生した熱によって各画素を構成する材料が劣化することを防止するために、ディスプレイパネルに熱拡散用のシート部材を別途取り付けて、ディスプレイパネルで発生した熱を拡散させていた。

[0035] これに対し、本実施の形態においては、熱伝導率の大きな金属基板301がディスプレイパネルの上面全体に亘って存在するため、この金属基板301によってディスプレイパネル全体に熱が拡散する。従って熱拡散用のシート部材と組み合わせることで、より高い熱拡散効果と放熱効果が期待できることから、各画素の構成材料の劣化を抑制し、表示装置の長期信頼性を向上させることができる。

[0036] また、本実施の形態においては、電源線にディスプレイパネルの上面全体に亘って存在する金属基板301を利用しているため、岐配線Lv_b自体が不要となり、この岐配線Lv_b形成のための配線面積も確保しなくともよいことから、この配線面積分、開口率を大きくすることができる。また、本実施の形態においては、岐配線Lv_b自体が不要となることから、より高精細化が可能となる。さらに、本実施の形態においては、キャパシタ23の一方の電極は、金属基板301の一部領域によって構成されるため、キャパシタ23の他方の電極は、金属基板301上の層間絶縁膜3上であればいずれの領域にも形成することができる。したがって、本実施の形態においては、キ

ャパシタ 2 3 の形成領域を柔軟に選択することが可能になる。

[0037] つぎに、図 3 に示す画素 3 0 0 の製造方法について説明する。図 7 - 1 ~ 図 7 - 6 は、図 3 に示す画素 3 0 0 の製造方法を示す断面図である。まず、図 7 - 1 に示すように、金属基板 3 0 1 の厚み方向と垂直な面であって一方の主面（これを上面とする）上に、膜厚が 5 0 0 n m ~ 2 μ m 程度の層間絶縁膜 3 を形成する。この際、電源から供給された電流を低抵抗で駆動トランジスタ 2 2 に伝達する必要があるため、金属基板 3 0 1 には導電性が高い金属またはその合金を用いて形成された基板を用いる。また、層間絶縁膜 3 は、例えばスピノングラス（S O G）、フォトレジスト、ポリイミド、S i N x、S i O₂などによって形成され、スピコート法、スパッタ法、および C V D などによって形成される。次いで、層間絶縁膜 3 における接続膜 5 c に対応する位置に、フォトリソグラフィ法（本明細書において、「フォトリソグラフィ法」にはエッチング工程のようなパターンニング工程が含まれる場合がある。）を用いてコンタクトホール 4 a を形成する。またコンタクトホール 4 a を形成する工程において、基板 3 0 1 の端部における金属基板 3 0 1 と電源端子 3 0 1 a とを接続するコンタクト内配線 3 0 1 c（図 4 - 3 参照）用のコンタクトホールを形成するとよい。

[0038] そして、コンタクトホール 4 a 内に導電性材料を埋め込むことによって、コンタクト内配線 4 を形成する。つぎに、ゲート電極 5 a、5 b および接続膜 5 c の形成のために、真空蒸着法、スパッタ法、塗布法を用いて金属材料、透明酸化物導電材料などを層間絶縁膜 3 およびコンタクト内配線 4 上に形成した後、図 7 - 2 に示すように、フォトリソグラフィ法を用いてゲート電極 5 a、5 b および接続膜 5 c をパターンニングする。なお、導電性材料の埋め込み処理を行わなくても、直接的にコンタクトホール 4 a 内とゲート電極 5 a、5 b および接続膜 5 c の形成領域に前記手法を用いて金属材料や透明酸化物導電材料などを全面に形成した後、フォトリソグラフィ法によりパターンニングすることによって、コンタクト内配線 4 と、ゲート電極 5 a、5 b および接続膜 5 c とを一括して形成してもよい。また、インクジェットプリ

ント法、印刷法などを用いてコンタクト内配線4とゲート電極5a, 5bおよび接続膜5cを形成してもよい。また、この工程において、基板301の端部における金属基板301と電源端子301aとを接続するためのコンタクト内配線301c(図4-3参照)も形成するとよい。

[0039] 次いで、図7-3に示すように、有機感光性樹脂などを材料としてゲート絶縁膜6を形成する。このゲート絶縁膜6は、各トランジスタの駆動能力を確保するために誘電率1.5以上で500nm以下の膜厚で形成されることが望ましい。ゲート絶縁膜6は、塗布法など材料に応じた方法を用いて形成される。そして、ゲート絶縁膜6に、フォトリソグラフィ法、エッチング法などを用いてコンタクトホール7c, 7d(第1コンタクトホール7c, 第2コンタクトホール7d)を形成する。

[0040] つぎに、コンタクトホール7c, 7d内に導電性材料を埋め込むことによって、図7-4に示すコンタクト内配線7a, 7b(第1コンタクト内配線7a, 第2コンタクト内配線7b)を形成する。そして、ソース電極8a, 8dおよびドレイン電極8b, 8cの形成のために、真空蒸着法、スパッタ法、塗布法などを用いて金属材料、透明酸化物導電材料などを全面に形成した後、フォトリソグラフィ法、エッチング法などを用いてソース電極8a, 8dおよびドレイン電極8b, 8cをパターニングする。なお、導電性材料の埋め込み処理を行わなくても、直接的にコンタクトホール7c, 7d内とソース電極8a, 8dおよびドレイン電極8b, 8c形成領域に前記手法を用いて金属材料や透明酸化物導電材料などを全面に形成した後、フォトリソグラフィ法によりパターニングすることによって、コンタクト内配線7a, 7bと、ソース電極8a, 8dおよびドレイン電極8b, 8cとを一括して形成してもよい。また、インクジェットプリント法、印刷法などを用いてコンタクト内配線7a, 7bとソース電極8a, 8dおよびドレイン電極8b, 8cを形成してもよい。

[0041] そして、図7-5に示すように、ソース電極8a, 8dおよびドレイン電極8b, 8cとの間に半導体膜9a, 9b(第1半導体膜9a, 第2半導体

膜 9 b) を形成する。半導体膜 9 a, 9 b は、ZTO などの無機酸化物半導体材料、または、ペンタセンやテトラベンゾポルフィリンの前駆体を有する有機半導体材料、または、アモルファスシリコンおよびポリシリコンなどの無機半導体材料によって構成される。半導体膜 9 a, 9 b は、真空蒸着法、スパッタ法、塗布法や CVD 法など材料に応じた方法を用いて形成された後、フォトリソグラフィ法を用いてパターンニングされる。なお、インクジェットプリント法、印刷法などを用いて半導体膜 9 a, 9 b を形成してもよい。次いで、この半導体膜 9 a, 9 b 上に保護膜 (図示せず) を形成した後、ソース電極 8 a, 8 d、ドレイン電極 8 b, 8 c および半導体膜 9 a, 9 b の凹凸を吸収するため、平坦化の機能を持つ層間絶縁膜 10 を形成する。この層間絶縁膜 10 は、たとえば感光性樹脂によって形成され、厚みが $2 \mu\text{m} \sim 10 \mu\text{m}$ 程度である。次いで、フォトリソグラフィ法を用いて、層間絶縁膜 10 にコンタクトホール 11 a を形成する。また、保護膜 (図示せず) は上部電極との電氣的結合によって形成されるバックチャネルを防ぐために、誘電率が 3.5 以下のものが好ましく、さらに、半導体特性に影響を与えないものである必要がある。

[0042] その後、図 7-6 に示すように、コンタクトホール 11 a 内に導電性材料を埋め込むことによって、コンタクト内配線 11 を形成する。そして、有機 EL 素子 24 のアノード電極 12 の形成のために、真空蒸着法、スパッタ法などを用いて金属材料、透明酸化物導電材料などの膜を全面に形成した後、フォトリソグラフィ法、エッチング法などを用いてアノード電極 12 をパターンニングする。このアノード電極 12 は、たとえば ITO/Ag/ITO や ITO/Al/ITO の積層膜によって形成される。なお、導電性材料の埋め込み処理を行わなくても、直接的にコンタクトホール 11 a 内とアノード電極 12 形成領域に前記手法を用いて金属材料や透明酸化物導電材料などの膜を全面に形成した後、フォトリソグラフィ法によりパターンニングすることによって、コンタクト内配線 11 と、アノード電極 12 とを一括して形成してもよい。

- [0043] 次いで、有機EL素子24の有機膜をアノード電極12上に形成した後、透明または半透明の金属材料または酸化物導電材料によってカソード電極14を形成する。このカソード電極14は、たとえばMgとAgとの合金材料によって形成される。そして、有機EL素子24保護用の透明膜または半透明膜の保護膜16を形成した後、上部基板17を保護膜16上に設けることによって、図3に示す画素300を得ることができる。なお、金属基板301の裏面と4辺近傍とを覆う絶縁膜318および金属基板301を電源に接続するための電源端子301aならびに各種配線を外部に接続するための電極端子301bの各形成工程は、適宜、上記した各工程の前、後または間に挿入される。
- [0044] なお、本実施の形態の画素構造として、図3に示すように、ゲート電極がソース電極およびドレイン電極の下方の基板側に形成されるボトムゲート構造を有する画素300を例に説明したが、もちろん、図8に示すように、ゲート電極5a、5bがソース電極8a、8dおよびドレイン電極8b、8cの上方の有機EL素子24側に形成されるトップゲート構造を有する画素400であってもよい。
- [0045] 図8に示すように、画素400は、画素300と同様に、ゲート電極5a、ソース電極8a、ドレイン電極8bおよび半導体膜9aを有するスイッチングトランジスタ21と、ゲート電極5b、ソース電極8d、ドレイン電極8cおよび半導体膜9bを有する駆動トランジスタ22と、アノード電極12、有機膜13およびカソード電極14を有する有機EL素子24とを備える。ソース電極8a、8d、ドレイン電極8b、8cおよび半導体膜9a、9bと、ゲート電極5a、5bとの間には、ゲート絶縁膜6が形成される。そして、ゲート電極5a、5b上には、各電極の凹凸を吸収するための層間絶縁膜10が形成される。このように、画素400は、ゲート電極5a、5bがソース電極8a、8dおよびドレイン電極8b、8cの上方の有機EL素子24側に形成されるトップゲート構造を有する。
- [0046] そして、画素400は、画素300と同様に、スイッチングトランジスタ

21および駆動トランジスタ22と、有機EL素子24と、が設けられる基板が、電源線として機能する金属基板301である。そして、金属基板301は、層間絶縁膜3に形成されたコンタクト内配線204を介して、駆動トランジスタ22のソース電極8dと接続される。駆動トランジスタ22のドレイン電極8cは、ゲート絶縁膜6に形成されたコンタクト内配線207b、ゲート電極5a、5bと同じ層で形成された接続膜であってコンタクト内配線207bの直上に形成された接続膜5dおよび、接続膜5dの直上に形成された層間絶縁膜10内のコンタクト内配線211を介して、有機EL素子24のアノード電極12と接続される。また、駆動トランジスタ22のゲート電極5bは、ゲート絶縁膜6に形成されたコンタクト内配線207aを介して、スイッチングトランジスタ21のドレイン電極8bと接続される。なお、キャパシタ23は、この金属基板301の一部領域、ドレイン電極8bの一部領域および層間絶縁膜3の一部領域によって形成される。

[0047] このように、トップゲート構造の画素400の場合も、ディスプレイパネル603全体に存在する金属基板301を利用して有機EL素子24に対する電流供給を行なうことによって、各電極の膜厚を厚くせずとも電源線として機能する金属基板301の抵抗を十分低下させることができ、また、金属基板301に起因して層間絶縁膜10表面に大きな凹凸が生じることがないことからより均一な膜厚の有機膜13を形成できるため、発光輝度の装置全体及び同一画素内の均一化を実現できるとともに消費電力低減および熱集中防止を実現できるという画素300と同様の効果を奏することが可能になる。

[0048] つぎに、図8に示す画素400の製造方法について説明する。図9-1～図9-5は、図8に示す画素400の製造方法を示す断面図である。まず、図9-1に示すように、図7-1に示す場合と同様に、金属基板301上に層間絶縁膜3を形成する。次いで、層間絶縁膜3におけるソース電極8dに対応する位置にフォトリソグラフィ法を用いてコンタクトホール204aを形成する。そして、図9-2に示すように、コンタクトホール204a内に

導電性材料を埋め込むことによってコンタクト内配線 204 を形成した後、画素 300 の場合と同様に、ソース電極 8a, 8d およびドレイン電極 8b, 8c 形成のために、真空蒸着法、スパッタ法、塗布法などを用いて金属材料、透明酸化物導電材料などを形成し、フォトリソグラフィ法、エッチング法などを用いてソース電極 8a, 8d およびドレイン電極 8b, 8c をパターンニングする。なお、コンタクト内配線 204 と、ソース電極 8a, 8d およびドレイン電極 8b, 8c とは一括形成することも可能である。

[0049] 次いで、図 9-3 に示すように、画素 300 の場合と同様に、ソース電極 8a, 8d およびドレイン電極 8b, 8c との間に半導体膜 9a, 9b を形成し、図 7-3 に示す場合と同様にゲート絶縁膜 6 を形成する。そして、このゲート絶縁膜 6 にコンタクトホール 207c, 207d を形成した後、図 9-4 に示すように、コンタクトホール 207c, 207d 内に導電性材料を埋め込むことによって、コンタクト内配線 207a, 207b を形成する。つぎに、画素 300 の場合と同様に、ゲート電極 5a, 5b および接続膜 5d 形成のために、真空蒸着法、スパッタ法、塗布法を用いて金属材料、透明酸化物導電材料などをゲート絶縁膜 6 およびコンタクト内配線 207a, 207b 上に形成した後、図 9-4 に示すように、フォトリソグラフィ法を用いてゲート電極 5a, 5b および接続膜 5d をパターンニングする。なお、コンタクト内配線 207a, 207b と、ゲート電極 5a, 5b および接続膜 5d とは一括形成することも可能である。

[0050] そして、図 9-5 に示すように、画素 300 の場合と同様に、下層膜の凹凸を吸収するための層間絶縁膜 10 を形成した後、層間絶縁膜 10 にコンタクトホール 211a を形成する。その後、画素 300 の場合と同様に、コンタクトホール 211a 内に導電性材料を埋め込むことによってコンタクト内配線 211 を形成し、有機 EL 素子 24 のアノード電極 12 を形成した後、有機 EL 素子の有機膜をアノード電極 12 上に塗布する。そして、画素 300 の場合と同様に、カソード電極 14 を形成し、有機 EL 素子 24 保護用の保護膜 16 を形成した後、上部基板 17 を保護膜 16 上に設けることによ

て、図8に示す画素400を得ることができる。

[0051] また、本実施の形態においては、いわゆるトップエミッション型の画素300、400を例に説明したが、これに限らず、いわゆるボトムエミッション型の構造を有する画素に適用することももちろん可能である。ボトムエミッション型の場合には、各トランジスタの各電極を透明電極で形成するとともに、金属基板301に代えて透明な導電体材料を用いて形成された基板を用いればよい。

符号の説明

- [0052] 3 層間絶縁膜
4, 7a, 7b, 11, 111, 204, 207a, 207b, 211
コンタクト内配線
4a, 7c, 7d, 11a, 204a, 207c, 207d, 211a
コンタクトホール
5a, 5b ゲート電極
5c, 5d 接続膜
6 ゲート絶縁膜
8a, 8d, 108d ソース電極
8b, 8c, 108c ドレイン電極
9a, 9b 半導体膜
10, 110 層間絶縁膜
12 アノード電極
13 有機膜
14 カソード電極
16 保護膜
17 上部基板
21 スイッチングトランジスタ
22 駆動トランジスタ
23 キャパシタ

- 2 4 有機EL素子
- 3 0 0, 4 0 0 画素
- 3 0 0 a 表示領域
- 3 0 0 b はみ出し領域
- 3 0 1 金属基板
- 3 1 8 絶縁膜
- 6 0 3 ディスプレイパネル
- 6 0 4 走査駆動部
- 6 0 5 データ駆動部
- 6 0 6 信号制御部
- 6 0 7 駆動電圧生成部

請求の範囲

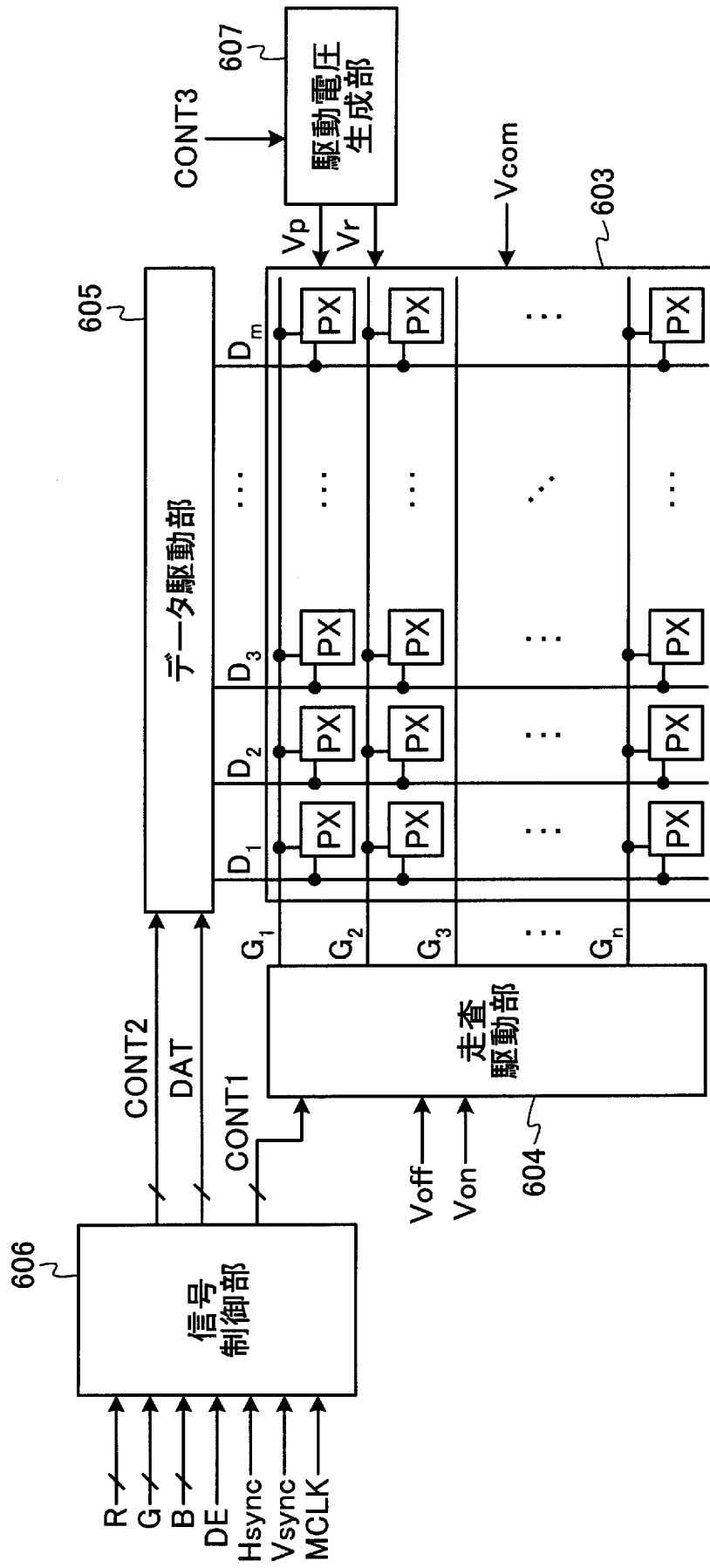
- [請求項1] ゲート電極とソース電極とドレイン電極と前記ソース電極および前記ドレイン電極の間に形成された半導体膜とを含む半導体素子と、電極を含みかつ前記半導体素子に電氣的に接続された発光素子と、電源に接続される金属基板と、前記半導体素子および前記発光素子と、前記金属基板との間に設けられ、コンタクトホールが形成された層間絶縁膜と、前記コンタクトホール内に形成され、前記ソース電極、前記ドレイン電極および前記発光素子の前記電極のうちの少なくともいずれか一つと、前記金属基板とを電氣的に接続するコンタクト内配線と、を備える、表示装置。
- [請求項2] 前記半導体膜は、無機酸化物半導体材料から構成される、請求項1に記載の表示装置。
- [請求項3] 前記半導体膜は、有機半導体材料から構成される、請求項1に記載の表示装置。
- [請求項4] 前記発光素子は、有機エレクトロルミネッセンス素子である、請求項1に記載の表示装置。
- [請求項5] ゲート電極とソース電極とドレイン電極と前記ソース電極および前記ドレイン電極の間に形成された半導体膜とを含む半導体素子と、電極を有しかつ前記半導体素子に電氣的に接続された発光素子と、を備えた表示装置の製造方法であって、電源に接続される金属基板上に層間絶縁膜を形成する層間絶縁膜形成工程と、前記層間絶縁膜を貫通し、一端が前記金属基板に電氣的に接続されたコンタクト内配線を形成するコンタクト内配線形成工程と、前記層間絶縁膜を基準にして前記基板側とは反対側に、前記ソース電極と前記ドレイン電極と前記発光素子の前記電極とを形成する電極形成工程と、

を含み、

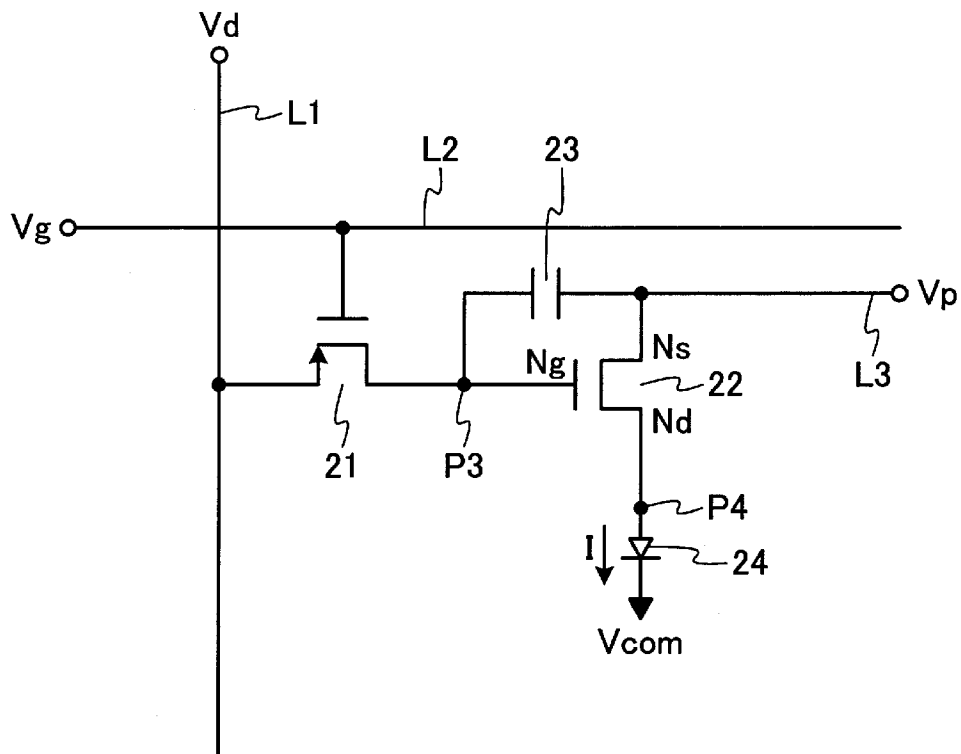
前記電極形成工程では、前記ソース電極、前記ドレイン電極および前記発光素子の電極のうちの少なくともいずれか一つと、前記コンタクト内配線の他端とが電氣的に接続されるように、該ソース電極、該ドレイン電極および該発光素子の電極を形成する表示装置の製造方法

。

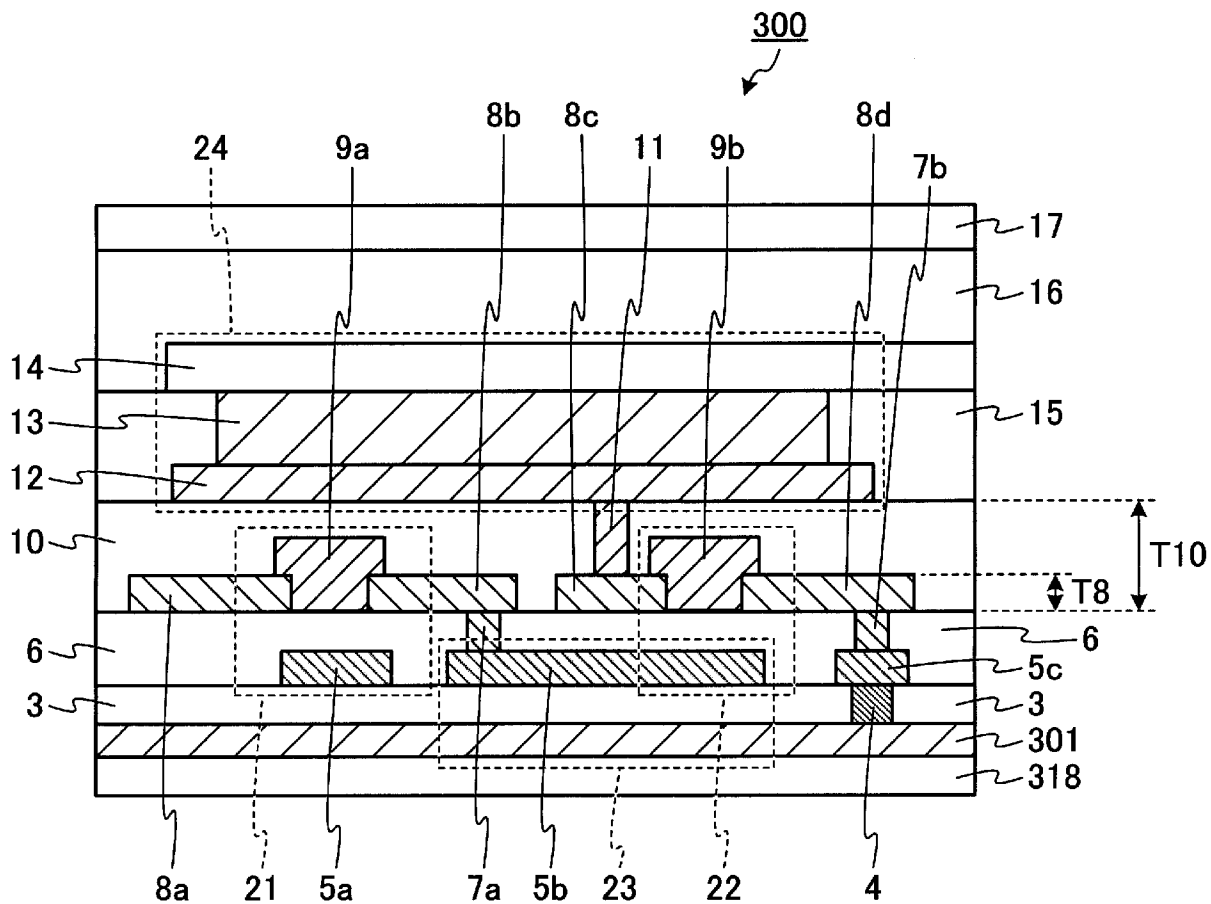
[図1]



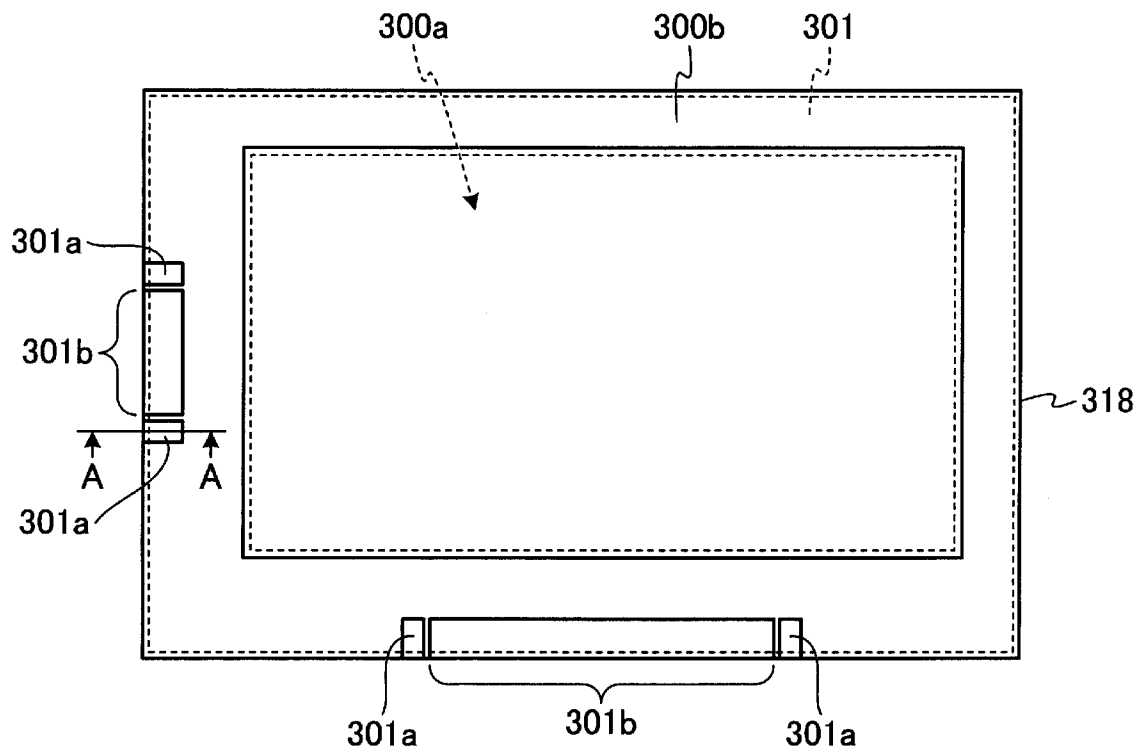
[圖2]



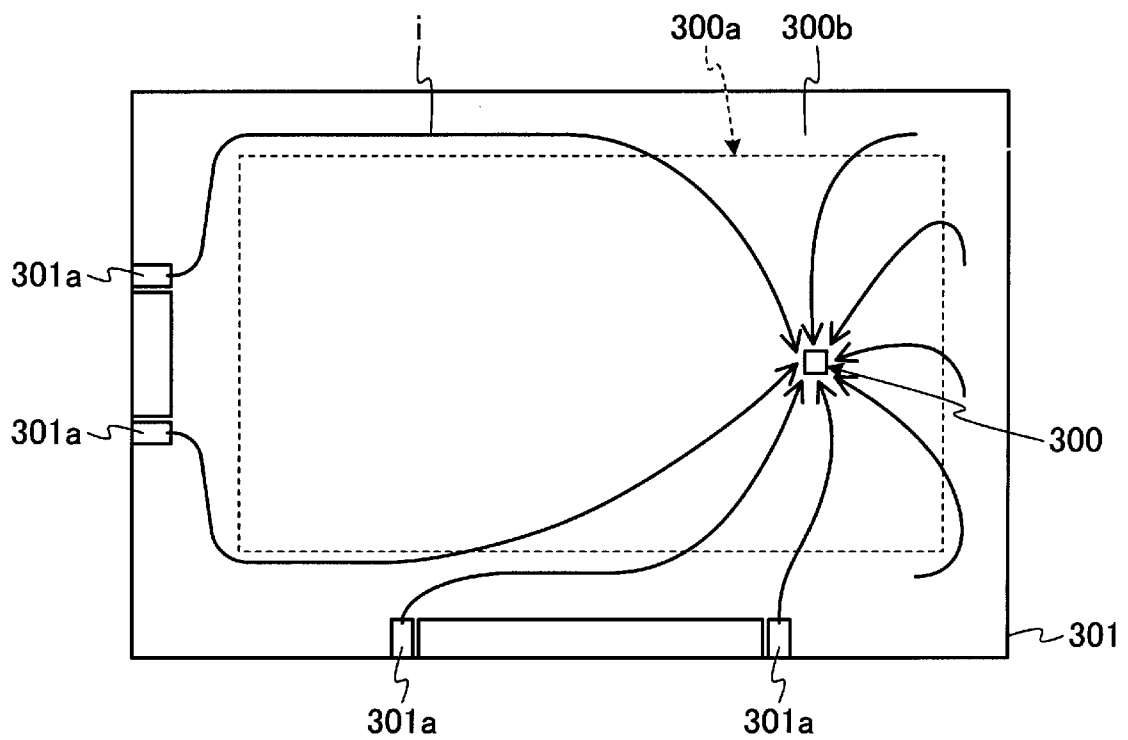
[圖3]



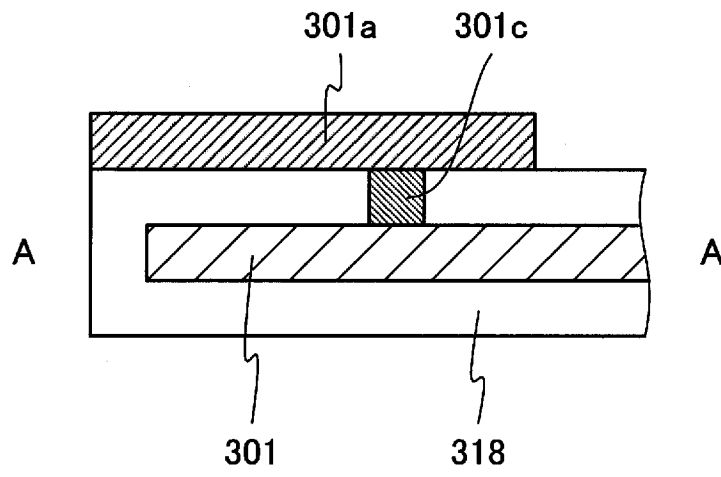
[図4-1]



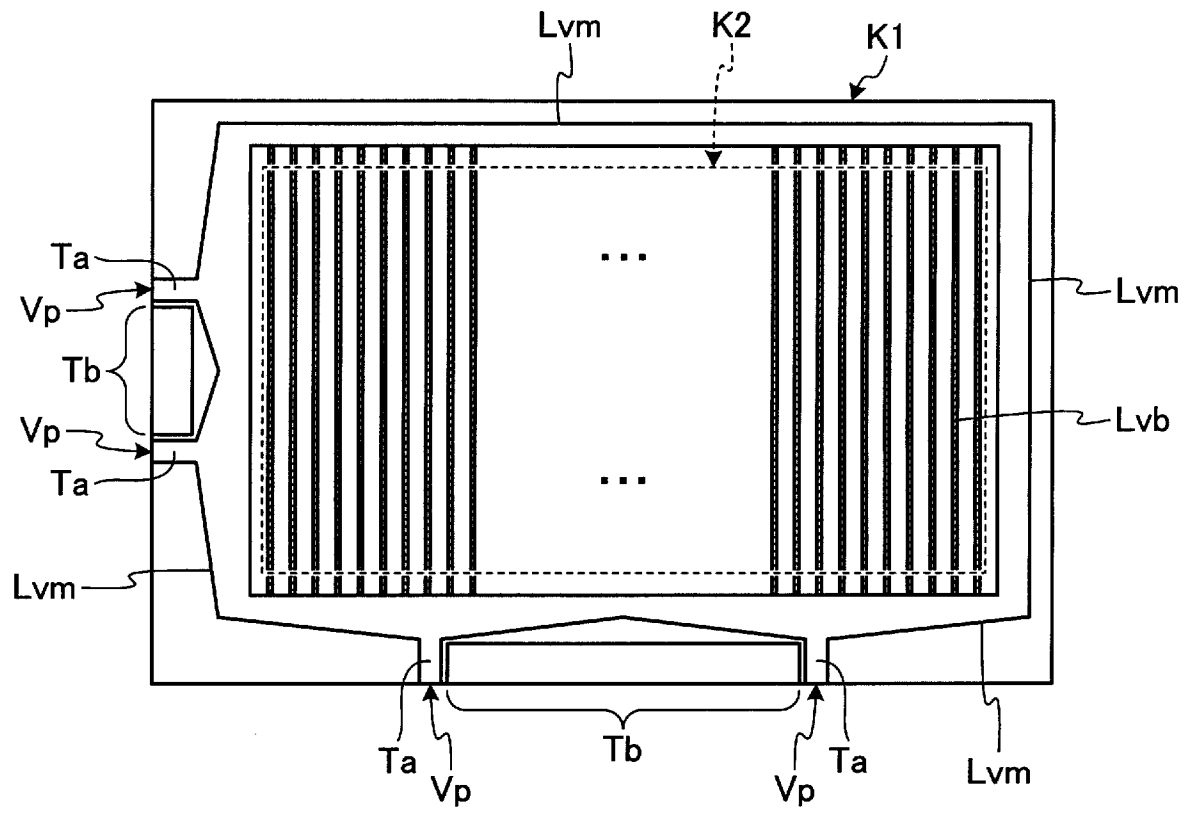
[図4-2]



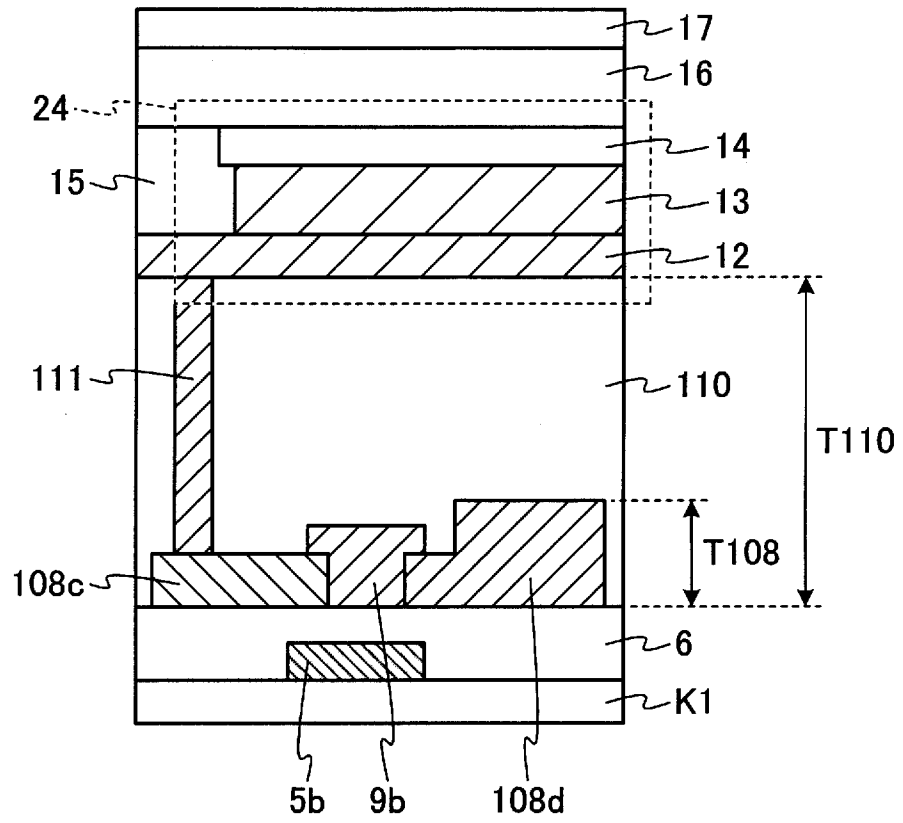
[図4-3]



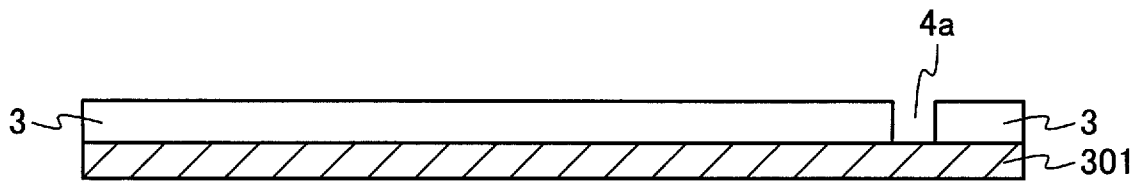
[図5]



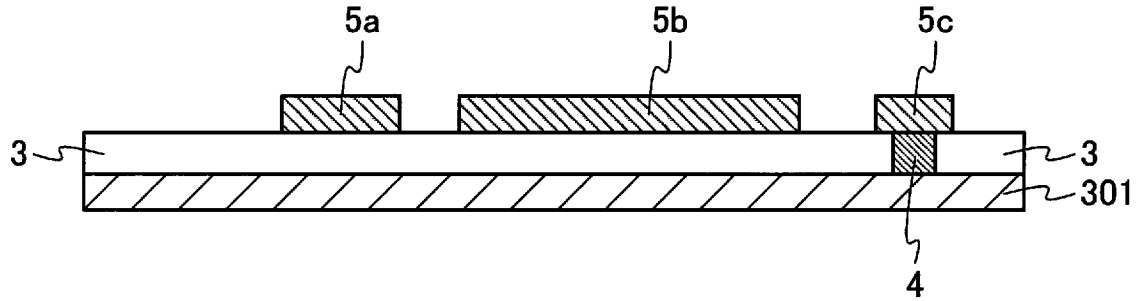
[図6]



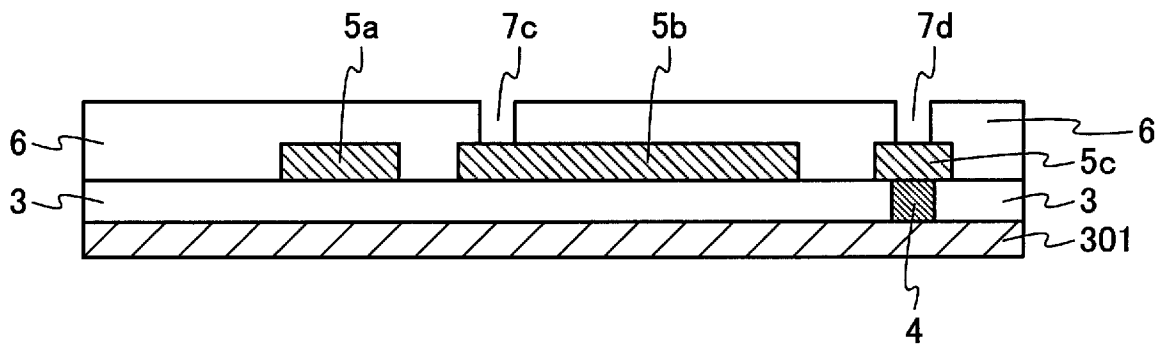
[図7-1]



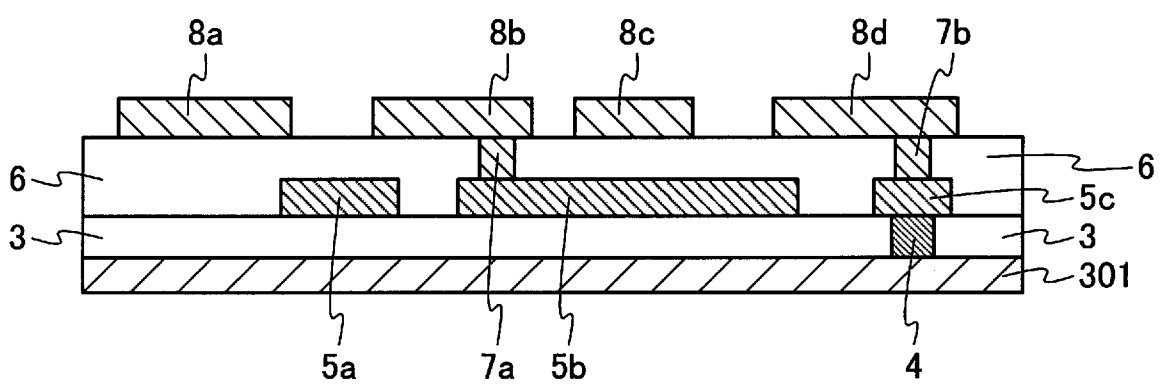
[図7-2]



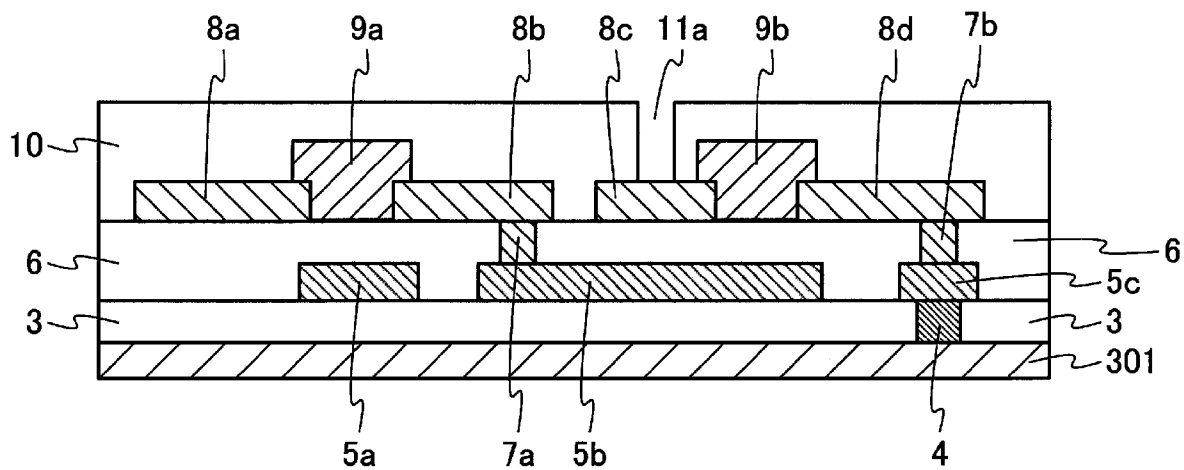
[図7-3]



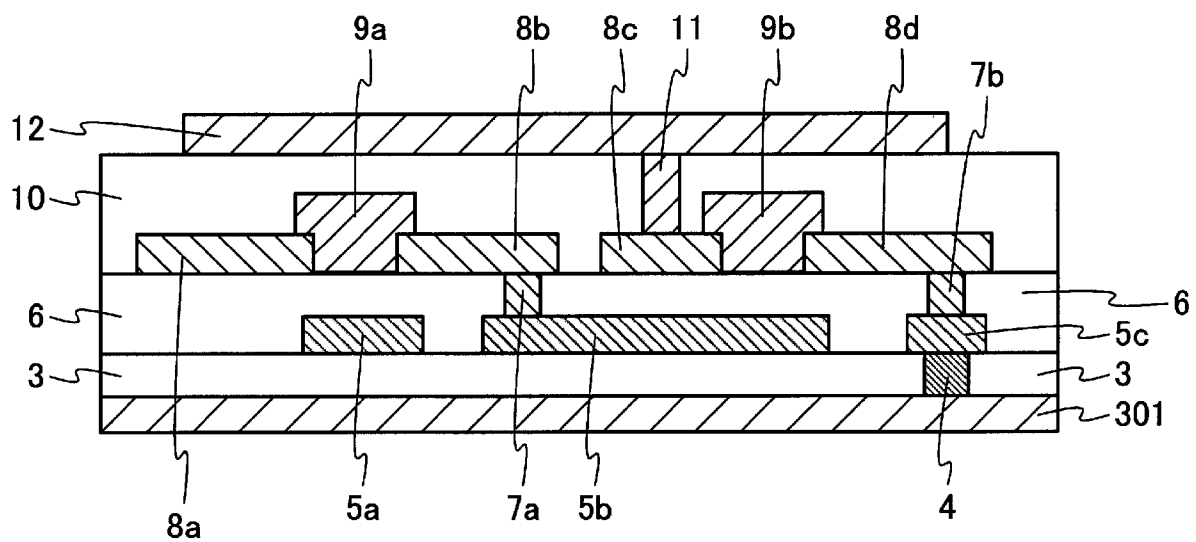
[図7-4]



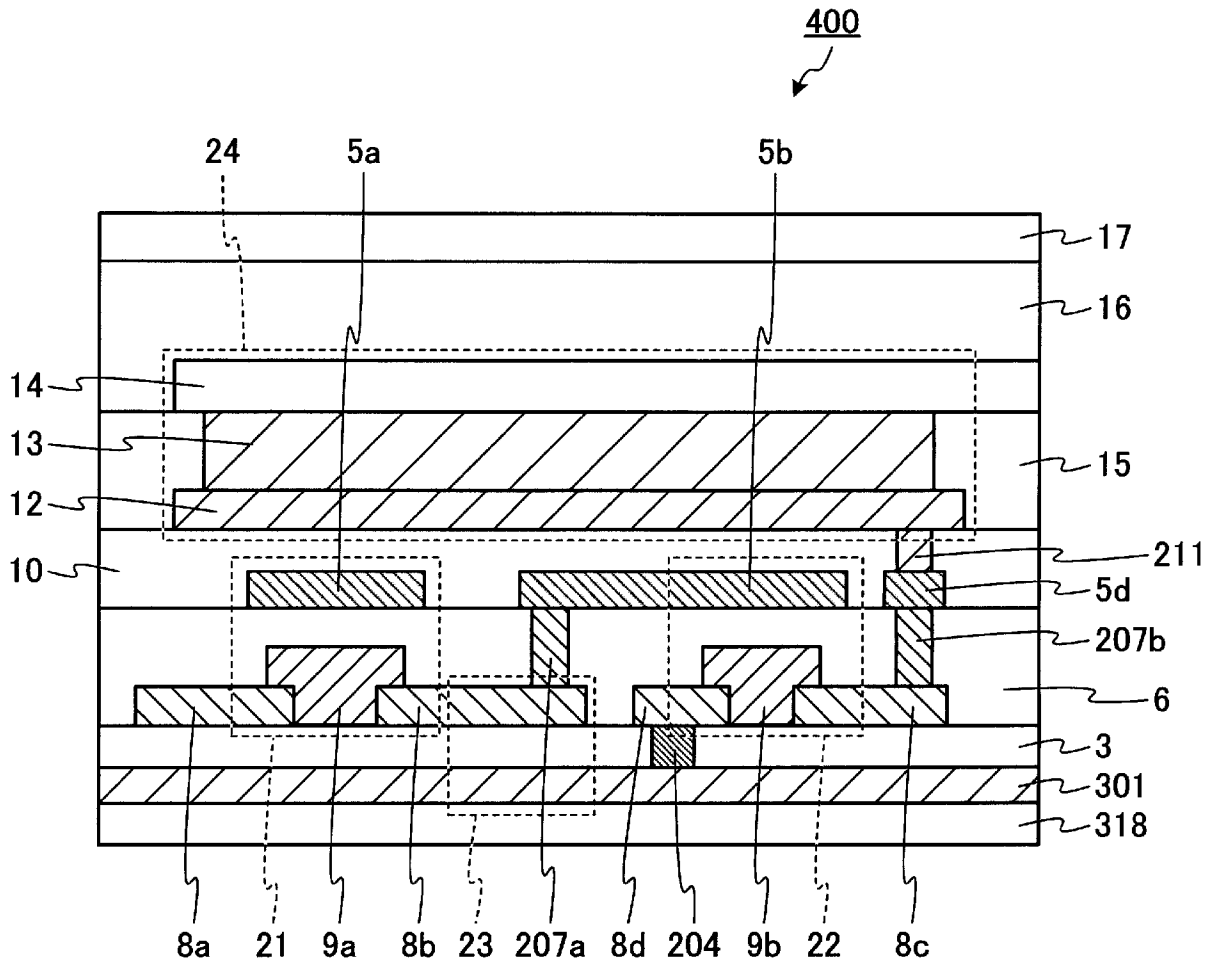
[図7-5]



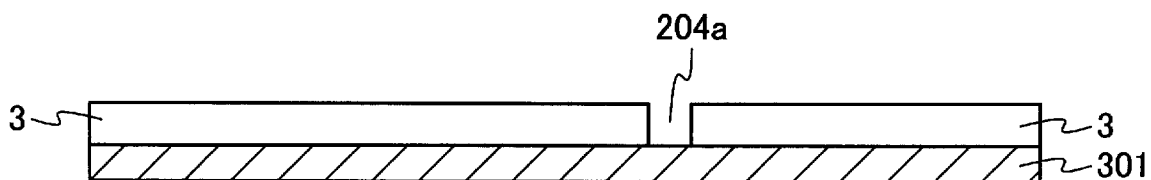
[図7-6]



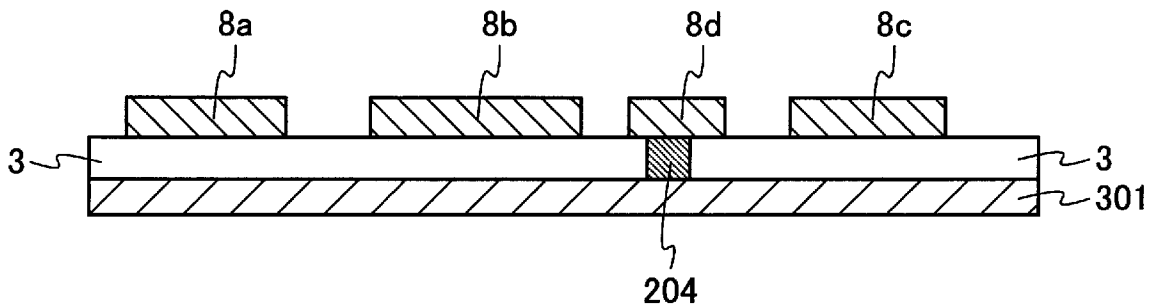
[図8]



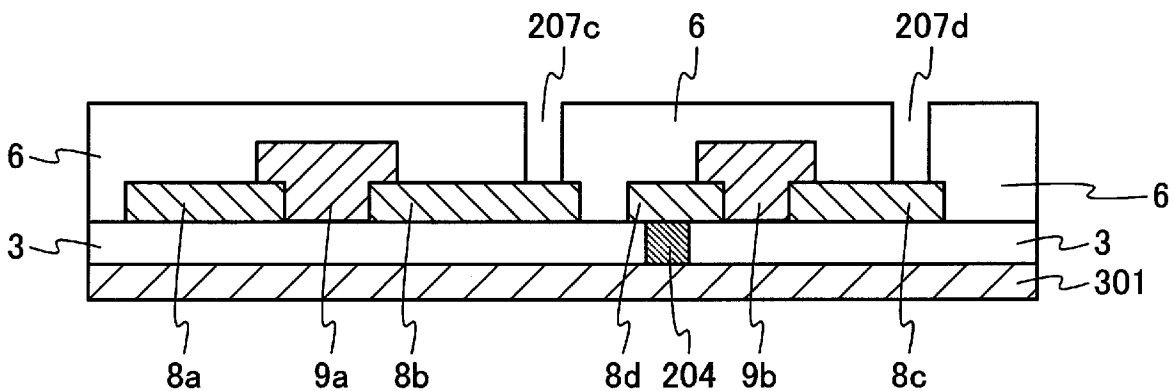
[図9-1]



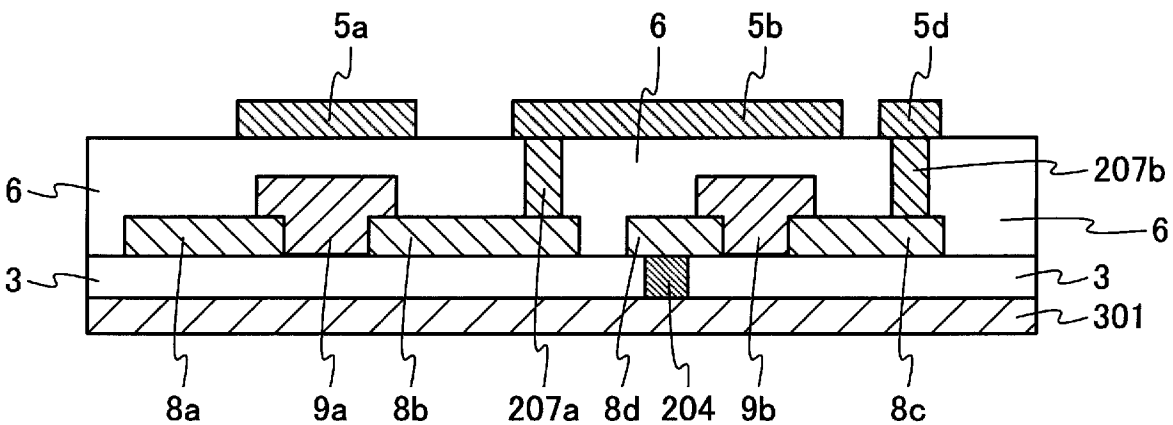
[図9-2]



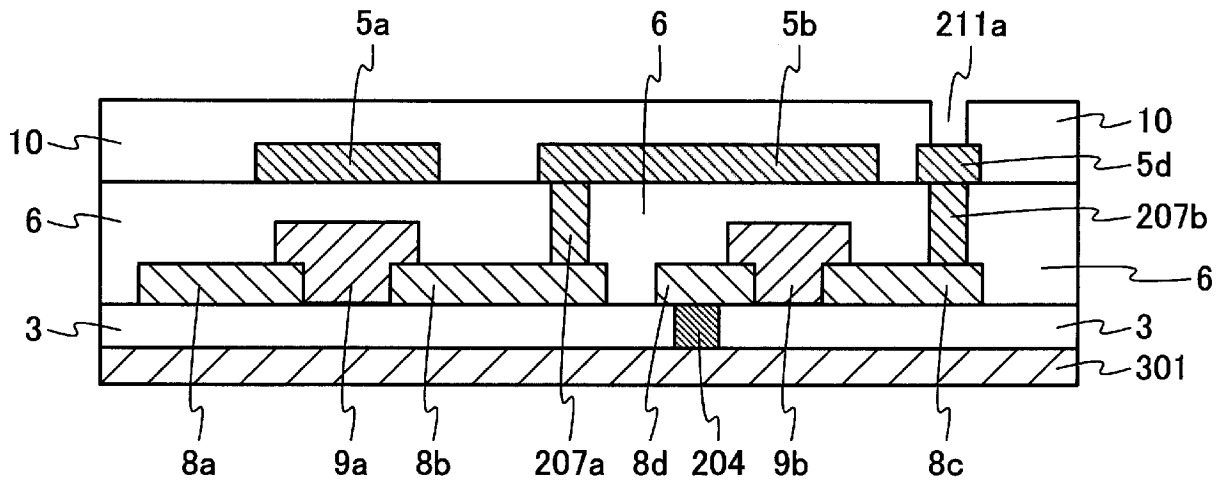
[図9-3]



[図9-4]



[図9-5]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2009/063123

A. CLASSIFICATION OF SUBJECT MATTER
G09F9/30(2006.01) i, H01L27/32(2006.01) i, H01L51/50(2006.01) i, H05B33/02(2006.01) i, H05B33/10(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09F9/30, H01L27/32, H01L51/50, H05B33/02, H05B33/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2007-310352 A (Seiko Epson Corp.), 29 November, 2007 (29.11.07), Par. Nos. [0067] to [0163]; Figs. 1 to 16 & US 2007/0216280 A1 & US 2007/0215871 A1 & KR 10-2007-0093831 A & CN 101038931 A & KR 10-2007-0093833 A & CN 101038930 A	1-5
Y	JP 2002-032037 A (Semiconductor Energy Laboratory Co., Ltd.), 31 January, 2002 (31.01.02), Par. Nos. [0255] to [0258]; Figs. 36, 38 & JP 2007-299003 A & US 2001/0043168 A1 & US 2004/0257312 A1 & US 2007/0080917 A1 & TW 554637 B & TW 554638 B & KR 10-2006-0063837 A & KR 10-2007-0092694 A	1-5

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 07 August, 2009 (07.08.09)	Date of mailing of the international search report 18 August, 2009 (18.08.09)
-----------------------------------------------------------------------------------------	----------------------------------------------------------------------------------

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/063123

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 10-161095 A (Citizen Watch Co., Ltd.), 19 June, 1998 (19.06.98), Abstract (Family: none)	1-5

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G09F9/30(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i, H05B33/02(2006.01)i, H05B33/10(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G09F9/30, H01L27/32, H01L51/50, H05B33/02, H05B33/10

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2009年
日本国実用新案登録公報	1996-2009年
日本国登録実用新案公報	1994-2009年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-310352 A (セイコーエプソン株式会社) 2007. 11. 29, 【0067】 - 【0163】、図1 - 図16 & US 2007/0216280 A1 & US 2007/0215871 A1 & KR 10-2007-0093831 A & CN 101038931 A & KR 10-2007-0093833 A & CN 101038930 A	1-5
Y	JP 2002-032037 A (株式会社半導体エネルギー研究所) 2002. 01. 31, 【0255】 - 【0258】、図36、図38 & JP 2007-299003 A & US 2001/0043168 A1 & US 2004/0257312 A1 & US 2007/0080917 A1 & TW 554637 B & TW 554638 B & KR 10-2006-0063837	1-5

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技术水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 07. 08. 2009	国際調査報告の発送日 18. 08. 2009
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 佐竹 政彦 電話番号 03-3581-1101 内線 3273

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	A & KR 10-2007-0092694 A JP 10-161095 A (シチズン時計株式会社) 1998.06.19, 要約 (フェアミリーなし)	1-5