(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2020 年 6 月 11 日 (11.06.2020)

WIPO | PCT

(10) 国际公布号
WO 2020/113678 A1

(51) 国际专利分类号:
G02F 1/13 (2006.01) *G01R 31/00* (2006.01)

(21) 国际申请号: PCT/CN2018/121889

(22) 国际申请日: 2018 年 12 月 19 日 (19.12.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201811483443.5 2018年12月5日 (05.12.2018) CN

(71) 申请人: 惠科股份有限公司(HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房1、2、3栋, 九州阳光1号厂房5、7楼, Guangdong 518000 (CN)。

(72) 发明人: 林佩欣 (LIN, Peixin); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房1、2、3栋, 九州阳光1号厂房5、7楼, Guangdong 518000 (CN)。

(74) 代理人: 深圳市世纪恒程知识产权代理事务所 (CENFO INTELLECTUAL PROPERTY AGENCY); 中国广东省深圳市南山区粤海街道高新技术产业园北区松坪山路3号奥特讯电力大厦201, Guangdong 518057 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

(54) **Title:** TEST METHOD AND DEVICE OF ARRAY SUBSTRATE, AND STORAGE MEDIUM

(54) **发明名称**: 阵列基板的测试方法、装置及存储介质

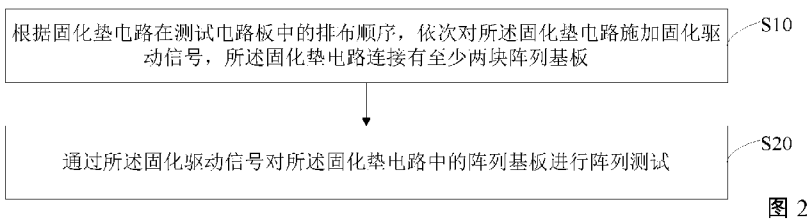


图 2

S10 Sequentially exert a curing driving signal on curing cushion circuits according to an arrangement sequence of the curing cushion circuits in a test circuit board, wherein the curing cushion circuits are connected to at least two array substrates

S20 Perform an array test on the array substrates on the curing cushion circuits by means of the curing driving signal

(57) **Abstract:** A test method of an array substrate, comprising the following steps: sequentially exerting a curing driving signal on curing cushion circuits according to an arrangement sequence of the curing cushion circuits in a test circuit board, wherein the curing cushion circuits are connected to at least two array substrates; and performing an array test on the array substrates on the curing cushion circuits by means of the curing driving signal. Also provided are a test device of the array substrate, and a computer readable storage medium.

(57) **摘要**: 一种阵列基板的测试方法，包括以下步骤：根据固化垫电路在测试电路板中的排布顺序，依次对固化垫电路施加固化驱动信号，其中，固化垫电路连接有至少两块阵列基板；以及通过固化驱动信号对固化垫电路中的阵列基板进行阵列测试。还提供了一种阵列基板的测试装置以及计算机可读存储介质。

WO 2020/113678 A1

阵列基板的测试方法、装置及存储介质

[1] 相关申请

[2] 本申请要求2018年12月5日申请的，申请号为201811483443.5，名称为“阵列基板的测试方法、装置及存储介质”的中国专利申请的优先权，在此将其全文引入作为参考。

[3] 技术领域

[4] 本申请涉及薄膜晶体管阵列基板领域，尤其涉及一种阵列基板的测试方法、阵列基板的测试装置以及计算机可读存储介质。

[5] 背景技术

[6] 这里的陈述仅提供与本申请有关的背景信息，而不必然地构成现有技术。在显示面板生产过程中，在阵列基板制造完成后，需要设置测试电路板以对阵列基板进行阵列测试和固化制程。

[7] 每个测试电路板可以包括多块阵列基板，在对阵列基板进行阵列测试时，会根据阵列基板的布线序列，通过与每块阵列基板对应的阵列测试垫，依次给每块阵列基板施加测试驱动信号，而这样阵列基板逐块的测试过程，而导致阵列基板测试效率低下。

[8] 申请内容

[9] 本申请的主要目的在于提供一种阵列基板的测试方法、阵列基板的测试装置以及计算机可读存储介质，通过实现一次阵列测试信号至少测试两块阵列基板，提高了对阵列基板进行阵列测试的效率。

[10] 为实现上述目的，本申请提供一种阵列基板的测试方法，所述阵列基板的测试方法包括以下步骤：

[11] 根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板；

[12] 通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试。

[13] 可选地，所述通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列

测试的步骤之后，还包括：

[14] 获取所有固化驱动信号测试不导通的固化垫电路；

[15] 将所述测试不导通的固化垫电路中的阵列基板作为目标阵列基板；

[16] 根据所述目标阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，依次对所述目标阵列基板进行阵列测试。

[17] 可选地，所述根据所述目标阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，依次对所述目标阵列基板进行阵列测试的步骤包括：

[18] 根据所述测试垫电路在所述测试电路板中的排布顺序，依次对所述测试垫电路施加测试驱动信号；

[19] 通过所述测试驱动信号对所述目标阵列基板进行阵列测试。

[20] 可选地，所述根据所述目标阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，依次对所述目标阵列基板进行阵列测试的步骤之后，还包括：

[21] 在阵列测试结果为开路或短路时，判定所述目标阵列基板测试不通过；

[22] 在阵列测试结果为导通时，判定所述目标阵列基板测试通过。

[23] 可选地，所述通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试的步骤之后，还包括：

[24] 在固化驱动信号测试不导通时，获取所述固化垫电路中的阵列基板对应的测试垫电路；

[25] 根据所述测试垫电路在所述测试电路板中的排布顺序，对所述固化垫电路中的阵列基板进行阵列测试。

[26] 可选地，所述根据所述测试垫电路在所述测试电路板中的排布顺序，对所述固化垫电路中的阵列基板进行阵列测试的步骤包括：

[27] 根据所述测试垫电路在所述测试电路板中的排布顺序，依次对所述测试垫电路施加测试驱动信号；

[28] 通过所述测试驱动信号对所述固化垫电路中的阵列基板进行阵列测试。

[29] 可选地，所述根据所述测试垫电路在所述测试电路板中的排布顺序，对所述固化垫电路中的阵列基板进行阵列测试的步骤之后，还包括：

[30] 在阵列测试结果为开路或短路时，判定所述阵列基板测试不通过；

[31] 在阵列测试结果为导通时，判定所述阵列基板测试通过。

[32] 可选地，所述通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试的步骤之后，还包括：

[33] 在阵列测试结果为导通时，判定所述固化垫电路中的所有的阵列基板测试通过。

[34] 为实现上述目的，本申请还提供一种阵列基板的测试装置，所述阵列基板的测试装置包括：

[35] 所述阵列基板的测试装置包括存储器、处理器及存储在所述存储器上并可在所述处理器上运行的阵列基板的测试程序，所述阵列基板的测试程序被所述处理器执行时实现如上述阵列基板的测试方法的步骤。

[36] 为实现上述目的，本申请还提供一种计算机可读存储介质，所述计算机可读存储介质上存储有阵列基板的测试程序，所述阵列基板的测试程序被处理器执行时实现如上述阵列基板的测试方法的步骤。

[37] 本申请提供的阵列基板的测试方法、阵列基板的测试装置以及计算机可读存储介质，根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板；通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试。这样，通过将固化驱动信号作为阵列测试信号，实现一次阵列测试信号至少测试两块阵列基板，提高了对阵列基板进行阵列测试的效率。

[38] 附图说明

[39] 图1为本申请实施例方案涉及的实施例终端的硬件运行环境示意图；

[40] 图2为本申请阵列基板的测试方法的一实施例的流程示意图；

[41] 图3为本申请阵列基板的测试方法的另一实施例的流程示意图；

[42] 图4为本申请阵列基板的测试方法的又一实施例的流程示意图；

[43] 图5为本申请阵列基板的测试方法的又一实施例的流程示意图。

[44] 本申请目的的实现、功能特点及优点将结合实施例，参照附图做进一步说明。

[45] 具体实施方式

[46] 应当理解，此处所描述的具体实施例仅仅用以解释本申请，并不限定本申请。

[47] 本申请提供一种阵列基板的测试方法，通过将固化驱动信号作为阵列测试信号，实现一次阵列测试信号至少测试两块阵列基板，提高了对阵列基板进行阵列测试的效率。

[48] 如图1所示，图1是本申请实施例方案涉及的实施例终端的硬件运行环境示意图；

[49] 本申请实施例终端可以是阵列基板的测试装置。

[50] 如图1所示，该终端可以包括：处理器1001，例如CPU中央处理器（central processing unit），存储器1002，通信总线1003。其中，通信总线1003设置为实现该终端中各组成部件之间的连接通信。存储器1002可以是高速RAM随机存储器（random-access memory），也可以是稳定的存储器（non-volatile memory），例如磁盘存储器。存储器1002可选的还可以是独立于前述处理器1001的存储装置。

[51] 本领域技术人员可以理解，图1中示出的终端的结构并不构成对本申请实施例终端的限定，可以包括比图示更多或更少的部件，或者组合某些部件，或者不同的部件布置。

[52] 如图1所示，作为一种计算机存储介质的存储器1002中可以包括阵列基板的测试程序。

[53] 在图1所示的终端中，处理器1001可以设置为调用存储器1002中存储的阵列基板的测试程序，并执行以下操作：

[54] 根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板；

[55] 通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试。

[56] 可选地，处理器1001可以调用存储器1002中存储的阵列基板的测试程序，还执行以下操作：

[57] 获取所有固化驱动信号测试不导通的固化垫电路；

[58] 将所述测试不导通的固化垫电路中的阵列基板作为目标阵列基板；

[59] 根据所述目标阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，依次对所述目标阵列基板进行阵列测试。

[60] 可选地，处理器1001可以调用存储器1002中存储的阵列基板的测试程序，还执行以下操作：

[61] 根据所述测试垫电路在所述测试电路板中的排布顺序，依次对所述测试垫电路施加测试驱动信号；

[62] 通过所述测试驱动信号对所述目标阵列基板进行阵列测试。

[63] 可选地，处理器1001可以调用存储器1002中存储的阵列基板的测试程序，还执行以下操作：

[64] 在阵列测试结果为开路或短路时，判定所述目标阵列基板测试不通过；

[65] 在阵列测试结果为导通时，判定所述目标阵列基板测试通过。

[66] 可选地，处理器1001可以调用存储器1002中存储的阵列基板的测试程序，还执行以下操作：

[67] 在固化驱动信号测试不导通时，获取所述固化垫电路中的阵列基板对应的测试垫电路；

[68] 根据所述测试垫电路在所述测试电路板中的排布顺序，对所述固化垫电路中的阵列基板进行阵列测试。

[69] 可选地，处理器1001可以调用存储器1002中存储的阵列基板的测试程序，还执行以下操作：

[70] 根据所述测试垫电路在所述测试电路板中的排布顺序，依次对所述测试垫电路施加测试驱动信号；

[71] 通过所述测试驱动信号对所述固化垫电路中的阵列基板进行阵列测试。

[72] 可选地，处理器1001可以调用存储器1002中存储的阵列基板的测试程序，还执行以下操作：

[73] 在阵列测试结果为开路或短路时，判定所述阵列基板测试不通过；

[74] 在阵列测试结果为导通时，判定所述阵列基板测试通过。

[75] 可选地，处理器1001可以调用存储器1002中存储的阵列基板的测试程序，还执行以下操作：

[76] 在阵列测试结果为导通时，判定所述固化垫电路中的所有的阵列基板测试通过。

[77] 参照图2，在一实施例中，所述阵列基板的测试方法包括：

[78] 步骤S10、根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板。

[79] 本实施例中，在液晶显示面板生产过程中，在薄膜晶体管阵列基板制造完成后，需要设置测试电路板对阵列基板进行阵列测试（Array Test，AT），以对多块阵列基板进行阵列测试，即所述测试电路板可以包括多块阵列基板。可选地，在形成待测试的测试电路板时，形成包括8块阵列基板的测试电路板。

[80] 阵列测试是对阵列基板上所有像素统一充电，进而发现各种电学不良的检测方法。为了实现对一块阵列基板上的所有像素统一充电，可以将阵列基板上的栅线、数据线、公共电极线以短路方式连接到阵列测试垫电路（Array Testing PAD）上，然后根据阵列测试垫电路在测试电路板中的排布顺序，通过向阵列测试垫电路依次施加测试驱动信号，以将测试驱动信号作为阵列测试信号，依次对阵列基板进行阵列测试。但是，这样对阵列基板逐块的进行阵列测试的过程，会导致阵列基板的测试效率低下。

[81] 由于在阵列基板后续的制程中，需要与彩膜（Color Filter）进行对组并进行PSVA Curing聚合物垂直排列固化制程（Polymer-stabilized Vertical Alignment Curing），因此，在形成测试电路板时，可以是形成包括设置为进行PSVA Curing固化制程的PSVA Curing PAD聚合物垂直排列固化垫电路（Polymer-stabilized Vertical Alignment Curing PAD）。即在测试电路板中，一般可以是包括固化垫电路的。

[82] 由于每个固化垫电路可以连接至少两块阵列基板，因此，可以通过向固化垫电路施加固化驱动信号，将固化驱动信号作为阵列测试信号对阵列基板进行阵列测试，以提高对阵列基板进行阵列测试的效率。

[83] 可选地，所述固化垫电路连接有两块阵列基板。

[84] 步骤S20、通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试。

[85] 具体地，根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，将固化驱动信号作为阵列测试信号对阵列基板进行阵列测

试。所述固化垫电路连接有至少两块阵列基板。

[86] 可选地，在阵列测试信号经过固化垫电路后，若接收到的阵列测试信号与经过固化垫电路前输入的测试信号存在信号波形差异，可判定该固化垫电路不导通，即所述固化垫电路至少有一块阵列基板存在开路或短路的情况；若接收到的阵列测试信号与经过固化垫电路前输入的测试信号不存在信号波形差异，可判定该固化垫电路导通，即该固化垫电路中连接的测试的阵列基板都是导通的。

[87] 因此，在通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试测试之后，在一个固化垫电路测试导通时，可以将该固化垫电路中的所有阵列基板判定为阵列测试通过；在一个固化垫电路测试不导通时，将该固化垫电路中的所有阵列基板依次基于测试垫电路再次进行阵列测试，以甄别出这些阵列基板中，真实存在的阵列测试不通过的阵列基板。

[88] 在对阵列基板进行阵列测试后，获取所有测试不通过的阵列基板，即获取所有测试为不良品的阵列基板，对测试不通过的阵列基板进行Array Repair阵列不良修复，利用激光加工的方法，修复测试不通过的阵列基板的阵列电路的异常结构，使阵列基板的阵列电路恢复正常。

[89] 可选地，获取所有经过阵列不良修复的阵列基板，根据阵列基板对应的测试垫电路在测试电路板中的排布顺序，对阵列不良修复后的阵列基板再次进行阵列测试，以检验阵列基板是否修复完成。

[90] 在对测试电路板中的阵列基板进行阵列测试以及阵列修复后，可以是配制与该测试电路板对应的彩膜，即彩色滤光片（Color Filter），在将测试电路板和彩膜进行对组后，基于该测试电路板的固化垫电路，对测试电路板和彩膜进行PSVA Curing聚合物垂直排列固化制程，并基于进行固化制程后的测试电路板和彩膜制备液晶盒。这样，可以提高液晶盒的制备效率。

[91] 当然，若该测试电路板中，所有的阵列基板的阵列测试结果均为测试通过，则可以直接利用该测试电路板，在将测试电路板和彩膜进行对组后，基于该测试电路板的固化垫电路，对测试电路板和彩膜进行PSVA Curing聚合物垂直排列固化制程，并基于进行固化制程后的测试电路板和彩膜制备液晶盒。

[92] 具体地，对由测试电路板和彩膜对组后构成的，经过固化制程后的一整块玻璃

基板进行切割研磨，以形成一个个液晶盒。比如，对于由一块包括八块阵列基板的测试电路板构成的玻璃基板，可以切割出八个液晶盒。

[93] 在一实施例中，根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板；通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试。这样，通过将固化驱动信号作为阵列测试信号，实现一次阵列测试信号至少测试两块阵列基板，提高了对阵列基板进行阵列测试的效率。

[94] 在另一实施例中，如图3所示，在上述图2所示的实施例基础上，所述通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试的步骤之后，还包括：

[95] 步骤S30、获取所有固化驱动信号测试不导通的固化垫电路。

[96] 步骤S31、将所述测试不导通的固化垫电路中的阵列基板作为目标阵列基板。

[97] 步骤S32、根据所述目标阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，依次对所述目标阵列基板进行阵列测试。

[98] 本实施例中，在依次对测试电路板中的固化垫电路施加固化驱动信号后，获取该测试电路板中，所有固化驱动信号测试不导通的固化垫电路，并将这些测试不导通的固化垫电路中的所有阵列基板作为目标阵列基板，然后根据所述目标阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，依次对各个所述测试垫电路施加测试驱动信号，将测试驱动信号作为阵列测试信号对统一对测试电路板中的所有目标阵列基板依次进行阵列测试。

[99] 然后获取每块目标阵列基板的阵列测试结果，在阵列测试结果为开路或短路时，则判定该目标阵列基板测试不通过；在阵列测试结果为导通时，则判定该目标阵列基板测试通过。

[100] 在其中一实施例中，获取所有固化驱动信号测试不导通的固化垫电路；将所述测试不导通的固化垫电路中的阵列基板作为目标阵列基板；根据所述目标阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，依次对所述目标阵列基板进行阵列测试。这样，在对测试电路板中，先以固化垫电路为基本测试单位对阵列基板进行阵列测试后，统一获取固化垫电路测试不导通的所有阵列基

板，再基于测试垫电路，以每块阵列基板为基本测试单位，统一对固化垫电路测试不导通的阵列基板进行阵列测试，实现快速甄别出目标阵列基板中实质为不良品的阵列基板，提高了对阵列基板进行阵列测试的效率。

[101] 在又一实施例中，如图4所示，在上述图2至图3的实施例基础上，所述通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试的步骤之后，还包括：

[102] 步骤S40、在固化驱动信号测试不导通时，获取所述固化垫电路中的阵列基板对应的测试垫电路。

[103] 步骤S41、根据所述测试垫电路在所述测试电路板中的排布顺序，对所述固化垫电路中的阵列基板进行阵列测试。

[104] 本实施例中，在对测试电路板中的固化垫电路施加固化驱动信号后，在固化驱动信号测试不导通时，获取所述固化垫电路中的阵列基板对应的测试垫电路，然后根据所述测试垫电路在所述测试电路板中的排布顺序，依次对所述测试垫电路施加测试驱动信号，将测试驱动信号作为阵列测试信号依次对该固化垫电路中的阵列基板进行阵列测试。

[105] 然后获取该固化垫电路中每块阵列基板的阵列测试结果，在阵列测试结果为开路或短路时，则判定该阵列基板测试不通过；在阵列测试结果为导通时，则判定该阵列基板测试通过。

[106] 在其中一实施例中，在固化驱动信号测试不导通时，获取所述固化垫电路中的阵列基板对应的测试垫电路；根据所述测试垫电路在所述测试电路板中的排布顺序，对所述固化垫电路中的阵列基板进行阵列测试。这样，在对测试电路板中，先以固化垫电路为基本测试单位对阵列基板进行阵列测试后，获取固化垫电路测试不导通的阵列基板，再基于测试垫电路，对测试不导通的固化垫电路中的所有阵列基板进行阵列测试，通过结合固化垫电路测试和测试垫电路测试对阵列基板进行阵列测试，提高了测试电路板中，阵列基板的阵列测试效率。

[107] 在又一实施例中，如图5所示，在上述图2至图4的实施例基础上，所述通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试的步骤之后，还包括：

[108] 步骤S50、在阵列测试结果为导通时，判定所述固化垫电路中的所有的阵列基板测试通过。

[109] 本实施例中，在对测试电路板中的固化垫电路施加固化驱动信号后，在一个固化垫电路测试导通时，可以将该固化垫电路中的所有阵列基板判定为阵列测试通过。以一块测试电路板中，一个固化垫电路连接有两块阵列基板为例，若该测试电路板中，每个固化垫电路的测试结果均为导通，即可实现比基于测试垫电路对阵列基板进行逐块测试时的效率提高一倍。

[110] 此外，本申请还提出一种阵列基板的测试装置，所述阵列基板的测试装置包括存储器、处理器及存储在存储器上并可在处理器上运行的阵列基板的测试程序，所述处理器执行所述阵列基板的测试程序时实现如以上实施例所述的阵列基板的测试方法的步骤。

[111] 此外，本申请还提出一种计算机可读存储介质，所述计算机可读存储介质包括阵列基板的测试程序，所述阵列基板的测试程序被处理器执行时实现如以上实施例所述的阵列基板的测试方法的步骤。

[112] 上述本申请实施例序号仅仅为了描述，不代表实施例的优劣。

[113] 通过以上的实施方式的描述，本领域的技术人员可以清楚地了解到上述实施例方法可借助软件加必需的通用硬件平台的方式来实现，当然也可以通过硬件。基于这样的理解，本申请的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来，该计算机软件产品存储在如上所述的一个存储介质(如ROM/RAM、磁碟、光盘)中，包括若干指令用以使得一台终端设备(可以是电视机，手机，计算机，服务器，空调器，或者网络设备等)执行本申请各个实施例所述的方法。

[114] 以上仅为本申请的可选实施例，并非因此限制本申请的专利范围，凡是利用本申请说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本申请的专利保护范围内。

权利要求书

[权利要求 1] 一种阵列基板的测试方法，其中，所述阵列基板的测试方法包括以下步骤:

根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板；以及

通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试。

[权利要求 2] 如权利要求1所述的阵列基板的测试方法，其中，所述通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试的步骤之后，还包括:

获取所有固化驱动信号测试不导通的固化垫电路;

将所述测试不导通的固化垫电路中的阵列基板作为目标阵列基板；以及

根据所述目标阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，依次对所述目标阵列基板进行阵列测试。

[权利要求 3] 如权利要求2所述的阵列基板的测试方法，其中，所述根据所述目标阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，依次对所述目标阵列基板进行阵列测试的步骤之后，还包括:

在阵列测试结果为开路或短路时，判定所述目标阵列基板测试不通过；以及

在阵列测试结果为导通时，判定所述目标阵列基板测试通过。

[权利要求 4] 如权利要求2所述的阵列基板的测试方法，其中，所述根据所述目标阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，依次对所述目标阵列基板进行阵列测试的步骤包括:

根据所述测试垫电路在所述测试电路板中的排布顺序，依次对所述测试垫电路施加测试驱动信号；以及

通过所述测试驱动信号对所述目标阵列基板进行阵列测试。

[权利要求 5] 如权利要求4所述的阵列基板的测试方法，其中，所述通过所述测试

驱动信号对所述目标阵列基板进行阵列测试的步骤之后，还包括：

在阵列测试结果为开路或短路时，判定所述目标阵列基板测试不通过；以及

在阵列测试结果为导通时，判定所述目标阵列基板测试通过。

[权利要求 6] 如权利要求1所述的阵列基板的测试方法，其中，所述通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试的步骤之后，还包括：

在固化驱动信号测试不导通时，获取所述固化垫电路中的阵列基板对应的测试垫电路；以及

根据所述测试垫电路在所述测试电路板中的排布顺序，对所述固化垫电路中的阵列基板进行阵列测试。

[权利要求 7] 如权利要求6所述的阵列基板的测试方法，其中，所述根据所述测试垫电路在所述测试电路板中的排布顺序，对所述固化垫电路中的阵列基板进行阵列测试的步骤之后，还包括：

在阵列测试结果为开路或短路时，判定所述阵列基板测试不通过；以及

在阵列测试结果为导通时，判定所述阵列基板测试通过。

[权利要求 8] 如权利要求6所述的阵列基板的测试方法，其中，所述根据所述测试垫电路在所述测试电路板中的排布顺序，对所述固化垫电路中的阵列基板进行阵列测试的步骤包括：

根据所述测试垫电路在所述测试电路板中的排布顺序，依次对所述测试垫电路施加测试驱动信号；以及

通过所述测试驱动信号对所述固化垫电路中的阵列基板进行阵列测试。

[权利要求 9] 如权利要求8所述的阵列基板的测试方法，其中，所述通过所述测试驱动信号对所述固化垫电路中的阵列基板进行阵列测试的步骤之后，还包括：

在阵列测试结果为开路或短路时，判定所述阵列基板测试不通过；以

及

在阵列测试结果为导通时，判定所述阵列基板测试通过。

[权利要求 10] 如权利要求1所述的阵列基板的测试方法，其中，所述通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试的步骤之后，还包括：

在阵列测试结果为导通时，判定所述固化垫电路中的所有的阵列基板测试通过。

[权利要求 11] 如权利要求1所述的阵列基板的测试方法，其中，所述根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号的步骤之前，还包括：

形成包括多块所述阵列基板的所述测试电路板。

[权利要求 12] 如权利要求1所述的阵列基板的测试方法，其中，所述测试电路板包括8块所述阵列基板。

[权利要求 13] 如权利要求1所述的阵列基板的测试方法，其中，所述固化垫电路连接有两块阵列基板。

[权利要求 14] 如权利要求1所述的阵列基板的测试方法，其中，所述阵列基板连接有一个测试垫电路。

[权利要求 15] 如权利要求1所述的阵列基板的测试方法，其中，所述阵列基板的测试方法还包括：

获取测试不通过的阵列基板，对所述阵列基板进行阵列不良修复。

[权利要求 16] 如权利要求15所述的阵列基板的测试方法，其中，所述获取测试不通过的阵列基板，对所述阵列基板进行阵列不良修复的步骤之后，还包括：

获取所有经过阵列不良修复的阵列基板；以及

根据所述阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，对所述阵列基板进行阵列测试。

[权利要求 17] 如权利要求1所述的阵列基板的测试方法，其中，所述阵列基板的测试方法还包括：

在所述测试电路板中的所有阵列基板测试通过时，获取与所述测试电路板对应的彩膜；以及

将所述测试电路板与所述彩膜进行对组，并基于所述测试电路板的所述测试垫电路进行固化制程。

[权利要求 18] 如权利要求17所述的阵列基板的测试方法，其中，所述将所述测试电路板与所述彩膜进行对组，并基于所述测试电路板的所述测试垫电路进行固化制程的步骤之后，还包括：

基于进行固化制程后的测试电路板和彩膜，制备液晶盒。

[权利要求 19] 一种阵列基板的测试装置，其中，所述阵列基板的测试装置包括存储器、处理器及存储在所述存储器上并可在所述处理器上运行的阵列基板的测试程序，所述阵列基板的测试程序被所述处理器执行时实现如下阵列基板的测试方法的步骤：

根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板；以及

通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试。

[权利要求 20] 一种计算机可读存储介质，其中，所述计算机可读存储介质上存储有阵列基板的测试程序，所述阵列基板的测试程序被处理器执行时实现如下阵列基板的测试方法的步骤：

根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板；以及

通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试。

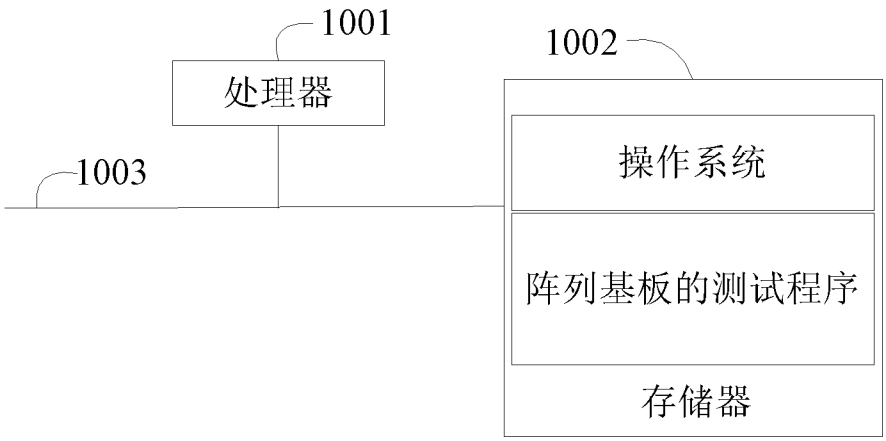

1001
处理器
1002
操作系统
1003
阵列基板的测试程序
存储器

图 1

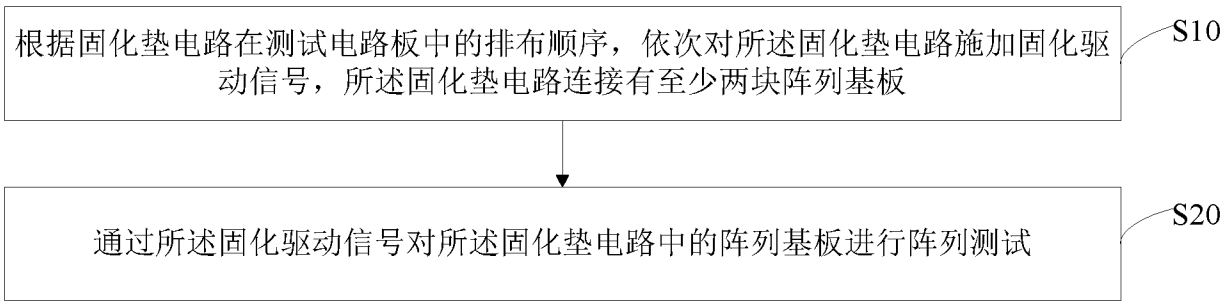

根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板
S10
通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试
S20

图 2

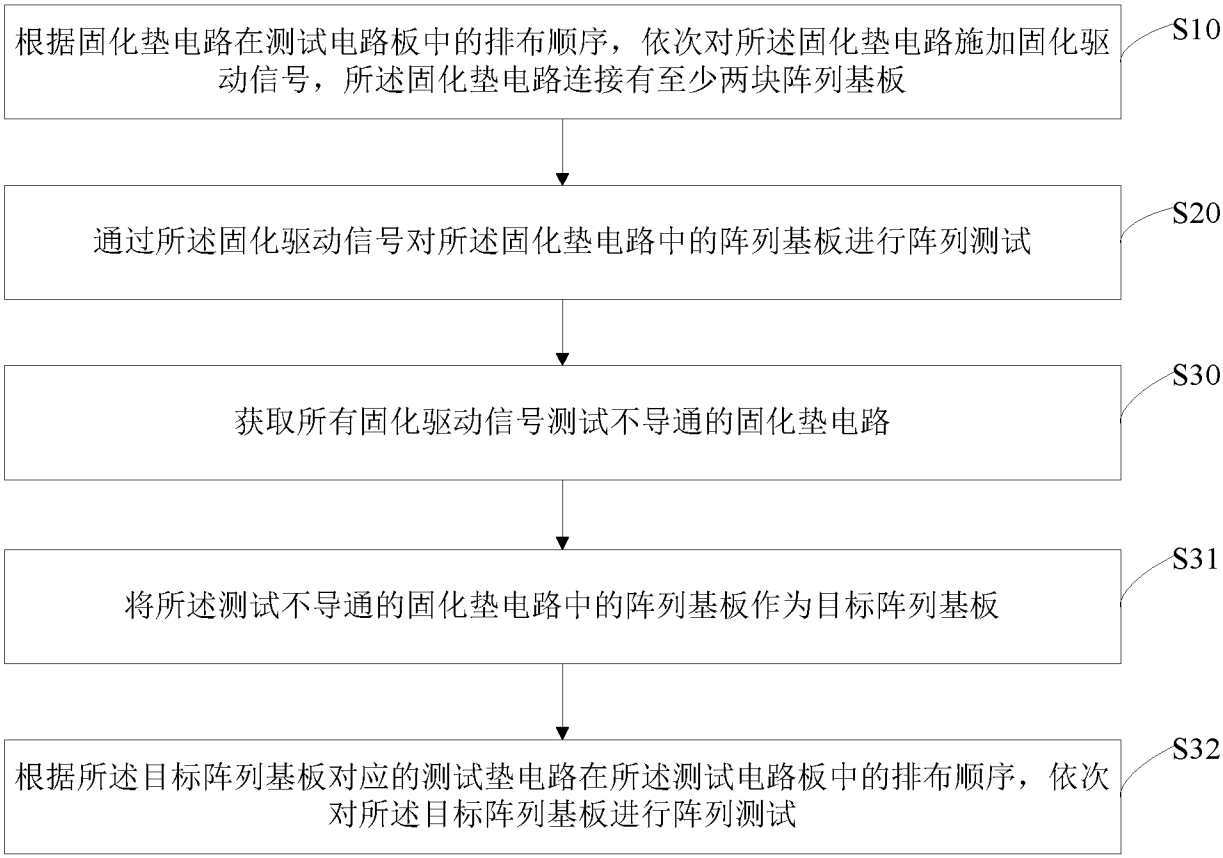

根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板
S10
通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试
S20
获取所有固化驱动信号测试不导通的固化垫电路
S30
将所述测试不导通的固化垫电路中的阵列基板作为目标阵列基板
S31
根据所述目标阵列基板对应的测试垫电路在所述测试电路板中的排布顺序，依次对所述目标阵列基板进行阵列测试
S32

图 3

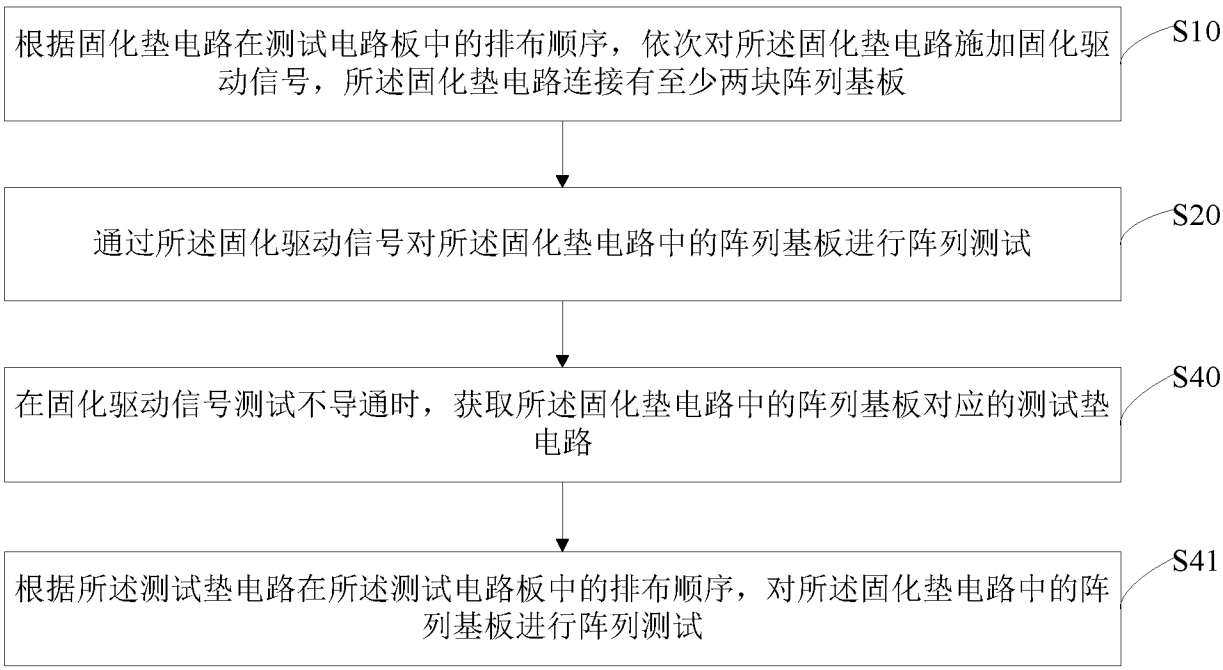

根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板
S10
通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试
S20
在固化驱动信号测试不导通时，获取所述固化垫电路中的阵列基板对应的测试垫电路
S40
根据所述测试垫电路在所述测试电路板中的排布顺序，对所述固化垫电路中的阵列基板进行阵列测试
S41

图 4

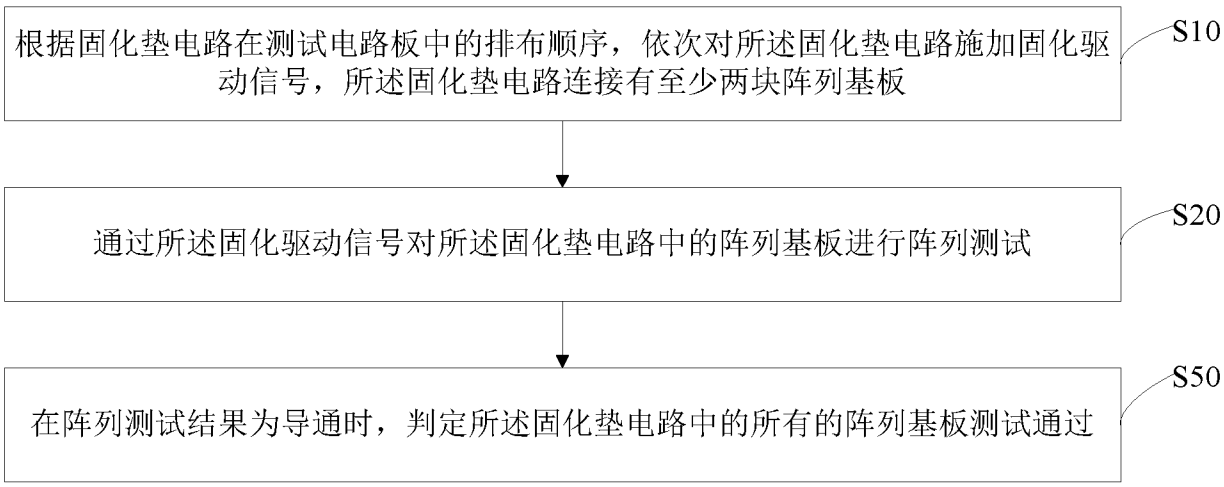

根据固化垫电路在测试电路板中的排布顺序，依次对所述固化垫电路施加固化驱动信号，所述固化垫电路连接有至少两块阵列基板
S10
通过所述固化驱动信号对所述固化垫电路中的阵列基板进行阵列测试
S20
在阵列测试结果为导通时，判定所述固化垫电路中的所有的阵列基板测试通过
S50

图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2018/121889

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/13(2006.01)i; G01R 31/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F, G01R

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN; CNABS; CNTXT: 短路, 测试方法, examin+, TFT基板, 测试装置, 测试, 程序, conduct+, test???, 检测方法, 基板, multi +, substrate?, 开路, 存储器, pad+, more, test+, 固化垫, pair?, tft基板, 检测, 处理器, tft+, 导通, two, pad??, 测试垫, 阵列基板, substrate??, array

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 107807481 A (HKC CORPORATION LIMITED) 16 March 2018 (2018-03-16) description, paragraphs 33-42, and figure 1	1-20
Y	CN 106782248 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 31 May 2017 (2017-05-31) description, paragraphs 64 and 65	19, 20
Y	CN 101750554 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) 23 June 2010 (2010-06-23) description, paragraph [0009]	1-20
A	CN 103760693 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 30 April 2014 (2014-04-30) entire document	1-20
A	US 2006028232 A1 (CHUNGHWA PICTURE TUBES, LTD.) 09 February 2006 (2006-02-09) entire document	1-20
A	KR 20040062030 A (LG PHILIPS LCD CO., LTD.) 07 July 2004 (2004-07-07) entire document	1-20

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
03 September 2019	**18 September 2019**

Name and mailing address of the ISA/CN	Authorized officer
National Intellectual Property Administration, PRC (ISA/CN) **No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088** **China**	
Facsimile No. **(86-10)62019451**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2018/121889

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	107807481	A	16 March 2018	WO	2019085196	A1	09 May 2019
CN	106782248	A	31 May 2017	US	2018197445	A1	12 July 2018
CN	101750554	A	23 June 2010	CN	101750554	B	09 November 2011
CN	103760693	A	30 April 2014	RU	2636800	C1	28 November 2017
				GB	201609366	D0	13 July 2016
				CN	103760693	B	29 June 2016
				JP	2017502354	A	19 January 2017
				WO	2015096261	A1	02 July 2015
				KR	20160102518	A	30 August 2016
				GB	2535103	A	10 August 2016
US	2006028232	A1	09 February 2006	US	7170311	B2	30 January 2007
				TW	200606441	A	16 February 2006
KR	20040062030	A	07 July 2004	KR	100871994	B1	05 December 2008

国际检索报告

国际申请号
PCT/CN2018/121889

A. 主题的分类

G02F 1/13(2006.01)i; G01R 31/00(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F, G01R

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

VEN;CNABS;CNTXT:短路，测试方法，examin+，TFT基板，测试装置，测试，程序，conduct+，test???，检测方法，基板，multi+，substrate?，开路，存储器，pad+，more，test+，固化垫，pair?，tft基板，检测，处理器，tft+，导通，two，pad??，测试垫，阵列基板，substrate??，array

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
Y	CN 107807481 A (惠科股份有限公司) 2018年 3月 16日 (2018-03-16) 说明书第33-42段，图1	1-20
Y	CN 106782248 A (京东方科技集团股份有限公司 等) 2017年 5月 31日 (2017-05-31) 说明书第64-65段	19-20
Y	CN 101750554 A (北京京东方光电科技有限公司) 2010年 6月 23日 (2010-06-23) 说明书第9段	1-20
A	CN 103760693 A (深圳市华星光电技术有限公司) 2014年 4月 30日 (2014-04-30) 全文	1-20
A	US 2006028232 A1 (CHUNGHWA PICTURE TUBES LTD) 2006年 2月 9日 (2006-02-09) 全文	1-20
A	KR 20040062030 A (LG PHILIPS LCD CO LTD) 2004年 7月 7日 (2004-07-07) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2019年 9月 3日	2019年 9月 18日

ISA/CN的名称和邮寄地址	受权官员
中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	崔双魁
传真号 (86-10)62019451	电话号码 62085581

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2018/121889

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107807481	A	2018年 3月 16日	WO	2019085196	A1	2019年 5月 9日
CN	106782248	A	2017年 5月 31日	US	2018197445	A1	2018年 7月 12日
CN	101750554	A	2010年 6月 23日	CN	101750554	B	2011年 11月 9日
CN	103760693	A	2014年 4月 30日	RU	2636800	C1	2017年 11月 28日
				GB	201609366	D0	2016年 7月 13日
				CN	103760693	B	2016年 6月 29日
				JP	2017502354	A	2017年 1月 19日
				WO	2015096261	A1	2015年 7月 2日
				KR	20160102518	A	2016年 8月 30日
				GB	2535103	A	2016年 8月 10日
US	2006028232	A1	2006年 2月 9日	US	7170311	B2	2007年 1月 30日
				TW	200606441	A	2006年 2月 16日
KR	20040062030	A	2004年 7月 7日	KR	100871994	B1	2008年 12月 5日