

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4344707号
(P4344707)

(45) 発行日 平成21年10月14日(2009.10.14)

(24) 登録日 平成21年7月17日(2009.7.17)

(51) Int.Cl. F I
H O 1 L 21/52 (2006.01) H O 1 L 21/52 D

請求項の数 12 (全 18 頁)

(21) 出願番号	特願2005-48808 (P2005-48808)	(73) 特許権者	503121103 株式会社ルネサステクノロジ 東京都千代田区大手町二丁目6番2号
(22) 出願日	平成17年2月24日(2005.2.24)	(74) 代理人	100080001 弁理士 筒井 大和
(65) 公開番号	特開2006-237215 (P2006-237215A)	(72) 発明者	池田 靖 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所 生産技術研究所内
(43) 公開日	平成18年9月7日(2006.9.7)	(72) 発明者	岡本 正英 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所 生産技術研究所内
審査請求日	平成19年2月14日(2007.2.14)	(72) 発明者	佐藤 幸弘 東京都新宿区西新宿六丁目5番1号 株式 会社ルネサス東日本セミコンダクタ内

最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体素子と、受動部品と、前記半導体素子および前記受動部品を接続したプリント基板とを有し、

前記半導体素子および前記受動部品と前記プリント基板との接続部は、

前記半導体素子および前記受動部品と前記プリント基板との間に、前記半導体素子および前記受動部品の側から、融点が260 以下のPbフリーはんだであるSn、Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-In、Bi-Snのいずれか一つ、融点が260 以上の金属層であるCu、Agのいずれか一方、融点が260 以下のPbフリーはんだであるSn、Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-In、Bi-Snのいずれか一つ、を、この順で積層した複合箔を配置し、前記半導体素子および前記受動部品と前記複合箔と前記プリント基板とを加熱して生成されるものであって、

前記接続部は、前記半導体素子および前記受動部品の側から、前記半導体素子および前記受動部品の側に配置された前記Pbフリーはんだと前記金属層の金属とが化合物化した260 以上の融点を有する金属間化合物、前記金属層の金属のうち化合物化せずに残った260 以上の融点を有する金属、前記プリント基板の側に配置された前記Pbフリーはんだと前記金属層の金属とが化合物化した260 以上の融点を有する金属間化合物、の各層からなることを特徴とする半導体装置。

【請求項2】

請求項1記載の半導体装置において、

10

20

前記接続部の前記半導体素子および前記受動部品の側に配置された前記Pbフリーはんだである第一のPbフリーはんだと前記金属層の金属とが化合物化した金属間化合物、および、前記プリント基板の側に配置された前記Pbフリーはんだである第二のPbフリーはんだと前記金属層の金属とが化合物化した金属間化合物は、

前記第一のPbフリーはんだおよび前記第二のPbフリーはんだがSn、前記金属層の金属がCuまたはAgの場合は、それぞれCu-Sn系化合物またはSn-Ag系化合物であり、

前記第一のPbフリーはんだおよび前記第二のPbフリーはんだがSn-Ag系、前記金属層の金属がCuの場合はCu-Sn系化合物またはAg-Sn系化合物であり、

前記第一のPbフリーはんだおよび前記第二のPbフリーはんだがSn-Ag系、前記金属層の金属がAgの場合はAg-Sn系化合物であり、

前記第一のPbフリーはんだおよび前記第二のPbフリーはんだがSn-Cu系、前記金属層の金属がCuの場合はCu-Sn系化合物であり、

前記第一のPbフリーはんだおよび前記第二のPbフリーはんだがSn-Cu系、前記金属層の金属がAgの場合はCu-Sn系化合物またはAg-Sn系化合物であり、

前記第一のPbフリーはんだおよび前記第二のPbフリーはんだがSn-Ag-Cu系、前記金属層の金属がCuまたはAgの場合はCu-Sn系化合物またはAg-Sn系化合物であり、

前記第一のPbフリーはんだおよび前記第二のPbフリーはんだがSn-In系、前記金属層の金属がCuまたはAgの場合はCu-Sn系化合物またはCu-In系化合物であり、

前記第一のPbフリーはんだおよび前記第二のPbフリーはんだがSn-In系、前記金属層の金属がAgの場合はCu-Sn系化合物またはAg-Sn系化合物またはAg-Sn-In系化合物であり、

前記第一のPbフリーはんだおよび前記第二のPbフリーはんだがSn-Bi系、前記金属層の金属がCuの場合はCu-Sn系化合物であり、

前記第一のPbフリーはんだおよび前記第二のPbフリーはんだがSn-Bi系、前記金属層の金属がAgの場合はCu-Sn系化合物またはAg-Sn系化合物である、
ことを特徴とする半導体装置。

【請求項3】

請求項1記載の半導体装置において、

前記複合箔の前記金属層の金属は、Al、Zn、Mg、Cu/インバー合金/Cu複合材、Cu/Cu₂O複合材、Cu-Mo合金、Ti、Mo、Wのいずれか一つにCu、Agのいずれか一方のメタライズを付加したものであることを特徴とする半導体装置。

【請求項4】

半導体素子および受動部品をプリント基板上に金属接合により接続する工程を有し、

前記工程は、前記半導体素子および前記受動部品の側から、融点が260以下のPbフリーはんだであるSn、Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-In、Bi-Snのいずれか一つ、融点が260以上の金属層であるCu、Agのいずれか一方、融点が260以下のPbフリーはんだであるSn、Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-In、Bi-Snのいずれか一つ、を、この順で積層した複合箔を、前記半導体素子および前記受動部品と前記プリント基板との間に介在させた状態で、前記複合箔を加熱することにより、前記半導体素子および前記受動部品の側から、前記半導体素子および前記受動部品の側に配置された前記Pbフリーはんだと前記金属層の金属とが化合物化した260以上の融点を有する金属間化合物、前記金属層の金属のうち化合物化せずに残った260以上の融点を有する金属、前記プリント基板の側に配置された前記Pbフリーはんだと前記金属層の金属とが化合物化した260以上の融点を有する金属間化合物、の各層からなる前記金属接合を形成することを特徴とする半導体装置の製造方法。

【請求項5】

請求項 4 記載の半導体装置の製造方法において、

前記複合箔は、前記金属層である Cu、Ag のいずれか一方の表面にめっきによって、前記 Pb フリーはんだである Sn、Sn - Ag、Sn - Cu、Sn - Ag - Cu、Sn - In、Bi - Sn のいずれか一つを形成することにより得られることを特徴とする半導体装置の製造方法。

【請求項 6】

請求項 4 記載の半導体装置の製造方法において、

前記複合箔は、前記金属層である Cu、Ag のいずれか一方の表面にディップによって、前記 Pb フリーはんだである Sn、Sn - Ag、Sn - Cu、Sn - Ag - Cu、Sn - In、Bi - Sn のいずれか一つを形成することにより得られることを特徴とする半導体装置の製造方法。

10

【請求項 7】

半導体素子および受動部品をプリント基板上に金属接合により接続する工程を有し、

前記工程は、前記プリント基板側に、前記半導体素子および前記受動部品の側から、融点が 260 以下の Pb フリーはんだである Sn、Sn - Ag、Sn - Cu、Sn - Ag - Cu、Sn - In、Bi - Sn のいずれか一つ、融点が 260 以上の金属層である Cu、Ag のいずれか一方、融点が 260 以下の Pb フリーはんだである Sn、Sn - Ag、Sn - Cu、Sn - Ag - Cu、Sn - In、Bi - Sn のいずれか一つ、を、この順で積層した複合箔を設けて、前記半導体素子および受動部品を前記プリント基板の上に搭載した状態で加熱することにより、前記半導体素子および前記受動部品の側から、前記半導体素子および前記受動部品の側に配置された前記 Pb フリーはんだと前記金属層の金属とが化合物化した 260 以上の融点を有する金属間化合物、前記金属層の金属のうち化合物化せずに残った 260 以上の融点を有する金属、前記プリント基板の側に配置された前記 Pb フリーはんだと前記金属層の金属とが化合物化した 260 以上の融点を有する金属間化合物、の各層からなる前記金属接合を形成することを特徴とする半導体装置の製造方法。

20

【請求項 8】

請求項 7 記載の半導体装置の製造方法において、

前記複合箔は、前記金属層である Cu、Ag のいずれか一方の表面にめっきによって、前記 Pb フリーはんだである Sn、Sn - Ag、Sn - Cu、Sn - Ag - Cu、Sn - In、Bi - Sn のいずれか一つを形成することにより得られることを特徴とする半導体装置の製造方法。

30

【請求項 9】

請求項 7 記載の半導体装置の製造方法において、

前記複合箔は、前記金属層である Cu、Ag のいずれか一方の表面にディップによって、前記 Pb フリーはんだである Sn、Sn - Ag、Sn - Cu、Sn - Ag - Cu、Sn - In、Bi - Sn のいずれか一つを形成することにより得られることを特徴とする半導体装置の製造方法。

【請求項 10】

半導体素子と、前記半導体素子を接続したプリント基板とを有し、

前記半導体素子と前記プリント基板との接続部は、

前記半導体素子と前記プリント基板との間に、前記半導体素子の側から、融点が 260 以下の Pb フリーはんだである Sn、Sn - Ag、Sn - Cu、Sn - Ag - Cu、Sn - In、Bi - Sn のいずれか一つ、融点が 260 以上の金属層である Cu、Ag のいずれか一方、融点が 260 以下の Pb フリーはんだである Sn、Sn - Ag、Sn - Cu、Sn - Ag - Cu、Sn - In、Bi - Sn のいずれか一つ、を、この順で積層した複合箔を配置し、前記半導体素子と前記複合箔と前記プリント基板とを加熱して生成されるものであって、

40

前記接続部は、前記半導体素子の側から、前記半導体素子の側に配置された前記 Pb フリーはんだと前記金属層の金属とが化合物化した 260 以上の融点を有する金属間化合物

50

物、前記金属層の金属のうち化合物化せずに残った260以上の融点を有する金属、前記プリント基板の側に配置された前記Pbフリーはんだと前記金属層の金属とが化合物化した260以上の融点を有する金属間化合物、の各層からなることを特徴とする半導体装置。

【請求項11】

半導体素子をプリント基板上に金属接合により接続する工程を有し、

前記工程は、前記半導体素子の側から、融点が260以下のPbフリーはんだであるSn、Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-In、Bi-Snのいずれか一つ、融点が260以上の金属層であるCu、Agのいずれか一方、融点が260以下のPbフリーはんだであるSn、Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-In、Bi-Snのいずれか一つ、を、この順で積層した複合箔を、前記半導体素子と前記プリント基板との間に介在させた状態で、前記複合箔を加熱することにより、前記半導体素子の側から、前記半導体素子の側に配置された前記Pbフリーはんだと前記金属層の金属とが化合物化した260以上の融点を有する金属間化合物、前記金属層の金属のうち化合物化せずに残った260以上の融点を有する金属、前記プリント基板の側に配置された前記Pbフリーはんだと前記金属層の金属とが化合物化した260以上の融点を有する金属間化合物、の各層からなる前記金属接合を形成することを特徴とする半導体装置の製造方法。

10

【請求項12】

半導体素子をプリント基板上に金属接合により接続する工程を有し、

前記工程は、前記プリント基板側に、前記半導体素子の側から、融点が260以下のPbフリーはんだであるSn、Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-In、Bi-Snのいずれか一つ、融点が260以上の金属層であるCu、Agのいずれか一方、融点が260以下のPbフリーはんだであるSn、Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-In、Bi-Snのいずれか一つ、を、この順で積層した複合箔を設けて、前記半導体素子を前記プリント基板の上に搭載した状態で加熱することにより、前記半導体素子の側から、前記半導体素子の側に配置された前記Pbフリーはんだと前記金属層の金属とが化合物化した260以上の融点を有する金属間化合物、前記金属層の金属のうち化合物化せずに残った260以上の融点を有する金属、前記プリント基板の側に配置された前記Pbフリーはんだと前記金属層の金属とが化合物化した260以上の融点を有する金属間化合物、の各層からなる前記金属接合を形成することを特徴とする半導体装置の製造方法。

20

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造技術に関し、特に、モジュール基板にプリント基板を用い、半導体素子および受動部品とプリント基板が「鉛を含まない」（以下、Pbフリーと呼ぶ）の金属間化合物により接続された半導体モジュールおよびその製造方法に適用して有効な技術に関する。

【背景技術】

40

【0002】

本発明者が検討した技術として、従来の半導体モジュールに関しては、以下のような技術が考えられる。

【0003】

図1および図2に、従来の形態の半導体モジュールの断面図を示す。半導体素子3および受動素子4がモジュール基板6上に接続されている。ワイヤ2によるワイヤボンディング後、モールド樹脂1あるいは封止用筐体10内の不活性ガス11により封止される。半導体モジュールのパッド7は、Sn-Ag-Cu系の中温Pbフリーはんだ8によりプリント基板9のパッド7にリフローはんだ付けされる。Sn-Ag-Cu系Pbフリーはんだの融点は約220と高く、リフロー接続の際に最高260まで加熱されることが想

50

定される。そのため、温度階層を目的として半導体モジュール内部の半導体素子3および受動素子4の接続には、290以上の融点を有する高鉛はんだが使用される。そのため、半導体モジュールのモジュール基板6には、耐熱性の高いセラミック基板(Al_2O_3 、 AlN 、 Si_3N_4 等)や金属基板(Al 、 Cu 、 Fe 系等)が用いられている。しかしながら、これらのモジュール基板6は高コストであり、半導体パッケージの高コスト化につながる。また、セラミックおよび金属モジュール基板は、総じて重量が重く、厚さが厚いため、部品の重量増加および高背化にも繋がる。

【0004】

安価で軽く、薄く低背化することが可能な基板には、半導体素子や受動素子を $Sn-Ag-Cu$ 系はんだで搭載する際に使用するFR-4等のプリント基板がある。しかしながら、耐熱温度が300以下であるため、高鉛はんだ、 $Au-20Sn$ 等の高融点はんだで接続すると、接続時の加熱により基板にダメージを与えて破壊してしまう。モジュール基板にプリント基板に用いるためには、2次実装を行う260以下で接続可能な材料で内部接続を行うことが望ましい。ただし、融点260以下のはんだで内部接続を行った場合、リフローはんだ付け時にはんだが再溶融してしまう。接続部周りが樹脂モールドされている場合、内部のはんだが再溶融すると、溶融による体積膨張により、図3に示すように、フラッシュと言ってモールド樹脂1とモジュール基板6の界面からはんだ8が漏れ出すことがある。漏れ出さないまでも、漏れ出そうと作用し、その結果、凝固後にはんだの中に大きなボイド12が形成されて不良品となる。

【0005】

例えば、非特許文献1により、以下のことが報告されている。裏面に $Cr:0.03\mu m/Sn:2.5\mu m/Cu:0.1\mu m$ のメタライズを施した $GaAs$ と $Cr:0.03\mu m/Cu:4.4\mu m/Au:0.1\mu m$ のメタライズを施した基板($Glass$)を280で接続した後16~24時間保持することにより、接続部を完全に Cu_3Sn 化することにより接続部を高融点化することが可能である。また同様に、裏面に $Cr:0.03\mu m/In:3.0\mu m/Ag:0.5\mu m$ のメタライズを施した Si と $Cr:0.03\mu m/Au:0.05\mu m/Ag:5.5\mu m/Au:0.05\mu m$ のメタライズを施した Si を160~200で接続した後、150で16~24時間時効処理して接続部を $Ag-rich$ 合金+ Ag_3In 化することによって接続部を高融点化することが可能である。

【0006】

また、非特許文献2において、以下のことが報告されている。 $Sn-3.5Ag:26\mu m$ のメタライズを施した $Ni-xCo$ ($x=0.10$)とはんだと $Ni-20Co:5\mu m/Au:1\mu m$ メタライズを施したコパールを240で接続し30分保持することによって、接続部を全て $(Ni,Co)Sn_2+(Ni,Co)_3Sn_4$ 化して高融点化することが可能である。メタライズに Co を含む $Ni-20Co$ を用いることで、化合物の成長速度を促進することができる。

【0007】

これらの方法を用いれば、260以下の温度で接続が可能で、ひとたび接続部が完全に高融点層になると、リフローはんだ付け時に260まで加熱されても接続部は再溶融せず、接続を保持することが可能である。

【非特許文献1】ウィリアムズ(Williams W. So)等、「ハイ テンペラチュア ジョイント マニファクチュアド アット ロー テンペラチュア(High Temperature Joints Manufactured at Low Temperature)」、プロシーディング オブ イーシーティーシー(Proceeding of ECTC)、1998年、p284

【非特許文献2】山本等、「 $Sn-Ag$ はんだを用いたマイクロ接続部の金属間化合物化に関する研究」、MES2003の概要集、2003年10月、p45

【発明の開示】

【発明が解決しようとする課題】

10

20

30

40

50

【0008】

ところで、前記のような半導体モジュールに関して、本発明者は、接続方式として、前記非特許文献1, 2に記載の反応により化合物化することによる高融点化の技術の適用が図れるのではないかと考えた。しかしながら、上記2件の非特許文献1, 2の技術においては、以下の点について配慮がなされていなかった。

【0009】

非特許文献1, 2の技術は、GaAsと基板(Glass)、SiとSi、コパールとコパールといった耐熱性の高い材料間の接続についてのみ触れている。そのため、280、240といった温度で、30min.以上の加熱により接続を行っている。これらの条件で、プリント基板に半導体素子および受動素子を接続すると、プリント基板が熱によるダメージを受けて破壊してしまうことが考えられる。

10

【0010】

そこで、本発明の目的は、接続部に適用する260以下の融点を持つ材料を特定し、また、接続部に260以下のPbフリーはんだと反応して融点が260以上の化合物を形成する金属層を付与して反応界面を増加することで、プリント基板に対するダメージを低減することが可能な半導体装置の製造技術を提供することにある。

【0011】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

20

【0012】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0013】

本発明は、半導体素子と、受動部品と、半導体素子および受動部品を接続したプリント基板とを有する半導体装置、および半導体素子および受動部品をプリント基板上に金属接合により接続する工程を有する半導体装置の製造方法に適用され、特に、半導体素子および受動部品とプリント基板との接続部において、260以下の融点を持つ材料にSn、In、Sn-Ag系、Sn-Cu系、Sn-Ag-Cu系、Sn-Zn系、Sn-Zn-Bi系、Sn-In系、In-Ag系、In-Cu系、Bi-Sn系、Bi-In系といった融点が200以下の材料を適用することと、接続部に260以下のPbフリーはんだと反応して融点が260以上の金属間化合物を形成するCu、Ag、Ni、Auといった金属層を付与して反応界面を増加することを特徴とするものである。

30

【0014】

また、本発明は、半導体素子と、半導体素子を接続したプリント基板とを有する半導体装置、および半導体素子をプリント基板上に金属接合により接続する工程を有する半導体装置の製造方法にも同様に適用され、少なくとも半導体素子がプリント基板に接続されている構成であればよい。

【発明の効果】

【0015】

40

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0016】

本発明によれば、半導体素子(および受動部品)をプリント基板に接続した半導体装置に関し、半導体素子(および受動部品)とプリント基板との接続部において、接続部に適用する260以下の融点を持つ材料を特定し、また、接続部に260以下のPbフリーはんだと反応して融点が260以上の化合物を形成する金属層を付与して反応界面を増加することで、プリント基板に対するダメージを低減することが可能となる。

【発明を実施するための最良の形態】

【0017】

50

(本発明の概念)

本発明による半導体装置の概念を、図4～図7により説明する。本発明は、半導体素子(および受動部品)をプリント基板に接続した半導体装置において、以下に示す(1)～(7)の特徴を有するものである。また、本発明は、半導体素子(および受動部品)をプリント基板上に金属接合により接続する半導体装置の製造方法において、以下に示す(8)～(15)の特徴を有するものである。

【0018】

(1)半導体素子(および受動部品)とプリント基板との接続部は、260以上の融点を有する金属と、260以上の融点を有する金属間化合物とからなる。接続部に2次実装時の260以下の融点を有する低融点相が残存すると、2次実装を行う際に低融点相が再熔融することにより、前述のフラッシュもしくは再熔融剥離が発生し、接続を保持することが出来ない場合がある。そこで、上記のように接続部を260の融点を有する金属と金属間化合物のみにすることで、2次実装時に接続を保持することが可能となる。

10

【0019】

(2)接続部は、半導体素子(および受動部品)側から、260以上の融点を有する金属間化合物、260以上の融点を有する金属、260以上の融点を有する金属化合物の各層からなる。図4に、半導体素子3とプリント基板6aとの接続部15(金属間化合物13+高融点(260以上の融点)金属14)の断面図を示す。なお、プリント基板6aの表面には、詳細にはCuランドが形成されているが、図では省略している。金属層に260以下のPbフリーはんだと反応して金属間化合物を形成する金属を適用した場合、反応速度が速い金属を選ぶことで、接続の低温化、短時間化が可能となる。また、金属層に軟らかい材料や半導体素子とプリント基板の中間の熱膨張率を持つ金属を適用した場合、被接続材間の熱膨張率差により生じる熱応力を緩和し、半導体素子および接続部に発生するクラックを抑止することができる。

20

【0020】

(3)接続部は、260以上の融点を有する金属間化合物と、260以上の融点を有する金属とが分散して存在する層からなる。図5に、半導体素子3とプリント基板6a(Cuランドは省略)との接続部15(金属間化合物13+高融点(260以上の融点)金属14)の断面図を示す。前記(2)と同様に、260以上の融点を有する金属に260以下のPbフリーはんだと反応して金属間化合物を形成する金属を適用した場合、反応界面を増加することにより、接続の低温化、短時間化が可能となる。また、軟らかい材料や半導体素子とプリント基板の中間の熱膨張率を持つ金属を適用した場合、被接続材間の熱膨張率差により生じる熱応力を緩和し、半導体素子および接続部に発生するクラックを抑止することができる。

30

【0021】

(4)260以上の融点を有する金属間化合物は、融点260以下のSn、In、Sn-Ag系、Sn-Cu系、Sn-Ag-Cu系、Sn-Zn系、Sn-Zn-Bi系、Sn-In系、In-Ag系、In-Cu系、Bi-Sn系およびBi-In系のPbフリーはんだのうちの少なくとも1つと、Cu、Ag、Ni、Auのうちの少なくとも1つの金属とがダイマウント接続時に反応して形成される。プリント基板の耐熱温度以下の融点を有する材料であるため、短時間の接続ではプリント基板を破壊することは無い。ただし、化合物化に時間がかかる場合、プリント基板にダメージが発生することがある。そのため、できるだけ低温で接続し、短時間で化合物化することを考える必要がある。前記(2)のように接続部が多層構造になる場合、接続部の金属間化合物層の厚さは、1～20 μm にする必要がある。1 μm 以下の場合、接続時に接続界面全域の濡れを確保することができず接続不良が生じる。20 μm より厚い場合、接続部を全化合物化するために長時間を要することになり、プリント基板へのダメージが問題となる。一方、前記(3)のように、金属間化合物と金属が分散して存在する場合、多層構造のように接続部の厚さを規定する必要はないが、金属の占める割合が接続部の10vol.%以下になると反応界面が十分に確保できず、短時間で接続部を高融点化することが困難になる。

40

50

【 0 0 2 2 】

(5) 260 以上の融点を有する金属は、融点260 以下のSn、In、Sn-Ag系、Sn-Cu系、Sn-Ag-Cu系、Sn-Zn系、Sn-Zn-Bi系、Sn-In系、In-Ag系、In-Cu系、Bi-Sn系およびBi-In系のPbフリーはんだと反応して金属間化合物を形成するCu、Ag、Ni、Auのうちの少なくとも1つからなる。前述したように、融点260 以下のPbフリーはんだと、金属間化合物を形成する金属を接続部に付与することにより、反応界面を増加することが可能であり、接続の低温化および短時間化が可能となる。

【 0 0 2 3 】

(6) 260 以上の融点を有する金属は、Al、Zn、Mg、Cu/インバー合金/Cu複合材、Cu/Cu₂O複合材、Cu-Mo合金、Ti、Mo、Wのうちの少なくとも1つに、融点260 以下のSn、In、Sn-Ag系、Sn-Cu系、Sn-Ag-Cu系、Sn-Zn系、Sn-Zn-Bi系、Sn-In系、In-Ag系、In-Cu系、Bi-Sn系およびBi-In系のPbフリーはんだと反応して金属間化合物を形成するCu、Ag、Ni、Auのうちの少なくとも1つのメタライズが形成されている。図6に、各金属の降伏応力とヤング率を示す。Al、Zn、Mgは、比較的軟らかい金属であり、熱応力が生じた際、これらの金属が塑性変形することによって、熱応力を緩和することにより、接続部の信頼性を確保することが可能となる。この金属の降伏応力の大きさは、75MPa以下であることが好ましい。降伏応力が100MPa以上の場合、熱応力を十分に緩衝できず、半導体素子および接続部にクラックが発生する可能性がある。材料のヤング率には、大きく依存しないが、小さい程好ましい。一方、Cu/インバー合金/Cu複合材、Cu/Cu₂O複合材、Cu-Mo合金、Ti、Mo、Wは、半導体素子とプリント基板の中間の熱膨張率を有しており、それによって発生した熱応力を緩和することができる。また、低融点のPbフリーはんだとこれらの金属が金属間化合物を形成しない場合、金属表面にCu、Ag、Ni、Auの層を設ける必要がある。

【 0 0 2 4 】

(7) 半導体素子(および受動部品)とプリント基板との接続部は、260 以上の融点を有する金属間化合物からなる。図7に、半導体素子3とプリント基板6a(Cuランドは省略)との接続部17(金属間化合物13)の断面図を示す。Sn-Zn、Sn-In、Sn-BiといったPbフリーはんだは、接続温度が200 以下と低い。そのため、既出のような金属相により反応界面を増やさなくても短時間で化合物化が可能な場合がある。また、接続後の冷却時に発生する熱応力が小さいため、既出のような金属相を設けなくても十分な信頼性を有する場合がある。

【 0 0 2 5 】

(8) 260 以上の融点の金属層と反応により260 以上の融点の金属間化合物を形成する融点が260 以下の金属層が設けられる複合箔を、半導体素子(および受動部品)とプリント基板との間に介在させた状態で、複合箔を加熱することにより金属接合を形成する。

【 0 0 2 6 】

(9) 260 以上の融点を有する金属層は、Cu、Ag、Ni、Auのうちの少なくとも1つから形成される。反応により260 以上の融点の金属間化合物を形成する融点が260 以下の金属層は、Sn、In、Sn-Ag系、Sn-Cu系、Sn-Ag-Cu系、Sn-Zn系、Sn-Zn-Bi系、Sn-In系、In-Ag系、In-Cu系、Bi-Sn系およびBi-In系のPbフリーはんだのうちの少なくとも1つである。反応により260 以上の融点の金属間化合物を形成する融点が260 以上の金属層は、Cu、Ag、Ni、Auのうちの少なくとも1つの金属である。Pbフリーはんだは、プリント基板の耐熱温度以下の融点を有する材料であるため、短時間の接続ではプリント基板を破壊することは無い。ただし、化合物化に時間がかかる場合、プリント基板にダメージが発生することがある。そのため、できるだけ低温で接続し、短時間で化合物化することを考える必要がある。

10

20

30

40

50

【 0 0 2 7 】

(1 0) 複合箔は、Cu、Ag、Ni、Auのうちの少なくとも1つの表面にめっきによって、Sn、In、Sn - Ag系、Sn - Cu系、Sn - Ag - Cu系、Sn - Zn系、Sn - Zn - Bi系、Sn - In系、In - Ag系、In - Cu系、Bi - Sn系およびBi - In系のPbフリーはんだのうちの少なくとも1つを形成することにより得られる。このとき、めっきの厚さは、 $1 \sim 20 \mu\text{m}$ にする必要がある。 $1 \mu\text{m}$ 以下の場合、接続時に接続界面全域の濡れを確保することができず接続不良が生じる。 $20 \mu\text{m}$ より厚い場合、接続部を全化合物化するために長時間を要することになり、プリント基板へのダメージが問題となる。

【 0 0 2 8 】

(1 1) 複合箔は、Cu、Ag、Ni、Auのうちの少なくとも1つの表面にディップによって、Sn、In、Sn - Ag系、Sn - Cu系、Sn - Ag - Cu系、Sn - Zn系、Sn - Zn - Bi系、Sn - In系、In - Ag系、In - Cu系、Bi - Sn系およびBi - In系のPbフリーはんだのうちの少なくとも1つを形成することにより得られる。前記(1 0)と同様に、ディップの厚さは、 $1 \sim 20 \mu\text{m}$ にする必要がある。 $1 \mu\text{m}$ 以下の場合、接続時に接続界面全域の濡れを確保することができず接続不良が生じる。 $20 \mu\text{m}$ より厚い場合、接続部を全化合物化するために長時間を要することになり、プリント基板へのダメージが問題となる。

【 0 0 2 9 】

(1 2) プリント基板側に、 260 以上の融点の金属層と反応により 260 以上の融点の金属間化合物を形成する融点が 260 以下の金属層を設けて、半導体素子(および受動部品)をプリント基板の上に搭載した状態で加熱することにより金属接合を形成する。

【 0 0 3 0 】

(1 3) 260 以上の融点を有する金属層は、Cu、Ag、Ni、Auのうちの少なくとも1つから形成される。反応により 260 以上の融点の金属間化合物を形成する融点が 260 以下の金属層は、Sn、In、Sn - Ag系、Sn - Cu系、Sn - Ag - Cu系、Sn - Zn系、Sn - Zn - Bi系、Sn - In系、In - Ag系、In - Cu系、Bi - Sn系およびBi - In系のPbフリーはんだのうちの少なくとも1つである。反応により 260 以上の融点の金属間化合物を形成する融点が 260 以上の金属層は、Cu、Ag、Ni、Auのうちの少なくとも1つの金属である。Pbフリーはんだは、プリント基板の耐熱温度以下の融点を有する材料であるため、短時間の接続ではプリント基板を破壊することは無い。ただし、化合物化に時間がかかる場合、プリント基板にダメージが発生することがある。そのため、できるだけ低温で接続し、短時間で化合物化することを考える必要がある。

【 0 0 3 1 】

(1 4) プリント基板に形成される金属層は、Cu、Ag、Ni、Auのうちの少なくとも1つの表面にめっきによって、Sn、In、Sn - Ag系、Sn - Cu系、Sn - Ag - Cu系、Sn - Zn系、Sn - Zn - Bi系、Sn - In系、In - Ag系、In - Cu系、Bi - Sn系およびBi - In系のPbフリーはんだのうちの少なくとも1つにより形成される。このとき、めっきの厚さは、 $1 \sim 20 \mu\text{m}$ にする必要がある。 $1 \mu\text{m}$ 以下の場合、接続時に接続界面全域の濡れを確保することができず接続不良が生じる。 $20 \mu\text{m}$ より厚い場合、接続部を全化合物化するために長時間を要することになり、プリント基板へのダメージが問題となる。

【 0 0 3 2 】

(1 5) プリント基板に形成される金属層は、Cu、Ag、Ni、Auのうちの少なくとも1つの表面にディップによって、Sn、In、Sn - Ag系、Sn - Cu系、Sn - Ag - Cu系、Sn - Zn系、Sn - Zn - Bi系、Sn - In系、In - Ag系、In - Cu系、Bi - Sn系およびBi - In系のPbフリーはんだのうちの少なくとも1つにより形成される。前記(1 4)と同様に、ディップの厚さは、 $1 \sim 20 \mu\text{m}$ にする必要

10

20

30

40

50

がある。1 μm 以下の場合、接続時に接続界面全域の濡れを確保することができず接続不良が生じる。20 μm より厚い場合、接続部を全化合物化するために長時間を要することになり、プリント基板へのダメージが問題となる。

【0033】

以下、前述した本発明の概念に基づいた、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、前述した図1および図2の従来の形態も含め、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。

【0034】

(実施の形態1)

図8は、本発明の実施の形態1に関わる半導体装置の断面図を示す。

【0035】

本実施の形態に関わる半導体装置は、例えばパワー半導体モジュールに適用され、半導体素子3と、受動素子(受動部品)4と、半導体素子3および受動素子4を接続したプリント基板(モジュール基板)6aと、半導体素子3の電極とプリント基板6aの電極との間をワイヤボンディングするワイヤ2と、半導体モジュールを封止するモールド樹脂1などから構成される。この半導体モジュールは、プリント基板9に実装されて各種装置に組み込まれる。

【0036】

この半導体モジュールの製造プロセスを下記に示す。例えば、半導体モジュールの内部接続が、前述した図7の接続部17の構造により行われる場合、モジュール基板に用いるプリント基板6aの半導体素子3および受動素子4の搭載部に、図9に示すように高融点金属20と260以下の融点を有するPbフリーはんだの低融点はんだ21の各層を設ける。これらの層は、めっきやディップ等の方法により形成する。

【0037】

このプリント基板6aの搭載部に、半導体素子3および受動素子4をプリント基板6aにダメージを与えない温度で接続する。このとき、高融点金属20と低融点はんだ21を反応させて接続部17を化合物化して高融点化する。次に、半導体素子3の表面に形成された電極とプリント基板6a上に形成された電極との間をワイヤ2によりワイヤボンディングする。そして、エポキシ系樹脂等のモールド樹脂1を用いて封止する。以上のプロセスにより、半導体モジュールを製造することができる。

【0038】

続いて、本実施の形態の半導体モジュールに関して、図10の実施例1~3の条件で作製した半導体モジュール(各条件20個)について、内部接続時のプリント基板(FR-4)6aへのダメージの有無、最高温度260のリフロー試験における接続保持の可否について調査を行った。その結果を、図10に示す。

【0039】

前述した図7の接続部17の構成を、Sn、In、Sn-Ag系、Sn-Cu系、Sn-Ag-Cu系、Sn-Zn系、Sn-Zn-Bi系、Sn-In系、In-Ag系、In-Cu系、Bi-Sn系およびBi-In系のPbフリーはんだと、Cu、Ag、Ni、Auの金属との金属間化合物のうち、一例として、実施例1ではSn-In(10 μm) + Cu、実施例2ではSn-In(10 μm) + Ag、実施例3ではSn-Zn(10 μm) + Agとした。

【0040】

この結果、実施例1~3の全てにおいて、240 10min. という接続条件では、プリント基板6aに異常は確認されなかった。また、240 10min. という接続条件で、図11に示すように接続部17が全化合物化して金属間化合物が形成されていることを確認した。さらに、作製した半導体モジュールについて、最高温度260のリフロー試験を行った結果、全ての半導体モジュールにおいて、はんだ再溶融に伴うフラッシュ、再溶融剥離を抑止して接続を保持できることを確認した。

10

20

30

40

50

【 0 0 4 1 】

以上のことから、上記接続方式によりプリント基板 6 a をモジュール基板に適用することが可能であることが判明した。

【 0 0 4 2 】

よって、安価で軽量かつ部品の低背化が可能なプリント基板 6 a をモジュール基板に適用することができ、さらに、このプリント基板 6 a に対するダメージも抑止することができる。

【 0 0 4 3 】

(実施の形態 2)

本発明の実施の形態 2 に関わる半導体装置は、前記実施の形態 1 で説明した図 8 の断面図と同様であり、異なる点は、半導体モジュールの内部接続に前述した図 4 の接続部 1 5 の構造を適用した点である。なお、前述した図 5 の接続部 1 6 の構造を適用した場合でも同様である。

10

【 0 0 4 4 】

この半導体モジュールの製造プロセスを下記に示す。半導体モジュールの内部接続が、前述した図 4 の接続部 1 5 の構造により行われる場合、図 1 2 に示す複合箔 3 0 をプリント基板 6 a 上に供給する。この複合箔 3 0 は、高融点金属 1 4 の層の表面に融点が 2 6 0

以下の P b フリーはんだの低融点はんだ 2 1 の層を設けて作製する。また、図 1 2 の高融点金属 1 4 と低融点はんだ 2 1 が化合物を形成しない場合、高融点金属 1 4 と低融点はんだ 2 1 の間に、低融点はんだ 2 1 と化合物を形成する第 2 の高融点金属の層を設ける場合もある。これらの層は、めっきやディップ等の方法により形成する。

20

【 0 0 4 5 】

さらに、プリント基板 6 a 上に複合箔 3 0 を供給した後、半導体素子 3 と受動素子 4 をその上に供給して接続する。このとき、高融点金属 1 4 と低融点はんだ 2 1 を反応させて接続部 1 5 を化合物化して高融点化する。次に、半導体素子 3 の表面に形成された電極とプリント基板 6 a 上に形成された電極との間をワイヤ 2 によりワイヤボンディングする。そして、エポキシ系樹脂等のモールド樹脂 1 を用いて封止する。以上のプロセスにより、半導体モジュールを製造することができる。

【 0 0 4 6 】

続いて、本実施の形態の半導体モジュールに関して、前述した図 1 0 に示すように、実施例 4 ~ 6 の条件で作製した半導体モジュール (各条件 2 0 個) について、内部接続時のプリント基板 (FR - 4) 6 a へのダメージの有無、最高温度 2 6 0 のリフロー試験における接続保持の可否について調査を行った。その結果を、図 1 0 に示す。

30

【 0 0 4 7 】

前述した図 4 の接続部 1 5 の構成を、A l、Z n、M g、C u / インパー合金 / C u 複合材、C u / C u₂O 複合材、C u - M o 合金、T i、M o および W に、S n、I n、S n - A g 系、S n - C u 系、S n - A g - C u 系、S n - Z n 系、S n - Z n - B i 系、S n - I n 系、I n - A g 系、I n - C u 系、B i - S n 系および B i - I n 系の P b フリーはんだと反応して金属間化合物を形成する C u、A g、N i、A u のメタライズのうち、一例として、実施例 4 では S n - I n (1 0 μ m) + A g / A l (1 0 μ m) / S n - I n (1 0 μ m) + A g、実施例 5 では S n - I n (1 0 μ m) / (C u / インパー合金 / C u 複合材) (1 0 0 μ m) / S n - I n (1 0 μ m)、実施例 6 では S n - Z n (1 0 μ m) + A g / A l (1 0 0 μ m) / S n - Z n (1 0 μ m) + A g とした。

40

【 0 0 4 8 】

この結果、実施例 4 ~ 6 の全てにおいて、2 4 0 1 0 m i n . という接続条件では、プリント基板 6 a に異常は確認されなかった。また、最高温度 2 6 0 のリフロー試験を行った結果、全ての半導体モジュールにおいて、はんだ再熔融に伴うフラッシュ、再溶融剥離を抑止して接続を保持できることを確認した。特に、高融点金属 1 4 に応力緩衝効果のある A l や C I C を適用しているため、前記実施例 1 ~ 3 に比べて、熱衝撃に対する信頼性も高い。

50

【 0 0 4 9 】

以上のことから、上記接続方式によりプリント基板 6 a をモジュール基板に適用することが可能であることが判明した。

【 0 0 5 0 】

よって、安価で軽量かつ部品の低背化が可能なプリント基板 6 a をモジュール基板に適用することができ、さらに、このプリント基板 6 a に対するダメージも抑止することができる。

【 0 0 5 1 】

(本実施の形態に対する従来形態)

前述した本発明の実施の形態 1, 2 に対して、従来形態(図 1 および図 2)に関して、前述した図 10 に示すように、Pb - 5 Sn はんだ(比較例 1)、Au - 20 Sn はんだ(比較例 2)を用いてプリント基板上に半導体素子を接続して作製した半導体モジュール(各条件 20 個)について、内部接続時のプリント基板 6 へのダメージの有無、最高温度 260 のリフロー試験における接続保持の可否について調査を行った。その結果を、図 10 に示す。

10

【 0 0 5 2 】

この結果、比較例 1, 2 においては、接続温度が 300 以上と高いため、前記実施例 1 ~ 6 に比べて接続時間が 1 min. と短いにもかかわらず、全てのサンプルにおいて、プリント基板 6 が焦げて変色した。また、一部のプリント基板 6 では、基板の変形も確認された。

20

【 0 0 5 3 】

以上のことから、従来形態においては、Pb - 5 Sn、Au - 20 Sn といった高融点はんだを用いる場合、プリント基板 6 をモジュール基板として使用することが困難であることが判明した。

【 0 0 5 4 】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【 0 0 5 5 】

例えば、図 13 に示すように、半導体モジュールの内部に、複数の半導体素子 3 が接続されている MCM (Multi Chip Module) についても、実施例と同様の接続方法が適用できる。

30

【 0 0 5 6 】

また、図 14 のように、ワイヤボンディングの代わりにストラップ 18 を用いた接続にも、実施例と同様の接続方法が適用できる。このとき、ストラップ 18 の接続部をめっきおよびディップ等で高融点金属と融点 260 以下の Pb フリーはんだ層を設けること、あるいは複合箔 30 を用いて接続することにより、半導体素子 3 a とプリント基板 6 a との間の接続と同様の接続方式を採用することができる。

【 0 0 5 7 】

また、図 15 のように、本接続技術により半導体素子 3 を搭載し、導電接着剤 19 により受動素子 4 を搭載するといった、本接続技術と導電接着剤の併用も可能である。

40

【 0 0 5 8 】

上記以外にも、本発明の適用について、SAW フィルタおよび RF モジュール等の封止部の接続にも本接続方法が適用できる。

【産業上の利用可能性】

【 0 0 5 9 】

本発明は、半導体モジュールに代表される半導体装置の、半導体素子および受動部品とプリント基板との接続に有効に使用することができる。

【図面の簡単な説明】

【 0 0 6 0 】

50

【図 1】従来の形態の半導体モジュールを示す断面図である。

【図 2】従来の形態の別の半導体モジュールを示す断面図である。

【図 3】従来の形態の半導体モジュールにおいて、再溶融したはんだによるフラッシュを説明するための断面図である。

【図 4】本発明の半導体モジュールにおいて、接続部を示す断面図である。

【図 5】本発明の半導体モジュールにおいて、別の接続部を示す断面図である。

【図 6】本発明の半導体モジュールにおいて、各種材料のヤング率と降伏応力を示す説明図である。

【図 7】本発明の半導体モジュールにおいて、さらに別の接続部を示す断面図である。

【図 8】本発明の実施の形態 1 に関わる半導体モジュールを示す断面図である。

10

【図 9】本発明の実施の形態 1 に関わる半導体モジュールにおいて、プリント基板に高融点金属と低融点はんだの各層を設けたときを示す断面図である。

【図 10】本発明の実施の形態 1, 2、従来の形態に関わる半導体モジュールにおいて、内部接続時のプリント基板へのダメージの有無、リフロー試験における接続保持の可否の調査結果を示す図である。

【図 11】本発明の実施の形態 1 に関わる半導体モジュールにおいて、接続部が全化合物化して金属間化合物が形成されている状態の断面写真を示す図である。

【図 12】本発明の実施の形態 2 に関わる半導体モジュールにおいて、複合箔を示す断面図である。

【図 13】本発明の実施の形態において、適用例の半導体モジュールを示す断面図である

20

【図 14】本発明の実施の形態において、別の適用例の半導体モジュールを示す断面図である。

【図 15】本発明の実施の形態において、さらに別の適用例の半導体モジュールを示す断面図である。

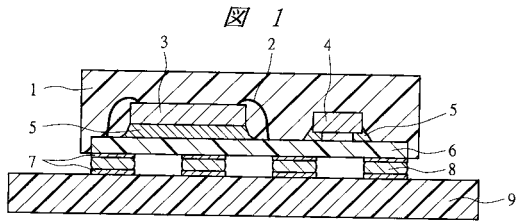
【符号の説明】

【 0 0 6 1 】

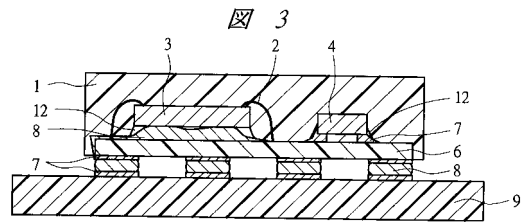
1 ... モールド樹脂、2 ... ワイヤ、3, 3 a ... 半導体素子、4 ... 受動素子、5 ... 高融点はんだ、6 ... モジュール基板、6 a ... プリント基板、7 ... パッド、8 ... 中温 Pb フリーはんだ、9 ... プリント基板、10 ... 封止用筐体、11 ... 不活性ガス、12 ... ボイド、13 ... 金属間化合物、14 ... 高融点金属、15 ~ 17 ... 接続部、18 ... ストラップ、19 ... 導電接着剤、20 ... 高融点金属、21 ... 低融点はんだ、30 ... 複合箔。

30

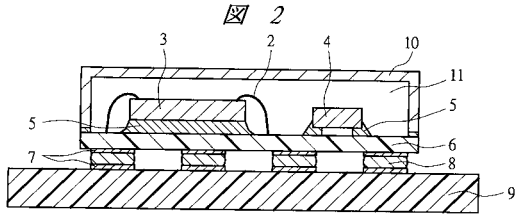
【図1】



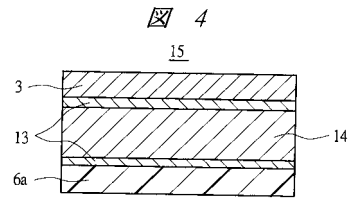
【図3】



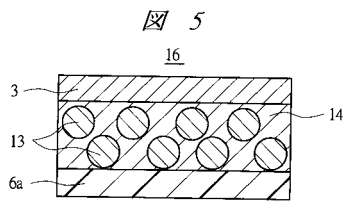
【図2】



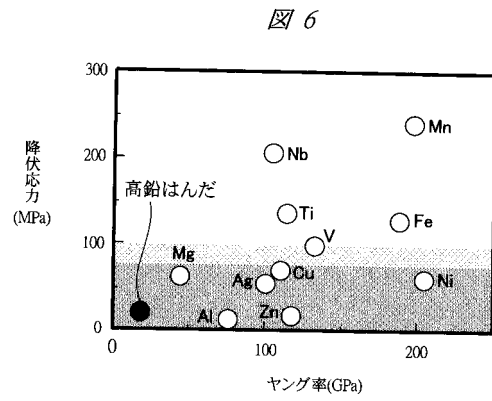
【図4】



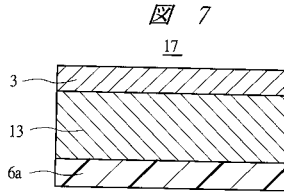
【図5】



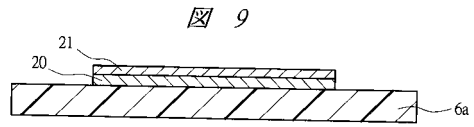
【図6】



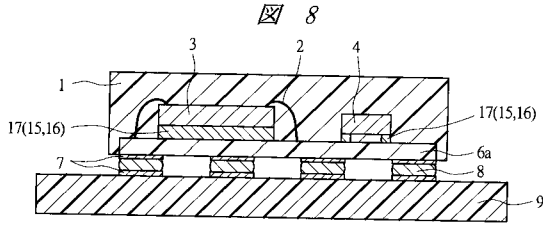
【図7】



【図9】



【図8】

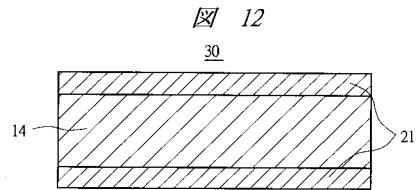


3: 半導体系子
4: 受動系子
6a: プリント基板
17: 接続部

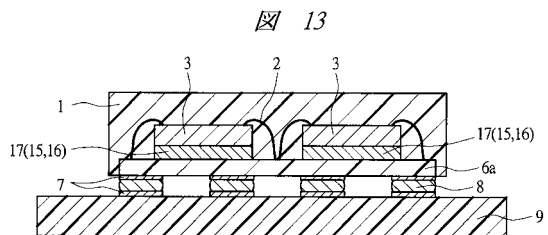
【図10】

実施例	接続部の構成	接続構造	接続条件	プリント基板のダメージ	リフロー(260°C)
2	Sn-In(10 μm)+Cu	図7	240°C/10min.	○: 0/20	○: 0/20
3	Sn-In(10 μm)+Ag	図7	240°C/10min.	○: 0/20	○: 0/20
4	Sn-Zn(10 μm)+Ag	図7	240°C/10min.	○: 0/20	○: 0/20
5	Sn-In(10 μm)+Ag/Al(100 μm)/Sn-In(10 μm)+Ag	図4	240°C/10min.	○: 0/20	○: 0/20
6	Sn-In(10 μm)(Cu/インバーン合金/Cu-覆合材)(100 μm)/Sn-In(10 μm)	図4	240°C/10min.	○: 0/20	○: 0/20
比較例	Pb-Sn Au-20Sn	図1,2	350°C/1min.	×: 20/20	-
		図1,2	300°C/1min.	×: 20/20	-

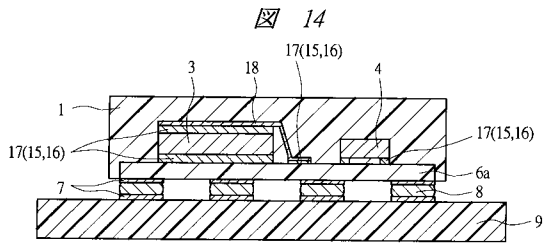
【図12】



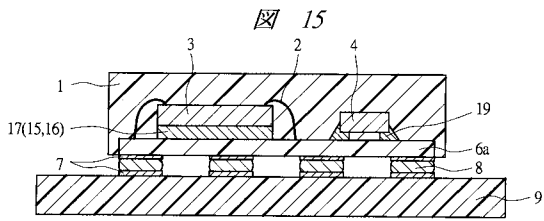
【図13】



【 図 1 4 】

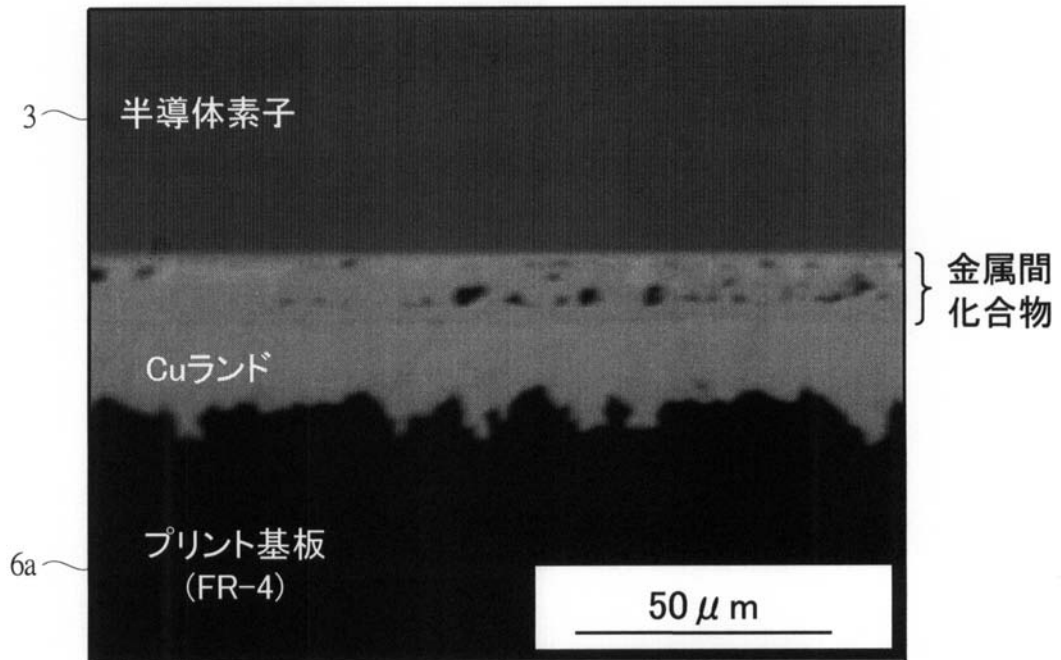


【 図 1 5 】



【図 11】

図 11



フロントページの続き

審査官 田中 永一

- (56)参考文献 特開平06 - 007990 (JP, A)
特開2002 - 231735 (JP, A)
特開平05 - 267362 (JP, A)
国際公開第03/021664 (WO, A1)
特開2005 - 095977 (JP, A)
特開2006 - 100739 (JP, A)
特開2006 - 179735 (JP, A)
特開2006 - 237573 (JP, A)
特開2006 - 032888 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L	21/52		
H01L	25/04		
B23K	35/00	-	35/40