



(12) 发明专利申请

(10) 申请公布号 CN 103368374 A

(43) 申请公布日 2013. 10. 23

(21) 申请号 201310192367. 3

(22) 申请日 2013. 03. 22

(30) 优先权数据

1020120058543 2012. 03. 22 DE

(71) 申请人 迪尔航空航天有限公司

地址 德国于柏林根

(72) 发明人 T·特兰

(74) 专利代理机构 中国国际贸易促进委员会专
利商标事务所 11038

代理人 李向英

(51) Int. Cl.

H02M 1/42(2007. 01)

H02M 1/14(2006. 01)

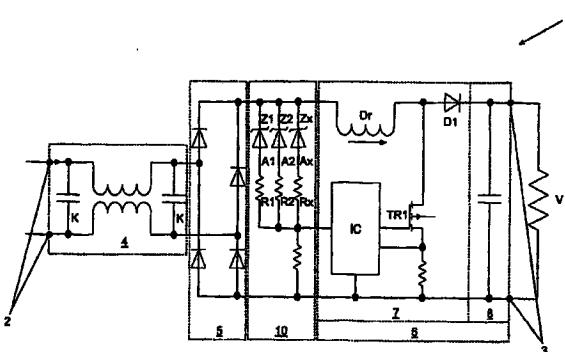
权利要求书2页 说明书6页 附图3页

(54) 发明名称

电源装置

(57) 摘要

公开了一种电源装置。本发明的目的在于发明一个电源装置以保持供电网络上的低负载并同时易于实施。为了该目的，提出了电源装置 1，其具有用于将该电源装置连接至主电源的输入端 2，该主电源提供交流电压作为输入电压 U_{in} ；具有用于将该电源装置 1 连接至负载 V 的输出端 3，其中该输出端提供 DC 电压 U_{out} 作为输出电压；具有整流该输入电压 U_{in} 以形成整流后的输入电压 U_{pfc} 的整流器 5；具有包括用于平滑整流后的输入电压 U_{pfc} 的平滑设备 8 以及有源功率因数校正设备 7 的 PFC 模块 6，其中该功率因数校正设备 7 被设计为根据时变电流形成信号 9，以将 PFC 模块 6 中的时变输入电流 I_{pfc} 与该电流形成信号 9 相匹配的方式，形成用于该平滑设备 8 的时变电源电流，其中该电流形成信号由模拟电路产生。



1. 一种电源装置 (1),

具有用于将该电源装置连接至主电源的输入端 (2), 该主电源提供交流电压作为输入电压 (U_{in}),

具有用于将该电源装置 (1) 连接至负载 (V) 的输出端 (3), 其中该输出端提供 DC 电压 (U_{out}) 作为输出电压,

具有整流该输入电压 (U_{in}) 以形成整流后的输入电压 (U_{pfc}) 的整流器 (5),

具有包括用于平滑整流后的输入电压 (U_{pfc}) 的平滑设备 (8) 以及有源功率因数校正设备 (7) 的 PFC 模块 (6), 其中该功率因数校正设备 (7) 被设计为根据时变电流形成信号 (9), 以将 PFC 模块 (6) 中的时变输入电流 (I_{pfc}) 与该电流形成信号 (9) 相匹配的方式, 形成用于该平滑设备 (8) 的时变电源电流,

具有产生用于该 PFC 模块 (6), 特别是用于该功率因数校正设备 (7) 的该电流形成信号 (9) 的控制模块 (10),

其特征在于,

控制模块为模拟电路的形式, 其将整流后的输入电压 (U_{pfc}) 作为输入信号以及将电流形成信号 (9) 作为输出信号, 其中整流后的输入电压 (U_{pfc}) 具有含输入电压上升沿和下降沿 (12、14) 以及输入电压最大值 (13) 的波形, 该电流形成信号 (9) 具有含电流形成上升沿和下降沿 (16、18) 以及电流形成最大值 (17) 的波形, 其中, 至少在一些区域中, 该电流形成上升沿和 / 或下降沿 (16、18) 关于该输入电压上升沿或下降沿 (12、14) 落后的程度大于该电流形成最大值 (17) 关于该输入电压最大值 (13) 落后的程度。

2. 根据权利要求 1 所述的电源装置 (1), 其特征在于, 该电流形成最大值 (17) 等于该输入电压最大值 (13)。

3. 根据上述权利要求中的任何一个权利要求所述的电源装置 (1), 其特征在于输入电压 (U_{in}) 和电流形成信号 (9) 的零穿越点 (15) 在时间上重合。

4. 根据上述权利要求中的任何一个权利要求所述的电源装置 (1), 其特征在于, 该控制模块 (10) 具有并联连接的多个分支 (A1, A2...Ax), 并且根据该整流后的输入电压 (U_{pfc}), 所述多个分支对于输入信号上升沿 (12) 相继动作和 / 或对于输入信号下降沿 (14) 相继停用。

5. 根据权利要求 4 所述的电源装置 (1), 其特征在于每个分支 (A1, A2...Ax) 具有齐纳二极管或者 Z- 二极管 (Z1, Z2...Zx), 从电路的角度看, 二极管被设计和连接以使得其根据该整流后的输入电压 (U_{pfc}), 对于输入信号上升沿 (12) 它们相继变为低阻抗和 / 或对于输入信号下降沿 (14) 相继变为高阻抗。

6. 根据上述权利要求中的任何一个权利要求所述的电源装置 (1), 其特征在于, 该 PFC 模块 (6) 包括扼流器 (Dr)、开关元件 (TR1) 以及驱动 IC (IC), 其中该输入电流通过该扼流器 (Dr) 饲入, 该开关元件 (TR1) 根据其开关位置将该扼流器 (Dr) 的输出拉至地电位, 该驱动 IC (IC) 接收该电流形成信号 (9) 作为输入信号并且驱动该开关元件 (TR1)。

7. 根据上述权利要求中的任何一个权利要求所述的电源装置 (1), 其特征在于, 该 PFC 模块 (6) 工作在断续电流模式。

8. 根据上述权利要求中的任何一个权利要求所述的电源装置 (1), 其特征在于, 该 PFC 模块 (6) 工作在连续电流模式。

9. 根据上述权利要求中的任何一个权利要求所述的电源装置 (1), 其特征在于, 该 PFC 模块 (6) 工作在临界导通模式。

10. 根据上述权利要求中的任何一个权利要求所述的电源装置 (1), 其特征在于, 该平滑设备 (8) 为至少一个电容的形式。

电源装置

技术领域

[0001] 本发明涉及电源装置,其具有输入端,该输入端将该电源装置连接至主电源,该主电源提供交流电压作为输入电压;还具有输出端,该输出端将该电源装置连接至负载,其中该输出端提供直流电压作为输出电压;其还具有将输入电压整流以形成整流后的输入电压的整流器;具有包括用于平滑整流后的输入电压的平滑设备以及有源功率因数校正设备的PFC模块,其中该功率因数校正设备被设计为根据时变电流形成信号,以将PFC模块中的时变输入电流与该电流形成信号相匹配的方式,形成用于该平滑设备的时变电源电流;以及具有为PFC模块,特别是为功率因数校正设备,产生该电流形成信号的控制模块。

背景技术

[0002] 为了从供电网络向电负载供电,通常使用电源,在很多实施例中其从来自供电网络的作为主电压的交流电压中产生负载所需的直流电压。

[0003] 但是,在供电网络为正弦主电压的情况下,经常会发生导致供电网络扰动的相位偏移以及非正弦主电流。在这种情况下,在供电网络中的主电流的瞬时值与主电压的瞬时值不成比例。当作为外加量的正常的正弦主电压保持为正弦时,供电网络的主电流的形式可能发生会变化。这导致了所谓的功率因数不同于理想值1,其中功率因数表明了有效功率P的幅值与视在功率S的幅值的比例。

[0004] 功率因数校正或者功率因数补偿模块(缩写为PFC)通常被用于改善功率因数。这些功率因数校正模块具有补偿由负载消耗的非比例的电流的任务,并且,在有源功率因数校正中,同时实现无功补偿以将主电流的相位和形式与主电压相匹配。这种类型的功率因数校正模块也被称为功率因数校正滤波器或者谐波滤波器。

[0005] 构成最接近的现有技术的公开的DE102006044879A1描述了具有控制单元的电源装置,该控制单元被设计为将电流特性与电压特性相匹配。该匹配是通过具有至少一个可连接单元的至少一个有源单元来实现的。

[0006] 本发明的目的在于发明一种电源装置,其能够保持供电网络上的低负载,同时,其易于实施。该目的是通过具有权利要求1的特征的电源装置实现的。本发明的优选的或者有利的实施例可以参见从属权利要求、以下描述以及附图。

发明内容

[0007] 从而本发明涉及一种电源装置,其尤其是可被设计为电源。该电源可被设计为例如用于飞行器中的操作从而例如为机舱照明的照明设备供电。在该示例性实施例中,该电源装置具有大于5瓦的、优选为大于10瓦以及特别是大于15瓦的和/或小于500瓦的、优选为小于300瓦以及特别是小于200瓦的输出功率。本发明的另一有利应用是被设计为作为膝上型电脑的电源。

[0008] 该电源装置具有将该电源装置连接至主电源的输入端。在电源用于飞行器的情况下,该主电源可具有例如为115伏的RMS电压以及400赫兹至800赫兹的主频率。当其连

接至传统的主电源时,该输入端具有 230 伏的 RMS 电压和 50 赫兹的主频率。通常,主电源提供交流电压作为输入电压 U_{in} 。

[0009] 电源装置包括用于将该电源装置连接至负载的输出,其中该输出端提供 DC 电压作为输出电压 U_{out} 。在作为用于飞行器电源的示例中,负载可为一个或多个照明设备、特别是 LED 设备的形式。该输出电压 U_{out} 例如可处于 200 伏至 250 伏之间。在作为膝上型电脑的电源的示例中,输出电压 U_{out} 例如可处于 10 伏至 20 伏之间。

[0010] 电源装置具有将输入电压 U_{in} 整流以形成整流后的输入电压 U_{pfc} 的整流器。这种类型的整流器是众所周知的,特别的,该整流器可为桥式整流器。

[0011] 电源装置包括具有用于平滑整流后的输入电压的平滑设备以及有源功率因数校正设备的 PFC 模块。有源功率因数校正设备也可被描述为有源谐波滤波器。平滑设备可为储能电容的形式,例如,输出电压 U_{out} 可与之断开。该功率因数校正设备被设计为根据时变电流形成信号,以将 PFC 模块中的时变输入电流 I_{pfc} 与该电流形成信号相匹配的方式,形成用于该平滑设备的时变电源电流。用于平滑设备的电源电流通常具有毛刺、阶梯型或者其他类型的畸形特性。另一方面,时变输入电流 I_{pfc} 具有与电流形成信号的曲线发展相匹配的特征。由此,时变输入电流 I_{pfc} 通过功率因数校正单元与时变输入电压 U_{in} 相匹配或者与整流后的输入电压 U_{pfc} 相匹配。

[0012] 电源装置进一步包括产生用于 PFC 模块,特别是用于功率因数校正设备的电流形成信号的控制模块。

[0013] 在本发明的整体构架中,提出了控制模块具有模拟电路的形式,该电路将整流后的输入电压 U_{pfc} 作为输入信号以及将电流形成信号作为输出信号。整流后的输入电压 U_{pfc} 具有包含输入电压上升以及下降沿的波形、尤其是半波波形,以及在该两个边沿之间的输入电压最大值。特别是,该波形是正弦振荡的半波波形的形式。电流形成信号具有包含电流形成上升以及下降沿的波形以及在该两个边沿之间的电流形成最大值。

[0014] 控制模块,特别是模拟电路,被设计为使得波形被改变,其中,至少在一些区域,该电流形成上升沿关于输入电压上升沿的落后程度大于电流形成最大值关于输入电压最大值的落后程度。作为替换,或者除此之外,该波形被改变以使得至少在一些区域,该电流形成下降沿关于输入电压下降沿的落后程度大于电流形成最大值关于输入电压最大值的落后程度。

[0015] 在另一种做法中,即,目前为止两个波形被放大以使得它们的极大值具有相同的幅值,至少在一些区域内,至少一个电流形成边沿相比于相应的输入电压边沿,其幅值减小。

[0016] 同时,本发明考虑到了 HF 滤波器,也被称为主滤波器,通常被用于抑制主电压中的扰动,该扰动的发生由功率因数校正设备所导致。该干扰是由于功率因数校正设备工作在开关模式并且在每个半波中开关多次以将时变输入电流与电流形成信号相匹配的事实所造成的。HF 滤波器优选的被设计为低通滤波器和 / 或电容和电感的组合。

[0017] 但是,HF 滤波器,特别是主电压中的谐波失真 (THD),将引起另外的干扰,尤其是导致功率因数降低的干扰。为了抵消该负面效应,电流形成信号的波形将不会形成为与整流后的输入电压波形相同,而是会显示为其变形。尤其是,在电流形成上升沿中,电流形成上升沿开始时的斜坡比输入电压上升沿的斜坡小。在峰值处,电流形成信号逼近整流后的

输入电压。这降低成者抑制了由于功率因数校正设备的高开关频率产生严重失真的零穿越点区域中的高频。

[0018] 同时,实施为模拟电路的形式可实现成本高效,从而在降低电路复杂性的同时能够改善电源装置的整体功率。

[0019] 在特别简单的电路实施中,该控制模块,尤其是该模拟电路,被设计为使得电流形成最大值等于输入电压最大值。在该实施例中,从时间方向来看,两个波形的峰值重叠于另一个的顶部并且具有同样的幅值。此时,控制模块,尤其是模拟电路,动作为低阻抗线缆。

[0020] 作为替换,或者另外的,优选输入电压和电流形成信号的零穿越点或者极小值在时间上重叠。一方面,这保证了电流形成信号和整流后的输入电压在时间上相互同步,另一方面,其相互之间不具有相位偏移。

[0021] 在本发明优选的电路实施例中,控制模块具有在输入信号和输出信号之间并联连接的多个分支,并且该多个分支根据整流后的输入电压,对于输入信号上升沿相继开始动作和 / 或对于输入信号下降沿相继停用。尤其是,至少一个电阻被设置在大部分或者每一个分支中。

[0022] 在本发明的优选实施例中,每个分支具有齐纳二极管或者 Z- 二极管,以及额外的电阻,其中该齐纳二极管或者 Z- 二极管被设计以及连接为根据整流后的输入电压的函数,对于输入信号上升沿相继变为低阻抗,和 / 或对于输入信号下降沿相继变为高阻抗。由此,当输入电压在输入信号上升沿升高时,支路相继连接,其中支路被设置为相互并联。电阻被设置在每个分支中,由此,通过进一步连接分支,总阻抗逐渐变小。由此,对于幅值而言,输出的电流形成信号的波形最开始比输入信号电压小。但是,在邻近输入电压最大值处具有电阻的大量分支并联连接以使得总电阻变得很小,或者,通过适当的设计,甚至可减小到零,从而电流形成最大值与输入电压最大值相应。在输入信号下降沿,分支以相反的顺序相继停用,以使得总阻抗增大。由此,电流形成下降沿的幅值小于输入电压下降沿。两个波形在零穿越点处又重合并一致。从电路来说,该实施例易于实施并且使得本发明成本高效。

[0023] 在本发明优选的设计实施例中, PFC 模块包括扼流器、尤其是储能扼流器 ; 开关元件、尤其是晶体管 ; 以及驱动 IC, 其中输入电流通过扼流器输入, 开关元件根据其开关位置将扼流器的输出拉至地电位, 驱动 IC 接收电流形成信号作为输入信号并且驱动开关元件。这种类型的 PFC 模块设计简单并且鲁棒性高。

[0024] 在本发明的第一可能的实施例中, PFC 模块被用在 DCM(断续电流模式) 模式中, 其中扼流器后的电源电流在开关元件的每个开关周期中返回至零。开关频率为恒定的以使得在这种操作模式中 PFC 模块断续工作。

[0025] 可选择的, PFC 模块工作在 CCM(连续电流模式) 模式中, 其中开关频率优选为恒定的并且扼流圈后的电源电流按照电流形成信号发展为锯齿形式。

[0026] 可选择的,PFC 模块工作在 CRM(临界导通模式) 模式中, 其中开关频率为可变化的并且被调节为使得当扼流器之后的电源电流变为零时立即开始下一个开关周期, 从而 PFC 模块工作在断续模式的临界点。

[0027] 如上所述,开关元件的高频开关模式导致了主电源的扰动。在 CRM 方法中的扰动尤其严重,这是因为在整流后的输入电压的零穿越点区域其具有非常高的开关频率,从而本发明在与 CRM 模式协同工作时尤其有利。

[0028] 从电路的角度来看,在本发明的一个特别简单的设计变形中,平滑设备为至少一个电容的形式。尤其是,该电容连接输出的电极。

附图说明

[0029] 本发明的进一步的特征、益处以及效果可从接下来对本发明优选示例性实施例的描述以及附图中看出。其中附图包括:

[0030] 图 1 示出了作为本发明示例性实施例的电源装置的电路方框图;

[0031] 图 2 示出了图 1 中电源装置的操作原理的曲线图;

[0032] 图 3a、b、c 示出了图 1 中电源装置的不同操作模式的三个曲线图。

具体实施方式

[0033] 作为本发明的示例性实施例,图 1 中以原理性方框图的形式示出了例如用于飞行器的照明系统的电源 1,其构成电源装置。电源 1 具有 20 瓦至 200 瓦之间的功率并且用在飞行器中为例如照明设备(未示出)的负载 V 供电,特别地,该照明设备为用于对飞行器内部进行照明的 LED 照明设备。可选择的是,该电源被设计为用于膝上型电脑或者其他一些小型的电气设备并具有 5 瓦至 30 瓦之间的功率。

[0034] 电源 1 具有将电源 1 连接至例如飞行器的供电网络的输入端 2。供电网络提供输入电压以及主电流。该输入电压为正弦交流电压的形式,并且例如在飞行器中,该电压具有 400 赫兹至 800 赫兹的频率以及 115V 的 RMS 输入电压。在不同的主电源中,RMS 主电压可为 230V 并且频率可为 50 赫兹。

[0035] 电源 1 具有输出端 3 并且可被或直接连接至负载 V,尤其是连接至飞行器中的照明设备或者膝上型电脑或类似物。输出电压为例如用于 LED 照明设备的 200 伏至 250 伏之间的直流电压,或者用于膝上型电脑或类似物的 15V 的直流电压。

[0036] 从输入端 2 开始,在下游设置了设计为过滤高频的 HF 滤波器 4。在特定实施例中,HF 滤波器 4 可具有至少一个电容 K。尤其是,HF 滤波器 4 为主滤波器的形式。

[0037] 整流器 5 设置在 HF 滤波器 4 之后,其将输入电压转换成整流后的输入电压。例如,整流器 5 为桥式整流器或者全波整流器的形式。整流后的输入电压为脉冲调制的 DC 电压,其中——从图形上看——输入电压的处于负电压范围内的部分相对于 X 轴镜像对称。该脉冲调制的整流后的输入电压由此具有两倍于输入电压的频率。在该区域流经的电流被称作为输入电流。

[0038] 整流后的输入电压接下来馈入具有功率因数校正设备 7 以及平滑设备 8 的 PFC 模块 6。

[0039] 平滑设备 8 被用于将脉冲调制的整流后的输入电压转换为具有恒定电压等级的输出电压。平滑设备 8 可被示出为电容,以作为等效电路图的一部分。

[0040] 功率因数校正设备 7 被用于将 PFC 模块 6 的输入电流与整流后的输入电压相匹配。同时,执行该匹配以改进主电源区域,即,输入端 2 区域中的功率因数。功率因数校正设备 7 通过调制馈入平滑设备 8 的电源电流以使得 PFC 模块 6 的输入电流与特定的电流形成信号 9(图 2)相匹配来实现上述功能。电流形成信号 9 由控制模块 10 产生,下文将对控制模块 10 进行阐述。

[0041] 控制模块 10 为模拟电路的形式，并且具有连接至整流器 5 输出的输入。连接至输入的控制模块 10 的第一输出端导通地连接至功率因数校正设备 7。另一方面，控制模块 10 的第二输出端将电流形成信号 9 传输至功率因数校正设备 7。在控制模块 10 中，多个——在这个示例中为 3 个或更多——分支 A1, A2...Ax 被设置为在输入端和第二输出端之间相互并联的电路。Z- 二极管 Z1, Z2...Zx 以及欧姆电阻 R1, R2...Rx 在各自情况下被设置在各个分支 A1, A2...Ax 中。Z- 二极管 Z1, Z2...Zx 以这样的方式区别地实施：它们在不同的电压等级下从高阻抗状态切换至低阻抗状态。特别的，Z- 二极管 Z1, Z2...Zx 的击穿电压被选择为不同。对于电压上升沿，Z- 二极管 Z1 首先从高阻抗状态切换至低阻抗状态，Z- 二极管 Z2 则在稍后的时间点动作，等等。

[0042] 开关模块 10 的操作原理将根据图 2 的曲线图 11 在下面进行阐述，其中时间 t 在 x 轴上示出，在 Y 轴上示出任意单位下归一化至 1 的信号幅值。连续的线段示出了施加至控制模块 10 的输入的整流后的输入电压 Upfc。整流后的输入电压 Upfc 的波形示出了输入电压上升沿 12、输入电压最大值 13 以及输入电压下降沿 14。

[0043] 由于 Z 二极管 Z1, Z2...Zx 并联连接，从整流后的输入电压 Upfc 的零穿越点 15 开始，同样被示出的电流形成信号 9 开始为零直到第一齐纳二极管 Z1 进行切换并且在第二输出端处施加有电压。由于插入了电阻 R1，该电压相比于整流后的输入电压 Upfc 上升较弱。在稍后的时间点处，第二 Z- 二极管 Z2 切换以使得由 R1 加上 R2 的倒数值构成的总电阻下降。在随后的一个时间点处，Z- 二极管 Zx 进行切换并且由于电阻 Rx 很小，电流形成信号 9 变为与整流后的输入电压 Upfc 的信号相等。作为一种选择，Rx 的电阻值也可为 0。电流形成信号 9 的电流形成上升沿 16 的幅值因此小于输入电压上升沿 12。电流形成最大值 17 与输入电压最大值 13 则具有同样的幅值。该过程以相反的顺序在输入电压下降沿 14 中重复，因此，电流形成下降沿 18 的幅值小于输入电压下降沿 14。

[0044] 如果考虑到整流后的输入电压 Upfc 和电流形成信号 9 的波形，可以看出在零穿越点 15 处，这两个波形重合，并且在其峰值或者最大值处也具有相同的幅值。但是，在上升沿 12、16 以及下降沿 14、18 处，电流形成信号 9 的幅值比整流后的输入电压 Upfc 的幅值小。与该整流后的输入电压 Upfc 相比，该电流形成信号 9 的失真输出导致电源电流特别是在低幅值处变小，从而减小了主电源的扰动。

[0045] 图 1 示出了功率因数校正设备 7，其中功率因数校正设备以及其输入端连接至整流器 5 的输出端。其中一个输入端通过扼流设备 DR 和二极管 D1 馈入平滑设备 8 的输出端。另一个输入端通过功率因数校正设备 7 馈入平滑设备 8。这两个连接在功率因数校正设备 7 中通过由驱动 IC IC 驱动的开关元件 TR1 相互连接。驱动 IC 连接至控制模块 10 的第二输出端以使得电流形成信号 9 施加至其上。

[0046] 功率因数校正设备 7 的操作将基于示出了不同操作模式的图 3a 至 3c 在下面进行阐述。

[0047] 图 3a 中示出了功率因数校正设备 7 的 DCM 模式的曲线图，其中，一方面示出了电流形成信号 9 的时变特征，另一方面示出了电源电流。功率因数校正设备 7 被设计为在一个恒定的频率切换开关元件 TR1。一旦电源电流变得比电流形成信号 9 大，开关元件 TR1 闭合以使得电源电流在每个开关周期中返回至零一次并且在该开关周期的剩余时刻保持为零。在该实施例中，功率因数校正设备 7 工作在断续模式。

[0048] 在图 3b 的同样的曲线图中示出了 CCM 模式, 其中, 在这种模式中, 电源电流围绕电流形成信号 9 以锯齿波形式发展。

[0049] 在图 3c 中示出了 CRM 模式, 其中, 在这种模式下, 功率因数校正设备 7 工作在不连续的临界处。在这种模式下, 一旦电源电流被拉至零, 就立即开始下一开关周期。作为该操作模式的结果, 开关频率是变化的。

[0050] 附图标记列表

- [0051] 1 电源
- [0052] 2 输入端
- [0053] 3 输出端
- [0054] 4 HF 滤波器
- [0055] 5 整流器
- [0056] 6 PFC 模块
- [0057] 7 功率因数校正设备
- [0058] 8 平滑设备
- [0059] 9 电流形成信号
- [0060] 10 控制模块
- [0061] 11 曲线图
- [0062] 12 输入电压上升沿
- [0063] 13 输入电压最大值
- [0064] 14 输入电压下降沿
- [0065] 15 零穿越点
- [0066] 16 电流形成上升沿
- [0067] 17 电流形成最大值
- [0068] 18 电流形成下降沿

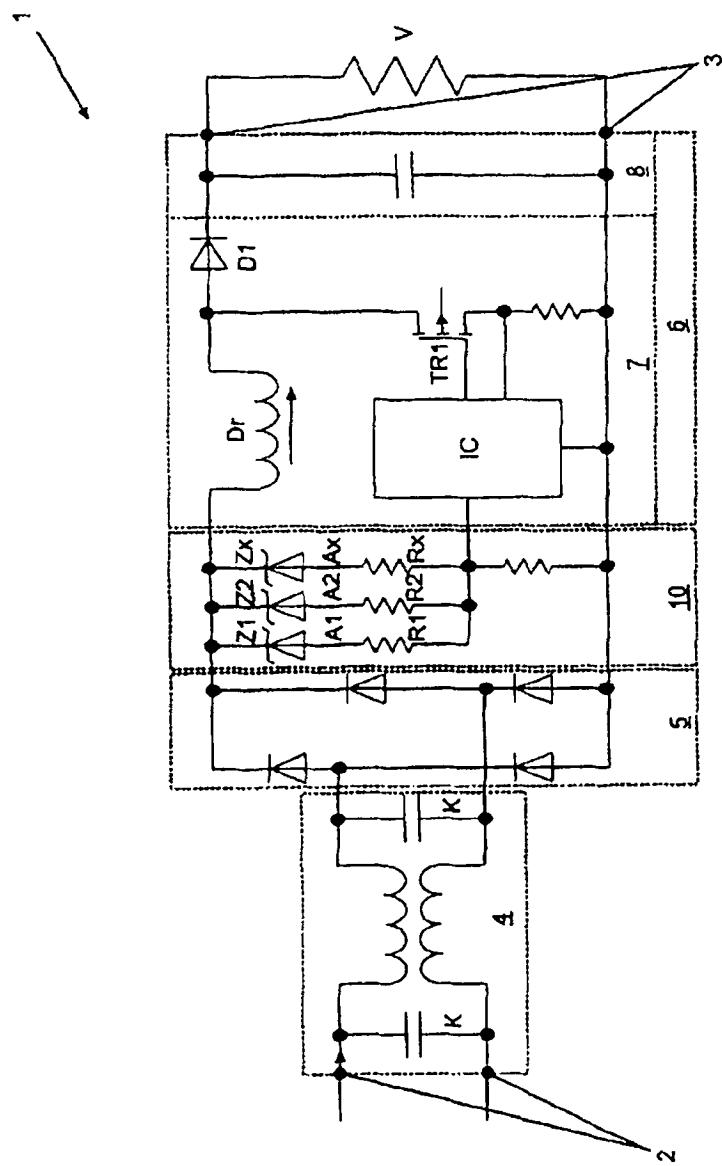


图 1

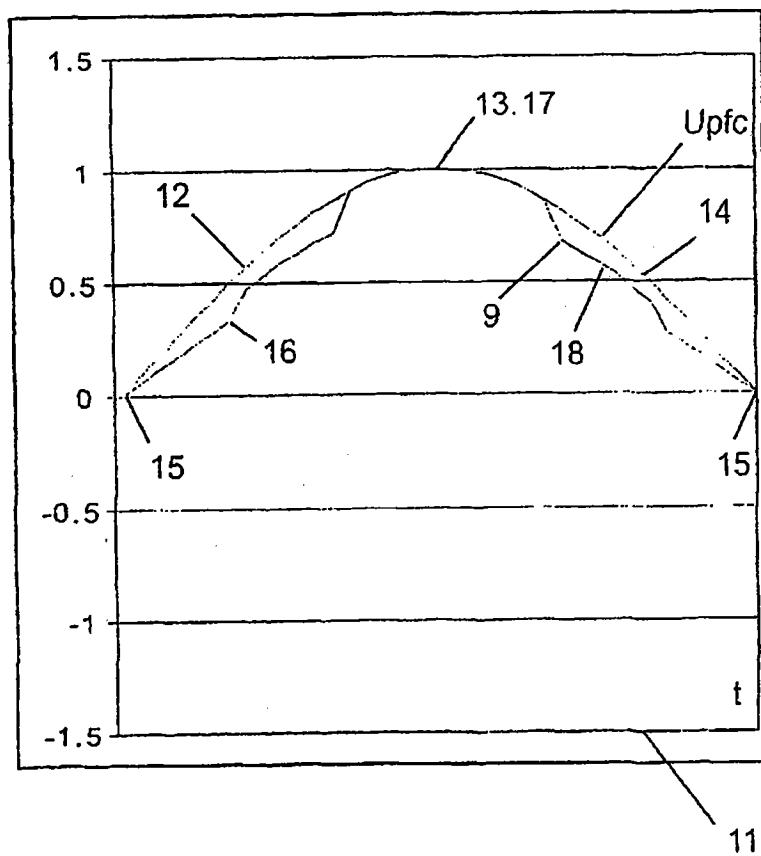


图 2

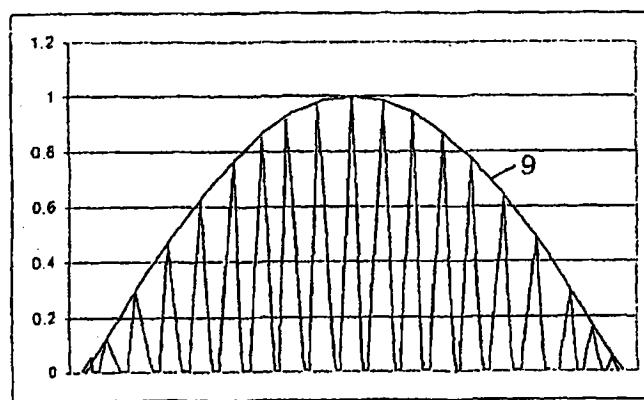


图 3a

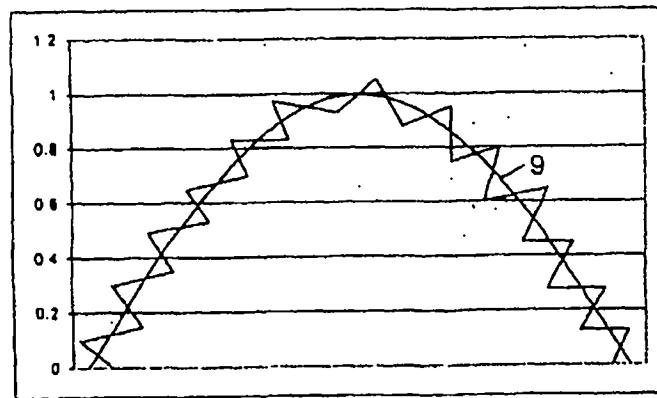


图 3b

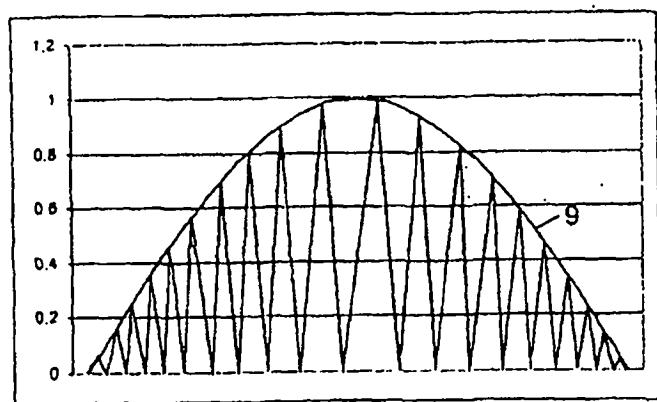


图 3c