

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4233761号
(P4233761)

(45) 発行日 平成21年3月4日(2009.3.4)

(24) 登録日 平成20年12月19日(2008.12.19)

(51) Int.Cl.

H03M 3/02 (2006.01)
H03M 1/08 (2006.01)

F 1

H03M 3/02
H03M 1/08

A

請求項の数 7 (全 9 頁)

(21) 出願番号 特願2000-557552 (P2000-557552)
 (86) (22) 出願日 平成11年6月10日 (1999.6.10)
 (65) 公表番号 特表2002-519926 (P2002-519926A)
 (43) 公表日 平成14年7月2日 (2002.7.2)
 (86) 國際出願番号 PCT/IB1999/001081
 (87) 國際公開番号 WO2000/001074
 (87) 國際公開日 平成12年1月6日 (2000.1.6)
 審査請求日 平成18年6月9日 (2006.6.9)
 (31) 優先権主張番号 98305157.4
 (32) 優先日 平成10年6月30日 (1998.6.30)
 (33) 優先権主張国 歐州特許庁 (EP)

(73) 特許権者 306043703
 エヌエックスピー ビー ヴィ
 N X P B. V.
 オランダ国 5656 エイジー アイン
 ドーフェン ハイ テク キャンパス 6
 O
 (74) 代理人 100075812
 弁理士 吉武 賢次
 (74) 代理人 100088889
 弁理士 橋谷 英俊
 (74) 代理人 100107582
 弁理士 関根 翔
 (74) 代理人 100112793
 弁理士 高橋 佳大

最終頁に続く

(54) 【発明の名称】統合された混合器及びシグマデルタA／D変換器を備える受信機

(57) 【特許請求の範囲】

【請求項1】

発振器信号と情報信号により変調された搬送信号とを混合する混合器及び前記情報信号をディジタル信号に変換するA／D変換器を有する受信機であって、

前記A／D変換器は、連続時間ループフィルタの入力端に前記情報信号を結合する入力段と、前記ループフィルタの出力信号を量子化し、前記ディジタル信号を生成する量子化器と、前記ループフィルタの前記入力端に前記ディジタル信号をフィードバックするD／A変換器とを有するシグマデルタ変調器であり、前記入力段は、前記混合器を有し、前記搬送信号を受ける第1入力端と、前記発振器信号を受ける第2入力端と、前記情報信号を前記ループフィルタに供給する、該ループフィルタの前記入力端に結合される出力端とを持ち

前記ループフィルタは、該ループフィルタの前記入力端の関連の端子に接続される反転入力端子及び非反転入力端子を持つ平衡積分器を有し、前記入力段は、前記搬送信号を平衡搬送信号に変換する手段と、前記発振器信号に応じて前記ループフィルタの前記入力端の前記関連の端子に前記平衡搬送信号を交互に結合及び交差結合する手段とを有することを特徴とする受信機。

【請求項2】

請求項1に記載の受信機であって、前記交互に結合及び交差結合する手段は、平衡搬送も信号を受けるように接続される共通ノード、逆位相で前記平衡搬送信号を受けるように接続される対応の入力ノード、及び関連のカスコードトランジスタを介して前記ループフ

イルタの前記入力端の前記関連の端子に結合される対応の出力ノードを持つ第1及び第2の差動トランジスタ対を有することを特徴とする受信機。

【請求項3】

請求項2に記載の受信機であって、前記共通ノードにバイアス電流を供給する、該共通ノードに結合される関連の出力枝を持つ第1カレントミラーと、前記関連の端子を介して前記交互に結合及び交差結合する手段にバイアス電流を供給する、関連のカスコードトランジスタを介して前記関連の端子に結合される関連の出力枝を持つ第2カレントミラーと、前記関連の端子における電圧を感知する手段と、前記感知手段に応じて、前記第1カレントミラー及び前記第2カレントミラーの前記関連の出力枝により供給される前記バイアス電流を制御する手段とを更に有することを特徴とする受信機。 10

【請求項4】

請求項3に記載の受信機であって、前記第1カレントミラーの他の出力枝に結合される共通ノード、前記D/A変換器から平衡出力信号を受けるように接続される入力ノード及び関連のカスコードトランジスタを介して前記関連の端子に結合される出力ノードを持つ他の差動トランジスタ対を更に有することを特徴とする受信機。

【請求項5】

請求項4に記載の受信機であって、前記第2カレントミラーは、関連の他のカスコードトランジスタを介して前記関連の端子に結合される他の出力枝を有することを特徴とする受信機。

【請求項6】

請求項5に記載の受信機であって、前記感知手段は、前記関連の端子に接続される関連のゲートを持つMOSトランジスタを有することを特徴とする受信機。 20

【請求項7】

請求項6に記載の受信機であって、前記第1カレントミラーの入力枝に結合される出力枝及び他のMOSトランジスタを介して前記MOSトランジスタのドレインに結合される入力枝を持つ第3カレントミラーを更に有し、前記他のMOSトランジスタは、ダイオード接続される他の第2MOSトランジスタのゲート電極に接続されるゲート電極を持ち、前記他の第2MOSトランジスタは、定バイアス電圧を受けるように接続されるゲート電極を持つ他の第3MOSトランジスタのドレインに前記第2カレントミラーの他の出力枝を結合することを特徴とする受信機。 30

【発明の詳細な説明】

【0001】

【技術分野】

本発明は、発振器信号と情報信号により変調された搬送信号とを混合する混合器及び前記情報信号をデジタル信号に変換するA/D変換器を有する受信機に関する。

【0002】

【背景技術】

図1は、従来のスーパーへテロダイン式受信機のブロック図を示している。例として、GSM(Global System for Mobile communication: 欧州のデジタル携帯電話の統一システム規格)電話用の受信機が示されている。しかしながら、同様の技術は、例えば、ページング受信機又は無線受信機で用いられる。先ず、無線周波(RF)が、第1局部発振器信号LO1を用いて中間周波(IF)に混合される。その後、情報信号I及びQが、二つの混合器MX2A及びMX2B並びに90°の位相差を持つ第2局部発振器信号LO2A及びLO2Bを用いてベースバンド信号に個別にミックスダウンされる。アンチエイリアジングローパスフィルタLPFを通った後、前記情報信号は、A/D変換器によりデジタル域(digital domain)に変換される。この従来の受信機においては、ベースバンドへのミキシングダウン及び該ベースバンドのデジタル信号への変換が、混合器、ローパスフィルタ及びA/D変換器を必要とする。斯かる解決策は、上記スーパーへテロダイン式受信機で用いられる受動フィルタはかなり高価であるためにコストがかかると言う不利な点を持つ。 40

【0003】

10

20

30

40

50

【発明の開示】

本発明の目的は、従来の受信機の不利な点を軽減することにある。このため、冒頭段落で特定される受信機は、前記A／D変換器が、連続時間ループフィルタの入力端に前記情報信号を結合する入力段と、前記ループフィルタの出力信号を量子化し、前記デジタル信号を生成する量子化器と、前記ループフィルタの前記入力端に前記デジタル信号をフィードバックするD／A変換器とを有するシグマデルタ変換器であり、前記入力段は、前記混合器を有し、前記搬送信号を受ける第1入力端と、前記発振器信号を受ける第2入力端と、前記情報信号を前記ループフィルタに供給するための該ループフィルタの前記入力端に結合される出力端とを持つことを特徴とする。

【0004】

本発明による試みは、アンチエイリアジングローパスフィルタを備えず混合器及びA／D変換用のシグマデルタ変調器を用いる。混合器の出力は、シグマデルタ変調器のループフィルタに直接供給される。アナログ信号をデジタル信号に変換するシグマデルタ変調器を用いることは、例えば、E.J. van der Zwan 及びE.C. Dijkmansによる文献 "A 0.2-mW CMOS Sigma-Delta Modulator for Speech Coding with 80 dB Dynamic Range" , IEEE Journal of Solid-State Circuits, Vol. 31, No. 12, Dec. 1996から既知である。参照文献に述べられるシグマデルタ変調器の動作原理は、情報信号が、連続時間アナログフィルタ、サンプリング回路及びD／A変換器を有するフィードバックループに供される、と言うことである。シグマデルタ変調器の出力信号は、高オーバーサンプリングレートにおけるビット流である。上記オーバーサンプリングされたビット流は、後続のデジタル処理に供される。この処理は、デシメーション(decimation)として知られる処理において前記情報信号の精密にデジタイズされた表現に該ビットストリームを変換する。参照文献のシグマデルタ変調器で用いられる連続時間アナログループフィルタは、良好なアンチエイリアジング特性を持つ。それ故、前述の受信機においてシグマデルタ変調器をA／D変換器として用いることにより、混合器とA／D変換器との間のローパスフィルタを省くことができる。その結果、部品数、チップ領域及び電力消費の少ない単純な混合器／シグマデルタ変調器構造が得られる。好ましい及び有利な実施例が、縦続請求項に規定されている。

【0005】

本発明の上述の及び他の特徴及び利点が、添付の図を参照して本発明の例示的な実施例の以下の記載から明らかになるであろう。

【0006】

【発明を実施するための最良の形態】

図において、対応する又は同様のフィーチャは、同一の参照記号により指示されている。

【0007】

図1は、従来のスーパー・ヘテロダイン式受信機のブロック図を示している。例として、GSM (Global System for Mobile communication : 欧州のデジタル携帯電話の統一システム規格) 電話用の受信機が示されている。しかしながら、同様の技術は、例えば、ページング受信機で用いられる。アンテナ2により受信され、フィルタがかけられ、増幅器4により増幅された無線周波(RF)信号は、先ず、第1局部発振器信号LO1を用いて中間周波(IF)に混合器MX1においてミックスダウンされる。その後、中間周波信号は、二つの混合器MX2A及びMX2B並びに90°の位相差を持つ第2局部発振器信号LO2A及びLO2Bを用いてベースバンドI情報信号及びベースバンドQ情報信号に個別にミックスダウンされる。アンチエイリアジングローパスフィルタLPAF及びLPFBを通った後、前記情報信号は、A／D変換器ADC A及びADC Bによりデジタル域(digital domain)に変換される。この従来の受信機においては、ベースバンド信号へのミキシングダウン及び該ベースバンド信号のデジタル信号への変換が、混合器、ローパスフィルタ及びA／D変換器を、前記信号I及びQ各々に対して必要とする。GSMに関して、情報信号I及びQの帯域幅はかなり低く、約100kHzである。これは、約200kHzのチャネル幅に至る。無線周波は約900MHzであり、中間周波は約50乃至150MHzである。故に、情報信号の帯域幅は、中間周波搬送周波数に対してかなり低い。

10

20

30

40

50

【0008】

前述の文献から、連続時間ループフィルタを備えるシグマデルタ変調器は良好なアンチエイリアジング特性を持つ、と言うことが既知である。参照文献の原理に応じて混合器及びシグマデルタ変調器を統合することにより、ローパスフィルタ L P F A / L P Fを省くことが可能である。このことは、図1の破線内に示される機能を実行するための単純な構造につながる。

【0009】

図2に示される離散時間の具体例か、図3に示される連続時間ループフィルタを持つシグマデルタ変調器が後続する混合器MXを考える。図2の構造においては、サンプリングが、変調器出力端において実行され、一方、図3の構造においては、サンプリングが、この場合においてはローパスフィルタであるループフィルタの後端において行われる。このシグマデルタ混合器は、減算器SUB、量子化器Qが後続するループフィルタF、及び量子化器Qのデジタルデータ信号DSを減算器SUBにフィードバックするD/A変換器DACから成る。

【0010】

図2の構造、即ち、サンプリング回路が後続する混合器は、局部発振器周波数LO2がサンプリング周波数fsの整数倍ではない場合にエイリアジングの問題を引き起こす。入力信号IFが、周波数 $f_{in} = 51.22\text{MHz}$ であり、局部発振器周波数 $f_{LO2} = 51.25\text{MHz}$ と直線的にミックスタップされ、サンプリング周波数が、 $f_s = 12.8\text{MHz}$ であると仮定する。対象となっている帯域幅は、 $\pm 100\text{kHz}$ である。混合器の出力は、望ましい $f_{LO2} - f_{in} = 30\text{kHz}$ 成分を含有するが、 $f_{LO2} + f_{in} = 102.47\text{MHz}$ 成分も含有する。この 102.47MHz 成分が $f_s = 12.8\text{MHz}$ でサンプリングされる場合、その結果として、 $f_{LO2} + f_{in} - 8f_s = 70\text{kHz}$ における望ましくない帯域内成分が生じる。これは、図4に図示されている。図4は、4次シグマデルタ変調器を用いる図2の構造のデジタルデータ出力信号DSのスペクトルを示す。正弦波よりも実施が容易である 51.25MHz 方形波でミキシングが実行される場合、状況は一層悪くなる。その場合においては、方形波のより高次の高調波も考慮しなければならない。結果としてのスペクトルが図5に示されている。例えば、発振器周波数 f_{LO2} の3次高調波は、 $3f_{LO2} - f_{in} = 102.53\text{MHz}$ における成分をもたらす。サンプリング周波数 $f_s = 12.8\text{MHz}$ でこの成分をサンプリングした場合、 $3f_{LO2} - f_{in} - 8f_s = 130\text{kHz}$ における望ましくない帯域内成分が生じる。

【0011】

しかしながら、これらの問題は、連続時間ループフィルタを備えるシグマデルタ変調器を用いる図3の構造において防止される。図6は、図5の例と同一の状況下での、即ち、入力信号IFが、方形波発振器信号LO2と混合され、次いで、4次シグマデルタ変調器の入力端に供される状況下でのデジタルデータ出力信号DSのスペクトルを示している。望ましくない周波数成分がデジタルデータ出力信号DSのスペクトル内に現れず性能は良好である。このことは、エイリアジングの問題を引き起こさずに局部発振器周波数 f_{LO2} と関係なくサンプリング周波数 f_s を選択できることを意味する。

【0012】

図7は、図3の構造の第1の具体例を示している。シグマデルタ変調器は、基本的には、前述の文献から既知であるシグマデルタ変調器と同様の構造を持つ。ループフィルタの第1積分器F1のみを詳細に示す。該ループフィルタの残りF2は、より多くの積分器及び係数から成っても良く、斯くて、当該ループフィルタは如何なる次数及び/又は構造であっても良い。第1積分器F1は、平衡(balanced)入力及び出力を持ち、当該ループフィルタの第1入力端子IT1に接続される非反転入力及び当該ループフィルタの第2入力端子IT2に接続される反転入力を持つ。D/A変換器DACは、入力端子IT1及びIT2に各々接続される平衡出力端DAC1及びDAC2を持つ。混合器は、一組のスイッチSW1、SW2、SW3及びSW4として実施されている。入力端子LOにおいて利用可能な方形波発振器信号LO2の第1半周期中、スイッチSW1は抵抗R1を入力端子

10

20

30

40

50

I T 1 に接続し、スイッチ S W 4 は抵抗 R 2 を入力端子 I T 2 に接続する。方形波発振器信号 L O 2 の第 2 半周期中、スイッチ S W 2 は抵抗 R 1 を入力端子 I T 2 に接続し、スイッチ S W 3 は抵抗 R 2 を入力端子 I T 1 に接続する。駆動回路 D R V R の出力端 I F 1 及び I F 2 からの平衡 I F 搬送信号が抵抗 R 1 及び R 2 に供される。平衡 I F 搬送信号は、抵抗 R 1 及び R 2 により平衡電流に変換される。これら平衡電流は、スイッチ S W 1 乃至 S W 4 により入力端子 I T 1 及び I T 2 に直接接続又は交差結合され、積分器 F 1 において積分される。

【 0 0 1 3 】

図 8 は、図 3 の構造の他の具体例を示している。混合器は、それ自体は既知であり、ギルバートセル混合器(Gilbert cell mixer)としてしばしば参照される N P N 4 トランジスタ構造 T 1 、 T 2 、 T 3 及び T 4 で実施されている。トランジスタ T 1 及び T 2 は、第 1 差動対を形成し、第 1 共通ノード C N 1 に接続されるエミッタを持つ。トランジスタ T 3 及び T 4 は、第 2 共通ノード C N 2 を備える第 2 差動対を形成する。ノード I F 1 及び I F 2 における平衡 I F 搬送信号が、共通ノード C N 1 及び C N 2 に供給される。局部発振器信号 L O 2 は、一対の入力ノード I N 1 及び I N 2 に供給される。トランジスタ T 1 及び T 4 のベースは、入力ノード I N 1 に結合され、トランジスタ T 2 及び T 3 のベースは、入力ノード I N 2 に結合される。トランジスタ T 1 及び T 3 のコレクタは共に、出力ノード O N 1 に接続される。出力ノード O N 1 は、シグマデルタ変調器のループフィルタの入力端子 I T 1 に接続される。他の二つのトランジスタ T 2 及び T 4 のコレクタは共に、出力ノード O N 2 に接続される。出力ノード O N 2 は、入力端子 I T 2 に接続される。トランジスタ T 1 乃至 T 4 の構造は、図 7 におけるスイッチ S W 1 乃至 S W 4 と同一の作用を持つ。出力ノード O N 1 及び O N 2 から流れるスイッチ平衡出力電流は、出力ノード O N 1 及び O N 2 の間に接続されるコンデンサ C により積分される。スイッチングトランジスタ T 1 乃至 T 4 は、ミキシング機能を果たすだけでなく、シグマデルタ変調器の入力トランスクンダクタ(input transconductor)としての機能も果たす。これは、前記組み合わせの電力消費を低減し、部品数を減らす。図 1 に示される G S M 受信機における場合の様に、二つの斯様な構造が單一チップ上に製造される場合、二つの I 及び Q 処理チャネル間のマッチングは非常に良好である。

【 0 0 1 4 】

図 9 は、図 8 の具体例のミキシング入力段のより詳細な回路図を示している。共通ノード C N 1 及び C N 2 は、カレントミラー M 1 の関連の出力枝 M 1 A 及び M 1 B からバイアス電流を受ける。カレントミラー M 1 は、負の供給端子 V N に接続される共通端子 M 1 E を持つ。平衡出力 D A C 1 及び D A C 2 は、トランジスタ T 5 及び T 6 から成る他の N P N 差動対を駆動する。このトランジスタ対の共通ノード C N 3 は、カレントミラー M 1 の出力枝 M 1 C からバイアス電流を受ける。N P N カスコードトランジスタ T 7 及び T 8 が、出力ノード O N 1 及び O N 2 と直列に各々挿入され、入力端子 I T 1 及び I T 2 において高出力インピーダンスレベルを与える。トランジスタ T 5 のコレクタは、N P N カスコードトランジスタ T 9 を介して入力端子 I T 1 に接続され、トランジスタ T 6 のコレクタは、N P N カスコードトランジスタ T 1 0 を介して入力端子 I T 2 に接続され、再び入力端子 I T 1 及び I T 2 において高インピーダンスレベルを与える。高インピーダンスレベルは、積分コンデンサ C の低容量値でもって大きな積分時定数を可能にする。N P N カスコードトランジスタ T 7 乃至 T 1 0 のコレクタは全て、第 2 カレントミラー M 2 の各々関連の出力枝 M 2 A 、 M 2 B 、 M 2 C 及び M 2 D に組み込まれる電流源トランジスタにより能動的に負荷される。第 2 カレントミラー M 2 は、正の供給端子 V P に接続される共通端子 M 2 G を持つ。出力枝 M 2 A 、 M 2 B 、 M 2 C 及び M 2 D は、P N P カスコードトランジスタ T 1 1 、 T 1 2 、 T 1 3 及び T 1 4 により各々カスコードされ、カレントミラー M 2 の出力枝 M 2 A 乃至 M 2 D に組み込まれる電流源トランジスタの出力インピーダンスを増加する。N P N カスコードトランジスタ T 7 乃至 T 1 0 のベース及び P N P カスコードトランジスタ T 1 1 乃至 T 1 4 のベースは、バイアス電圧発生器 U B から適切なバイアス電圧を受ける。

10

20

30

40

50

【0015】

入力端子 I T 1 及び I T 2 は更に、該入力端子 I T 1 及び I T 2 における直流電圧を感知する二つのN M O Sトランジスタ T 1 5 及び T 1 6 のゲートに接続される。トランジスタ T 1 5 及び T 1 6 のソースは、負の供給端子 V N に接続される。トランジスタ T 1 5 及び T 1 6 のドレインは共に、N M O Sトランジスタ T 1 7 のチャネルを介して第3カレントミラー M 3 の入力枝 M 3 A に結合される。第3カレントミラー M 3 は、第1カレントミラー M 1 の入力枝 M 1 D に接続される出力枝 M 3 B を持ち、正の供給端子 V P に接続される共通端子 M 3 C を持つ。N M O Sトランジスタ T 1 8 及び T 1 9 は、N M O Sトランジスタ T 1 5 及び T 1 6 のコピーである。トランジスタ T 1 8 及び T 1 9 のゲートは共に、正の供給端子 V P 及び負の供給端子 V N の間に直列接続される抵抗 R 3 及び R 4 から成る分圧器のタップに接続される。トランジスタ T 1 8 及び T 1 9 のソースは、負の供給端子 V N に接続され、一方、これらトランジスタのドレインは共に、ダイオード接続されたN M O Sトランジスタ T 2 0 を介して第2カレントミラー M 2 の出力枝 M 2 E に結合される。N M O Sトランジスタ T 2 0 は、N M O Sトランジスタ T 1 7 のコピーであり、該トランジスタ T 1 7 のゲートに接続されるゲートを持つ。第2カレントミラー M 2 は、抵抗 R 5 を介して制御端子 C T に結合される入力枝 M 2 F を持つ。

10

【0016】

端子 I T 1 及び I T 2 におけるD C レベルは、トランジスタ T 1 5 及び T 1 6 により感知され、分圧器 R 3 及び R 4 のタップにおける電圧により表されるレベルで保持される。バイアス電流の値を、制御端子 C T における制御電流により調整することが可能である。M O Sトランジスタをセンストランジスタとして用いることは、如何なるD C 電流も端子 I T 1 及び I T 2 から該センストランジスタに流れ得ない、と言う利点を持つ。

20

【0017】

ここで述べられた本発明の実施例は、例示であり、限定的に取られることを自論むものではない。種々の変形が、各請求項に規定される本発明の範囲から逸脱することなく当業者によりこれら実施例に対してなされても良い。

【図面の簡単な説明】

【図1】 図1は、従来のスーパー・ヘテロダイン式G S M受信機のブロック図である。

【図2】 図2は、離散時間シグマデルタ変調器が後続する混合器を示す。

【図3】 図3は、連続時間ループフィルタを備えるシグマデルタ変調器が後続する混合器を示す。

30

【図4】 図4は、離散時間シグマデルタ変調器が後続する直線混合器の出力スペクトルを示す。

【図5】 図5は、離散時間シグマデルタ変調器が後続する方形波混合器の出力スペクトルを示す。

【図6】 図6は、連続時間ループフィルタを備えるシグマデルタ変調器が後続する方形波混合器の出力スペクトルを示す。

【図7】 図7は、本発明に応じて成された受信機で用いる統合された混合器 / シグマデルタ変調器の第1の具体例の回路図を示す。

【図8】 図8は、本発明に応じて成された受信機で用いる統合された混合器 / シグマデルタ変調器の第2の具体例の回路図を示す。

40

【図9】 図9は、図8の第2の具体例の詳細なトランジスタ回路を示す。

【符号の説明】

M X : 混合器

L O 2 : 第2局部発振器信号

I F : 中間周波

D S : ディジタル信号

D R V R : 駆動回路

I T 1 、 I T 2 : 入力端

F 1 、 F 2 : 連続時間ループフィルタ

50

Q : 量子化器

D A C : D / A 变換器

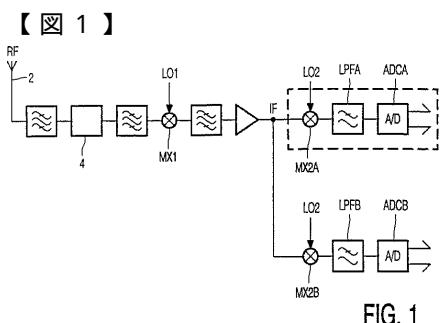


FIG. 1

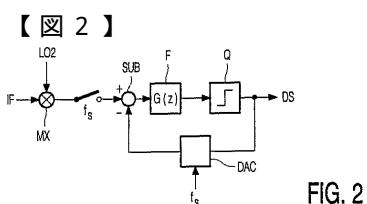


FIG. 2

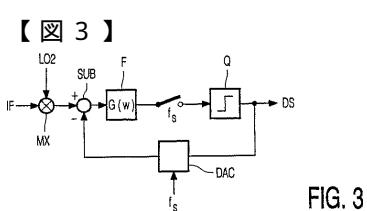


FIG. 3

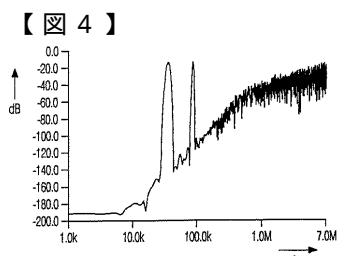


FIG. 4

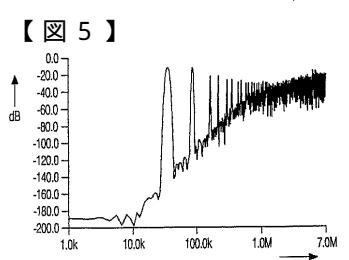


FIG. 5

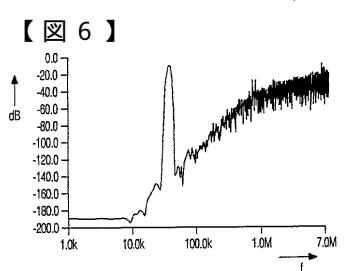


FIG. 6

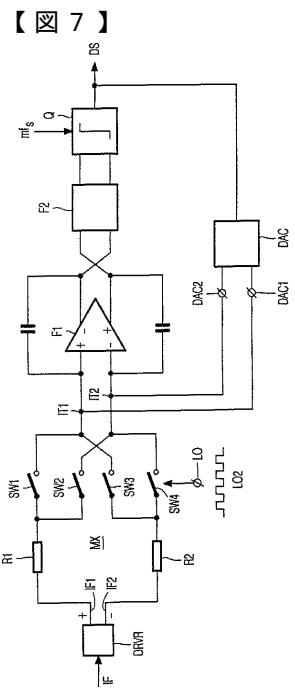


FIG. 7

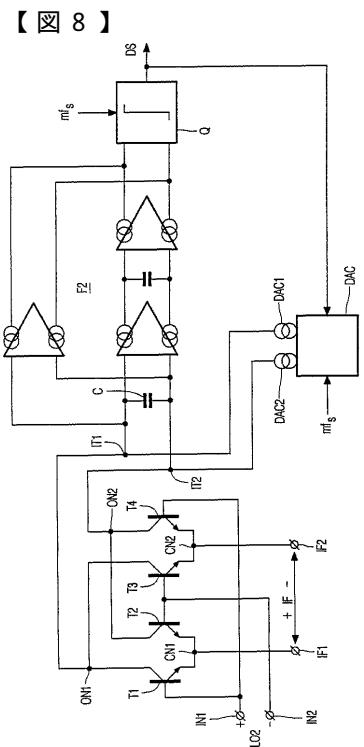


FIG. 8

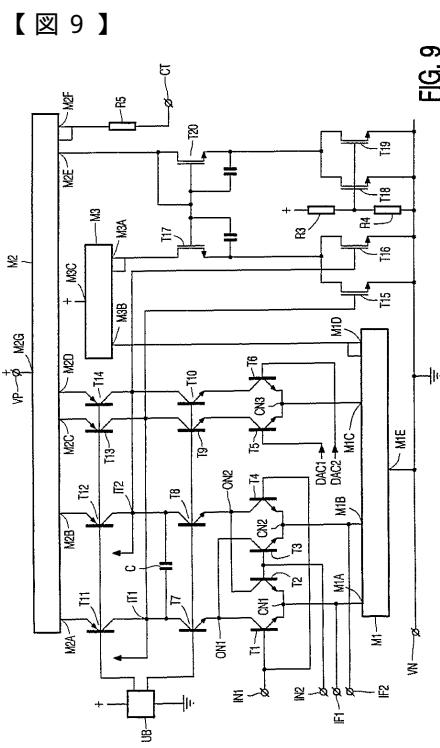


FIG. 9

フロントページの続き

(72)発明者 ヴァン デール ズヴァン エーリック ジェイ
オランダ国 5656 アーアー アンドーフェン プロフ ホルストラーン 6
(72)発明者 ダイクマンス アイス シー
オランダ国 5656 アーアー アンドーフェン プロフ ホルストラーン 6
(72)発明者 ドナルドソン ウィリアム
オランダ国 5656 アーアー アンドーフェン プロフ ホルストラーン 6
(72)発明者 セイヤーズ アンソニー ディー
オランダ国 5656 アーアー アンドーフェン プロフ ホルストラーン 6

審査官 渡辺 未央子

(56)参考文献 特開平07-170189(JP,A)
特開平09-191253(JP,A)
特開昭58-085628(JP,A)
特開平09-121161(JP,A)
米国特許第05959562(US,A)

(58)調査した分野(Int.Cl., DB名)

H03M 3/02
H03M 1/08