

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁶
H04N 7/015

(45) 공고일자 2005년11월30일
(11) 등록번호 10-0532002
(24) 등록일자 2005년11월23일

(21) 출원번호 10-1999-7002611
(22) 출원일자 1999년03월26일
 번역문 제출일자 1999년03월26일
(86) 국제출원번호 PCT/US1997/017904
 국제출원일자 1997년09월25일

(65) 공개번호 10-2000-0048666
(43) 공개일자 2000년07월25일
(87) 국제공개번호 WO 1998/14005
 국제공개일자 1998년04월02일

(81) 지정국

국내특허 : 캐나다, 일본, 대한민국, 멕시코,

EP 유럽특허 : 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투갈, 스웨덴, 핀란드,

(30) 우선권주장 08/721,867 1996년09월27일 미국(US)

(73) 특허권자 미디어텍 인크.
중화민국, 타이완 300, 신추시티, 싸이언스-베이스드 인더스트리얼 파크, 이노베이션 로드 1, 1-2, 5층

(72) 발명자 스트롤,크리스토퍼,에이치.
미국19038펜실베이니아글렌사이드비클리로드275

제프,스티븐,토드
미국07728뉴저지프리홀드이클네스트로드90

(74) 대리인 남상선

심사관 : 최훈

(54) 다중 변조 포맷 텔레비전 신호 수신기 시스템

요약

본 발명은 아날로그 및 디지털 텔레비전 신호를 처리하기 위한 텔레비전 수신기에 관한 것이다. 특히, 텔레비전 수신기는 RF/IF 전위부[202], 자유 구동 샘플링 속도로 베이스 밴드 근처 신호를 샘플링하는 아날로그-디지털 변환부, 및 결합된 복조부를 포함한다. 결합된 복조부는, 아날로그 텔레비전 신호에서 고스트를, 디지털 텔레비전 신호에서 심볼간 간섭을 제거하는 통과 대역 적응형 이퀄라이저[208]를 제공할뿐만 아니라 파일럿 및 픽스 반송파 모두를 복구시킨다.

대표도

도 2

명세서

기술분야

본 발명은 통신 신호를 수신하고 처리하는 시스템, 특히 아날로그 텔레비전 및 디지털 텔레비전 신호 모두를 수신하고 처리하는 시스템과 관련된다.

배경기술

현재 미국의 방송용 텔레비전 영상 신호는 국립 텔레비전 시스템 위원회(National Television Systems Committee;NTSC) 표준에 의하여 발생된 아날로그 신호이다. 미국 이외의 국가는 PAL(Phase Alteration Line) 및 SECAM(System Electronique Color Avec Memoire) 표준과 같은 유사한 표준을 가지고 있다. 장래에는, 상기 아날로그 텔레비전 신호 및 압축된 디지털 영상을 위해 새로 제안된 표준에 따라 발생하는 텔레비전 신호, 예를 들면, 잔류 측파대(vestigial sideband;VSB) 및 오프셋 QAM(offset QAM)뿐만 아니라 16 또는 256 레벨 직각 진폭 변조(quadrature amplitude modulation;QAM), 가 미국에서 방송될 것이며, 상기 신호들이 단일 전송 시설에서 NTSC 신호와 함께 전송될 것이다. 이상적으로는, 미래의 텔레비전 수신기는 다중 변조 포맷의 영상 신호를 수신할 수 있어야 할 것이다.

상기와 같은 텔레비전 수신기를 위한 현재 계획은 통상의 아날로그 텔레비전 신호 수신기와 분리된 공지의 디지털 텔레비전 신호 수신기를 결합하는 것이다. 상기와 같은 수신기는 1995년 5월 23일 공고된 미국 특허 번호 5,418,815 에 나와 있다. 이것은 효과적으로, 두 개의 텔레비전을 단일 외형으로 결합한 것이다. 그러나, 텔레비전 신호의 두 형태를 위한 수신 회로부에 공통되는 다수의 신호 처리 요소들이 있다. 이것은 상기의 수신기가 두 수신기 섹션안에 중복되는 회로 요소를 가질 것이라는 것을 의미한다. 이것은 생산 단가의 상승과 증가된 구성요소의 수에 기인한 신뢰도의 감소를 가져온다.

그러므로, 아날로그 및 디지털 텔레비전 신호를 모두 수신하는 텔레비전 수신기의 필요성이 있었다. 상기와 같은 수신기는 반드시 수신기의 양쪽 타입에 공통되는 구성요소들에 대해 단지 하나의 구성요소만을 가져야 한다.

삭제

[발명의 상세한 설명]

통상의 기술과 관련된 지금까지의 단점들은 아날로그 텔레비전 신호 및 디지털 텔레비전 신호를 수신하는 텔레비전 수신기의 본 발명으로 극복된다. 특히, 본 발명의 텔레비전 수신기는 동조부(tuner), 중간 주파수 처리부(IF processor), 아날로그-디지털 변환부(analog-to-digital converter;ADC), 및 결합된 복조부(demodulator)를 포함한다. 상기 동조부 및 IF 처리부는 아날로그 및 디지털 신호를 수신하고, 하향 변환하고(downconvert), 필터링(filtering)한다. IF 처리부의 출력은 베이스 밴드 근처(near baseband) 신호이다. ADC는 베이스 밴드 근처 신호를 "자유 구동(free running)" 샘플링 신호(sampling signal)를 사용하여 샘플한다. 결합된 복조부는 샘플된 신호를 처리해 수신된 아날로그 텔레비전 신호에서 음성과 영상 신호를 추출하고, 수신한 디지털 텔레비전 신호에서 음성과 영상 정보(audio and video information)를 전달하는 데이터 스트림(data stream)을 추출한다. 상기 데이터 스트림은 디지털 디코더(decoder)로 처리되어 영상과 음성 정보가 데이터 스트림에서 추출된다.

결합된 복조부는 직각 복조부(quadrature demodulator), 동기화부 및 정합/나이퀴스트 필터(synchronizer and matched/Nyquist filter), 파일럿 및 픽스 반송과 추적 루프부(pilot and pix carrier tracking loop), 이퀄라이저(equalizer), 반송과 추적 루프부(carrier tracking loop), 및 아날로그 텔레비전 신호 처리부(analog television signal processor)를 포함한다. 상기 직각 복조부는 동위상(in-phase;I) 및 직각 위상(quadrature;Q)신호를 디지털화된 베이스 밴드 근처 신호로부터 생성한다. 상기 I 및 Q 신호는 동기화부 및 정합/나이퀴스트 필터로 전달된다. 상기 동기화부 및 정합/나이퀴스트 필터는 I 및 Q 신호를 보간하여(interpolate) 최적 심볼 샘플링을 달성하고, 재샘플링된 신호를 정합 필터 및 밴드 에지 필터(band edge filter)를 사용해 필터링한다. 상기 밴드 에지 필터링된 I 및 Q 신호는 재샘플링 처리의 타이밍 동기화(timing synchronization)에 사용된다. 단일 회로인 파일럿 및 픽스 반송과 추적 회로는 VSB 신호 파일럿 톤(pilot tone) 및 NTSC 신호 파일럿 톤을 모두 추적하는데 사용된다. 이퀄라이저는 아날로그 텔레비전 신호의 고스트 억제(ghost suppression)및 디지털 텔레비전 신호의 간섭 감소(interference reduction)를 제공하는 통과 대역 적응형 이퀄라이저(passband adaptive equalizer)이다. 상기 통과 대역 등화된(equalized) 신호는 디로테이트되어(derotated) 베이스 밴드 신호를 형성하고 그후 양자화(quantize)된다. 양자화된 신호는 발진부(oscillator)를 심볼 신호에 위상 고정(lock)시

키는 반송과 복구 회로(carrier recovery circuit)에 전달된다. 상기 베이스 밴드 신호는 영상 및 음성 신호 성분을 디지털화된 아날로그 텔레비전 신호에서 복구시키는 아날로그 신호 처리부에 전달된다. 상기 심볼 샘플들은 영상 및 음성 신호를 심볼 스트림에서 추출하는 디지털 디코더에 전달된다.

상기의 방법으로 배치된 텔레비전 수신기는 아날로그 텔레비전 신호 및 디지털 텔레비전 신호를 모두 처리하는데 필요한 최소한의 신호 처리 요소를 포함함으로써, 생산 단가의 절감과 신뢰도를 향상시킨다.

도면의 간단한 설명

본 발명은 도면에 의해 용이한 이해를 도모한다.

도 1은 본 발명에 의한 텔레비전 수신기 시스템의 계통도이다.

도 2는 결합된 복조부의 상세한 계통도이다.

도 3은 AGC 회로의 계통도이다.

도 4는 동기화부 및 정합/나이퀴스트 필터의 계통도이다.

도 5는 QAM/VSB 타이밍 처리부(timing processor)의 계통도이다.

도 6은 정합/밴드 에지 필터(matched/band edge filter)의 계통도이다.

도 7은 힐버트 필터의 계통도이다.

도 8은 파일럿 및 픽스 반송파 추적 루프부의 계통도이다.

도 9는 통과 대역 이퀄라이저의 계통도이다.

도 10은 심볼 리타이밍 회로의 계통도이다.

도 11은 반송파 및 복구 회로의 계통도이다.

용이한 이해를 도모하고자, 도면에서 동일한 구성요소를 지칭시 동일한 부호를 사용하였다.

발명의 상세한 설명

삭제

실시예

도 1은 본 발명에 의한 텔레비전 신호 수신기 시스템[100]의 계통도이다. 상기 시스템[100]은 통상의 수신기 RF/IF 전위부(receiver RF/IF front end)[104], 아날로그-디지털(A/D) 변환부[116], 결합된 복조부(combined demodulator)[118], 디지털 신호 디코더(digital signal decoder)[138], 시스템 제어부(system controller)[134], 및 출력부 멀티플렉서(output multiplexer)[120] 및 [130]을 포함한다. 수신기 전위부[104]의 입력 신호(포트[102]상의)는

통상의 텔레비전 안테나, 위성 수신 안테나 및 다운컨버터(satellite receiver antenna and downconverter), 케이블 텔레비전 시스템 등과 같은 것에서 올 것이다. 상기 신호는 통상의 아날로그 텔레비전 신호 즉, NTSC, PAL, SECAM 등과 같은 텔레비전 신호 또는 QAM, VSB, OQAM 등과 같은 디지털 텔레비전 신호중 하나일 것이다.

상기 RF/IF 전위부[104]는 동조부[106], IF 처리부[108], 및 자동 이득 제어(automatic gain control:AGC) 바이어스 회로[110]을 포함한다. 통상의 방법으로, 상기 동조부[106]은 RF 증폭부(amplifier), 신호 다운컨버터, IF 증폭부와 같은 것을 포함한다. 상기 구성 요소들은 공지의 방법으로 배치되고 제작된다. 상기 IF 처리부[108]은 일반적으로 직렬로 연결된 고정 이득 증폭부(fixed gain amplifier), 표면 탄성과 필터(saw filter), 전압 제어 증폭부(voltage controlled amplifier), 및 절연 변압부(isolation transformer)를 포함한다. 덧붙여, 동조부 및 IF 처리부 모두는 AGC 신호의 크기에 따라 RF/IF 전위부의 각단계의 이득을 변화시키는 전압 제어 증폭부를 포함한다. 상기 AGC 신호는 AGC 바이어스 회로부[110]을 통해 결합된 복조부[118]에서 동조부 및 IF 처리부 내부의 전압 제어 증폭부로 전달된다. 상기 전압 제어 회로는 공지의 회로이다. RF/IF 전위부[104]의 요소들은 경로[109]상에 베이스 밴드 근처 신호를 발생시킨다.

RF/IF 전위부[104]의 출력은 경로[109]를 통해 아날로그-디지털 변환부[116]로 전달된다. 상기 A/D 변환부[116]는 베이스 밴드 근처 신호를 발진부[112]에 의해 고정된 샘플링 속도로 샘플링한다. 예를 들면, 발진부[112]는 주파수를 반으로 분할하는 주파수 분할기(frequency divider)[114] 회로로 50 MHz 신호를 공급하여 A/D 변환부[116]가 베이스 밴드 근처 신호를 25 MHz 속도로 샘플하게 된다. A/D 변환부에서 발생하는 디지털 신호는 결합된 복조부[118]로 전달된다. 50 MHz 발진부[112]에서 공급된 50 MHz의 클럭 속도에서 작동하는 상기 결합된 복조부는 디지털화된 신호를 처리해 AGC 바이어스 신호뿐만 아니라 음성 및 영상 데이터를 생성한다. 특히, 결합된 복조부는 수신된 아날로그 텔레비전 신호에 따른 디지털화된 영상과 음성을 생성하고, 수신된 디지털 텔레비전 신호에 따른 디지털 데이터를 생성한다.

디지털 디코더[138]은 결합된 복조부[118]에 의해 발생된 디지털 데이터를 처리하고 디스플레이를 위한 아날로그 영상 및 음성 신호를 생성한다. 특히, 디지털 디코더는 패킷화된(packetized) 디지털 텔레비전 신호를 디코딩하기 위한 회로부를 포함한다. 전형적으로, 디지털 텔레비전 신호는 동화상 표준화 그룹(Moving Pictures Experts Group:MPEG) 표준과 같은 표준 영상 인코딩 루틴(standard video encoding routine)을 사용해 인코딩된다. MPEG 표준은 1개의 압축 프로토콜(compression protocol) 및 1개의 트랜스포트 프로토콜(transport protocol)을 포함한다. 트랜스포트 및 압축 정보의 디코딩을 용이하게 하기 위해, 디코더[138]은 MPEG 영상 디코더[126] 및 MPEG 음성 디코더[128]뿐만 아니라 트랜스포트 디멀티플렉서(transport demultiplexer)[122]를 포함한다. 트랜스포트 디멀티플렉서[122]는 54MHz 발진부[124]에 연결된다. 트랜스포트 디멀티플렉서, MPEG 영상 디코더, 및 MPEG 음성 디코더의 모든 기능들은 당업계에 공지된 원리와 일치한다. 일반적으로 집적 회로, 예를 들면 대규모 집적 논리 회로, 모델 L64002과 같은 세트가 상기 회로로 사용될 수 있다.

디지털 디코더[138] 및 결합된 복조부[118]를 제어하기 위해 RF/IF 전위부[104]를 동조시키는 제어 신호를 제공하는 시스템 제어부[134]에 의해 시스템[100]은 제어된다. 덧붙여, 아날로그 신호 또는 디지털 텔레비전 신호 중 어느 것이 수신되고 복조되는지의 선택은 멀티플렉서[120] 및 [130]뿐만 아니라 시스템 제어부를 사용해 이루어진다. 아날로그 신호가 수신되었는지, 아니면 디지털 신호가 수신되었는지 여부는 일반적으로 결합된 복신호를 모니터링(monitering)해서 자동적으로 이루어진다. 만일 복조된 신호가 어떤 기준(criteria)에 적합하다면, 다른 기준이 어떤 디지털 신호 소스에 의해 충족되더라도, 시스템 제어부는 신호가 아날로그 텔레비전 소스로부터 온 것으로 간주한다. 상기 결정에 따라 멀티플렉서는 한개의 포트나 다른 포트를 멀티플렉서의 출력 포트로 전송(transfer)하도록 스위칭된다. 상기와 같이, 멀티플렉서[120]는 디지털 음성 또는 아날로그 음성중 하나를 출력 포트[136]로 전송하고, 멀티플렉서[130]는 출력 포트[140]에 전달할 디지털 영상 또는 아날로그 영상중 하나를 선택한다. 멀티플렉서[130]에 의해 선택된 영상 신호는, 영상 디스플레이부(미도시)가 디스플레이를 위한 영상 정보의 프레임(frame)을 검색하는 영상 프레임 버퍼(video frame buffer)[132]에 전달된다.

도 2는 도 1의 결합된 복조부의 계통도이다. 결합된 계통도는 AGC 회로[200], 직각 복조부[202], 동기화부 및 정합/나이퀴스트 필터[204], 반송파 추적 루프부[206], 통과 대역 이퀄라이저[208], 및 아날로그 텔레비전 신호 처리부[210]를 포함한다. A/D 변환부에서 생성된 디지털화된 베이스 밴드 근처 신호는 AGC 회로[200]뿐만 아니라 직각 복조부[202]에 공급된다. 상기 AGC 회로[200]은 수신된 신호의 진폭을 지시하는 DC 전압을 발생한다. 상기 AGC 제어 전압은 RF/IF 전위부내의 전압 제어 증폭부에 전달된다. 상기 AGC 회로[200]은 도 3과 관련된 하기의 설명에서 설명된다.

직각 복조부[202]는 디지털화된 입력 신호에 대해 동작하고 출력부에서 신호의 쌍(예를 들면, 동위상 및 직각 위상 데이터를 포함하는 복소수 신호)를 생성한다. 복조부[202]는 믹서부[300], 수치 제어 발진부(numerically controlled oscillator)[302], 제 1 필터[304], 및 제 2 필터[306]를 포함한다. 믹서부[300]는 베이스 밴드 근처 디지털 입력 신호로부터 I 및 Q 데이터 신호를 발생하는 직각 복조부로서 동작한다. 상기 수치 제어 발진부는 QAM 및 VSB 신호를 복조시 첫

번째 주파수를 가진다. 상기 주파수는 심볼 속도(symbol rate:Fs)에 비해 25% 작은 값이다. 덧붙여, NTSC 형식 신호와 같은 아날로그 텔레비전 신호를 복조할때, 수치 제어 발진부[302]는 심볼 속도(Fs)에 비해 30.5% 작은 값의 중심 주파수(center frequency)를 가진다. 여기에서, 심볼 속도(Fs)는 QAM 심볼 속도이므로 복조부 회로는 직각 복조부가 4Fs 에서 클럭될 때를 제외하고, 일반적으로 2Fs 로 클럭된다. I 데이터는 필터[304]에 전달되고 Q 데이터는 필터[306]에 전달된다. 상기 필터들은 복조된 신호에서 높은 레벨의 고조파(harmonics)를 제거하는 저역 통과 필터들이다. NCO 주파수의 이러한 오프셋(offset)은 상기 필터들이 아날로그 및 디지털 신호 모두에서 기능하도록 하는데 사용된다. 덧붙여, 상기 필터들은 화상 반송파 주파수 NTSC 의 3dB 감쇄를 제공한다.

동기화부 및 정합/나이퀴스트 필터[204]는 입력 신호가 디지털 텔레비전 신호일 때 신호 동기화를 수행하고, 모든 신호에 대해서는 정합/나이퀴스트 필터링을 수행한다. 상기 필터[204]는 파일럿 및 픽스 반송파 추적 루프부[206]의 입력을 형성하는 직각 고대역 통과 신호 및 보수 관계의, 직각 저대역 통과 신호를 공급한다. 상기 파일럿 및 픽스 반송파 추적 루프부[206]는 VSB 및 아날로그 텔레비전 신호에 대한 반송파 추적을 제공하고, 한편 도 8과 관련된 하기의 설명에서 다루어 질 것이다. 상기 루프부는 QAM 신호를 처리시 바이패스(디스에이블)된다.

통과 대역 이퀄라이저[208]은 아날로그 텔레비전 신호에 대한 고스트 억제와 디지털 텔레비전 신호에 대한 심볼간 간섭(intersymbol interference;ISI) 필터링을 제공한다. 상기 이퀄라이저의 첫번째 출력부는, 통상의 방법으로 동작하여 휘도(luminance),색채(chrominance), 및 음성 신호를 디지털화된 아날로그 텔레비전 신호에서 추출하는 아날로그 텔레비전 신호 처리부[210]로 연결된다. 상기 이퀄라이저의 두번째 출력은, 도 1의 디지털 디코더[138]에 의해 그후 처리될 양자화된 심볼 값을 반송(carry)한다.

도 3은 수신된 모든 신호의 진폭을 지시하는 증폭부 제어 신호를 생성하는 AGC 회로[200]의 계통도이다. 따라서, 상기 회로는 아날로그 및 디지털 텔레비전 신호 모두에 대한 제어 신호를 생성할 수 있다. 특히, A/D 변환부(도 1의 [116])의 출력(10 비트 신호)은 절대값 변환부(absolute value converter)[302] 및 픽스 반송파 필터(pix carrier filter)[304] 모두에 전달된다. 입력 신호의 절대값은 멀티플렉서[308]의 첫번째 입력 단자에 전달된다. 상기 픽스 반송파 필터[304]는 화상 반송파 주파수에 중심 주파수를 가지는 대역 통과 필터이다. 상기 필터의 출력은 스쿼어러(squarer)[306]에서 제공되어지고, 멀티플렉서[308]의 두번째 입력 단자에 전달된다. 상기 멀티플렉서는 QAM 신호가 수신될 때는 첫번째 입력 단자를 선택하고, 반송파(예를 들면, NTSC, VSB등)를 포함한 신호가 수신될 때는 두번째 입력 단자를 선택한다.

멀티플렉서[308]의 출력부는 "누설" 적분부("leaky"integrator)[310]과 연결된다. 상기 누설 적분부의 출력부는 멀티플렉서[316] 및 동기화 피크 검출부(sync peak detector)[312]로 연결된다. 아날로그 텔레비전 신호의 신호 레벨이 시간에 따라 변하므로, AGC 회로는 안정한 진폭을 가지는 신호의 일부동안, 예를 들면 동기 간격(sync interval)동안 인에이블링되어야 한다. 반면에 QAM 신호는 통계학적으로 일정한 진폭을 가진다. 아날로그 텔레비전 신호를 수신하는 동안 AGC 인에이블링을 제어하기 위해, 동기화 피크 검출부는 디지털화된 아날로그 신호의 진폭을 검출하여 AGC 디스에이블 신호를 경로[313]에 생성한다. 동기화 피크 검출부는 수신된 아날로그 신호가 동기화 간격사이에 존재하는 때를 판단해 AGC 회로를 상기 간격동안 인에이블링시킨다. 아날로그 텔레비전 신호의 나머지 부분에 대해서는 AGC 회로는 디스에이블링된다. 동작시, 제어 신호는 적절한 시기에, 예를 들면 동기화 간격이 아닌 다른 모든 시간동안, 멀티플렉서[316]의 두번째 단자에 목표값(target value)을 전달하는 "인에이블 값"스위치("enable value"switch)[316]에 전달된다.

멀티플렉서[316]은 QAM 신호가 수신시 첫번째 입력 단자를 선택하고, 다른 신호가 수신될 때는 두번째 입력 단자를 선택한다. 멀티플렉서[316]의 출력은 감수로서 감산부[318]에 연결된다. 목표값은 감산부의 다른 단자로 전달된다. 감산부의 출력은 증폭부 제어 전압을 발생하기 위해 사용될 수 있는 디지털 제어 신호이다. 멀티플렉서가 첫번째 입력을 선택시, AGC 회로는 제어 신호를 생성한다. 그러나, 두번째 입력 단자가 선택될 때는 감산부로의 양입력은 목표값이 되고 제어 신호는 0이 된다. 즉, AGC 회로는 디스에이블링된다. 결과적으로, 단일 AGC 회로는 아날로그 및 디지털 텔레비전 신호를 모두 처리한다.

도 4는 동기화부 및 정합/나이퀴스트 필터[204]의 상세한 계통도이다. 상기 필터[204]는 보간 필터(interpolation filter)[400], 정합 필터/밴드 에지 필터[402], 및 타이밍 루프부[414]를 포함한다. 상기 타이밍 루프부는 아날로그 텔레비전 신호를 수신시 디스에이블링되고, QAM 신호용 QAM 모드 및 VSB 및 OQAM 신호용 VSB 모드에서 모두 동작한다. 그리고, 디지털 신호를 수신시, 보간 필터는 타이밍 루프부[414]에 의해 발생된 샘플링 신호에 따른 보간 샘플링(interpolative sampling)을 사용해 상기 신호를 재샘플링한다. 상기 보간 필터는, 본질적으로, 최적 샘플 지점에서 심볼을 재샘플링한다. I 및 Q 데이터 모두에 대한 보간된 신호는 정합 필터/밴드 에지 필터[402]를 통해 통과된다. 상기 필터는, 정합 필터의 밴드 에지의 보수(complement)인 응답을 가지는 밴드 에지 필터뿐 아니라, 정합 필터(예를 들면, 에일리어싱 제거 필터(anti-aliasing filter)도 포함한다. 상기 정합/밴드 에지 필터는 도 6과 관련된 설명에서 기술되어 있다. I 및 Q 데이터 모두를 필터링하는 것을 용이하게 하기 위하여, I 데이터용 한 개, Q 데이터용 한 개씩 모두 두 개의 정합 필터/밴드

에지 필터가 존재한다. 동작시, 필터들[402]은, 각각의 첫번째 출력 단자[416]에서, 전송된 펄스 형태와 정합되는 저대역 통과 필터링된 출력 신호를 생성한다. 상기 출력 신호들은 파일럿 및 픽스 반송파 추적 루프부(도 2의 [206])에 공급된다. 상기 필터[402]는 또한, 각각의 두번째 출력 단자[418]에서, 타이밍 루프부[414]에 의해 수행된 밴드 에지 복구에 사용되는 보수 관계의 고대역 통과 필터링된 출력 신호를 생성한다.

상기 타이밍 루프부[414]는 QAM/VSF 타이밍 처리부[404], 루프 필터[406], 멀티플렉서[408], 가산부[410], 및 처리 제어부[412]를 포함한다. 상기 타이밍 처리부[404]는 고대역 통과 필터링된 I 및 Q 데이터 신호에서 에러 신호를 생성한다. 상기 타이밍 처리부는 도 5와 관련된 설명에서 기술된다. 상기 에러 신호는 루프 필터[406]에 의해 필터링되고, 루프 필터의 출력은 멀티플렉서[408]에 전달된다. 상기 멀티플렉서는 타이밍 복구 루프부[414]를 인에이블링하고 디스에이블링하는데 사용된다. 아날로그 모드에서, 멀티플렉서[408]는 첫번째 입력부에 0 이 전달되고, 따라서, 타이밍 루프부[414]는 디스에이블링된다. 이와 달리, 디지털 텔레비전 신호가 수신중일때, 멀티플렉서는 두번째 입력을 받아들여도록 스위칭되고 이 입력을 출력으로 전달한다. 상기의 결과로 타이밍 루프부[414]는 인에이블링된다. 상기 멀티플렉서의 출력은 루프 필터의 값에 1 을 가산하는 가산부[410]에 전달된다.

처리 제어부[412]는 입력 I 및 Q 데이터 스트림을 재샘플링하는데 보간 필터에 의해 사용되는 타이밍 신호를 생성한다. 덧붙여, 상기 처리 제어부는, 시스템이 디지털 텔레비전 수신기 모드에서 동작하고 수신된 데이터가 유효함을 지시하는 데이터 유효 신호를 생성한다.

도 5는 QAM/VSF 타이밍 처리부[404]의 계통도이다. I 및 Q 입력 단자쌍은 각각의 정합/밴드 에지 필터(도 4)[402]로부터 복소수 신호의 실수 및 허수 성분 신호를 수신한다. 실수 성분 신호 입력 단자 I는 제 1 힐버트 필터[500]의 실수 입력 단자 및 공지의 제어 가능한 I/Q 스위퍼 회로(swapper circuit)[504]의 실수 입력 단자로 연결된다. 허수 성분 신호 Q는 제 1 멀티플렉서[502]의 첫번째 데이터 입력 단자 및 제어 가능한 I/Q 스위퍼 회로[504]의 허수 입력 단자로 연결된다. 0 값의 신호가 제 1 멀티플렉서[502]의 두번째 데이터 입력 단자로 연결되며, 제 1 멀티플렉서[502]의 출력 단자는 제 1 힐버트 필터[500]의 허수 입력 단자로 연결된다.

제 1 힐버트 필터[500]의 실수 및 허수 출력 단자 각각은 복소수 멀티플렉서(complex multiplexer)[516] 및 복소수 곱셈기(complex multiplier)[514]의 데이터 입력 단자의 상응하는 쌍에 연결된다. 복소수 곱셈기[514]의 실수 및 허수 출력 단자의 쌍은 복소수 멀티플렉서[516]의 데이터 입력 단자의 두번째 쌍에 연결된다. 복소수 멀티플렉서[516]의 출력 단자의 쌍은 위상 검출부(PD)의 입력 단자의 상응하는 쌍에 연결되고, PD[520]의 출력 단자는 감산부[522]의 비반전(noninverting) 입력 단자에 연결된다. 감산부[522]의 출력 단자는 루프 필터(도 4의)[406]의 입력 단자에 연결된다.

제어 가능한 I/Q 스위퍼 회로[504]의 실수 출력 단자는 제 2 멀티플렉서[506]의 첫번째 데이터 입력 단자로 연결된다. 0 값의 신호는 제 2 멀티플렉서[506]의 두번째 데이터 입력 단자로 연결되고, 제 2 멀티플렉서[506]의 출력 단자는 제 2 힐버트 필터[508]의 허수 입력 단자로 연결된다. 제 2 힐버트 필터[508]의 실수 및 허수 출력 단자 각각은, 복소수 쾨주게이션 회로(complex conjugation circuit)[510] 및 제 2 위상 검출부(PD)[512]의 각각의 입력 단자로 연결된다. 복소수 쾨주게이션 회로[510]의 실수 및 허수 출력 단자 쌍은 복소수 곱셈기[514]의 입력 단자의 상응하는 두번째 쌍으로 연결된다.

제 2 PD[512]의 출력 단자는 제 3 멀티플렉서[518]의 첫번째 데이터 입력 단자로 연결되고, 0 값의 신호는 제 3 멀티플렉서[518]의 두번째 데이터 입력 단자로 연결된다. 제 3 멀티플렉서[518]의 출력 단자는 감산부[522]의 반전 입력 단자로 연결된다. 제어 신호 입력 단자 CS는 제 1, 2, 및 3 멀티플렉서[502],[503], 및 [518]의 각각의 제어 입력 단자와, 복소수 멀티플렉서[516]의 제어 입력 단자와 제어 가능한 I/Q 스위퍼 회로[504]의 제어 입력 단자에 연결된다.

동작시, 제어 신호 단자 CS의 제어 신호는 타이머 루프부가 VSB 또는 OQAM 신호를 수신하도록 세트될때 제 1 상태를 가지고, 루프부가 QAM 변조된 신호를 수신하도록 세트될 때는 제 2 상태를 가진다.

VSF / OQAM 신호가 수신중일때, 제어 신호는 멀티플렉서 [502],[506],[516] 및 [518] 과 제어 가능한 I/Q 스위퍼 회로[504]를 조종하여 특정한 배치의 회로가 되도록 한다. 특히, VSB / OQAM 모드에서, 제어 가능한 I/Q 스위퍼 회로는 입력 단자에서의 신호를 출력 단자로 변화없이 통과시키도록 조종된다. 제 1 멀티플렉서[502]는 신호를 Q 입력 단자에서 제 1 힐버트 필터[500]으로 통과시키도록 조종되고, 제 2 멀티플렉서[506]은 Q 신호를 제어가능한 I/Q 스위퍼 회로[504]에서 제 2 힐버트 필터[508]로 통과시키도록 조종된다. 복소수 멀티플렉서[516]은 신호를 복소수 곱셈기[514]에서 제 1 위상 검출부[520]으로 전달하도록 조종되고, 제 3 멀티플렉서[518]은 0 값의 신호를 감산부[522]로 통과시키도록 조종된다. 동작시, 정합된 밴드 에지 필터의 고대역 통과 필터링된 I/Q 신호는 디지털 변조 신호의 밴드 에지를 마킹(marking)하는 포지티브(positive) 및 네거티브(negative) 고주파수 성분을 포함한다. 타이밍 신호를 발생하기 위해, 제 1

및 제 2 힐버트 필터[500] 및 [508]은 각각, 포지티브 및 네거티브 고주파수 성분을 추출한다. 한 고주파수 성분과 다른 주파수 성분의 복소수 콘주게이트의 복합 결과는 복소수 곱셈기[514] 및 콘주게이트 회로[510]의 결합으로 얻어진다. 위상 검출부[520]은 한개의 복소수 성분, 예를 들면, 신호의 허수 성분을 검출한다. 위상 검출부, 루프 필터, 및 타이밍 회로의 결합은 상기 복소수 성분을 0로 유도하도록 동작하고 그 결과 모든 타이밍 오프셋은 제거된다.

QAM 신호가 수신시, 제어 신호 CS는 제 2 상태에 위치한다. 이 경우, 제어 가능한 I/Q 스위퍼 회로[504]는 입력 신호의 실수 및 허수 성분이 교환된 출력 신호를 생성하도록 조종된다. 이것은, 제어 가능한 I/Q 스위퍼 회로[504]의 실수 출력 단자의 신호는 허수 입력 단자에서 온 신호이고, 허수 출력 단자의 신호는 실수 입력 단자에서 온 신호임을 뜻한다. 제 1 및 제 2 멀티플렉서[502] 및 [506]은 각각 0 값의 신호를 각각에 상응하는 힐버트 필터[500] 및 [508]의 허수 입력 단자로 통과시키도록 조종된다. 복소수 멀티플렉서[516]은 제 1 힐버트 필터[500]의 출력을 제 1 위상 검출부[520]으로 전달하도록 조종되고, 제 3 멀티플렉서[518]은 제 2 위상 검출부[512]의 출력을 감산부[522]로 전달하도록 조종된다. 상기 배열에서, 제 1 및 제 2 위상 검출부[520] 및 [512], 와 감산부[522]의 결합은 단일 위상 검출부로서 동작하여 타이밍 루프부가 0을 유도하도록 동작하는 타이밍 에러 신호를 생성한다.

어떤 배치에서든, 힐버트 필터[500] 및 [508]은 디지털 텔레비전 신호의 포지티브 및 네거티브 주파수 밴드 에지 성분을 추출하고, 위상 검출부[512] 및 [520]은 보간 필터의 타이밍을 제어하는 수정 신호(correction)를 생성한다.

도 6은 도 1 에 도시된 텔레비전 신호 수신기에 사용될 정합 밴드 에지 필터[402]의 상세한 계통도이다. 지연선(tapped delay line)[602]의 입력 단자는 복조부(도 2의)[202]의 출력 단자에 연결된다. 지연선[602]은, 짝수 및 홀수의 탭과 중심 탭(center tap;CT)을 포함하고 통상의 방법으로 각각 다른 시간 주기로 지연된 입력 단자 신호의 카피(copy)를 생성하는 복수의 출력 단자를 포함한다. 복수의 계수(coefficients) 멀티플라이어[604]의 각각의 입력 단자는 상기 지연선의 상응하는 출력 단자에 연결된다. 중심 탭을 포함해 지연선의 홀수 탭과 연결된 계수 멀티플라이어의 각각의 출력 단자는 제 1 신호 결합부[606]의 상응하는 입력 단자에 연결된다. 지연선의 짝수 탭에 연결된 계수 멀티플라이어의 각각의 출력 단자는 제 2 신호 결합부[61]의 상응하는 입력 단자에 연결된다. 제 1 신호 결합부[610]의 출력부는 가산부[608]의 첫번째 입력 단자 및 감산부[609]의 비반전 입력 단자와 연결된다. 제 2 신호 결합부[610]의 출력 단자는 가산부[608]의 두번째 입력 단자 및 감산부[609]의 반전 입력 단자에 연결된다. 가산부[608]의 입력 단자는 저대역 통과 필터링된 정합 필터 출력 신호를, 감산부의 출력 단자는 보수관계의 고대역 통과 필터링된 밴드 에지 신호를 파일럿 및 픽스 반송파 추적 루프부(도 2의)[206]에 제공한다.

동작시, 도 6의 필터 배치는 입력 신호를 보수 관계의 저대역 통과 필터링 한 것과 고대역 통과 필터링한 것을 제공한다. 저대역 통과 필터링된 것이 전송된 펄스와 정합되는 주파수 특성을 가지면, 예를 들면, 필터가 심볼 속도에서 3dB 지점을 가지는 루트-레이즈드 코사인 필터(root-raised cosine filter)이면, 보수 관계의 고대역 통과 필터링된 것은 밴드 에지 타이밍 복구를 공급하는데 사용된다. 여기에서, 하나의 필터에 하나의 부가적인 감산부를 추가한 것은 양쪽 기능을 제공하기 위해서이다. 이것은 상기 방식의 텔레비전 수신기를 제작하는 단가를 감소시킨다.

도 7은 타이밍 루프부에 사용된 힐버트 필터[500]의 형태를 도시한 상세한 계통도이다. I 입력 단자는 제 1 지연 회로[700]의 입력 단자 및 제 1 감산부[708]의 비반전 입력 단자에 연결된다. 제 1 지연 회로[700]의 출력 단자는 제 2 지연 회로[704]의 입력 단자 및 입력 신호에 2를 곱하는 멀티플라이어[701]의 입력 단자에 연결된다. 멀티플라이어의 출력부는 제 2 감산부[712]의 비반전 입력 단자에 연결된다. 제 2 지연 회로의 출력 단자는 제 1 감산부[708]의 반전 입력 단자에 연결된다.

Q 입력 단자는 제 3 지연 회로[702]의 입력 단자 및 제 3 감산부[710]의 비반전 입력에 연결된다. 제 3 지연 회로[702]의 출력 단자는 제 4 회로[706]의 입력 단자 및 입력 신호에 2를 곱하는 멀티플라이어[703]의 입력부로 연결된다. 상기 멀티플라이어의 출력부는 가산부[714]의 첫번째 입력 단자로 연결된다. 제 4 지연 회로[706]의 출력 단자는 제 3 감산부[710]의 반전 입력 단자로 연결된다. 제 1 감산부[708]의 출력 단자는 가산부[714]의 두번째 입력 단자로 연결되고 제 3 감산부[710]의 출력 단자는 제 2 감산부[712]의 반전 단자로 연결된다. 제 2 감산부[708]의 출력 단자는 실수 출력 신호 I를 생성하고, 가산부[714]의 출력 단자는 허수 출력 신호 Q를 생성한다. 각각의 실수 및 허수 출력 단자는 타이밍 루프부 내부 회로부의 상응하는 입력 단자로 연결된다. 도시된 포지티브 힐버트 필터[500]는 통상의 방법으로 동작하여 정합 필터로부터 밴드 에지 신호의 포지티브 고주파수 성분을 추출한다. 그러나, 상기 힐버트 필터는 멀티플라이어를 사용하지 않는다; 멀티플라이어 회로와 비교해 상대적으로 단가가 낮은, 지연 회로, 가산부 및 감산부만을 대신 필요로 한다. 네거티브 고주파수 성분을 추출하기 위한 네거티브 힐버트 필터[508]는 감산부[708] 및 [710]의 입력 단자의 부호를 반대로 함으로써 도 7에 도시된 것과 유사한 방법으로 구성된다.

도 8은 도 2의 파일럿 및 픽스 반송파 추적 루프부[206]의 계통도이다. 상기 추적 루프부[206]는 1 개의 심볼 주기 지연부[800], 멀티플라이어[804] 및 [806]의 쌍, 네거티브 힐버트 필터[802], 및 반송파 추적 루프부[808]를 포함한다. 상기 회로부는 도 4의 정합 밴드 에지 필터[402]의 보수 관계의 저대역 통과 및 고대역 통과 출력부와 연결된다. 저대역 통과 입력부는 지연부[800]과 연결된다. 상기 지연부의 출력부는 멀티플라이어[804]의 입력부와 연결된다. 지연 시간은 신호가 힐버트 필터[802]를 통과하는데 필요한, 1 이상의 심볼 주기가 될수 있는 시간과 동일하다. 고대역 통과 필터링된 출력은 네거티브 힐버트 필터[802]에 전달된다. 힐버트 필터는 아날로그 텔레비전 신호의 시각 반송파(픽스) 톤에 중심 주파수를 가지고, VSB 신호에 대해서는 파일럿 톤에 중심 주파수를 가진다. 힐버트 필터의 출력부는 제 2 멀티플라이어[806]의 한 입력부로 연결된다. 제 1 멀티플라이어[804]의 출력부는 이퀄라이저(도 2의)[208]와 연결된 파일럿 및 픽스 반송파 추적 루프부[206]의 출력부이다. 반송파 루프부[808]는 멀티플라이어[804]를 위한 타이밍 신호를 발생시키고, 저대역 통과 필터링된 신호가 위상 고정된(phase-locked) 신호를 사용해 주파수상에서 오프셋될수 있으므로, 단일 이퀄라이저가 QAM, VSB, 및 아날로그 텔레비전 신호를 필터링하는데 사용될 수 있다. 오프셋 신호를 위상 고정하는 것을 용이하게 하기 위해, 반송파 루프부[808]는 멀티플라이어[806], 루프 필터[812], 멀티플렉서[814], 및 수치 제어 발진부[816]의 출력부와 연결되는 위상 검출부[810]을 포함한다. 상기 위상 검출부는, NCO[816]의 복소수 신호 출력과 네거티브 힐버트 필터[802]의 출력을 곱하는 멀티플라이어[806]에 의해 발생하는 타이밍 신호내의 위상 에러를 검출한다. 루프 필터[812]는 위상 검출부의 출력 신호에서 저주파수 성분을 추출한다. 멀티플렉서[814]는 반송파 루프부[808]를 인에이블링하거나 디스에이블링시킨다. 예를 들면, QAM 에 대해, 저대역 통과 필터링된 입력의 오프셋이 필요없다; 그래서, 반송파 루프부는 디스에이블링되고 멀티플라이어[804]는 QAM 신호를 이퀄라이저로 변화없이 통과시킨다. 그러나, VSB 및 아날로그 텔레비전 수신 모드에서 타이밍 루프부[808]는 저대역 통과 신호를 오프셋하도록 인에이블링된다. 이와 같이, QAM 이 수신중일때는 멀티플렉서[814]는 0 값의 입력 단자에 연결된 출력 단자를 가진다. 모든 다른 신호에 대해, 루프 필터의 출력은 멀티플렉서[814]를 통해 NCO[816]에 전달되어 수치 제어 발진부[816]를 위한 제어 전압을 형성한다. 발진부의 출력은 멀티플라이어[804] 및 [806]에 모두 전달된다. 계획한대로, VSB 신호에 대해서, 발진부의 출력은 심볼 주파수의 0.25배에 세트되고, 아날로그 신호에 대해서는, 심볼 주파수의 0.125배에 세트된다. 상기 특정 값은 샘플 주파수에 따라 변한다. 상기와 같은 방법으로 고대역 통과 필터 및 네거티브 힐버트 필터가 VSB 및 NTSC 신호에서 파일럿(또는 픽스) 톤을 추출하여, 타이밍 루프부[808]는 상기 파일럿(또는 픽스) 톤에 로크된다.

도 9는 도 2에 도시된 통과 대역 이퀄라이저의 상세한 계통도이다. 통과 대역 이퀄라이저[208]는 적응형 이퀄라이저[900], 제어부[901], 디로테이터[903], 및 양자화부[905]를 포함한다. 상기 제어부[901]은 적응형 이퀄라이저[900]의 계수(coefficient)를 최초 신호 포착(initial signal acquisition)상태로 세트하고, 신호의 수신동안 채널내의 변화에 따라 계수를 조정한다. 본 발명의 이퀄라이저는 "블라인드(blind)" 이퀄라이저이다. 그래서, 필터 계수를 초기화 하는데 "훈련 열(training sequence)"을 사용하지 않는다. 따라서, 계수들은 이퀄라이저의 출력 신호의 관점에서 조정된다. 블라인드 등화(blind equalization)을 달성하는데 다른 알고리즘이 사용될 수 있지만, 본 발명은 QAM 신호 수신시, 고다드 알고리즘(Godard algorithm)으로도 알려진, 공지의 일정 계수 알고리즘(constant-modulus algorithm)을 사용한다. VSB 신호 수신시, 본 발명은 공지의 사토 블라인드 등화 알고리즘(Sato blind equalization algorithm)을 사용한다.

적응형 이퀄라이저[900]은 피드 포워드 이퀄라이저(feed forward equalizer;FFE)[902], 및 선택적인 결정 귀환 이퀄라이저(decision feedback equalizer;DFE)[910]을 포함한다. 덧붙여, 제어부[901]은 멀티플렉서[906], 제 1 및 제 2 신호 변환부[924],[926], 복소수 쿨주게이트 회로[920], 제 1 리로테이터(rerotator)[916], 제 2 리로테이터[918], 에러 발생부[914] 및 반송파 복구 회로[912]를 포함한다. 상기 요소들은 하기와 같이 연계된다. 입력 단자[905]는 반송파 추적 회로(carrier tracking circuit,도 2)[206]의 출력 단자에 연결된다. 입력 단자[905]는 피드 포워드 이퀄라이저(FFE)[902]의 입력 단자로 연결된다. FFE[902]의 출력 단자는 신호 결합부(signal combiner)[904]의 첫번째 입력 단자로 연결된다. 신호 결합부[904]의 출력 단자는 제어부[901]의 멀티플렉서[906] 및 디로테이터[903]의 첫번째 데이터 입력 단자로 연결된다. 멀티플렉서[906]의 출력 단자는 제 2 신호 변환부[926]의 데이터 입력 단자와 연결된다. 제 2 신호 변환부는 1 심볼 지연부[928], 복소수-실수/허수 신호 변환부[930], 멀티플렉서[932], 및 복소수 신호 발생 회로[934]를 포함한다. 지연된 복소수 신호는 복소수 신호 변환부[930]로 전달되어 실수 및 허수 신호를 복소수 신호에서 추출한다. 실수 신호는 복소수 신호 발생 회로[934]의 실수 입력부로 직접 연결된다. 허수 신호는 멀티플렉서[932]의 첫번째 입력부로 전달된다. 두번째 입력부는 0 으로 입력된다. QAM 수신동안, 허수 신호는 선택되어 멀티플렉서 출력 단자로 연결된다. 그러나, VSB/OQAM 수신시, 멀티플렉서는 복소수 신호 발생 회로[934]의 허수 단자에 아무런 신호도 공급하지 않는다. 복소수 신호 발생 회로[934]는 실수 및 허수 신호를 DFE[910]에 의해 사용되는 복소수 신호로 변환한다. DFE[910]의 출력 단자는 신호 결합부[904]의 두번째 입력 단자로 연결된다.

디로테이터[903]의 출력 단자는 양자화부[905]의 입력 단자로 연결된다. 양자화부는 부호 슬라이서(sign slicer)[936], QAM 슬라이서[938], 및 멀티플렉서[940]을 포함한다. 상기 멀티플렉서는 양자화부의 출력으로 부호 값 또는 심볼 값중 하나를 선택한다. VSB/OQAM 모드에서, 양자화부는 사토 알고리즘이 등화를 달성할 때까지 부호 값만으

로 시작한다. 그후 양자화부는 QAM 슬라이서로 스위칭되어 심볼 샘플을 제공한다. QAM 모드에서, 양자화부는 언제나 QAM 슬라이싱(slicing)을 수행하도록 세트된다. QAM 슬라이서는 예상되는 배열(constellation) 사이즈의 최고치, 예를 들면 256을 양자화하도록 선택된다. 멀티플렉서의 출력부는 심볼 리타이밍 회로(symbol retiming circuit)[922]에 연결된다.

심볼 리타이밍 회로[922]는 VSB/ OQAM 모드에서 동안만 사용된다. QAM 모드동안, 상기 회로는 점선[942]로 표시되는 것과 같이 바이패스된다. 심볼 리타이밍 회로는 하기의 도 10과 관련해 상세히 설명된다. 회로[922]의 출력 단자는 반송과 복구 회로[912]의 첫번째 입력, 에러 발생부[914]의 첫번째 입력 단자, 및 리로테이터[916]의 입력 단자와 연결된다. 양자화부[905]의 출력 단자는 반송과 복구 회로[912]의 두번째 입력 단자, 에러 발생부[914]의 두번째 입력단자, 및 제 1 리로테이터[916]의 데이터 입력 단자로 연결된다. 제 1 리로테이터[916]의 출력 단자는 멀티플렉서[906]의 두번째 데이터 입력 단자로 연결된다. 에러 발생부[914]의 출력 단자는 에러 신호를 생성하고, 제 2 리로테이터[918]의 데이터 입력 단자에 연결된다. 제 2 리로테이터[918]의 출력 단자는 제 1 신호 변환부[924]로 연결된다. 제 1 신호 변환부는 복소수-실수/허수 변환부[944], 멀티플렉서[946], 및 복소수 신호 발생 회로[948]를 포함한다. 제 2 신호 변환부[926]처럼 상기 변환부는 복소수 입력 신호를 실수 및 허수 신호로 변환하고, 실수 신호를 복소수 신호 발생 회로[948]로 전달하고, 선택적으로 허수 신호를 복소수 신호 발생 회로[948]으로 전달하고, 복소수 신호를 생성한다. 멀티플렉서는 QAM 모드동안 허수 성분을 선택하고, VSB/OQAM 모드동안은 어떤 신호도 선택하지 않는다. 변환부[924]의 복소수 출력은 DFE[910] 및 FFE[902]의 각각의 제어 입력 단자로 전달된다.

반송과 복구 회로[912]의 출력 단자는 디로테이터[903]의 제어 입력 단자 및 복소수 콘주게이트 회로[920]의 입력 단자로 연결된다. 복소수 콘주게이트 회로[920]의 출력 단자는 제 1 및 제 2 리로테이터[916],[918]의 각각의 제어 입력 단자로 연결된다.

동작시, 반송과 신호가 복구되기 전에 FEE[902], DFE[910], 및 신호 결합부[904]를 포함하는 적응형 이퀄라이저[900]는 통과 대역안에서 경로[905]상의 입력 신호에 따라 동작한다. 양자화부[907], 에러 발생부[914], 및 반송과 복구 회로[912]를 포함하는 회로의 나머지 부분은 기저대역에서 동작한다. 디로테이터[903]는 반송과 복구 회로[912]의 제어하에서 통과 대역에서 베이스 밴드로의 중계(translation)를 수행한다.

QAM 에 대해, 계수를 새로 수신된 신호에 적응시키기 위해 적응형 이퀄라이저[900]는 통상의 일정 계수 알고리즘(constant-modulus algorithm;CMA) 기술을 사용한다. VSB/OQAM 에 대해, CMA 알고리즘으로 스위칭되어 심볼 데이터를 등화하기 전에 이퀄라이저는 사도 블라인드 등화 알고리즘을 사용해 부호 비트를 등화한다. 상기 알고리즘들은 이퀄라이저의 출력부에서의 심볼 사이의 간섭(interference)의 양에 따른 등화 판단 기준(equalization criterion)을 사용한다. 하지만, 심볼 배열 사이즈 및 반송과 위상과는 무관하다. 시작 신호 포착(initial signal acquisition)동안 FFE[902] 및 DFE[910]의 계수를 동시에 적응시키기 위해, 멀티플렉서[906]은 신호 포착 주기동안 신호 결합부[904]의 출력을 DFE[910]의 입력 단자로 전달하도록 조종된다. 따라서, 신호 포착 주기동안, FFE[902] 및 DFE[910]은 유한 임펄스 응답(finite impulse response;FIR)필터 및 무한 임펄스 응답(infinite impulse response;IIR)필터로서 각각 동작한다. 아날로그 모드에서, 통과 대역 이퀄라이저는, 내부에 존재하는 결합부[904]의 출력이 멀티플렉서[906] 및 신호 변환부[926]을 통해 DFE[910]에 전달되는 고스트 억제 회로(ghost suppression circuit)로 동작한다.

상기 배치는 두가지 장점을 제공한다. 첫째로, IIR로 동작하는 DFE[910]는 FFE[902]가 혼자 제공하는 것보다 신호 포착 주기 동안에 더 향상된 ISI 제거(cancellation)를 제공한다. 따라서, 적응형 이퀄라이저내의 계수가 집중(converge)된 후(하기에서 상세히 설명됨) 양자화부[905]에 의해 만들어진 상기 결정은 선행 기술의 배치에서 보다 더욱 정확하고, 후속의 데이터 복구는 더욱 적절히 될 것이다. 둘째로, 신호 접수 주기후 FFE[902]에서 DEF[910]으로 계수의 이동(migration)이 없다. 이 때문에 통상의 기술에서 유용한 회로부를 더욱 단순하게 제어함으로써 더욱 단순한 회로 구조가 가능하게 되었다.

적응형 이퀄라이저[900]에서 등화된 신호는 통과 대역 신호이다. 정상적인 동작동안, 상기 신호는, 반송과 복구 회로(하기에서 상술됨)[912]의 제어하에 디로테이터[903]의 동작으로 인해 베이스 밴드로 중계된다. 상기 디로테이터[903]의 베이스 밴드 신호는 그후 심볼 리타이밍 회로[922] 및 양자화부[907]에 의해 처리되어 전송된 심볼에 부합되는 예상되는 수신된 심볼을 발생한다.

그러나, 신호 포착 주기동안, 적응형 이퀄라이저[900]의 계수가 집중된 후(상기에서 설명한 것과 같이), 하기에서 상세히 설명되는 방식으로 반송과 신호는 반드시 얻어진다. 상기 반송과 복구 주기동안, FFE[902] 및 DFE[910]은 FIR/IIR 배치로 남는다. 다양한 디지털 변조 포맷에 대한 반송과 복구를 이루기 위해, 심볼 리타이밍 기술이 사용되어야 하고, 그렇지 않으면, 수신기가 처리하려는 일부 변조 포맷에 대해 양자화는 심볼 위치 사이에서 발생할 것이다. 따라서, 본 발명은

어떤 디지털 변조 포맷이 수신증인지에 관계없이 양자화 및 반송과 복구에 베이스 밴드 열이 적합하도록 베이스 밴드의 심볼을 수정하는, 심볼 리타이밍 회로[922]를 포함한다. 아날로그 신호 수신을 위해, 반송과 복구 회로는 고정된 발진부 주파수를 공급한다.

특히, 도 10는 도 7의 심볼 리타이밍 회로[922]의 상세한 계통도를 도시하고 있다. 리타이밍 회로[922]는 복소수-실수/허수 변환부[1000] 및 [1002]의 쌍, 복소수 신호 발생 회로[1004], 한 심볼 지연부[1006] 및 [1008]의 쌍, 및 복소수 신호 발생 회로[1010] 및 [1012]의 쌍을 포함한다. 양자화부(도 9의 [905])의 복소수 신호는 변환부[1000]에 전달되어 양자화된 신호의 실수 및 허수 성분을 생성한다. 실수 성분은 복소수 신호 발생 회로[1010] 및 [1004]의 실수 입력 단자로 전달된다. 실수 성분은 또한 지연부(1 심볼 주기)[1008]에도 전달된다. 상기 지연부의 출력부는 복소수 신호 발생 회로[1010]의 허수 입력부와 연결된다. 회로[1010]의 복소수 신호는 반송과 복구 회로(도 9의 [912])에 1개 입력(A 입력)을 형성한다.

로테이터[903]의 복소수 신호는 복소수-실수/허수 변환부[1002]로 전달된다. 변환부[1002]의 허수 출력부는 회로부[1004]와 연결된다. 상기 회로는 심볼 샘플을 생성한다. 변환부[1002]의 실수 출력부는 복소수 신호 발생 회로[1012]의 실수 입력부 및 지연부[1006]의 입력부로 연결된다. 지연부[1006]의 출력은 회로[1012]의 허수 입력을 형성한다. 회로[1012]에 의해 발생된 복소수 신호는 반송과 복구 회로(도 9의 [912])의 입력 B 로 전달된다.

도 11은 도 9에 도시된 반송과 복구 회로[912]의 상세한 계통도이다. 상기 반송과 복구 회로부는 양자화부[905]에 의해 만들어진 결정에 근거한 반송과 신호의 위상을 추적한다. 상기 회로부는 QAM 신호를 수신하기 위해 어떤 비율(rate, 예를 들면, Fs)에서 클럭되면, VSB 및 OQAM 신호를 수신하기 위해서는 QAM 클럭하는 비율의 두배의 비율(예를 들면, 2Fs)에서 클럭된다. 상기 반송과 복구 회로는 위상 검출부[1100], 루프 필터[1116], 및 VCO[1118]를 포함한다. 첫번째 입력 단자(입력 A)는 심볼 리타이밍 회로(도 9 및 10의 [922])에서 연결되어 복소수 콘주게이트 회로[1102]로 연결된다. 회로[1102]의 출력부는 리로테이터[1106]의 한 입력부로 연결된다. 두번째 입력 단자(입력 B)는 심볼 리타이밍 회로에서 연결되어 복소수 크기 회로[1104] 및 리로테이터[1106]의 두번째 입력로 연결된다. 리로테이터의 출력부는 복소수-실수/허수 변환부[1108]로 연결된다. 실수 성분은 무시되고, 허수 성분은 x/y 디바이더(divider)[1114]의 x 단자로 전달된다. 입력 B 의 신호의 크기를 생성하는 복소수 크기 회로[1104]의 출력은 가산부[1110]을 사용해서 상수(예를 들면, 1.0 × 10⁶)가 더해진다. 가산부의 출력부는 x/y 디바이더[1114]의 y 입력부이다. 앞서 말한 회로부는 QAM 및 VSB/OQAM 신호에 대해 위상 에러 신호를 생성하는 위상 검출부이다.

위상 검출부[1100]의 출력부는 VCO[1118]을 제어하는 저주파수(예를 들면, 직류) 신호를 생성하는 신호 루프 필터[1116]에 전달된다. 상기 출력은 신호 처리부(도 1의 [208])내부에서 신호를 디로테이팅 및 리로테이팅하는데 사용되는 위상 고정된 주파수(phase locked frequency)이다.

지금까지 본 명세서에서 본 발명에 대한 다양한 구현예를 자세히 기술했지만, 본 발명의 범주내에서 당업자의 통상의 범위내에서 다른 다양한 구현예가 가능하다.

(57) 청구의 범위

청구항 1.

아날로그 및 디지털 텔레비전 신호들을 모두 복조하기 위한 수신기로서,

상기 수신기는

상기 아날로그 및 디지털 텔레비전 신호들을 복소수 신호들로 처리하는 복조기로서, 상기 아날로그 텔레비전 신호들 및 상기 디지털 텔레비전 신호들로부터 도출된 상기 복소수 신호들은 공통의 중심 주파수를 갖는 복조기; 및

상기 복조기에 연결되며, 상기 디지털 텔레비전 신호에 대해서는 심볼간 간섭 억제를 제공하고, 상기 아날로그 텔레비전 신호에 대해서는 고스트 억제를 제공하는 단일 통과 대역 이퀄라이저를 포함하며,

상기 통과 대역 이퀄라이저는,

등화된 신호를 생성하기 위한 적응형 이퀄라이저 ;

상기 적응형 이퀄라이저에 연결되며, 상기 적응형 이퀄라이저의 파라미터들을 갱신하기 위한 이퀄라이저 제어 회로 ; 및
 상기 적응형 이퀄라이저에 연결되며, 상기 등화된 신호를 디로테이팅하여 베이스 밴드 신호를 형성하기 위한 디로테이터를 추가로 포함하는 것을 특징으로 하는 수신기.

청구항 2.

제 1 항에 있어서, 상기 통과 대역 이퀄라이저는,

상기 디로테이터에 연결되며, 상기 베이스 밴드 신호를 양자화하여 양자화된 심볼을 생성하는 양자화부를 더 포함하는 것을 특징으로 하는 수신기.

청구항 3.

제 2 항에 있어서, 상기 적응형 이퀄라이저는,

상기 이퀄라이저 제어 회로에 연결되며, 신호 결합부에 연결되는 출력 단자를 가지는 피드 포워드 이퀄라이저 ; 및

상기 이퀄라이저 제어 회로에 연결되며, 상기 신호 결합부에 연결되는 출력 단자를 가지는 결정 피드백 이퀄라이저를 포함하며, 상기 신호 결합기의 출력 신호는 등화된 신호인 것을 특징으로 하는 수신기.

청구항 4.

제 2 항에 있어서, 상기 이퀄라이저 제어 회로는,

양자화부 및 디로테이터에 연결되며, 에러 신호를 생성하기 위한 에러 발생부 ;

상기 에러 발생부에 연결되며, 에러 신호를 로테이팅하고 상기 로테이팅된 에러 신호를 상기 적응형 이퀄라이저에 전달하기 위한 로테이터를 더 포함하는 것을 특징으로 하는 수신기.

청구항 5.

제 1 항에 있어서,

상기 디지털 텔레비전 신호는 직각 진폭 변조(QAM)된 신호, 잔류 측파대(VSB) 변조된 신호, 또는 오프셋 QAM(OQAM) 신호이며,

상기 아날로그 텔레비전 신호는 NTSC, SECAM, 또는 PAL 신호 포맷을 따르는 신호인 것을 특징으로 하는 수신기.

청구항 6.

아날로그 및 디지털 텔레비전 신호들을 모두 복조하기 위한 수신기로서,

상기 아날로그 및 디지털 텔레비전 신호를 베이스 밴드 근처 신호로 변환하기 위한 RF/IF 전위부 ;

상기 RF/IF 전위부에 연결되며, 상기 베이스 밴드 근처 신호를 디지털화하기 위한 자유 구동 아날로그-디지털 변환부 ;

상기 A/D 변환부에 연결되며, I 데이터 및 Q 데이터를 생성하기 위한 직각 복조부 ;

상기 직각 복조부에 연결되며, 디지털 텔레비전 신호에서 유도된 상기 I 데이터 및 Q 데이터를 재샘플링하고, 아날로그 텔레비전 신호에서 유도된 I 데이터 및 Q 데이터에 비동기 재샘플링 신호를 사용하기 위한 보간 필터 ;

상기 보간 필터에 연결되며, 상기 재샘플링된 I 데이터 및 Q 데이터를 정합 필터링하여 저대역 통과 I 데이터 및 Q 데이터를 생성하고, 상기 재샘플링된 I 데이터 및 Q 데이터를 밴드 에지 필터링하여 고대역 통과 I 데이터 및 Q 데이터를 생성하기 위한 정합/나이퀴스트 필터 ;

상기 정합/나이퀴스트 필터에 연결되며, 상기 고대역 통과 I 데이터 및 Q 데이터에서 동기 재샘플링 신호를 생성하기 위한 재샘플링 타이밍 루프부 ;

상기 정합/나이퀴스트 필터에 연결되며, 상기 고대역 통과 I 데이터 및 Q 데이터내의 반송파에 발진부를 위상 고정하기 위한 반송파 추적 루프부 ;

상기 반송파 추적 루프부에 연결되며, 아날로그 텔레비전 신호에서 저대역 통과 I 데이터 및 Q 데이터를 유도시 고스트를 제거하고 디지털 텔레비전 신호에서 저대역 통과 I 데이터 및 Q 데이터를 유도시 심볼간 간섭을 제거하는, 상기 저대역 통과 I 데이터 및 Q 데이터를 필터링하기 위한 통과 대역 이퀄라이저 ; 및

상기 이퀄라이저에 연결되며, 상기 디지털 텔레비전 신호에서 유도된 등화된 I 데이터 및 Q 데이터에서 양자화된 심볼을 생성하기 위한 양자화부를 포함하는 것을 특징으로 하는 수신기.

청구항 7.

제 6 항에 있어서, 상기 정합/나이퀴스트 필터는,

홀수 및 짝수 탭과 중심 탭을 가지는 지연선 ;

상기 탭의 가중치 값에 대한 가중치 멀티플라이어 어레이 ;

상기 가중치 멀티플라이어 어레이와 연결되며, 상기 홀수 탭 및 중심 탭의 가중된 값을 결합해 첫번째 결합된 값을 형성하기 위한 제 1 결합부 ;

상기 가중치 멀티플라이어 어레이와 연결되며, 상기 짝수 탭의 가중된 값을 결합해 두번째 결합된 값을 형성하기 위한 제 2 결합부 ;

제 1 및 제 2 결합부와 연결되며, 첫번째 결합된 값을 두번째 결합된 값에 가산해 정합 필터 출력을 형성하기 위한 가산부 ; 및

상기 제 1 및 제 2 결합부와 연결되며, 첫번째 결합된 값에서 두번째 결합된 값을 감산해 밴드 에지 필터 출력을 형성하기 위한 감산부를 포함하는 것을 특징으로 하는 수신기.

청구항 8.

제 6 항에 있어서, 상기 반송파 추적 루프부는,

상기 고대역 통과 I 데이터 및 Q 데이터에 연결되며, 상기 I 데이터 및 Q 데이터에서 반송파 신호를 추출하기 위한 네거티브 힐버트 필터 ;

상기 네거티브 힐버트 필터 및 발진부에 연결되며, 상기 반송파 신호 및 발진부 신호사이의 위상 차이를 나타내는 위상 에러 신호를 생성하기 위한 믹서부 ;

상기 믹서부에 연결되며, 상기 위상 차이에서 에러 신호를 생성하기 위한 위상 검출부 ; 및

상기 위상 검출부에 연결되며, 상기 에러 신호를 필터링하고, 상기 발진부를 위한 제어 신호를 생성하기 위한 루프 필터를 포함하는 것을 특징으로 하는 수신기.

청구항 9.

제 6 항에 있어서,

상기 A/D 변환부에 연결되며, 아날로그 텔레비전 신호 또는 디지털 텔레비전 신호중 하나에서 유도된 상기 디지털화된 베이스 밴드 근처 신호에 따라 자동 이득 제어(AGC) 신호를 발생하기 위한 자동 이득 제어(AGC) 회로를 더 포함하는 것을 특징으로 하는 수신기.

청구항 10.

제 6 항에 있어서,

상기 통과 대역 이퀄라이저에 연결되며, 상기 등화된 신호를 처리해 영상 신호 및 음성 신호를 생성하기 위한 아날로그 텔레비전 신호 처리부 ; 및

상기 양자화부에 연결되며, 상기 양자화된 심볼을 처리하여 영상 신호 및 음성 신호를 생성하기 위한 디지털 디코더를 더 포함하는 것을 특징으로 하는 수신기.

청구항 11.

직각 진폭 변조된(QAM) 신호, 잔류 측파대(VSB) 변조된 신호, 또는 오프셋 QAM(OQAM) 신호와 같은 디지털 변조 포맷 및 국립 텔레비전 시스템 위원회(National Television Systems Committee:NTSC) 신호와 같은 아날로그 변조 포맷을 가진 신호를 수신하는 수신기로서,

1) 수신된 신호를 디지털화하기 위한 아날로그-디지털(A/D) 변환부 ;

2) 상기 A/D 변환부에 연결되며, 상기 디지털화된 수신된 신호에 따라 복소수 신호를 생성하기 위한 직각 복조부 ;

3) 상기 직각 복조부에 연결되며, 상기 복소수 신호를 필터링하기 위한 정합 필터 ;

4) 상기 정합 필터에 연결되며, 반송파 주파수를 가지는 복소수 신호 및 반송파 주파수를 가지지 않는 복소수 신호가 공통의 중심 주파수를 가지는 상기 복소수 신호가 반송파 신호를 포함할 때마다 상기 복소수 신호내의 상기 반송파 신호에 발진부를 로크하고, 상기 반송파 주파수를 가지는 상기 복소수 신호의 중심 주파수를 조정하기 위한 반송파 추적 회로 ;

5) 상기 반송파 추적 회로에 연결되며, 피드 포워드 이퀄라이저(FFE), 결정 피드백 이퀄라이저(DFE) 및 상기 DFE 및 FFE에 연결되며 DFE 및 FFE의 출력 신호를 결합해 등화된 신호를 형성하기 위한 신호 결합부를 포함하며, 그리고 상기 복소수 신호를 등화하기 위한 통과 대역 적응형 이퀄라이저 ;

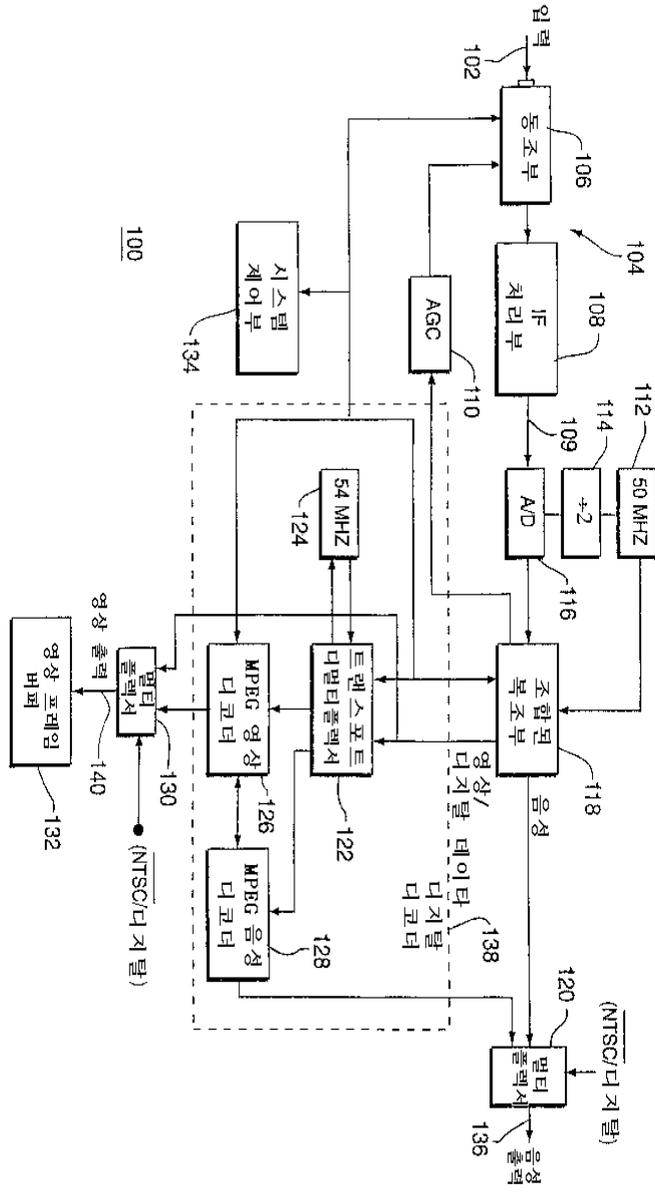
6) 상기 이퀄라이저에 연결되며, 상기 등화된 신호를 베이스 밴드 신호로 변환하기 위한 디모데이터 ;

7) 상기 디모데이터에 연결되며, 베이스 밴드 신호를 양자화하여 심볼 샘플을 생성하기 위한 양자화부 ;

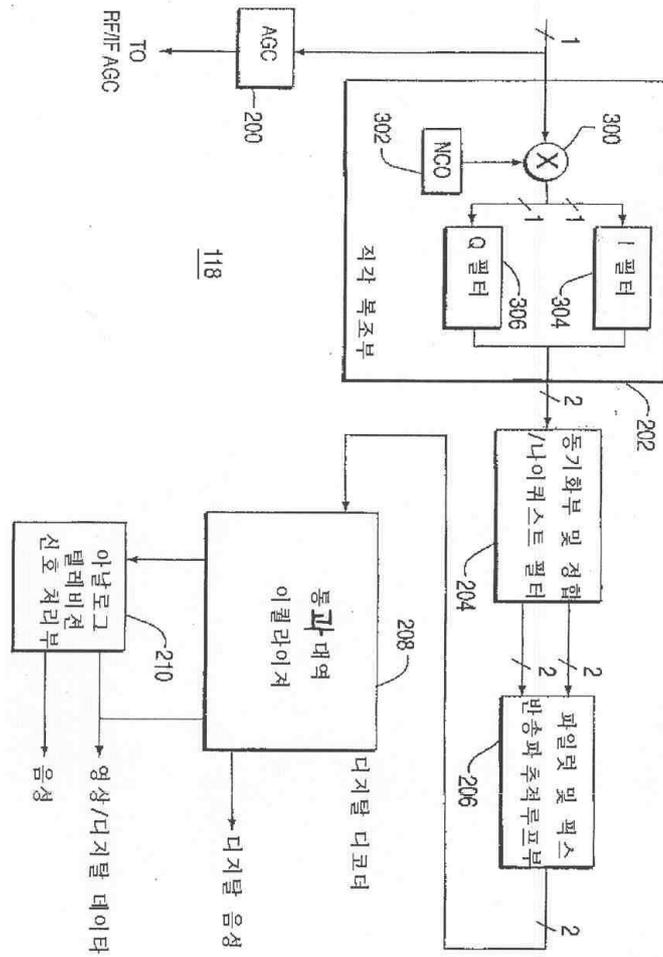
- 8) 상기 양자화부 및 상기 디로테이터에 연결되며, VSB 또는 OQAM 신호중 하나로 수신된 신호에서 발생된 상기 심볼 샘플은 리타이밍하고 QAM 수신된 신호에 대해서는 바이패스되기 위한 심볼 리타이밍 회로 ;
- 9) 상기 심볼 리타이밍 회로 및 상기 로테이터에 연결되며, 발진부를 상기 리타이밍된 심볼 샘플 또는 상기 심볼 샘플에 로크하기 위한 반송파 복구 회로 ;
- 10) 상기 디로테이터 및 상기 심볼 리타이밍 회로에 연결되며, 상기 심볼 샘플 또는 상기 리타이밍된 심볼 샘플, 및 상기 베이스 밴드 신호에 따라 에러 신호를 발생하기 위한 에러 발생부 ;
- 11) 상기 에러 발생부에 연결되며, 상기 에러 신호를 로테이팅하기 위한 로테이터 ;
- 12) 상기 로테이터 및 상기 적응형 이퀄라이저에 연결되며, 상기 로테이팅된 에러 신호를 상기 이퀄라이저를 위한 제어신호로 변환하기 위한 신호 변환부 ;
- 13) 상기 심볼 리타이밍 회로에 연결되며, 상기 심볼 샘플 또는 상기 리타이밍된 심볼 샘플을 로테이팅하기 위한 로테이터 ;
- 14) 상기 적응형 이퀄라이저 및 상기 로테이터에 연결되며, 등화된 복소수 신호, 또는 로테이팅된 심볼 또는 리타이밍된 심볼 샘플중 하나를 멀티플렉서 출력 신호로 선택하기 위한 멀티플렉서 ; 및
- 15) 상기 멀티플렉서 및 상기 적응형 이퀄라이저에 연결되며, 상기 멀티플렉서 출력 신호를 상기 DFE를 위한 입력 신호로 변환하기 위한 제 2 신호 변환부를 포함하는 것을 특징으로 하는 수신부.

도면

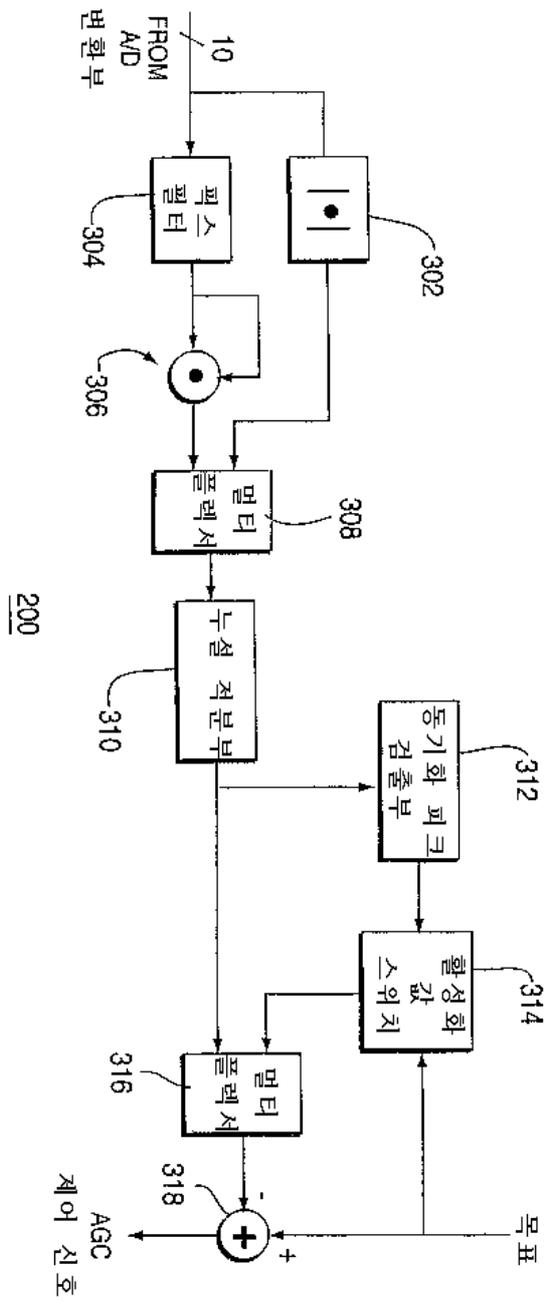
도면1



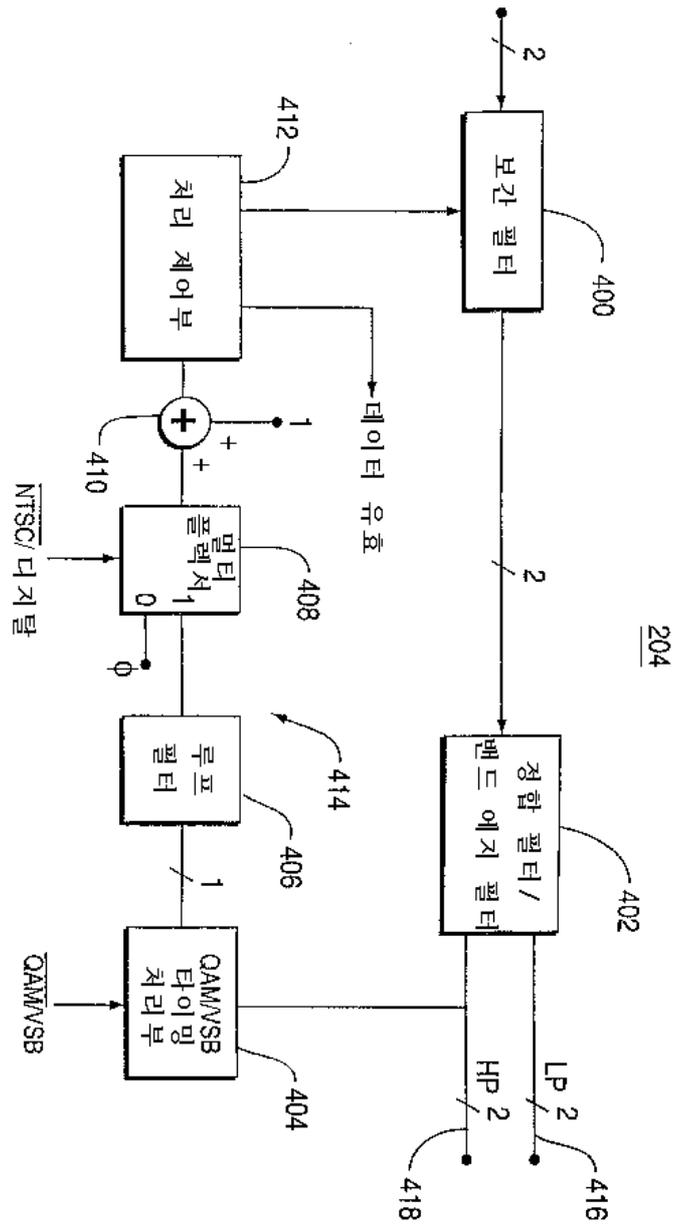
도면2



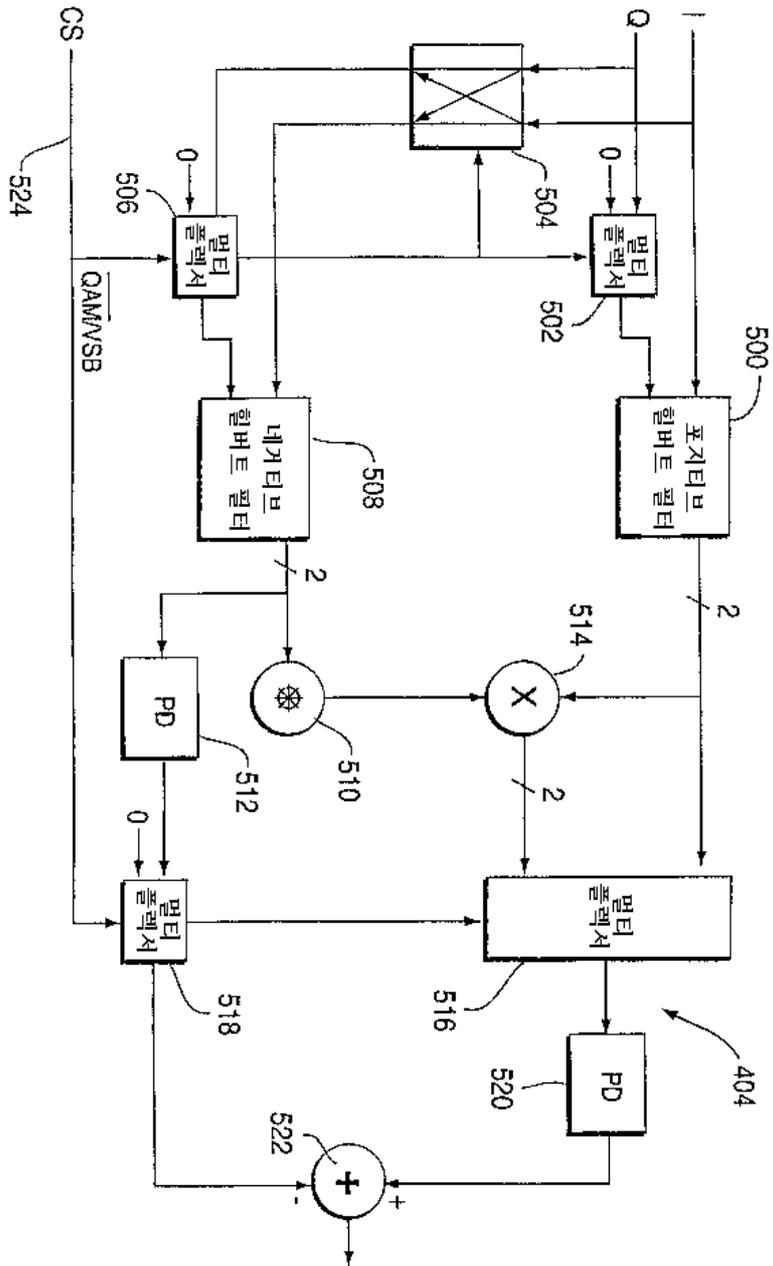
도면3



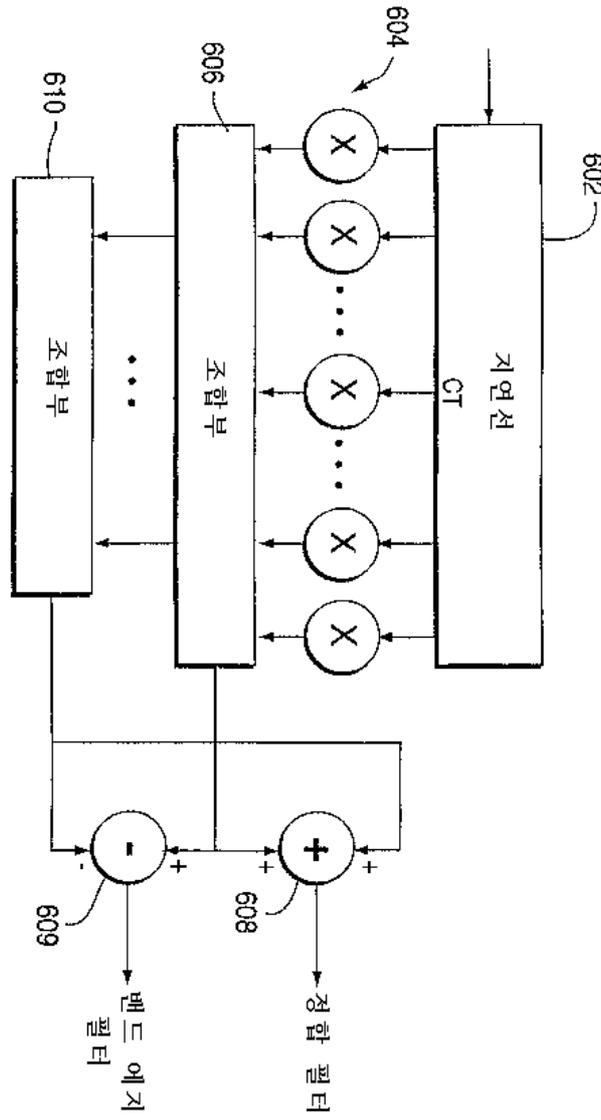
도면4



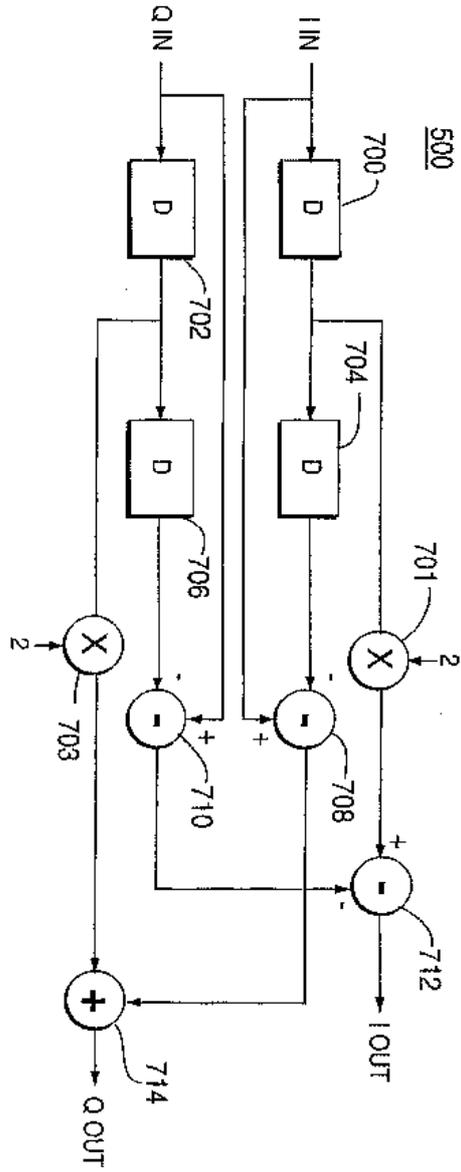
도면5



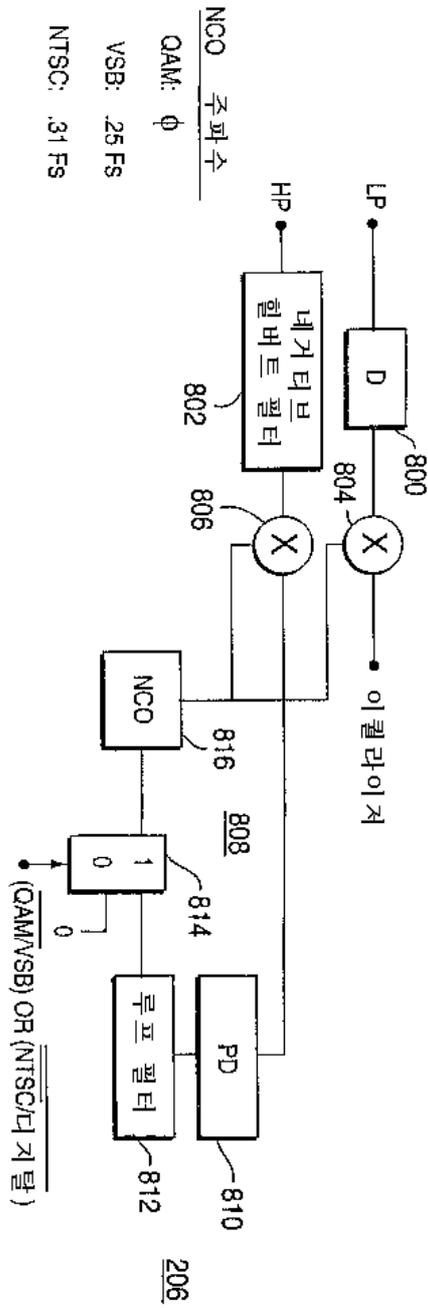
도면6



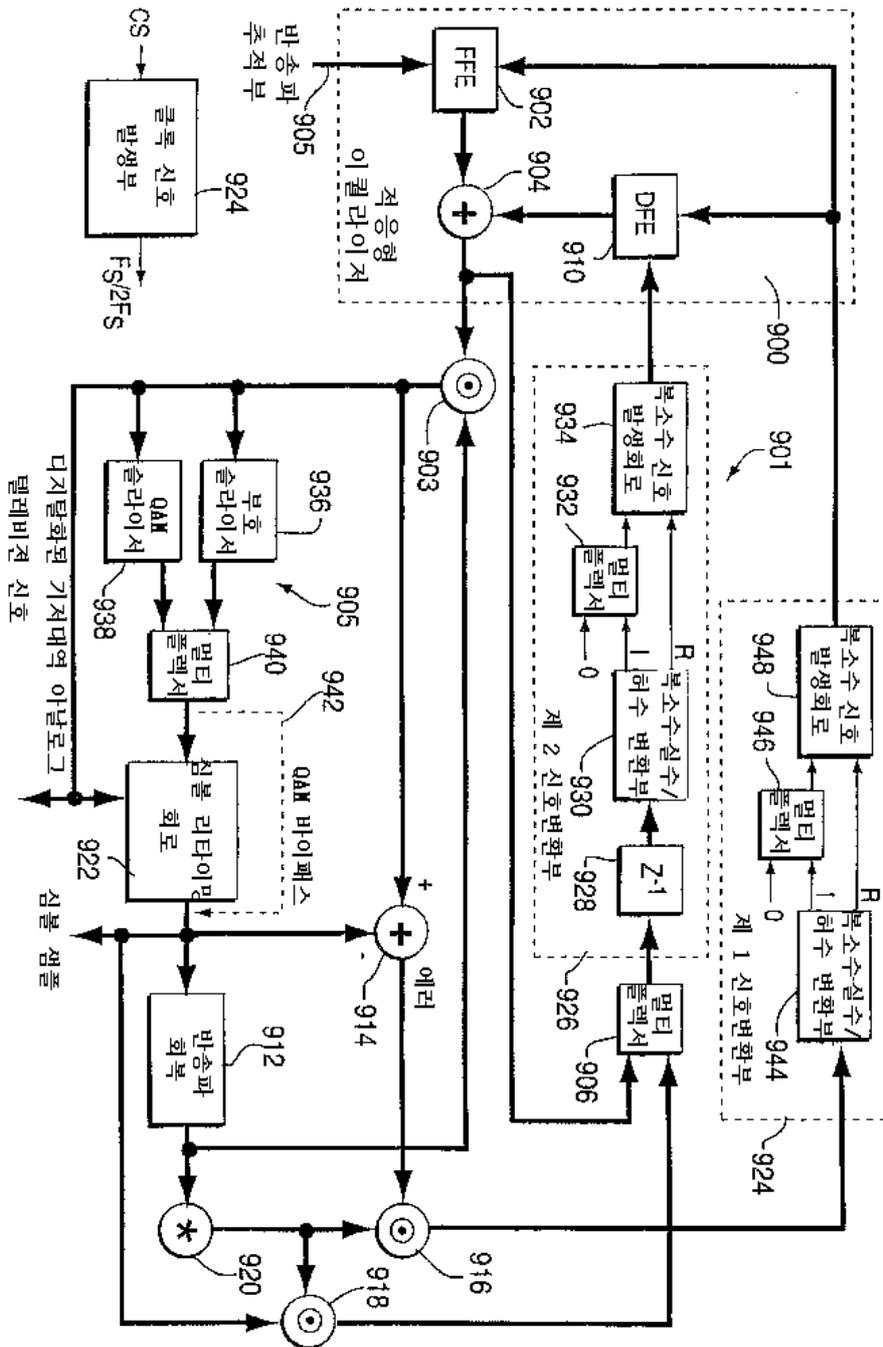
도면7



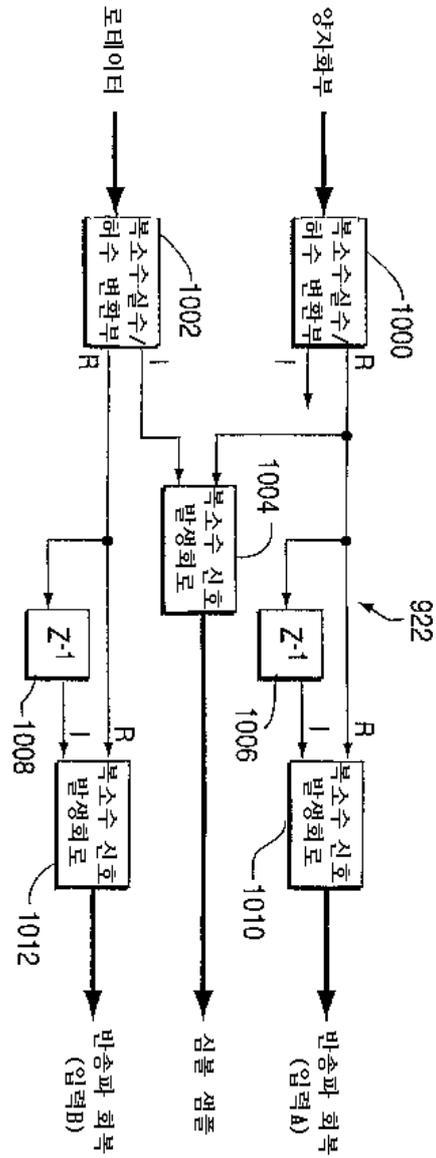
도면8



도면9



도면10



도면 11

