

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5337606号  
(P5337606)

(45) 発行日 平成25年11月6日 (2013. 11. 6)

(24) 登録日 平成25年8月9日 (2013. 8. 9)

(51) Int. Cl.

F I

G 0 6 F 3 / 0 4 1 (2006. 01)

G 0 6 F 3 / 0 4 1 3 2 O A

G 0 6 F 3 / 0 4 1 3 3 O E

請求項の数 3 (全 24 頁)

(21) 出願番号 特願2009-164266 (P2009-164266)  
 (22) 出願日 平成21年7月10日 (2009. 7. 10)  
 (65) 公開番号 特開2010-40042 (P2010-40042A)  
 (43) 公開日 平成22年2月18日 (2010. 2. 18)  
 審査請求日 平成24年6月27日 (2012. 6. 27)  
 (31) 優先権主張番号 特願2008-180778 (P2008-180778)  
 (32) 優先日 平成20年7月10日 (2008. 7. 10)  
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷 3 9 8 番地  
 (72) 発明者 山崎 舜平  
 神奈川県厚木市長谷 3 9 8 番地 株式会社  
 半導体エネルギー研究所内  
 審査官 土居 仁士

(56) 参考文献 特開 2 0 0 5 - 3 0 1 3 7 3 ( J P , A  
 )  
 特開 2 0 0 5 - 0 3 7 9 3 0 ( J P , A  
 )

(58) 調査した分野 (Int. Cl., DB 名)

G 0 6 F 3 / 0 4 1

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

第 1 の画素電極と、第 2 の画素電極と、前記第 1 の画素電極と前記第 2 の画素電極との間の複数のフォトセンサと、前記複数のフォトセンサのいずれかと重なる領域及び前記第 1 の画素電極又は前記第 2 の電極と重なる領域を有するカラーフィルタと、を有することを特徴とする半導体装置

【請求項 2】

第 1 の画素電極と、第 2 の画素電極と、前記第 1 の画素電極と前記第 2 の画素電極との間の第 1 のフォトセンサと、前記第 1 の画素電極と前記第 2 の画素電極との間の第 2 のフォトセンサと、前記第 1 の画素電極と前記第 2 の画素電極との間の第 3 のフォトセンサと、前記第 1 のフォトセンサと重なる領域及び前記第 1 の画素電極と重なる領域を有する第 1 のカラーフィルタと、前記第 2 のフォトセンサと重なる領域及び前記第 2 の画素電極と重なる領域を有する第 2 のカラーフィルタと、前記第 3 のフォトセンサと重なる領域を有する第 3 のカラーフィルタと、を有することを特徴とする半導体装置。

## 【請求項 3】

第 1 の画素電極と、第 2 の画素電極と、第 3 の画素電極と、赤色カラーフィルタと、緑色カラーフィルタと、青色カラーフィルタと、第 1 のフォトセンサと、第 2 のフォトセンサと、第 3 のフォトセンサと、を有し、

前記第 1 の画素電極は、前記赤色カラーフィルタと重なる領域を有し、

前記第 2 の画素電極は、前記緑色カラーフィルタと重なる領域を有し、

前記第 3 の画素電極は、前記青色カラーフィルタと重なる領域を有し、

前記第 1 のフォトセンサは、前記赤色カラーフィルタと重なる領域を有し、

前記第 2 のフォトセンサは、前記緑色カラーフィルタと重なる領域を有し、

前記第 3 のフォトセンサは、前記青色カラーフィルタと重なる領域を有し、

前記第 1 のフォトセンサは、前記第 1 の画素電極と前記第 2 の画素電極との間に設けられ、

前記第 2 のフォトセンサは、前記第 1 の画素電極と前記第 2 の画素電極との間に設けられ、

前記第 3 のフォトセンサは、前記第 1 の画素電極と前記第 2 の画素電極との間に設けられた半導体装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は薄膜トランジスタ（以下、TFTという）で構成された回路を有する半導体装置およびその作製方法に関する。例えば、液晶表示パネルに代表される電気光学装置や有機発光素子を有する発光表示装置を部品として搭載した電子機器に関する。

## 【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

## 【背景技術】

## 【0003】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百nm程度）を用いて薄膜トランジスタ（TFT）を構成する技術が注目されている。薄膜トランジスタはICや電気光学装置のような電子デバイスに広く応用され、特に画像表示装置のスイッチング素子として開発が急がれている。

## 【0004】

市販されている液晶ディスプレイには、抵抗膜方式や静電容量測定方式を用いたタッチパネルが表示面全面に貼り付けられているものがあり、付属するペンなどを用いて入力が可能となっている。

## 【0005】

また、フォトセンサを用いて、表示画面が入力領域を兼ねるディスプレイが提案されている。画像取り込みを行う密着型エリアセンサを配置した画像取り込み機能を備えた表示装置が特許文献1、及び特許文献2に開示されている。また、特許文献3には発光素子の輝度を制御するためのセンサを備えた表示装置が開示されている。

## 【0006】

また、携帯電話などの携帯情報端末に本人認証機能などを付与しようという試みがなされている。本人認証には、指紋、顔、手形、掌紋、手の静脈などが挙げられる。本人認証機能を表示部とは別の場所に設ける場合は、部品が増大し、電子機器の重量や価格が増大する恐れがある。また、静電容量測定方式を用いて指紋などを検出しようとする、指の状態によっては導電率が変化するため検出率が低下する恐れがある。

## 【先行技術文献】

## 【特許文献】

## 【0007】

【特許文献1】特開2001-292276

10

20

30

40

50

【特許文献2】特開2001 339640

【特許文献3】特開2003 167550

【発明の概要】

【発明が解決しようとする課題】

【0008】

表示画面に手指（またはペン）を触れて表示内容を選択する場合、表示切り替えが終了するまでの時間は、手指の位置検出に要する時間と、新しい画面情報を書き込んで表示画面に出力する表示時間とが主に占める。従って、使用者が違和感なくスムーズに表示切り替えを行うためには、手指の位置検出に要する時間と、新しい画面情報を書き込む表示時間の両方を短縮することが望まれる。

10

【0009】

本発明は、表示画面からの入力処理を高速で正確に行える表示部を有する半導体装置を提供する。即ち、表示画面に手指が触れた位置を検出する位置検出を高速で正確に行える表示部を有する半導体装置を提供する。

【0010】

さらに、表示画面からの本人認証を高速で正確に行える表示部を有する半導体装置を提供する。

【課題を解決するための手段】

【0011】

画素電極1つに対してフォトセンサが複数となる比率で画素部にフォトセンサを配置することにより、センサの解像度が高くなり、正確な位置を検出することができる。

20

【0012】

フォトセンサを用いると、表示画面が入力領域を兼ねるディスプレイを実現でき、さらに本人認証機能も付与することができる。また、同じフォトセンサを用いて表示部のRGB色度調整も行うことができる。

【0013】

従来は、画素電極1つに対して1つのフォトセンサを配置する例や画素電極3つに対して1つのフォトセンサを配置する例であった。従って、センサの解像度が画像表示の解像度と同じまたはそれ以下となっていた。

【0014】

なお、表示部における開口率を確保するため、フォトセンサは、配線上に配置する。また、フォトセンサは少なくとも一つの薄膜トランジスタと電氣的に接続される。また、画素電極はフォトセンサとは異なる薄膜トランジスタと電氣的に接続される。

30

【0015】

また、薄膜トランジスタは、フォトセンサの制御回路や、表示のための駆動回路として用いられる。また、これらの薄膜トランジスタは、製造コストを低減するため同一基板上に形成することが好ましく、さらに基板として安価なガラス基板を用いることが好ましい。

【0016】

また、薄膜トランジスタの半導体層は、結晶構造を有する半導体層を用いることが好ましく、中でも半導体基板から分離させた単結晶半導体層を用いることが好ましい。半導体基板を用いてガラス基板上に薄い単結晶半導体層を形成し、その単結晶半導体層を画素電極に接続する薄膜トランジスタや、フォトセンサに接続される薄膜トランジスタに用いる。半導体基板を用いて得られる単結晶半導体層は、特性のバラツキが少なく、高い電界効果移動度を有する薄膜トランジスタを実現することができる。また、単結晶半導体層を表示駆動回路やセンサ制御回路に用いる場合、回路全体の占有面積を小さくすることができ、さらに処理速度を向上することができる。また、本人認証のための指紋データなどを格納するフラッシュメモリなども単結晶半導体層を用いて形成することができる。

40

【0017】

また、フォトセンサの光電変換層として、半導体基板から分離させた単結晶半導体層を用いてもよいが、非晶質半導体膜、または微結晶半導体膜を用いることが好ましい。フォト

50

センサの光電変換層に非晶質半導体膜を用いるメリットは、分光感度が視感度に近い点である。また、フォトセンサの光電変換層に単結晶半導体を用いる場合、非晶質半導体膜、または微結晶半導体膜よりもセンシング時間を短縮することができる一方、波長カットフィルターや補正回路が必要となる。

【 0 0 1 8 】

本明細書で開示する発明の構成は、画素電極を複数有する表示部と、駆動回路部とを有し、表示部は、第1の画素電極と、該第1の画素電極と隣り合う第2の画素電極の間に複数のフォトセンサを有し、駆動回路部は、複数のフォトセンサを制御するセンサ制御回路を含むことを特徴とする半導体装置である。

【 0 0 1 9 】

本発明は、上記課題の少なくとも一つを解決する。

【 0 0 2 0 】

また、表示部において画素電極と重なる位置に赤色カラーフィルタ、緑色カラーフィルタ、または青色カラーフィルタをそれぞれ配置してフルカラー表示を実現させる。また、隣り合う画素電極の間に設けられた複数のフォトセンサにもカラーフィルタを重ねて配置することができ、フォトセンサと重ねるカラーフィルタを画素電極と重ねるカラーフィルタと同じ工程、且つ、同じアライメントを用いて重ねることができるため、製造プロセス上のメリットが得られる。

【 0 0 2 1 】

また、他の発明の構成は、赤色カラーフィルタと重なる第1の画素電極と、緑色カラーフィルタと重なる第2の画素電極と、青色カラーフィルタと重なる第3の画素電極とを有する表示部を有し、第1の画素電極と第2の画素電極の間に3つのフォトセンサを有し、3つのフォトセンサは、赤色カラーフィルタと重なる第1のフォトセンサと、緑色カラーフィルタと重なる第2のフォトセンサと、青色カラーフィルタと重なる第3のフォトセンサである半導体装置である。

【 0 0 2 2 】

また、上記各構成において、第1の画素電極は薄膜トランジスタと電気的に接続し、フォトセンサは、薄膜トランジスタと電気的に接続する配線と重なる位置に形成することを特徴としている。フォトセンサは、主に上方向または下方向からの光を感知するため、薄膜トランジスタと電気的に接続する配線と重ねることにより、フォトセンサに入射する光の方向を一方向に限定することができる。

【 0 0 2 3 】

なお、フォトセンサは、光のセンシング部分にフォトダイオードなどの光電変換素子を用い、光電変換素子より生じる光電流を抵抗素子に流し、得られる出力電圧に基づいて光の強度を検出するものである。フォトダイオードの構成として、アノード電極とカソード電極の間に光電変換層を挟んだショットキー型、P I N型や、P N型のダイオードや、アバランシェダイオード等を用いることもできる。また光電変換素子より生じる光電流は、微弱光の検出を行うために、増幅回路を用いて増幅することが行われており、増幅回路としては、例えばカレントミラー回路が用いる。微弱光から強光までを検出しようとする、増幅された光電流の範囲が広がる。そのため外部の負荷抵抗などで増幅された光電流を電圧に変換する場合、照度に対して線形に出力電圧も増加する。その結果、広い照度範囲に対して出力電圧を得ようとする、微弱光では数mV、強光では数Vとなり、回路の諸制約（例えば電源電圧）によりフォトセンサとしての照度のダイナミックレンジを広くとることが困難である。そこで、光電変換装置の照度のダイナミックレンジを取るために、光電変換素子より生じる光電流をダイオード素子に流すことで、対数圧縮された電圧値による出力（以下、出力電圧という）を得る方式となるセンサ制御回路としてもよい。なお対数圧縮とは、光電変換素子に入射する光の照度、すなわち光電流の値を変数として、出力される電流値または電圧値を対数の関数として得ることをいう。

【 0 0 2 4 】

また、アナログ信号をデジタル信号に変換するための回路をセンサ制御回路に加え、入射

10

20

30

40

50

光量に応じてフォトダイオードから流れる電流によりデジタル信号を生成してもよい。また、フォトセンサの出力が、照度の増加によって出力電圧も増加する方式に限らず、低照度であると出力電圧が飽和する方式となるセンサ制御回路としてもよい。低照度であると出力電圧が飽和する方式は、照度を横軸、出力電圧を縦軸とした際に、照度の増加に伴い、出力電圧値は減少する右下がりのグラフとなる。この低照度であると出力電圧が飽和する方式は、低照度領域の分解能を高めたとしてもダイナミックレンジを広く取ることができる。そのため、低照度であると出力電圧が飽和する方式は、特に低照度領域で分解能も高く、確度の高い出力電圧を出力することができるとともに、広いダイナミックレンジを取る事ができる。

【発明の効果】

10

【0025】

センサの解像度が画像表示の解像度の2倍またはそれ以上となり、表示画面からの入力処理を正確に行える表示部を有する半導体装置を実現できる。

【0026】

また、単結晶半導体層をセンサの制御回路及び表示駆動回路に用いることにより高速駆動が可能となり、表示画面に手指（またはペン）が触れた位置を検出する位置検出を高速で正確に行える表示部を有する半導体装置を実現できる。

【0027】

また、単結晶半導体層を本人認証するための認証データを格納するフラッシュメモリに用いることにより、表示画面からの本人認証を高速で正確に行える表示部を有する半導体装置を実現できる。

20

【図面の簡単な説明】

【0028】

【図1】画素構成の一例を示す図。

【図2】アクティブマトリクス型発光表示装置およびアクティブマトリクス型液晶表示装置の断面構造図。

【図3】ブロック図。

【図4】単結晶半導体層を有する基板を示す斜視図。

【図5】単結晶半導体層の作製工程を示す断面図。

【図6】発光表示装置の断面図。

30

【図7】画素の上面図の一例。

【図8】発光表示装置の断面図。

【図9】電子機器の一例を示す図。

【図10】電子機器の一例を示す図。

【図11】発光素子とフォトセンサの1フレーム期間の動作の概略を示す図。

【発明を実施するための形態】

【0029】

本発明の実施形態について、以下に説明する。

【0030】

画素構成の一例を図1に示す。

40

【0031】

図1の上面図は、簡略化のため、画素電極と、フォトセンサと、3種類のカラーフィルタのみを示した上面配置図である。

【0032】

図1に示すように、赤色の表示領域となる位置に配置される第1の画素電極11Rと、赤色の表示領域と隣り合う緑色の表示領域となる位置に配置される第2の画素電極11Gとの間には、3つのフォトセンサを配置する。第1のフォトセンサ12R、第2のフォトセンサ12G、及び第3のフォトセンサ12Bは、それぞれ異なる色のカラーフィルタと重なる。赤色のカラーフィルタ15Rは、第1の画素電極11Rと第1のフォトセンサ12Rと重なる。

50

## 【 0 0 3 3 】

また、緑色の表示領域となる位置に配置される第2の画素電極11Gと、緑色の表示領域と隣り合う青色の表示領域となる位置に配置される第3の画素電極11Bとの間にも3つのフォトセンサを配置する。第4のフォトセンサ13R、第5のフォトセンサ13G、及び第6のフォトセンサ13Bは、それぞれ異なる色のカラーフィルタと重なる。また、緑色のカラーフィルタ15Gは、第2の画素電極11Gと第2のフォトセンサ12Gと第5のフォトセンサ13Gと重なる。

## 【 0 0 3 4 】

また、第3のフォトセンサ12Bは、赤色のカラーフィルタ15Rと緑色のカラーフィルタ15Gの間に配置された青色のカラーフィルタ17Bと重なる。

10

## 【 0 0 3 5 】

また、青色の表示領域となる位置に配置される第3の画素電極11Bは、赤色の表示領域と隣り合っており、第4の画素電極21Rとの間にも3つのフォトセンサを配置する。第7のフォトセンサ14R、第8のフォトセンサ14G、及び第9のフォトセンサ14Bは、それぞれ異なる色のカラーフィルタと重なる。また、青色のカラーフィルタ15Bは、第3の画素電極11Bと第6のフォトセンサ13Bと第9のフォトセンサ14Bと重なる。また、赤色のカラーフィルタ16Rは第7のフォトセンサ14Rと第4の画素電極21Rと重なる。

## 【 0 0 3 6 】

また、第4のフォトセンサ13Rは、青色のカラーフィルタ15Bと緑色のカラーフィルタ15Gの間に配置された赤色のカラーフィルタ18Rと重なる。

20

## 【 0 0 3 7 】

また、第8のフォトセンサ14Gは、青色のカラーフィルタ15Bと赤色のカラーフィルタ16Rの間に配置された緑色のカラーフィルタ19Gと重なる。また、それぞれのカラーフィルタの間に遮光膜となるブラックマトリクスを設けてもよい。

## 【 0 0 3 8 】

このようにR、G、Bの3つの画素が規則的に繰り返し配置され、複数のセンサを備えた表示部を構成する。

## 【 0 0 3 9 】

液晶表示装置を作製する場合、図1に示す画素配置とすれば、カラーフィルタと画素電極との位置合わせを行うことで、カラーフィルタとセンサとの位置合わせも同時に行うことができる。

30

## 【 0 0 4 0 】

ここではRGBの3色を用いてフルカラー表示する例を示したが、特に限定されず、RGBWの4色を用いてフルカラー表示を行ってもよい。

## 【 0 0 4 1 】

また、有機発光素子を用いて表示装置を作製する場合の断面図の一例を図2(A)に示す。

## 【 0 0 4 2 】

透光性を有する基板100上には、トランジスタ101、N型半導体110、I型半導体(真性半導体)111及びP型半導体112が設けられている。N型半導体110、I型半導体111及びP型半導体112の積層体がフォトセンサ113に相当する。I型半導体111は何もドーピングしていない純度の高い半導体である。

40

## 【 0 0 4 3 】

図2(A)に示す構成では、基板100上に、トランジスタ101と駆動用トランジスタ102が設けられ、これらの素子を覆うように絶縁膜140が設けられる。絶縁膜140上には、有機発光素子108の隔壁として機能する絶縁膜141が設けられ、当該絶縁膜141上には絶縁膜142が設けられ、当該絶縁膜142上には絶縁膜143が設けられる。有機発光素子108は絶縁膜140上に設けられ、フォトセンサ113は絶縁膜142上に設けられる。フォトセンサ113は第3の電極114を介してトランジスタ101

50

と電氣的に接続される。

【 0 0 4 4 】

また、透光性を有する基板 1 0 0 上に、単結晶半導体層を含む駆動用トランジスタ 1 0 2、第 1 の電極（画素電極）1 0 5、発光層 1 0 6 及び第 2 の電極（対向電極）1 0 7 が設けられる。第 1 の電極 1 0 5、発光層 1 0 6 及び第 2 の電極 1 0 7 の積層体が有機発光素子 1 0 8 に相当する。有機発光素子 1 0 8 は白色発光素子、或いは R、G、B の 3 種類の発光素子を用いる。

【 0 0 4 5 】

第 2 の電極 1 0 7、及び第 4 の電極 1 1 5 は透光性を有する材料により形成されることを特徴とする。第 2 の電極 1 0 7、及び第 4 の電極 1 1 5 を構成する透光性材料とは、ITO 等の透明導電膜、又は光を透過できる厚さで形成されたアルミニウム等を用いたものを指す。また、基板 1 0 0 と、フォトセンサ 1 1 3 の上方に設けられる対向基板 1 2 0 も透光性を有することを特徴とする。

10

【 0 0 4 6 】

対向基板 1 2 0 と透光性を有する基板 1 0 0 との間は接着層または間隔保持材で均一に保つ。

【 0 0 4 7 】

また、対向基板 1 2 0 には、カラーフィルタ 1 3 0 と、それを覆うオーバーコート層 1 3 1 とを有している。カラーフィルタ 1 3 0 は、フォトセンサ 1 1 3 と有機発光素子 1 0 8 の両方と重なっている。

20

【 0 0 4 8 】

また、フォトセンサ 1 1 3 は、駆動用トランジスタ 1 0 2 のゲート電極 1 0 3 と重なっており、駆動用トランジスタ 1 0 2 の配線 1 0 4 とも重なっている。

【 0 0 4 9 】

フォトセンサ 1 1 3 は有機発光素子 1 0 8 の発光を利用する。図 2 ( A ) には指 1 0 9 を図示しており、有機発光素子 1 0 8 からの光が被写体である指 1 0 9 に反射してフォトセンサ 1 1 3 に入射する光路の一例を示している。有機発光素子 1 0 8 からの光が被写体に反射した後でフォトセンサ 1 1 3 に入射すると、フォトセンサの両電極間の電位差は変化し、その変化した電位差に応じて両電極間（第 3 の電極 1 1 4 及び第 4 の電極 1 1 5 ）に電流が流れ、その流れた電流量を検知することで、被写体の情報を得ることができる。そして、その得られた情報は、有機発光素子 1 0 8 により表示される。つまり、有機発光素子 1 0 8 は、被写体の情報を読み取る際の光源としての役割と、画像を表示する役割の 2 つの役割を果たす。

30

【 0 0 5 0 】

また、フォトセンサ 1 1 3 を用いて外光を検出してそのデータを用い、表示装置の使用環境に合わせた表示となるように有機発光素子 1 0 8 の輝度を調節することもできる。

【 0 0 5 1 】

図 2 ( A ) に示す表示装置は、表示画面を有し、高機能化、高付加価値化を実現した発光表示装置及び電子機器を提供することができる。図 2 ( A ) に示す表示装置を用いて、表示とセンシングを行うためには、表示用の発光と、センシング用の発光とを異なるタイミングで有機発光素子 1 0 8 を発光させる。

40

【 0 0 5 2 】

また、液晶表示装置を作製する場合の断面図の一例を図 2 ( B ) に示す。

【 0 0 5 3 】

透光性を有する基板 1 5 0 上には、トランジスタ 1 5 1、N 型半導体膜 1 6 0、I 型半導体膜（真性半導体）1 6 1 及び P 型半導体膜 1 6 2 が設けられている。N 型半導体膜 1 6 0、I 型半導体膜 1 6 1 及び P 型半導体膜 1 6 2 の積層体がフォトセンサ 1 6 3 に相当する。I 型半導体膜 1 6 1 は何もドーピングしていない純度の高い半導体である。

【 0 0 5 4 】

図 2 ( B ) に示す構成では、基板 1 5 0 上に、トランジスタ 1 5 1 とスイッチング用トラ

50

ンジスタ１５２が設けられ、これらの素子を覆うように絶縁膜１７０が設けられる。絶縁膜１７０上には、絶縁膜１７２が設けられ、当該絶縁膜１７２上には絶縁膜１７３が設けられる。画素電極１７１は絶縁膜１７３上に設けられ、フォトセンサ１６３は絶縁膜１７２上に設けられる。フォトセンサ１６３は第３の電極１６４を介してトランジスタ１５１と電氣的に接続される。

【００５５】

また、透光性を有する対向基板１８９には、対向電極１７５、カラーフィルタ１８０、及びオーバーコート層１８１が設けられる。シール材によって対向基板１８９と透光性を有する基板１５０は固定され、間隙材１７６によって基板間隔が保持される。画素電極１７１、液晶層１７４及び対向電極１７５の積層体が液晶素子に相当する。

10

【００５６】

また、カラーフィルタ１８０は、フォトセンサ１６３と画素電極１７１の両方と重なっている。

【００５７】

また、フォトセンサ１６３は、スイッチング用トランジスタ１５２のゲート電極１５３と重なっており、スイッチング用トランジスタ１５２のソース配線１５４とも重なっている。

【００５８】

液晶表示装置は、図２（Ａ）に示す発光表示装置とは異なり、バックライトを設ける。また、バックライトは、冷陰極管、または冷陰極管よりも輝度の調整範囲が広い白色ＬＥＤを用いることができる。また、Ｒ、Ｇ、Ｂの３種類のＬＥＤを用いてバックライトを構成してもよい。Ｒ、Ｇ、Ｂの３種類のＬＥＤを用いてバックライトを構成する場合は画素電極と重なるカラーフィルタは不要である。

20

【００５９】

図２（Ｂ）に示す表示装置は、表示画面を有し、高機能化、高付加価値化を実現した液晶表示装置及び電子機器を提供することができる。図２（Ｂ）に示す表示装置を用いて、表示とセンシングを行うためには、表示用のバックライトと、センシング用のバックライトとを異なるタイミングで点灯させる。また、バックライトを複数種類設けてもよく、Ｒ、Ｇ、Ｂの３種類のＬＥＤを用いて表示用のバックライトとし、近赤外光を射出するＬＥＤを用いてセンシング用のバックライトとし、手の静脈を識別できるようにしてもよい。手の静脈を識別する場合には、Ｉ型半導体膜１６１として単結晶半導体層を用いる。

30

【００６０】

また、フォトセンサ１６３を用いて外光を検出してそのデータを用い、表示装置の使用環境に合わせた表示となるようにバックライトの輝度を調節することもできる。

【００６１】

また、ブロック図の一例を図３に示す。表示機能と入力機能を備えた表示部を有し、複数のフレーム画像で構成される動画像を表示する表示装置、および画像表示方法について以下に説明する。

【００６２】

表示装置は、表示部２１１、ならびに表示部２１１に電氣的に接続された走査線駆動回路２１２、及びデータ線駆動回路２１３を有する。さらに、表示装置は、走査線駆動回路２１２およびデータ線駆動回路２１３を制御するための表示制御回路２１６、センサ用走査線駆動回路２１４およびセンサ用データ線駆動回路２１５を制御するセンサ制御回路２１７を有する。さらに、表示装置は、表示制御回路２１６およびセンサ制御回路２１７を制御する演算処理回路２１８、および各種のデータを保存するメモリ回路２１９を有する。

40

【００６３】

演算処理回路２１８は、表示装置に含まれる回路の制御、各種演算処理等を行う回路であり、ＣＰＵ（Ｃｅｎｔｒａｌ　Ｐｒｏｃｅｓｓｉｎｇ　Ｕｎｉｔ）、画像処理用演算回路等を含む。

【００６４】

50

メモリ回路 219 はデータ記憶用の回路であり、演算処理回路 218 が実行するコンピュータプログラム、画像処理用フィルタおよびルックアップテーブル等を記憶する ROM、演算処理回路 218 が計算した演算結果、映像データ等を記憶する RAM 等を含む。

【0065】

表示部 211 は、複数の画素電極 221 を有する。各画素電極の間には、トランジスタと、光センサ 222R、222G、222B およびセンサ回路が設けられている。

【0066】

画素回路は、走査線により走査線駆動回路 212 に接続され、データ線によりデータ線駆動回路 213 に接続されている。表示素子としては、液晶素子のような通過する光の偏波状態を変更する素子、EL（エレクトロルミネッセンス）素子等の発光素子等がある。画素回路により、液晶素子の液晶分子の配向が制御され、通過する光の偏光状態が制御され、所望の輝度に透過光量が調節される。あるいは、画素回路により発光素子の明るさが制御され、所望の輝度で発光素子が発光する。このように走査線駆動回路 212 およびデータ線駆動回路 213 は、画素回路を駆動する画素用駆動回路 223 を構成する。

【0067】

センサ回路は、センサ用走査線によりセンサ用走査線駆動回路 214 に接続され、センサ用データ線によりセンサ用データ線駆動回路 215 に接続されている。光センサ 222 は、受光した光を電気信号に変換する素子であり、例えば、フォトダイオードが用いられる。センサ用走査線駆動回路 214 から出力されるセンサ選択信号で指定された行の各画素から、それぞれ 3 つの光センサで検出された信号がセンサ用データ線駆動回路 215 に出力される。このように、センサ用走査線駆動回路 214 およびセンサ用データ線駆動回路 215 は、センサ回路を駆動するセンサ用駆動回路 224 を構成する。

【0068】

表示制御回路 216 は、画素用駆動回路 223（走査線駆動回路 212 およびデータ線駆動回路 213）を制御する回路である。表示制御回路 216 から入力される信号にしたがって、走査線駆動回路 212 は走査線に信号を出力し、かつデータ線駆動回路 213 はデータ線に映像データを出力する。表示部 211 では、走査線およびデータ線に入力された信号にしたがって、画像が表示される。例えば、表示制御回路 216 は、アナログの画像データをデジタルデータに変換する A-D 変換回路（アナログ-デジタル変換回路）、デジタルの画像データをアナログのデータに変換する D-A 変換回路（デジタル-アナログ変換回路）、ガンマ補正等の画像処理を行う画像処理回路等を含む。発光素子を用いて表示を行う場合、表示制御回路 216 は、表示装置に入力される映像信号の画像データがデジタルビデオ信号であればデジタル方式で駆動させて表示を行うことができる。例えば、表示装置が発光装置であれば、デジタル制御で発光素子をオン状態またはオフ状態として階調を表現する。

【0069】

センサ制御回路 217 は、センサ用駆動回路 224（センサ用走査線駆動回路 214 およびセンサ用データ線駆動回路 215）を制御する回路である。センサ制御回路 217 から入力される信号にしたがって、センサ用走査線駆動回路 214 は、センサ用走査線に信号を出力する。センサ制御回路 217 は、表示部 211 からセンサ用データ線駆動回路 215 に入力された検出信号をセンサ用データ線駆動回路 215 から読み込む。センサ制御回路 217 または演算処理回路 218 において、検出信号を解析し、入力があった光センサの位置が検出される。センサ制御回路 217 は、アナログのセンサ出力信号をデジタルのセンサ出力信号に変換する A-D 変換回路を用いてもよく、デジタルのセンサ出力信号を演算処理回路 218 に入力してもよい。また、センサ出力信号が微弱である場合、センサ制御回路 217 に増幅回路を設け、センサ出力信号を増幅してノイズを低減することが好ましい。

【0070】

表示制御回路 216、センサ制御回路 217、および演算処理回路 218 は、表示切替回路 229 を構成する。表示切替回路 229 は、センサ用駆動回路 224 から入力された検

10

20

30

40

50

出信号をもとに、表示部 2 1 1 に表示される画像を切り替える信号を画素用駆動回路 2 2 3 に出力する。つまりセンサ制御回路 2 1 7 または演算処理回路 2 1 8 で検出された光センサの位置情報をもとに、演算処理回路 2 1 8 では、表示部 2 1 1 に表示される画像を決定し、表示制御回路 2 1 6 を制御して、表示部 2 1 1 に表示される画像を変更する。

#### 【0071】

入力装置において、表示部 2 1 1 の画素回路のトランジスタ、センサ回路の光センサ 2 2 2 R、2 2 2 G、2 2 2 B、ならびに走査線駆動回路 2 1 2、データ線駆動回路 2 1 3、センサ用走査線駆動回路 2 1 4 およびセンサ用データ線駆動回路 2 1 5 に含まれるトランジスタは、同一基板上に形成されている。このように、画素部と駆動回路部とを同一基板上に形成することでノイズの低減を図ることができる。

10

#### 【0072】

これらのトランジスタの半導体層は単結晶半導体層とすることにより、多結晶シリコン等で作製された回路と比較して、回路ごとに特性のばらつきが格段抑えられるため、高速の位置検出が可能になる。また、各画素での輝度のばらつきも調整できるため、表示性能の高い入力装置を提供することができる。

#### 【0073】

また、単結晶半導体層が用いられているため、高移動度で、かつ大電流を流せるトランジスタを作製することができる。多結晶シリコンを用いる場合、バラツキを抑えるためにトランジスタのチャネル長 L などを長くすることを行う場合があるが、単結晶半導体層を用いる場合、チャネル長 L を短くしてもバラツキがほとんどなくすることができる。その結果として、トランジスタのサイズを小さくすることができるので、走査線駆動回路 2 1 2、データ線駆動回路 2 1 3、センサ用走査線駆動回路 2 1 4 およびセンサ用データ線駆動回路 2 1 5 の占有面積を小さくできるため、表示部 2 1 1 の大画面化、高精細化ができる。

20

#### 【0074】

なお、走査線駆動回路 2 1 2 等の駆動回路の他に表示部 2 1 1 と同じ基板に集積化することもできる。このような回路として、表示制御回路 2 1 6 の全てまたは一部、センサ制御回路 2 1 7 の全てまたは一部、演算処理回路 2 1 8 の全てまたは一部、メモリ回路 2 1 9 の全てまたは一部等がある。

#### 【0075】

上記回路に含まれるトランジスタを作製するための基板には、基板上に絶縁膜を介して単結晶半導体層が設けられている透光性の基板を用いることができる。図 4 は、このような基板の構成例を示す斜視図である。

30

#### 【0076】

図 4 (A) ~ (C) に示す基板 3 1 ~ 3 3 は、SOI 構造の基板であり、絶縁層上に単結晶半導体層が形成されている基板である。図 4 (A) に示すように、半導体基板 3 1 は、バッファ層 4 2 を介して単結晶半導体層 4 1 が支持基板 4 0 に固定されている基板である。バッファ層 4 2 の表面と支持基板 4 0 の表面が接合することで、単結晶半導体層 4 1 が支持基板 4 0 に固定されている。

#### 【0077】

図 4 (B) に示すように、基板 3 2 は、バッファ層 4 3 を介して単結晶半導体層 4 1 が支持基板 4 0 に固定されている基板である。バッファ層 4 3 の表面と単結晶半導体層 4 1 の表面が接合することで、単結晶半導体層 4 1 が支持基板 4 0 に固定されている。

40

#### 【0078】

図 4 (C) に示すように、基板 3 3 は、バッファ層 4 2 と 4 3 を介して単結晶半導体層 4 1 が支持基板 4 0 に固定されている基板である。バッファ層 4 2 の表面と単結晶半導体層 4 1 の表面が接合することで、単結晶半導体層 4 1 が支持基板 4 0 に固定されている。

#### 【0079】

支持基板 4 0 は、透光性を有する基板を用いる。具体的には、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスのような電子工業用に使われ

50

る各種ガラス基板、石英基板、セラミック基板、サファイア基板が挙げられる。支持基板40としてガラス基板を用いるのが好ましい。

【0080】

ガラス基板には、熱膨張係数が $25 \times 10^{-7} /$ 以上 $50 \times 10^{-7} /$ 以下（好ましくは、 $30 \times 10^{-7} /$ 以上 $40 \times 10^{-7} /$ 以下）であり、歪み点が580以上700以下である基板を用いることが好ましい。また、半導体素子の汚染を抑えるため、ガラス基板は無アルカリガラス基板が好ましい。無アルカリガラス基板の材料には、例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラス等のガラス材料等がある。

【0081】

単結晶半導体層41は、単結晶半導体基板を分割することで形成される層である。この単結晶半導体基板には、市販の半導体基板を用いることができ、例えば、単結晶シリコン基板、単結晶ゲルマニウム基板、単結晶シリコンゲルマニウム基板等、第14族元素でなる単結晶半導体基板を用いることができる。

【0082】

バッファ層42および43は、単層構造でも膜を2層以上積層した多層構造でもよい。バッファ層42、43を構成する絶縁膜として、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、酸化ゲルマニウム膜、窒化ゲルマニウム膜、酸化窒化ゲルマニウム膜、窒化酸化ゲルマニウム膜等のシリコンまたはゲルマニウムを組成に含む絶縁膜を用いることができる。また、酸化アルミニウム、酸化タンタル、酸化ハフニウム等の金属の酸化物でなる絶縁膜、窒化アルミニウム等の金属の窒化物でなる絶縁膜、酸化窒化アルミニウム膜等の金属の酸化窒化物でなる絶縁膜、窒化酸化アルミニウム膜等の金属の窒化酸化物でなる絶縁膜を用いることもできる。

【0083】

以上の構成でなる本発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【実施例1】

【0084】

本実施例では、表示部、画素用駆動回路およびセンサ用駆動回路を作製するための基板の作製方法について説明する。

【0085】

図5は、基板上に単結晶半導体層を有するガラス基板の作製方法を説明するための断面図である。本実施例では半導体基板の作製方法の一例として、図4(A)に示す基板31と同様な積層構造をもつ基板の作製方法について説明する。

【0086】

まず、単結晶半導体基板401を準備する。単結晶半導体基板401は、市販の単結晶半導体基板を用いることができ、例えば、単結晶のシリコン基板やゲルマニウム基板等である。市販の単結晶シリコン基板としては、直径5インチ(125mm)、直径6インチ(150mm)、直径8インチ(200mm)、直径12インチ(300mm)サイズ、直径18インチ(450mm)の円形のウエハが知られている。なお、単結晶半導体基板401の形状は円形に限られず矩形状等に加工した単結晶半導体基板を用いることも可能である。

【0087】

次に、単結晶半導体基板401の表面に絶縁膜402を形成する(図5(A)参照)。

【0088】

絶縁膜402は、化学気相成長法(以下、「CVD法」という。)やスパッタリング法等により酸化シリコン膜( $\text{SiO}_x$ )、酸化窒化シリコン膜( $\text{SiO}_x\text{N}_y$ )( $x > y$ )で設けることができる。また、単結晶半導体基板401を酸化することにより形成された酸化物膜でもよい。単結晶半導体基板401の酸化処理はドライ熱酸化で行うこともできるが、酸化雰囲気中にハロゲンまたはハロゲン化合物の気体を添加することが好ましい。

10

20

30

40

50

このような気体には、 $\text{HCl}$  が代表例であり、他には  $\text{HF}$ 、 $\text{NF}_3$ 、 $\text{HBr}$ 、 $\text{Cl}_2$ 、 $\text{ClF}_3$ 、 $\text{BCl}_3$ 、 $\text{F}_2$ 、 $\text{Br}_2$  等がある。また、単結晶半導体基板 401 の酸化処理は、オゾン水、過酸化水素水又は硫酸過水等による表面処理で行うこともできる。

【0089】

また、絶縁膜 402 は平滑面を有する絶縁膜を用いることが好ましい。例えば、絶縁膜 402 の表面の平均面粗さ ( $R_a$ ) が  $0.5 \text{ nm}$  以下、自乗平均粗さ ( $R_{ms}$ ) が  $0.6 \text{ nm}$  以下、好ましくは、平均面粗さが  $0.3 \text{ nm}$  以下、自乗平均粗さが  $0.4 \text{ nm}$  以下となるように形成する。

【0090】

また、CVD 法で絶縁膜 402 を形成する場合には、例えば、原料に有機シランを用いて酸化シリコン膜を形成することができる。有機シランを用いて形成された酸化シリコン膜を用いることによって、絶縁膜 402 の表面を平坦にすることができるためである。

【0091】

有機シランとしては、テトラエトキシシラン (略称;  $\text{TEOS}$ : 化学式  $\text{Si}(\text{OC}_2\text{H}_5)_4$ )、テトラメチルシラン ( $\text{TMS}$ : 化学式  $\text{Si}(\text{CH}_3)_4$ )、トリメチルシラン ( $(\text{CH}_3)_3\text{SiH}$ )、テトラメチルシクロテトラシロキサン (略称;  $\text{TMCTS}$ )、オクタメチルシクロテトラシロキサン ( $\text{OMCTS}$ )、ヘキサメチルジシラザン (略称;  $\text{HMDs}$ )、トリエトキシシラン ( $\text{SiH}(\text{OC}_2\text{H}_5)_3$ )、トリスジメチルアミノシラン ( $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ ) 等のシリコン含有化合物を用いることができる。

【0092】

次に、絶縁膜 402 を介して、電界で加速されたイオンでなるイオンビーム 403 を単結晶半導体基板 401 に照射して、単結晶半導体基板 401 の表面から所定の深さの領域にイオンを導入することにより、損傷領域 404 を形成する (図 5 (B) 参照)。

【0093】

イオンビーム 403 は、ソースガスを励起して、ソースガスのプラズマを生成し、プラズマから電界の作用により、プラズマに含まれるイオンを引き出すことで生成される。イオンを単結晶半導体基板 401 に導入するには、質量分離を伴わないイオンドーピング法を用いることができる。また、質量分離を伴うイオン注入法を用いてもよい。ソースガスには水素ガス、ハロゲンガス、ヘリウムガス等を用いることができる。

【0094】

損傷領域 404 が形成される領域の深さは、イオンビーム 403 の加速エネルギーとイオンビーム 403 の入射角によって調節することができる。加速エネルギーは加速電圧、ドーズ量等により調節できる。イオンの平均侵入深さとほぼ同じ深さの領域に損傷領域 404 が形成される。イオンを導入する深さで、単結晶半導体基板 401 から分離される半導体層の厚さが決定される。損傷領域 404 が形成される深さは  $10 \text{ nm}$  以上  $500 \text{ nm}$  以下であり、好ましい深さの範囲は  $50 \text{ nm}$  以上  $200 \text{ nm}$  以下である。

【0095】

例えば、ソースガスに水素 ( $\text{H}_2$ ) を用い、イオンドーピング装置でイオンを導入する場合、水素ガスを励起して  $\text{H}^+$ 、 $\text{H}_2^+$ 、 $\text{H}_3^+$  を含むプラズマを生成することができる。ソースガスから生成されるイオン種の割合は、プラズマの励起方法、プラズマを発生させる雰囲気圧力、ソースガスの供給量等を調節することで、変化させることができる。

【0096】

$\text{H}_3^+$  は他の水素イオン種 ( $\text{H}^+$ 、 $\text{H}_2^+$ ) よりも、水素原子の数が多く、その結果質量が大きいため、同じエネルギーで加速される場合、 $\text{H}^+$ 、 $\text{H}_2^+$  よりも単結晶半導体基板 401 のより浅い領域に導入される。イオンビーム 403 に含まれる  $\text{H}_3^+$  の割合を高くすることにより、水素イオンの平均侵入深さのばらつきが小さくなるので、単結晶半導体基板 401 に水素の深さ方向の濃度プロファイルはより急峻になり、そのプロファイルのピーク位置を浅くすることができる。従って、イオンドーピング法を用いる場合、イオンビーム 403 に含まれる  $\text{H}^+$ 、 $\text{H}_2^+$ 、 $\text{H}_3^+$  の総量に対して  $\text{H}_3^+$  が  $50\%$  以上、好ましくは  $80\%$  以上含まれるようにする。

10

20

30

40

50

## 【0097】

水素ガスを用いて、イオンドーピング法でイオンの導入を行う場合、加速電圧10kV以上200kV以下、ドーズ量 $1 \times 10^{16}$  ions/cm<sup>2</sup>以上 $6 \times 10^{16}$  ions/cm<sup>2</sup>以下とすることができる。この条件で水素イオンを導入することで、イオンビーム403に含まれるイオン種やイオンの割合にもよるが、損傷領域404を単結晶半導体基板401の深さ50nm以上500nm以下の領域に形成することができる。

## 【0098】

次に、絶縁膜402上に絶縁膜405を形成する(図5(C)参照)。絶縁膜405は、支持基板と貼り合わされる層(接合層)として機能する。

## 【0099】

絶縁膜405として、窒化シリコン膜(SiNx)、又は窒化酸化シリコン膜(SiNxOy)(x>y)、酸化窒化シリコン膜(SiOxNy)(x>y)を形成することができる。絶縁膜405として、窒化シリコン膜又は窒化酸化シリコン膜を形成することで、支持基板に含まれる可動イオンや水分等の不純物が単結晶半導体層に拡散することを防ぐためのバリア層として絶縁膜405を機能させることができるため、好ましい。

## 【0100】

また、絶縁膜405と支持基板との接合には水素結合が大きく寄与するため、絶縁膜405は、水素が含まれるように形成する。絶縁膜405として、水素を含有する窒化シリコン膜又は窒化酸化シリコン膜を用いることによって、Si-H、Si-OH、N-H、N-OHを結合手として、ガラス等の支持基板と水素結合による強固な接合を形成することが可能となる。水素を含む絶縁膜405の形成方法としては、プラズマCVD法を用い、成膜時の基板温度を室温以上350℃以下、好ましくは室温以上300℃以下にし、かつ水素を組成とする原料ガスを用いる。成膜時の基板温度を低くすることによって、形成される絶縁膜405の表面の粗さを小さくすることができる。これは、成膜時の基板温度が高くなるにつれて膜の堆積表面での水素ラジカル等によるエッチング反応が過多となり表面荒れを起こすためである。

## 【0101】

より具体的には、上記の成膜温度の条件下で、プラズマCVD法により、少なくともシランガス、アンモニアガス及び水素ガスを含む原料ガスを用いて、窒化シリコン膜又は窒化酸化シリコン膜の成膜を行うことが好ましい。窒化酸化シリコン膜を形成する場合は、原料ガスに窒素酸化物ガスを添加すればよい。アンモニアガスや水素ガスを用いることによって、膜中に水素を含む絶縁膜405を得ることができる。また、成膜時の基板温度を低くすることによって、成膜中の脱水素反応が抑制され、絶縁膜405に含まれる水素の量を多くすることができる。その結果、支持基板との接合を強固に行うことが可能となる。

## 【0102】

次に、支持基板400を準備する。支持基板400は、透光性の基板を用いる。具体的には、支持基板400として用いることのできる基板は、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスのような電子工業用に使われるガラス基板や、表面に酸化シリコン膜や酸窒化シリコン膜が形成されたプラスチック基板等がある。

## 【0103】

また、支持基板400として、ガラス基板を用いることにより、例えば、第6世代(1500mm×1850mm)、第7世代(1870mm×2200mm)、第8世代(2200mm×2400mm)といわれる大面積のマザーガラス基板を用いることができる。

## 【0104】

次に、単結晶半導体基板401と支持基板400とを接合させる(図5(D)参照)。単結晶半導体基板401表面に形成された絶縁膜405と支持基板400の表面とを密着させることにより接合が形成される。この接合は、ファンデルワールス力が作用しており

10

20

30

40

50

、支持基板 400 と単結晶半導体基板 401 を圧接することにより、Si-H、Si-OH、N-H、N-OH を結合手として、水素結合による強固な接合を形成することが可能となる。

#### 【0105】

単結晶半導体基板 401 と支持基板 400 を接合させる前に、接合面をメガソニック洗浄することが好ましい。あるいは、接合面の洗浄は、メガソニック洗浄とオゾン水洗浄の双方行うことがより好ましい。それは、洗浄処理により、接合面の有機物等のゴミが除去され、接合面を親水化することができるからである。

#### 【0106】

支持基板 400 と絶縁膜 405 を接合させた後に、400 以下の加熱処理を行ってもよい。加熱処理を行うことにより、支持基板 400 と単結晶半導体基板 401 の接合強度が向上する。

#### 【0107】

また、加熱処理を行う前、又は加熱処理と同時に加圧処理を行うことが好ましい。加圧処理は、接合面に垂直な方向に圧力が加わるように行う。加圧処理を行うことによって、支持基板 400 の表面や絶縁膜 405 の表面に凹凸がある場合であっても、緻密性が低い絶縁膜 405 により当該凹凸が吸収され、単結晶半導体基板 401 と支持基板 400 との接合不良を効果的に低減することが可能となる。なお、加熱処理の温度は、支持基板 400 の耐熱温度以下で行えばよく、例えば、200 乃至 600 で行えばよい。

#### 【0108】

次に、加熱処理を行って、損傷領域 404 を劈開面として単結晶半導体基板 401 の一部を支持基板 400 から分離する（図 5（E）参照）。加熱処理温度は 400 以上支持基板 400 の歪み点以下とする。なお、加熱処理に RTA（Rapid Thermal Anneal）装置のような急速加熱を行うことができる装置を用いる場合には、支持基板 400 の歪点より高い温度で加熱処理を行うことが可能になる。

#### 【0109】

加熱処理により、損傷領域 404 の微小な空洞の体積変化が起こり、損傷領域 404 に亀裂を生じさせることができる。すなわち、損傷領域 404 に沿って単結晶半導体基板 401 を劈開することが可能となる。その結果、支持基板 400 上には、単結晶半導体基板 401 と同じ結晶性の単結晶半導体層 406 が形成される。

#### 【0110】

以上の工程により、支持基板 400 上に絶縁膜 402 及び絶縁膜 405 を介して単結晶半導体層 406 が設けられたガラス基板 410 が作製される。絶縁膜 402 および絶縁膜 405 がバッファ層 407 である。

#### 【0111】

単結晶半導体基板 401 を劈開させた後、単結晶半導体層 406 にレーザ光を照射するレーザ照射処理を行うことが好ましい。レーザ光を照射し、単結晶半導体層 406 を溶融させることで、単結晶半導体層 406 の結晶性を回復させ、かつその上面の平坦性を向上することができるからである。

#### 【0112】

ガラス基板の作製方法は、上記の工程に限定されるものではない。例えば、イオンの導入を、絶縁膜 405 の形成前でなく、絶縁膜 405 を形成した後に絶縁膜 402 及び絶縁膜 405 を介して行うことによって、単結晶半導体基板 401 の表面から所定の深さの領域に損傷領域 404 を形成してもよい。

#### 【0113】

別の作製方法としては、支持基板 400 側に絶縁膜を形成し、この絶縁膜と絶縁膜 405 を接合させることで、図 4（C）の基板 33 と同じ積層構造を有する基板を作製することができる。

#### 【0114】

また、別の作製方法としては損傷領域 404 を形成した後、絶縁膜 402 を除去し、単

10

20

30

40

50

結晶半導体基板 401 の表面を露出させる。そして、支持基板 400 側に絶縁膜を形成し、この絶縁膜と単結晶半導体基板 401 を接合させることで、図 4 ( B ) の基板 32 と同じ積層構造を有する基板を作製することができる。

【実施例 2】

【0115】

本実施例では実施例 1 で得られる基板 400 を用いて発光表示装置を作製する例を示す。

【0116】

まず、実施例 1 に従って、基板 400 上にバッファ層 407 を介して単結晶半導体層を形成する。

【0117】

次いで、単結晶半導体層を活性層とするトップゲート構造の薄膜トランジスタを公知の技術を用いて作製する。ここではゲート配線 415 を有するスイッチング用 T F T 411 と、ゲート電極 413 を有する駆動用 T F T 408 と、フォトセンサと電気的に接続する T F T 409 を同一基板上に形成する。フォトセンサと電気的に接続する T F T 409 は、ゲート配線 414 を有している。それぞれの T F T は、n チャネル型 T F T または p チャネル型 T F T を用いることができ、実施者が適宜用いる回路に合わせて設計する。また、単結晶半導体層を下部電極とする保持容量 412 もこれらの T F T と同一工程で形成する。なお、保持容量 412 は駆動用 T F T のゲート電極 413 を上部電極とし、誘電体として駆動用 T F T のゲート絶縁膜と同一工程で得られる絶縁膜を用いる。

【0118】

また、発光素子を駆動するための駆動回路や、フォトセンサを駆動するためのセンサ制御回路も n チャネル型 T F T または p チャネル型 T F T を用いて、同一基板上に形成する。

【0119】

また、T F T の層間絶縁膜の一つである絶縁膜 416 にはコンタクトホールが形成され、それぞれの単結晶半導体層と電気的に接続するソース電極またはドレイン電極、または上方の配線と接続する接続電極が形成される。また、フォトセンサと電気的に接続する T F T 409 の信号線 419 も形成される。また、スイッチング用 T F T のソース信号線 500 も形成される。また、駆動用 T F T 408 と電気的に接続される電源供給線 417 も形成される。

【0120】

次いで、発光素子の第 1 の電極 418 R となる電極を絶縁膜 416 上に形成する。次いで、第 1 の電極 418 R の周縁部を覆う絶縁物からなる隔壁 420 を形成する。

【0121】

次いで、第 1 の電極 418 R 上に接する発光層を形成する。発光層は、フルカラー表示とする場合、赤、青、緑の発光層をそれぞれ形成する。赤、青、緑の発光層は公知の技術、例えば蒸着法やインクジェット法などを用いて成膜を行う。図 6 では、赤色の発光層 421 R を形成する例を示している。次いで、発光層 421 R 上に第 2 の電極 422 を選択的に形成する。こうして発光素子 423 が形成される。

【0122】

なお、赤色の発光領域 501 R は、第 1 の電極 418 R 上において隔壁 420 と重なっていない領域、即ち図 7 中の実線で囲んだ領域に相当する。なお、緑色の発光領域 501 G は、第 1 の電極 418 G 上において隔壁 420 と重なっていない領域、即ち図 7 中の実線で囲んだ領域に相当する。なお、青色の発光領域 501 B は、第 1 の電極 418 B 上において隔壁 420 と重なっていない領域、即ち図 7 中の実線で囲んだ領域に相当する。

【0123】

次いで、第 2 の電極 422 を覆う絶縁膜 424 を形成する。なお、絶縁膜 424 は発光素子 423 の発光を通過させる材料を用い、第 2 の電極 422 は透光性を有する導電膜を用い、発光素子 423 の発光を通過させて光を取り出す。

【0124】

次いで、絶縁膜 424 にコンタクトホールを形成し、絶縁膜 424 上に第 1 の接続電極 4

10

20

30

40

50

25を形成する。

【0125】

次いで、第1の接続電極425の少なくとも一部と重なるようにフォトセンサ429を形成する。第1の接続電極425は、フォトセンサ429と、TFT409とを電氣的に接続する電極である。フォトセンサ429は、N型半導体膜426、I型半導体膜（真性半導体）427及びP型半導体膜428の積層で構成される。本実施例では、プラズマCVD法を用いてN型半導体膜426としてリンを含む微結晶シリコン膜と、I型半導体膜427としてアモルファスシリコン膜と、P型半導体膜428としてボロンを含む微結晶シリコン膜とを積層する。

【0126】

次いで、フォトセンサを覆う絶縁膜430を形成する。なお、絶縁膜430は発光素子423の発光を通過させる材料を用いる。次いで、絶縁膜430にコンタクトホールを形成し、絶縁膜430上にP型半導体膜428と電氣的に接続する第2の接続電極431を形成する。

【0127】

以上の工程により図6に示す発光表示装置を作製することができる。図6に示す発光表示装置は光学式のフォトセンサを有しており、タッチパネルの機能を表示部に有する。図6に示す発光表示装置は、一箇所だけの位置検出だけでなく、同時に複数箇所の位置検出、所謂マルチタッチ感知も行うことができる。

【0128】

さらに図6に示す発光表示装置は、指紋認証などの機能を表示部に有することもできる。

【0129】

図6に示すように電源供給線417と一部重なるようにフォトセンサ429が設けられている。なお、図7は、画素構成の一例を示す上面図であり、赤色発光領域に位置する第1の電極418Rと、緑色発光領域に位置する第1の電極418Gとの間に3つのフォトセンサ429、432、433を配置する例である。勿論、図7は、一例であって2つの隣り合う発光素子の間に配置されるフォトセンサは3つに限定されず、2つ以上であれば特に限定されない。また、3つのフォトセンサはそれぞれ1つの薄膜トランジスタに接続され、それらのゲート電極は共通となっているが特に限定されず、別々のゲート配線を用いてもよい。また、信号線419は、3つのフォトセンサで共通となっているが特に限定されず、別々の信号線を用いてもよい。また、本実施例では、発光素子を駆動するために2個のTFTを用いる例を示したが、特に限定されない。また、一つのフォトセンサに電氣的に接続する1つのTFTを配置する例を示したが、特に限定されない。なお、簡略化のため、図7においては発光素子の第2の電極、及び発光層と、第1の接続電極及び第2の接続電極は図示していない。

【0130】

次いで、必要があれば、封止のための基板やフィルムを用いて封止を行ってもよい。また、必要があれば円偏光板などの偏光フィルムや、図2(A)に示したようにカラーフィルタなどの光学フィルムを設けてもよい。

【0131】

図6に示す発光表示装置は、フォトセンサで検出された外光データに合わせて表示の輝度調整を行うことができる。特にカラーフィルタをフォトセンサと重ねることによって、外光の赤色成分、青色成分、及び緑色成分を分別して検出し、その成分毎に赤色の発光素子の輝度、青色の発光素子の輝度、緑色の発光素子の輝度をそれぞれ最適な輝度に調節することができる。なお、外光の赤色成分、青色成分、及び緑色成分を分別して検出する場合にはフォトセンサと接続するTFTの信号線は別々にする。

【0132】

ここで、図6に示す発光表示装置を用いて指紋認証を行う手順の一例を以下に示す。

【0133】

使用者が発光表示装置の表示部に指を接触させると、指を接触させた領域は外光が遮断さ

10

20

30

40

50

れ、指を接触させた領域は指に隠れるため使用者は表示を確認することはできない。従って、フォトセンサを用いて外光が遮断されたエリアの位置を検出し、さらにそのエリアの位置に対応する発光素子の発光輝度を高め、その強い発光を利用して指から反射した光をフォトセンサで撮像する。即ち、フォトセンサで指の位置を認識した後は、表示部の一部では表示が行われずにセンシングが部分的に行われ、他の一部、即ち、指が触れている部分以外の領域は、通常の画面表示を行う。このように発光表示装置においては、表示画面の一部でセンシングのための発光を行い、表示画面のその他の部分で表示を行うことができる。また、他のセンシング方法として、画像表示とセンシングとの両方を行う例を示す。図 11 に発光素子の 1 フレーム期間の動作の概略を示す。図 11 に示すように、まず、映像信号を全画素分（1 フレーム分）取り込んだ後、映像信号に合わせた輝度の発光を行って表示を行った後、センシング用に高輝度の発光を行う。なお、図 11 中の実線 1101 は、縦軸を電流値、横軸を時間として表した発光素子に流れる発光駆動電流の一例である。また、フォトセンサは、センシング用発光期間に発光した強光が被写体に反射して入射された光を撮像し、受光信号出力期間において、撮像期間で取り込まれたデータに対応した受光信号電流を出力する。撮像期間は、フォトセンサの光感度が高ければ高いほど、発光素子の輝度が高ければ高いほど短縮することができる。なお、図 11 では、まず映像取り込み期間の後、表示発光期間とし、その後センシング用発光期間として受光動作する例を挙げて説明したが、これらの動作の順番は一例にすぎない。例えば、最初に映像信号を取り込み、センシング用に高輝度の発光を行った後、次いで受光動作期間の各動作を実行し、最後に表示発光期間に移行する順序としてもよい。

10

20

#### 【0134】

こうして得られた指の撮像データを発光表示装置のメモリに収納されている使用者の指紋データと比較することによって認証を行うことができる。

#### 【0135】

特に外光が遮断されたエリアの位置を検出する上で、分光感度が視感度に近いフォトセンサを用いることが好ましく、フォトセンサの光電変換層に非晶質シリコン膜を用いることは有用である。

#### 【0136】

また、表示部の画素毎にフォトセンサを設けていれば、表示画面のどこでも指紋認証を行うことができる。また、フォトセンサに電氣的に接続する T F T の活性層として単結晶半導体層を用いているため、指紋などのセンシングデータを短時間で処理することができる。

30

#### 【実施例 3】

#### 【0137】

実施例 2 では、発光素子を覆う絶縁膜上にフォトセンサを作製する例を示したが、本実施例では、フォトセンサを覆う絶縁膜上に発光素子を作製する例を示す。図 8 に発光表示装置の断面図を示す。なお、簡略化のため、図 8 において、図 2 ( A ) と同じ箇所には同じ符号を用いることとする。

#### 【0138】

まず、実施例 1 に従って、基板 100 上にバッファ層を介して単結晶半導体層を形成する。

40

#### 【0139】

次いで、単結晶半導体層を活性層とするトップゲート構造の薄膜トランジスタを公知の技術を用いて作製する。トランジスタ 101 と、ゲート電極 103 を有する駆動用トランジスタ 102 を同一基板上に形成する。それぞれの T F T は、n チャネル型 T F T または p チャネル型 T F T を用いることができ、実施者が適宜用いる回路に合わせて設計する。

#### 【0140】

また、発光素子を駆動するための駆動回路や、フォトセンサを駆動するためのセンサ制御回路も n チャネル型 T F T または p チャネル型 T F T を用いて、同一基板上に形成する。

#### 【0141】

50

また、TFTの層間絶縁膜の一つである絶縁膜140にはコンタクトホールが形成され、それぞれの単結晶半導体層と電氣的に接続するソース電極またはドレイン電極、または上方の配線と接続する接続電極が形成される。

【0142】

次いで、トランジスタ101及び駆動用トランジスタ102を覆う絶縁膜190を形成する。

【0143】

次いで、絶縁膜190にコンタクトホールを形成し、絶縁膜190上に第3の電極114、及び第1の接続電極191を形成する。なお、第1の接続電極191は駆動用トランジスタ102と電氣的に接続する電極である。

10

【0144】

次いで、第3の電極114の少なくとも一部と重なるようにフォトセンサ113を形成する。第3の電極114は、フォトセンサ113と、トランジスタ101とを電氣的に接続する電極である。フォトセンサ113は、N型半導体110、I型半導体(真性半導体)111及びP型半導体112の積層で構成される。本実施例では、プラズマCVD法を用いてN型半導体110としてリンを含むアモルファスシリコン膜と、I型半導体111としてアモルファスシリコン膜と、P型半導体112としてボロンを含むアモルファスシリコン膜とを積層する。

【0145】

次いで、フォトセンサ113及び第1の接続電極191を覆う絶縁膜192を形成する。次いで、絶縁膜192にコンタクトホールを形成し、絶縁膜192上にP型半導体膜112と電氣的に接続する第4の電極193と、第2の接続電極194を形成する。

20

【0146】

次いで、発光素子の第1の電極195となる電極を絶縁膜192上に第2の接続電極194と接して形成する。次いで、第1の電極195の周縁部を覆う絶縁物からなる隔壁196を形成する。なお、隔壁196は、第2の接続電極194及び第4の電極193を覆って形成する。

【0147】

次いで、第1の電極195上に接する発光層197を形成する。発光層197は、フルカラー表示とする場合、赤、青、緑の発光層をそれぞれ形成する。赤、青、緑の発光層は公知の技術、例えば蒸着法やインクジェット法などを用いて成膜を行う。次いで、発光層197上に第2の電極198を形成する。こうして発光素子199が形成される。

30

【0148】

なお、絶縁膜192はフォトセンサ113に光が入射するように、可視光を通過させる材料を用い、第2の電極198は透光性を有する導電膜を用い、可視光が第2の電極198を通過させてフォトセンサ113に入射させる。

【0149】

以上の工程により図8に示す発光表示装置を作製することができる。図8に示す発光表示装置は光学式のフォトセンサを有しており、タッチパネルの機能を表示部に有する。図8に示す発光表示装置は、一箇所だけの位置検出だけでなく、同時に複数箇所の位置検出、所謂マルチタッチ感知も行うことができる。

40

【0150】

また、必要があれば、図2(A)に示したように封止のための基板やフィルムを用いて封止を行ってもよい。また、必要があれば円偏光板などの偏光フィルムや、図2(A)に示したようにカラーフィルタなどの光学フィルムを設けてもよい。

【0151】

また、本実施例は実施例1または実施例2と自由に組み合わせることができる。

【実施例4】

【0152】

本実施例では実施例1で得られる基板を用いて液晶表示装置を作製する例を示す。本実施

50

例では、図 2 ( B ) を用いて以下に説明する。

【 0 1 5 3 】

まず、実施例 1 に従って、基板上にバッファ層を介して単結晶半導体層を形成する。

【 0 1 5 4 】

次いで、単結晶半導体層を活性層とするトップゲート構造の薄膜トランジスタを公知の技術を用いて作製する。ここではゲート電極 1 5 3 を有するスイッチング用トランジスタ 1 5 2 と、フォトセンサと電氣的に接続するトランジスタ 1 5 1 を同一基板上に形成する。それぞれの T F T は、n チャネル型 T F T または p チャネル型 T F T を用いることができ、実施者が適宜用いる回路に合わせて設計する。また、単結晶半導体層を下部電極とする保持容量もこれらの T F T と同一工程で形成する。なお、保持容量は容量配線を上部電極とし、誘電体としてスイッチング用 T F T のゲート絶縁膜と同一工程で得られる絶縁膜を用いる。

10

【 0 1 5 5 】

また、T F T の層間絶縁膜の一つである絶縁膜 1 7 0 にはコンタクトホールが形成され、それぞれの単結晶半導体層と電氣的に接続するソース電極またはドレイン電極、または上方の配線と接続する接続電極が形成される。また、フォトセンサと電氣的に接続するトランジスタ 1 5 1 の信号線も形成される。また、スイッチング用 T F T のソース配線 1 5 4 も形成される。

【 0 1 5 6 】

次いで、ソース配線 1 5 4 を覆う絶縁膜 1 7 2 を形成する。なお、液晶表示装置は透過型の例であるので、絶縁膜 1 7 2 は、可視光を通過する絶縁材料を用いる。次いで、絶縁膜 1 7 2 にコンタクトホールを形成し、絶縁膜 1 7 2 上に第 3 の電極 1 6 4 を形成する。

20

【 0 1 5 7 】

次いで、第 3 の電極 1 6 4 の少なくとも一部と重なるようにフォトセンサ 1 6 3 を形成する。第 3 の電極 1 6 4 は、フォトセンサ 1 6 3 と、トランジスタ 1 5 1 とを電氣的に接続する電極である。フォトセンサ 1 6 3 は、N 型半導体膜 1 6 0、I 型半導体膜 ( 真性半導体 ) 1 6 1 及び P 型半導体膜 1 6 2 の積層で構成される。本実施例では、プラズマ C V D 法を用いて N 型半導体膜 1 6 0 としてリンを含む微結晶シリコン膜と、I 型半導体膜 1 6 1 としてアモルファスシリコン膜と、P 型半導体膜 1 6 2 としてボロンを含む微結晶シリコン膜とを積層する。

30

【 0 1 5 8 】

次いで、フォトセンサを覆う絶縁膜 1 7 3 を形成する。絶縁膜 1 7 3 も、可視光を通過する絶縁材料を用いる。次いで、絶縁膜 1 7 3 にコンタクトホールを形成し、絶縁膜 1 7 3 上に画素電極 1 7 1 及び第 4 の電極 1 6 5 を形成する。

【 0 1 5 9 】

次いで、絶縁膜 1 7 3 上に柱状スペーサを設ける。なお、柱状スペーサに代えて、球状のスペーサを用いてもよい。

【 0 1 6 0 】

次いで、T N 液晶などを用いる場合、画素電極 1 7 1 上に配向膜を塗布し、ラビング処理を行う。そして、対向電極 1 7 5、カラーフィルタ 1 8 0、及びオーバーコート層 1 8 1 が設けられた透光性を有する対向基板 1 8 9 を用意し、シール材を用いて基板 1 5 0 と貼り合わせる。また、貼り合わせる前に、対向基板 1 8 9 にも配向膜を塗布し、ラビング処理を行う。一対の基板間には液晶滴下法または液晶注入法を用いて液晶層 1 7 4 を配置する。

40

【 0 1 6 1 】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するため、5 重量 % 以上のカイラル剤を混合させた液晶組成物を用いて液晶層 1 7 4 に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が  $10 \mu s \sim 1$

50

00  $\mu$ s と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。

#### 【0162】

液晶表示装置の場合、センシングデータの処理周期が1フレーム期間であって、約13ms内に一つのタッチ位置を検出する、或いは指紋データを検出する。なお、1画面の表示期間を1フレーム期間と呼び、一つの時間軸に対応する1フレーム期間を複数の時間軸に分割してサブフレーム期間を形成する。1フレーム期間を2つのサブフレーム期間に分割すると、サブフレーム期間は、1フレーム期間の半分（即ち、1/120秒）となる。液晶表示装置の場合、例えば、2つのサブフレーム期間のうち、一方のサブフレーム期間で画素へ映像信号を1回印加して表示をし、もう一方のサブフレーム期間でリセット信号を印加し、瞬間的に全面白表示を行えばよい。この全面白表示の時のバックライトの光を用いて被写体に光を照射し、その反射光をフォトセンサで感知する。この場合、人間の目は、一つのサブフレーム期間中の階調変化を認識することができず、結果的に人の目では、映像信号による階調表示と全面白表示とが複合され、1フレーム期間の階調表示が、映像信号による階調より高くなってしまう。従って、映像信号による階調表示と全面白表示とが複合されても所望の階調を得るように映像信号を補正することが好ましい。

10

#### 【0163】

また、バックライトを用いる場合、フォトセンサのセンシングのための光源はバックライトとなる。また、偏光板なども用いるため、弱い光源となり、フォトセンサに入射されるまでに低照度の光となる恐れがある。従って、アナログ信号をデジタル信号に変換するための回路をセンサ制御回路に加え、低照度であると出力電圧が飽和する方式となるセンサ制御回路とすることが好ましい。低照度であると出力電圧が飽和する方式は、特に低照度領域で分解能も高く、確度の高い出力電圧を出力することができるとともに、広いダイナミックレンジを取る事ができる。

20

#### 【0164】

また、本実施例は実施例1と自由に組み合わせることができる。

#### 【実施例5】

#### 【0165】

本発明は、表示部を備えた電子機器に適用することができる。このような電子機器として、例えば、ビデオカメラ、デジタルカメラ、ナビゲーションシステム、音響再生装置（携帯型デジタル音楽プレイヤー、カーオーディオ、オーディオコンボ等）、ノート型コンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機又は電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDigital Versatile Disc（DVD）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）等が挙げられる。

30

#### 【0166】

まず、本発明の表示装置をPDAに適用した例を説明する。図9（A）は、PDAの外観図である。PDA1000は、筐体1001内に、図1に示すシステムが内蔵されている。PDA1000は、表示部1002、操作ボタン1003、外部接続ポート1004、スピーカ1005、マイク1006を有する。表示部1002を指（またはペン）などで触れることで、PDA1000に情報を入力することができる。

40

#### 【0167】

表示部1002の画面は主として3つのモードがある。第1は、画像の表示を主とする表示モードであり、第2は、文字等の情報の入力を主とする入力モードである。第3は表示モードと入力モードの2つのモードが混合した表示+入力モードである。

#### 【0168】

図9（B）は、入力モードの画面を説明するためのPDAの正面図である。図9（B）に示すように、表示部1002には、キーボード1030が表示され、また、画面1031には、点線で囲ったキーボード1030から入力された文字を表示する。入力モードでは、文字の入力操作を優先するため、表示部1002の画面のほとんどにキーボード10

50

30が表示される。キーボード1030のキー配列は使用する言語によって、変更される。

【0169】

なお、PDA1000内部に、ジャイロ、加速度センサ等の傾きを検出するセンサを有する検出装置を設けることで、PDA1000の向き（縦か横か）を判断して、表示部1002の画面表示を自動的に切り替えるようにすることができる。

【0170】

また、画面モードの切り替えは、表示部1002を触れること、又は筐体の操作ボタン1003の操作により行われる。また、表示部1002に表示される画像の種類によって切り替えるようにすることもできる。例えば、表示部に表示する画像信号が動画のデータであれば表示モード、テキストデータであれば入力モードに切り替える。

10

【0171】

また、入力モードにおいて、表示部1002の光センサで検出される信号を検知し、表示部1002のタッチ操作による入力が一期間ない場合には、画面のモードを入力モードから表示モードに切り替えるように制御してもよい。

【0172】

表示部1002は、イメージセンサとして機能させることもできる。例えば、表示部1002に掌や指を触れることで、掌紋、指紋等を撮像することで、本人認証を行うことができる。また、表示部に近赤外光を発光するバックライトまたは近赤外光を発光するセンシング用光源を用いれば、指静脈、掌静脈などを撮像することもできる。

20

【0173】

本発明の表示装置はPDAの他、表示部を有する各種の電子機器に適用することができる。図10にこのような電子機器の一例を示す。

【0174】

図10(A)はモニタ1120の外観図である。モニタ1120は、筐体1121、表示部1122、支持台1123等を有する。筐体1121に本発明の表示装置が内蔵され、表示部1122の画素にはフォトセンサが複数設けられており、表示部1122は表示機能と情報入力機能を有する。

【0175】

図10(B)は携帯型ゲーム装置1130の外観図である。ゲーム装置1130は、筐体1131、第1表示部1132、第2表示部1133、操作ボタン1134等を有する。筐体1131に本発明の表示装置が内蔵され、第1表示部1132または第2表示部1133の画素にはフォトセンサが設けられており、第1表示部1132または第2表示部1133は表示機能と情報入力機能を有する。第2表示部1133にキーボードを表示し、表示されたキーボードを指（またはペン）などで触れることによって入力された文字を第1表示部1132または第2表示部1133に表示することができる。従って、携帯型ゲーム装置1130は、キーボード表示され、タッチ入力可能な第2表示部1133を用いてノート型パーソナルコンピュータのような使用も可能である。

30

【0176】

本実施例は実施形態及び実施例1乃至4のいずれか一と適宜組み合わせることが可能である。

40

【符号の説明】

【0177】

100：基板

101：トランジスタ

102：駆動用トランジスタ

103：ゲート電極

104：配線

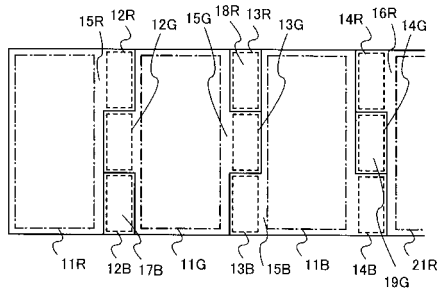
105：第1の電極

106：電界発光層

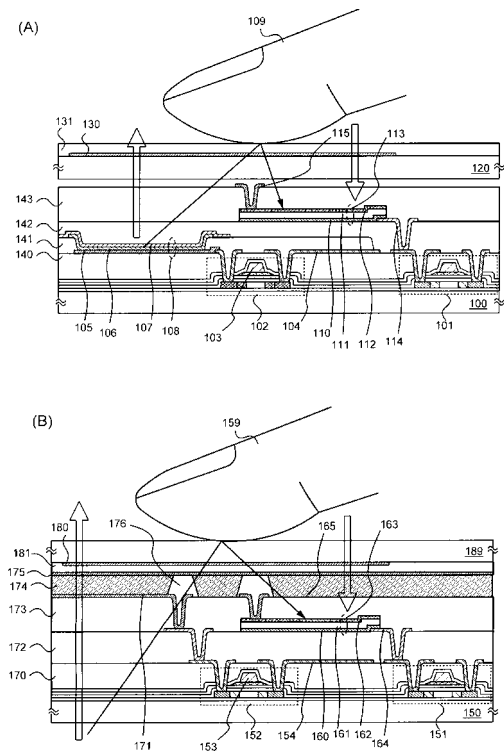
50

- 107 : 第2の電極
- 108 : 有機発光素子
- 110 : N型半導体
- 109 : 指
- 111 : I型半導体
- 112 : P型半導体
- 113 : フォトセンサ
- 114 : 第3の電極
- 115 : 第4の電極

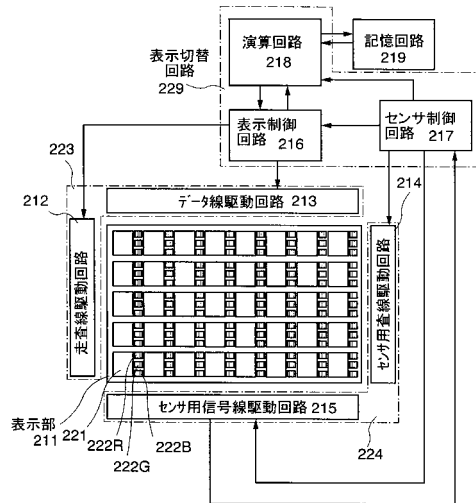
【図1】



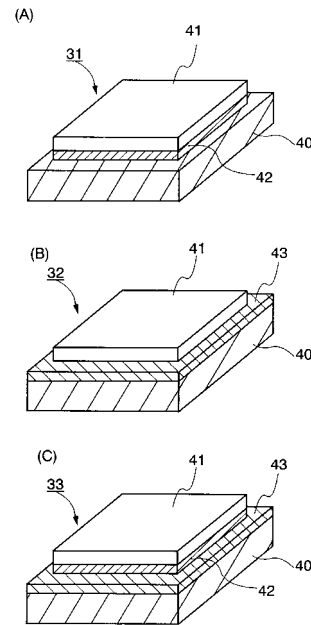
【図2】



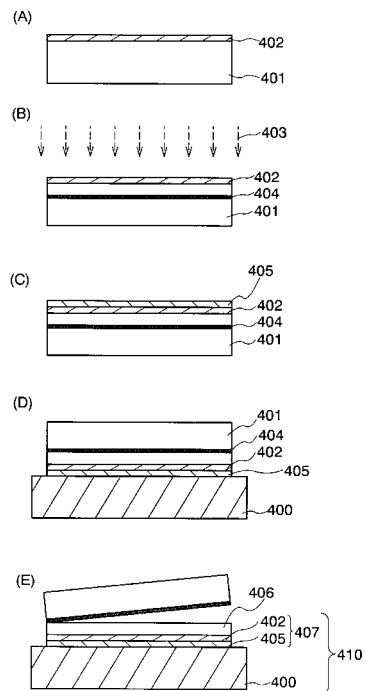
【図 3】



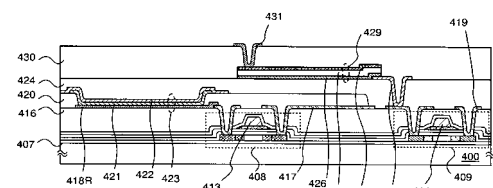
【図 4】



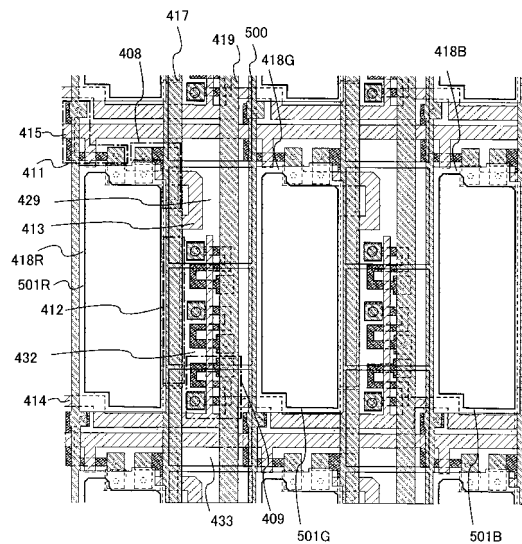
【図 5】



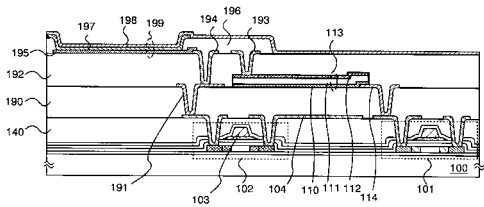
【図 6】



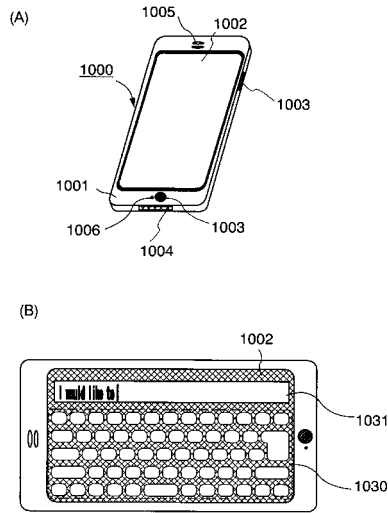
【図 7】



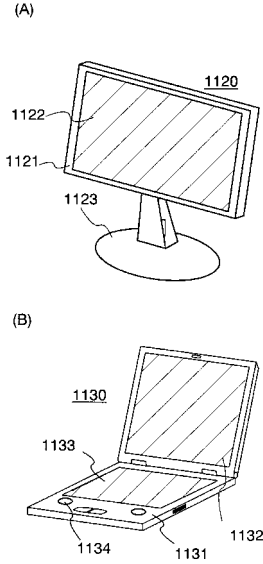
【図 8】



【図 9】



【図 10】



【図 11】

