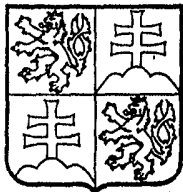


ČESKÁ A SLOVENSKÁ  
FEDERATIVNÍ  
REPUBLIKA  
(19)



FEDERÁLNÍ ÚŘAD  
PRO VYNÁLEZY

# POPIS VYNÁLEZU

## K AUTORSKÉMU OSVĚDČENÍ

270 094

(11)

(13) B1

(51) Int. Cl. <sup>4</sup>  
G 01 N 27/48

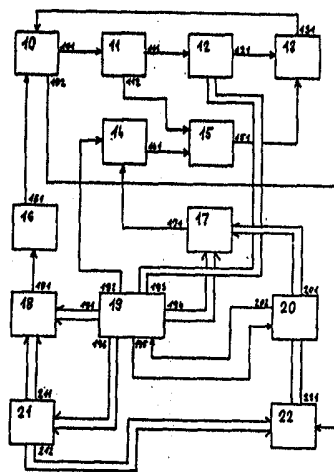
(21) PV 7189-88.T  
(22) Přihlášeno 01 11 88

(40) Zveřejněno 13 10 89  
(45) Vydáno 27 02 91

(75) Autor vynálezu MATTAUSCH PAVEL ing.,  
NOVOTNÝ LADISLAV ing. CSc.,  
NOVOTNÝ FRANTIŠEK ing., PRAHA

(54) Zapojení potenciálové rampy programově  
řízeného přenosného polarografu

(57) Zapojení je použitelné pro generování potenciálové rampy polarografu pro napájení systému mikroelektrod v poloautomatickém nebo automatickém režimu práce s možností řízení programem z počítače. Účelem řešení je snadné, rychlé, přesné a reprodukovatelné řízení procesu analýzy vzorků, zpracování výsledků měření a jejich archivace, možnost programové přípravy režimu činnosti, jeho rozmnožení a předání na ostatní pracoviště. Toho je dosaženo vyřešením obvodů napěťové rampy polarografu jako programovatelného variabilně říditelného zpětnovazebního systému se snadným ovládáním autorežimu a připojení k řídicímu počítači. Řešení lze také použít v systémech využívajících fázové řízení tyristorů pro generování lineárně řídicích napětí v nastavených mezích, např. světelný snímač.



Vynález se týká zapojení obvodů potenciálové rampy programově řízeného přenosného polarografu.

Moderní elektroanalytické metody nabývají v poslední době, zejména v souvislosti s novými ekologickými, zemědělsko-potravinářskými, biotechnologickými a průmyslovými programy, stále více na významu, viz R. Kalvoda: *Electroanalytical Methods in Chemical and Environmental Analysis*, Plenum Press, New York, 1987. Značnou měrou tomu přispívají polarografické a příbuzné voltametrické metody s obnovenou Hg-elektrodou, zejména v nových přenosných úpravách. Dovolují určovat i velmi malé koncentrace produktů či meziproduktů, ale i škodlivin, jakými jsou například těžké kovy, herbicidy apod. Dosud vyráběné polarografické komplety se rtuťovou kapkovou elektrodou pracují s omezeným rozsahem parametrů pracovních polarografických režimů, mezi něž patří možnosti volby rychlosti změny polarizačního napětí ve velmi širokém rozsahu, nastavení průběhu potenciálové rampy, programového řízení průběhu měření v poloautomatickém režimu, a to vše v souvislosti s kvantitou prováděných měření, rychlosti a přesnosti měření, zaznamenávání a zpracování výsledků programem připojeného počítače při vyhovění vysokým požadavkům na přesnost a miniaturizaci, pro účely širokého využití, viz A. M. Bond: *Poljargrafičeskije metody v analitičeskoj chimii*, Moskva, 1983. V souvislosti s přípravou výroby nových mini-, semimikro- a mikroelektrodových systémů, jakož i celých přenosných polarografických systémů, potřebné a užitečné rozšířit parametry klasických polarografických režimů při současném využití automatizace. Důvodem je i potřeba zvýšit citlivost měření, která je za dosud běžných podmínek u malých elektrod nižší, jakož i potřeba zlepšit reprodukovatelnost celého měřicího cyklu - v důsledku většího vlivu adsorptivních nečistot, než tomu bylo dříve.

K řešení tohoto problému přispívá předložený vynález. Jeho předmětem je zapojení potenciálové rampy programově řízeného přenosného polarografu, jehož podstata spočívá v tom, že jeho výstup je druhým výstupem bloku integrátoru, jehož první výstup je propojen do druhého vstupu bloku řízení vazby a současně druhý vstup bloku integrátoru je spojen s výstupem bloku nastavení a současně první vstup bloku integrátoru je spojen s výstupem bloku rozsahů a druhý sběrníkový vstup je zapojen do třetího sběrníkového výstupu bloku řídicích obvodů a jeho první vstup je propojen do prvního výstupu bloku kalibrace, jehož vstup je připojen k prvnímu výstupu bloku řízení vazby a jeho druhý výstup je zapojen do druhého vstupu bloku nastavení, jehož první vstup je propojen do výstupu bloku součtu, jehož druhý vstup je zapojen do výstupu bloku autonastavení a jeho první vstup je připojen do druhého výstupu bloku řídicích obvodů a současně druhý vstup bloku komparátorů je zapojen do druhého výstupu bloku řízení vazby, jehož první vstup je propojen do výstupu bloku úpravy signálu, jehož vstup je spojen s výstupem bloku výběru, jehož první sběrníkový vstup je zapojen do prvního sběrníkového výstupu bloku řídicích obvodů a jeho druhý sběrníkový vstup je napojen do prvního sběrníkového výstupu bloku referencí, jehož sběrníkový vstup je připojen do šestého sběrníkového výstupu bloku řídicích obvodů a jeho druhý sběrníkový výstup je zapojen do prvního sběrníkového vstupu bloku komparátorů, jehož sběrníkový výstup je připojen do druhého sběrníkového vstupu bloku reverzu, jehož první sběrníkový výstup je propojen do prvního sběrníkového vstupu bloku autonastavení, jehož druhý sběrníkový vstup je připojen do čtvrtého sběrníkového výstupu bloku řídicích obvodů, jehož pátý výstup je spojen do prvního vstupu bloku reverzu, jehož druhý výstup je zapojen do vstupu bloku řídicích obvodů.

Zapojení obvodů napěťové rampy podle vynálezu nám dovolují generovat rychlost skenu napěťové rampy, tzn. rychlost změny polarizačního napětí v širokém rozsahu hodnot od desítek voltů za sekundu až do jednotek milivoltů za sekundu, umožňuje zastavení a znovuspuštění skenu, přesně "drží" v nastavených dorazových polohách rampy, které se dají programově volit. Nastavení rampy k dorazové poloze se děje změnou tvrdosti

zpětné vazby tak, že po odeznění signálu pro nastavení zůstává její nastavená hodnota časově stabilní a zpětná vazba přebírá funkci držení rampy v této úrovni. Zapojení nám dále umožňuje provoz v autoreverzu, kdy napětí rampy roste a klesá střídavě od jedné nastavené dorazové polohy ke druhé rychlostí zvoleného skenu nebo při současném použití autonastavení proběhne růst a nebo pokles rychlostí pro nastavení. V poloautomatickém provozu pak můžeme nastavit to, že při přepnutí do výchozí zvolené dorazové polohy se k této poloze rampa bez dalšího nastaví. Další velkou výhodou je možnost řízení a simulování těchto režimů pomocí programu z řídícího počítače připojeného ke sběrnici polarografu, kdy obsluha pouze vyměňuje měřené vzorky a mačká příslušné tlačítko. Výsledky jsou uloženy do paměti počítače.

Na výkresu je znázorněn příklad zapojení obvodů napěťové rampy podle vynálezu.

Konkrétní provedení zapojení znázorněné na výkresu je provedeno tak, že jeho výstup je druhým výstupem 132 bloku 13 integrátoru, jehož první výstup 131 je propojen do druhého vstupu bloku 10 řízení vazby a současně druhý vstup bloku 13 integrátoru je spojen s výstupem 151 bloku 15 nastavení a současně první vstup bloku 13 integrátoru je spojen s výstupem 121 bloku 12 rozsahů a současně druhý sběrnicový vstup bloku 12 rozsahů je zapojen do třetího sběrnicového výstupu 193 bloku 19 řídících obvodů a jeho první vstup je propojen do prvního výstupu 111 bloku 11 kalibrace, jehož vstup je připojen k prvnímu výstupu 101 bloku 10 řízení vazby a jeho druhý výstup 112 je zapojen do druhého vstupu bloku 15 nastavení, jehož první vstup je propojen do výstupu 141 bloku 14 součtu, jehož druhý vstup je zapojen do výstupu 171 bloku 17 autonastavení a jeho první vstup je připojen do druhého výstupu 192 bloku 19 řídících obvodů a současně druhý vstup bloku 22 komparátorů je zapojen do druhého výstupu 102 bloku 10 řízení vazby, jehož první vstup je propojen do výstupu 161 bloku 16 úpravy signálu, jehož vstup je spojen s výstupem 181 bloku 18 výběru, jehož první sběrnicový vstup je zapojen do prvního sběrnicového výstupu 191 bloku 19 řídících obvodů a jeho druhý sběrnicový vstup je napojen do prvního výstupu 211 bloku 21 referencí, jehož sběrnicový vstup je připojen do šestého sběrnicového výstupu 196 bloku 19 řídících obvodů a jeho druhý sběrnicový výstup 212 je zapojen do prvního sběrnicového vstupu bloku 22 komparátorů, jehož sběrnicový výstup 221 je připojen do druhého sběrnicového vstupu bloku 20 reverzu, jehož první sběrnicový výstup 201 je propojen do prvního sběrnicového vstupu bloku 17 autonastavení, jehož druhý sběrnicový vstup je připojen do čtvrtého sběrnicového výstupu 194 bloku 19 řídících obvodů, jehož pátý výstup 195 je spojen do prvního vstupu bloku 20 reverzu, jehož druhý výstup 202 je zapojen do vstupu bloku 19 řídících obvodů.

Jednotlivé shora uvedené bloky mohou být uspořádány různě.

Uvádíme vždy jedno z možných provedení:

Blok 13 integrátoru je tvořen integrátorem s přesnou integrační kapacitou, blok 11 kalibrace je tvořen oboupolaritním omezovačem stabilizátoru napětí a děličem napětí s možností přesně nastavit dělicí paměť, blok 12 rozsahů je tvořen přepínačem se sadou vybíraných sériových odporů a říditelným rozpojovačem proudového signálu, blok 10 řízení vazby je tvořen napěťovým komparátorem s nastaveným zesílením, blok 15 nastavení je tvořen řízeným spínačem a sériovým odporem, blok 14 součtu je tvořen součtovým členem dvou signálů, blok 17 autonastavení je tvořen spínači pro volbu logické funkce, blok 22 komparátorů je tvořen dvěma napěťovými komparátory s hysterezí a obvody pro vyhodnocení okénka komparace, blok 20 reverzu je tvořen převodníkem analogového signálu na digitální pamětovými obvody a dalšími logickými obvody, blok 18 výběru je tvořen řízeným přepínačem kanálů referenčních signálů, blok 21 referencí je tvořen stabilizátory napětí, obvody proměnného nastavení referenčního napětí a filtry, blok 19 řídících obvodů je tvořen logickými obvody, přepínači a logikou pro připojení počítače.

Funkce konkrétního zapojení obvodů napěťové rampy podle vynálezu spočívá v tom, že generuje napěťovou rampu v závislosti na nastavené rychlosti skenu od nastavené výchozí polohy rampy do koncové polohy. Umožňuje zastavení napětí rampy ve zvoleném časovém okamžiku a její znovuspuštění. Nastavení napětí rampy do výchozí polohy se děje pomocí funkce nastavení. Obvody umožňují práci v režimu autoreverzu a autonastavení. Celý systém je z důvodu přesnosti a stabilitnosti parametrů řešen zpětnovazebně. K řízení a nastavování jednotlivých funkcí a režimů je možno použít program řídicího počítače připojeného ke sběrnici systému. Vlastní generátor rampy tvoří blok 13 integrátoru, který integruje proudový signál přicházející z bloku 12 rozsahů, kterým se volí rychlost nárůstu napětí rampy tak, že do série napěťovému signálu z bloku 11 kalibrace se vřadí příslušný odpor. V bloku 12 rozsahů je také do cesty vycházejícímu proudovému signálu vřazen rozpojovač, který řídí stop nárůstu rampy v bloku 13 integrátoru, jenž v po tuto dobu pracuje jako analogová paměť. Blok 12 rozsahů je řízen signály b bloku 19 řídicích signálů, blok 11 kalibrace je napájen z bloku 10 řízení vazby, jenž je tvořen komparátorem s nastaveným zesílením, který porovnává referenční signál se signálem integrátoru bloku 13 integrátoru tak, že při velké regulační odchylce pracuje jako komparátor a akční veličina je dána kladnou nebo zápornou saturací výstupu komparátoru, tato je pak vedena do bloku 11 kalibrace, který z nedefinované hodnoty saturačního napětí udělá pomocí omezovacích obvodů a přesného nastavení dělicího poměru přesný referenční signál pro integrátor bloku 13 integrátoru. V této fázi integrátor integruje konstantní vstupní proud směru daného směrem regulační odchylky na vstupu komparátoru bloku 10 řízení vazby. Zpětná vazba nemá v této době žádnou citlivost, tzn. že změna regulační odchylky nevyvolá změnu akční veličiny na výstupu komparátoru, a dá se říci, že zpětná vazba je rozpojena vzhledem k náhradě zdroje akční veličiny zdrojem konstantní hodnoty. Jiná situace nastane, jestliže napětí na integrátoru dosáhne blízko napětí regeneračního - zde již bude malá regulační odchylka a uplatní se zesílení komparátoru. Akční veličina bude úměrná odchylce a bude udržovat výstupní napětí integrátoru na nastavené referenční úrovni. Zpětná vazba zde získá velkou citlivost a její charakter se dá prohlásit za "vlečný". Rychlé nastavení napětí rampy na výstupu integrátoru do výchozí polohy zajišťuje blok 15 nastavení, který na povel z bloku 14 součtu sepne maximální zpětnou vazbou říditelný proudový signál pro blok 13 integrátoru. Referenční napětí pro blok 10 řízení vazby přichází z bloku 16 úpravy signálu, kde je signál upraven napěťovým sledovačem s filtry pro odstranění rušivé složky signálu. Výběr nastavených referenčních úrovní v bloku 21 referencí se děje pro blok 16 úpravy signálu v bloku 18 výběru, kde je sepnut příslušný vybraný kanál reference povel z bloku 19 řídicích obvodů. Automatické přepínání referenčních úrovní pro provoz v autoreverzu zajišťuje blok 22 komparátorů spolu s blokem 20 reverzu, který signálem přes blok 19 řídicích obvodů, pokud je to povolávacím signálem z bloku 19 řídicích obvodů povoleno, provádí. Blok 22 komparátorů zajišťuje pomocí dvou komparátorů s hysteresí rozlišení, zda se zpětná vazba nachází ve stavu rozpojení (plynulý a lineární nárůst napětí rampy) nebo má vlečný charakter (udržování napětí rampy na zvolené hodnotě reference), změna ze stavu rozpojení do vlečného charakteru, která je indikována okénkem komparátorů, dá povel pro blok 20 reverzu k vykonání změny reference. Blok 22 komparátorů ještě generuje signály rozlišující směr růstu napětí rampy k referenci zvolené do-razové hodnotě, tyto signály přes blok 20 reverzu, kde jsou upraveny, řídí funkci autonastavení v bloku 17 autonastavení pro zvolený směr signály z bloku 19 řídicích obvodů. Výsledný signál pro nastavení do bloku 15 nastavení je brán jako součet nastavovacích signálů z bloku 17 autonastavení a z bloku 19 řídicích obvodů. Reference pro komparátory bloku 22 komparátorů jsou vedeny z bloku 21 referencí a porovnávaný signál zpětné vazby přichází z bloku 10 řízení vazby.

Zapojení podle vynálezu nám dovolu je generovat rychlosti skenu napěťové rampy polarografu v rozmezí hodnot jednotek až desítek voltů za sekundu. Umožňuje zastavení a znovuspuštění skenu napětí. Vykazuje přesné a rychlé přestavování napětí rampy do výchozí polohy a setrvávání v této poloze. Umožňuje provoz v režimu autoreverzu a autonastavení. Zaručuje dobrou reprodukovatelnost a snadné ovládání rampy. Dovoluje programové řízení pomocí počítače připojitelného na sběrnici systému, to urychlí a zpřesní měření a zpracování výsledků se současným zvýšením produktivity práce. Programový způsob práce s polarografem se hodí pro velký počet měření, kde je kladen důraz na přesnost a rychlost a reprodukovatelnost měření a zpracování výsledků a jejich archivace, dovolu je nám přesně a rychle nastavit vhodné parametry režimu činnosti polarografu pro zvolený typ měření, tím je podstatně snížen vliv lidského faktoru na případnou chybu.

#### P Ř E D M Ě T V Y N Á L E Z U

Zapojení potenciálové rampy programově řízeného přenosného polarografu, jehož výstup je druhým výstupem bloku integrátoru, jehož první výstup je propojen do druhého vstupu bloku řízení vazby a současně druhý vstup bloku integrátoru je spojen s výstupem bloku nastavení a současně první vstup bloku integrátoru je spojen s výstupem bloku rozsahů, vyznačující se tím, že druhý sběrníkový vstup bloku (12) rozsahů je zapojen do třetího sběrníkového výstupu (193) bloku (19) řídicích obvodů a jeho první vstup je propojen do prvního výstupu (111) bloku (11) kalibrace, jehož vstup je připojen k prvnímu výstupu (101) bloku (10) řízení vazby a jeho druhý výstup (112) je zapojen do druhého vstupu bloku (15) nastavení, jehož první vstup je propojen do výstupu (141) bloku (14) součtu, jehož druhý vstup je zapojen do výstupu (171) bloku (17) autonastavení a jeho první vstup je připojen do druhého výstupu (192) bloku (19) řídicích obvodů a současně druhý vstup bloku (22) komparátorů je zapojen do druhého výstupu (102) bloku (10) řízení vazby, jehož první vstup je propojen do výstupu (161) bloku (16) úpravy signálu, jehož vstup je spojen s výstupem (181) bloku (18) výběru, jehož první sběrníkový vstup je zapojen do prvního sběrníkového výstupu (191) bloku (19) řídicích obvodů a jeho druhý sběrníkový vstup je napojen do prvního sběrníkového výstupu (211) bloku (21) referencí, jehož sběrníkový vstup je připojen do šestého sběrníkového výstupu (196) bloku (19) řídicích obvodů a jeho druhý sběrníkový výstup (212) je zapojen do prvního sběrníkového vstupu bloku (22) komparátorů, jehož sběrníkový výstup (221) je připojen do druhého sběrníkového vstupu bloku (20) reverzu, jehož první sběrníkový výstup (201) je propojen do prvního sběrníkového vstupu bloku (17) autonastavení, jehož druhý sběrníkový vstup je připojen do čtvrtého sběrníkového výstupu (194) bloku (19) řídicích obvodů, jehož pátý výstup je spojen do prvního vstupu bloku (20) reverzu, jehož druhý výstup (202) je zapojen do vstupu bloku (19) řídicích obvodů.

