

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2024 年 12 月 19 日 (19.12.2024)



(10) 国际公布号
WO 2024/254937 A1

(51) 国际专利分类号:

H10K 59/122 (2023.01)

东湖新技术开发区高新大道666号光谷生物创新园C5栋305室, Hubei 430079 (CN)。

(21) 国际申请号:

PCT/CN2023/108079

(22) 国际申请日:

2023 年 7 月 19 日 (19.07.2023)

(25) 申请语言:

中文

(26) 公布语言:

中文

(30) 优先权:

202310716146.5 2023年6月15日 (15.06.2023) CN

(71) 申请人: 武汉华星光电半导体显示技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室, Hubei 430079 (CN)。

(72) 发明人: 李小康 (LI, Xiaokang); 中国湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室, Hubei 430079 (CN)。余海军 (YU, Haijun); 中国湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室, Hubei 430079 (CN)。顾宇 (GU, Yu); 中国湖北省武汉市

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦C座2901, Guangdong 518052 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR,

(54) Title: DISPLAY PANEL AND DISPLAY DEVICE

(54) 发明名称: 显示面板及显示装置

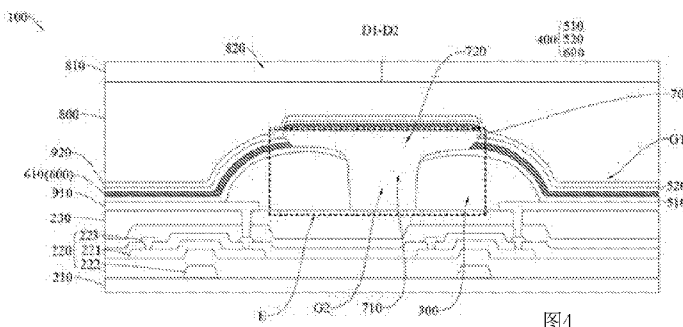


图1

(57) Abstract: Embodiments of the present application disclose a display panel and a display device. The display panel comprises a substrate, a pixel definition layer, a light-emitting layer, and partition parts. The pixel definition layer comprises first grooves and second grooves formed in non-light-emitting areas; each partition part comprises a first portion and a second portion which are connected, the first portion corresponds to a second groove, and the width of the second portion is greater than that of the first portion; and the second portion is spaced apart from the surface of the side of the pixel definition layer distant from the substrate.

(57) 摘要: 本申请实施例公开了一种显示面板及显示装置; 显示面板包括基板、像素定义层、发光层和隔断部, 像素定义层包括第一凹槽和设置于非发光区内的第二凹槽, 隔断部包括连接设置的第一部分和第二部分, 第一部分对应第二凹槽, 第二部分的宽度大于第一部分的宽度, 第二部分与像素定义层远离基板一侧的表面间隔设置。

[见续页]

HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO,
PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN,
TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

发明名称：显示面板及显示装置

技术领域

[0001] 本申请涉及显示领域，尤其涉及一种显示面板及显示装置。

背景技术

[0002] 随着显示技术的不断发展，有机发光二极管(Organic Light Emitting Diode，OLED)由于其具有自发光、高对比、广视角、低功耗、可弯折等优异性能，逐渐成为显示领域的主流，OLED显示面板中的OLED器件由阳极、发光层以及阴极构成，其中发光层中的部分膜层为通过开放式掩模罩(Open Mask)蒸镀形成，这样可以减少精细金属掩模罩(Fine Metal Mask，FMM)的使用从而节省制备成本，但是这种共通的膜层不可避免地会在相邻像素间产生横向漏流，导致像素偷亮进而影响画面显示效果的问题。

[0003] 因此，亟需一种显示面板及显示装置以解决上述技术问题。

发明概述

[0004] 本申请提供一种显示面板及显示装置，可以缓解目前像素偷亮影响画面显示效果的技术问题。

[0005] 为解决上述问题，本申请提供的技术方案如下：

[0006] 本申请实施例提供了一种显示面板，包括多个间隔设置的发光区以及位于各所述发光区之间的非发光区，所述显示面板包括：

[0007] 基板；

[0008] 像素定义层，设置于所述基板的一侧，包括对应设置于所述发光区内的第一凹槽以及设置于所述非发光区内的第二凹槽；

[0009] 多个隔断部，设置于所述非发光区内且位于所述像素定义层远离所述基板的一侧，所述隔断部包括：对应所述第二凹槽设置的第一部分、和设置在所述第一部分远离所述基板一侧的第二部分，所述第二部分的宽度大于所述第一部分的宽度，所述第二部分与所述像素定义层远离所述基板一侧的表面间隔设置；

- [0010] 发光层，设置在所述像素定义层和所述隔断部远离所述基板的一侧，所述发光层包括对应所述第一凹槽设置的像素，所述发光层包括多个叠层设置的子膜层，所述发光层的至少部分子膜层在所述隔断部处断开设置。
- [0011] 在一些实施例中，所述第一部分的侧壁与所述像素定义层接触设置。
- [0012] 在一些实施例中，所述显示面板还包括位于所述非发光区的第一层，所述第一层设置在所述像素定义层远离所述基板一侧的表面与所述第二部分之间，且靠近所述第一部分设置。
- [0013] 在一些实施例中，所述发光层在所述隔断部一侧的端部与所述第一层间隔设置。
- [0014] 在一些实施例中，所述显示面板还包括位于所述非发光区的第一层，所述第一层至少设置于所述第一部分的侧壁与所述第二凹槽的侧壁之间。
- [0015] 在一些实施例中，所述第一层还设置于所述第一部分的底面与所述第二凹槽的底面之间。
- [0016] 在一些实施例中，所述第一层还延伸至所述像素定义层远离所述基板一侧的表面与所述第二部分之间，所述发光层在所述隔断部一侧的端部与所述第一层间隔设置。
- [0017] 在一些实施例中，所述发光层包括第一发光子层、位于所述第一发光子层远离所述基板一侧的第二发光子层、及位于所述第一发光子层与所述第二发光子层之间的电荷生成层；其中，所述电荷生成层在所述隔断部处断开设置。
- [0018] 在一些实施例中，所述显示面板还包括阳极层和阴极层，所述阳极层设置于发光层靠近所述基板一侧，所述阴极层设置于所述发光层远离所述基板一侧；其中，所述阴极层在所述隔断部处连续设置。
- [0019] 在一些实施例中，所述显示面板还包括：驱动电路层，设置在所述基板和所述像素定义层之间；平坦层，设置在所述驱动电路层和所述像素定义层之间；其中，所述第二凹槽贯穿所述像素定义层，所述第一部分与所述平坦层接触设置。
- [0020] 在一些实施例中，所述隔断部还包括设置于所述第二部分远离所述基板一侧的第三凹槽，所述第三凹槽内设置有所述发光层的至少部分子膜层。

- [0021] 在一些实施例中，所述发光层的至少部分子膜层在所述第三凹槽内间断设置。
- [0022] 在一些实施例中，所述第三凹槽贯穿所述第二部分及所述第一部分。
- [0023] 在一些实施例中，所述第二部分包括靠近所述第一部分的第一面以及远离所述第一部分的第二面，所述第一面在所述基板上的正投影位于所述第二面在所述基板上的正投影之内。
- [0024] 在一些实施例中，所述第一面在所述基板上的正投影的外轮廓与所述第二面在所述基板上的正投影的外轮廓间隔设置。
- [0025] 在一些实施例中，相邻两所述发光区之间设置有至少一个所述第二凹槽，至少部分所述第二凹槽沿相邻的一所述发光区边缘延伸设置。
- [0026] 在一些实施例中，至少一所述像素外围有呈闭环设置的所述第二凹槽。
- [0027] 本申请实施例还提供了一种显示装置，所述显示装置包括显示面板，所述显示面板包括多个间隔设置的发光区以及位于各所述发光区之间的非发光区，所述显示面板包括：
- [0028] 基板；
- [0029] 像素定义层，设置于所述基板的一侧，包括对应设置于所述发光区内的第一凹槽以及设置于所述非发光区内的第二凹槽；
- [0030] 多个隔断部，设置于所述非发光区内且位于所述像素定义层远离所述基板的一侧，所述隔断部包括：对应所述第二凹槽设置的第一部分、和设置在所述第一部分远离所述基板一侧的第二部分，所述第二部分的宽度大于所述第一部分的宽度，所述第二部分与所述像素定义层远离所述基板一侧的表面间隔设置；
- [0031] 发光层，设置在所述像素定义层和所述隔断部远离所述基板的一侧，所述发光层包括对应所述第一凹槽设置的像素，所述发光层包括多个叠层设置的子膜层，所述发光层的至少部分子膜层在所述隔断部处断开设置。
- [0032] 在一些实施例中，所述第一部分的侧壁与所述像素定义层接触设置。
- [0033] 在一些实施例中，所述显示面板还包括位于所述非发光区的第一层，所述第一层至少设置于所述第一部分的侧壁与所述第二凹槽的侧壁之间。

有益效果

- [0034] 本申请通过在非发光区设置隔断部，隔断部的第一部分对应第二凹槽设置，隔

断部的第二部分比第一部分宽，同时隔断部的第二部分与像素定义层之间间隔设置，有利于发光层的至少部分子膜层在第二部分的侧面处断开，从而减少漏电流的漏电路径，减小像素偷亮的风险。

附图说明

- [0035] 图1是本申请实施例提供的显示面板的第一种结构的俯视示意图；
- [0036] 图2是本申请实施例提供的显示面板的第二种结构的俯视示意图；
- [0037] 图3是本申请实施例提供的显示面板的第三种结构的俯视示意图；
- [0038] 图4是图1沿D1-D2截面的第一种结构示意图；
- [0039] 图5是图4的区域E的放大示意图；
- [0040] 图6是图1沿D1-D2截面的第二种结构示意图；
- [0041] 图7是图1沿D1-D2截面的第三种结构示意图；
- [0042] 图8是图1沿D1-D2截面的第四种结构示意图；
- [0043] 图9是图1沿D1-D2截面的第五种结构示意图；
- [0044] 图10是图1沿D1-D2截面的第六种结构示意图；
- [0045] 图11是图1沿D1-D2截面的第七种结构示意图；
- [0046] 图12是图1沿D1-D2截面的第八种结构示意图；
- [0047] 图13是图1沿D1-D2截面的第九种结构示意图；
- [0048] 图14是图13的区域E的放大示意图；
- [0049] 图15是图1沿D1-D2截面的第十种结构示意图；
- [0050] 图16是图15的区域E的放大示意图；
- [0051] 图17是本申请实施例提供的显示面板的制作方法的步骤流程图；
- [0052] 图18是本申请实施例提供的显示面板的制作方法的步骤中的俯视示意图；
- [0053] 图19A至图19F是本申请实施例提供的显示面板的制作方法的第一种流程示意图；
- [0054] 图20A至图20F是本申请实施例提供的显示面板的制作方法的第二种流程示意图；
- [0055] 图21A至图21D是本申请实施例提供的显示面板的制作方法的第三种流程示意图；

[0056] 图22是本申请实施例提供的显示装置的结构示意图。

本发明的实施方式

[0057] 本申请提供一种显示面板及显示装置，为使本申请的目的、技术方案及效果更加清楚、明确，以下参照附图并举实施例对本申请进一步详细说明。应当理解，此处所描述的具体实施例仅用以解释本申请，并不用于限定本申请。

[0058] 本申请实施例提供一种显示面板及显示装置。以下分别进行详细说明。需说明的是，以下实施例的描述顺序不作为对实施例优选顺序的限定。

[0059] 请参阅图1至图16，本申请实施例提供一种显示面板100，包括多个间隔设置的发光区A以及位于各所述发光区A之间的非发光区C，所述显示面板100包括：

[0060] 基板210；

[0061] 像素定义层300，设置于所述基板210上，包括对应设置于所述发光区A内的第一凹槽G1以及设置于所述非发光区C内的第二凹槽G2；

[0062] 多个隔断部700，设置于所述非发光区C内且位于所述像素定义层300远离所述基板210的一侧，所述隔断部700包括：对应所述第二凹槽G2设置的第一部分710、和设置在所述第一部分710远离所述基板210一侧的第二部分720，所述第二部分720的宽度大于所述第一部分710的宽度，所述第二部分720与所述像素定义层300远离所述基板210一侧的表面间隔设置；

[0063] 发光层400，设置于所述像素定义层300和所述隔断部700远离所述基板210的一侧，所述发光层400包括对应所述第一凹槽G1设置的像素，所述发光层400包括多个叠层设置的子膜层，所述发光层400的至少分子膜层在所述隔断部700处断开设置。

[0064] 本申请通过在非发光区设置隔断部，隔断部的第一部分设置于第二凹槽内，隔断部的第二部分比第一部分宽，同时隔断部的第二部分与像素定义层之间间隔设置，有利于发光层的至少分子膜层在第二部分的侧面处断开，从而减少漏电流的漏电路径，减小像素偷亮的风险；同时，在非发光区内设置第二凹槽，将隔断部的第一部分设置于第二凹槽内，从而减小隔断部的整体高度，提高封装层中有机膜层的流平性，提高封装层的封装可靠性，在有效改善因像素偷亮而造成的显示不良的同时还能保证较佳的封装可靠性。

[0065] 现结合具体实施例对本申请的技术方案进行描述。

[0066] 本实施例中，请参阅图1至图3，所述显示面板100包括显示区，所述显示区包括多个间隔设置的发光区A以及位于多个所述发光区A之间的非发光区C，其中，所述发光区A为显示面板100显示时实际发光的区域，用于设置发光单元，所述非发光区C为显示面板100在显示时保持黑态的区域，用于设置驱动发光单元发光的电路及走线等必要结构，所述发光区A通常包括用于设置第一颜色发光单元的第一颜色发光区A1、用于设置第二颜色发光单元的第二颜色发光区A2、以及用于设置第三颜色发光单元第三颜色发光区A3，例如，所述第一颜色为蓝色，所述第二颜色为绿色，所述第三颜色为红色；一个所述发光区A对应一个像素，第一颜色发光区A1对应蓝色像素b，第二颜色发光区A2对应绿色像素g，第三颜色发光区A3对应红色像素r，像素可以用r、g、b中任一标号表示，下文不再赘述。

[0067] 请参阅图4，所述显示面板100包括基板210以及设置于所述基板210上的阳极层910、像素定义层300、发光层400、阴极层920以及封装层800；

[0068] 具体地，请参阅图4，所述阳极层910包括对应多个所述发光区A设置的多个阳极；所述像素定义层300设置于所述基板210上，包括对应设置于多个所述发光区A的多个第一凹槽G1以及设置于所述非发光区C的第二凹槽G2，一所述第一凹槽G1使得对应的一所述阳极显露；所述发光层400设置于所述像素定义层300以及所述阳极层910上；所述阴极层920设置于所述发光层400上；所述封装层800设置于所述阴极层920远离基板210一侧，即设置于所述发光层400远离所述基板210一侧及所述隔断部700远离所述基板210一侧。

[0069] 具体地，以叠层器式发光器件（Tandem器件）为例，所述发光层400包括第一发光子层510、位于所述第一发光子层510远离所述基板210一侧的第二发光子层520、及位于所述第一发光子层510与所述第二发光子层520之间的电荷生成层610（CGL）。所述发光层包括共通层600，所述共通层600可以包括所述电荷生成层610。

[0070] 请参阅图4、图5、图6，所述显示面板100还包括设置于所述非发光区C内的隔断部700，所述隔断部700包括：对应所述第二凹槽G2设置的第一部分710、和设

置在所述第一部分710远离所述基板210一侧的第二部分720，所述第二部分720的宽度大于所述第一部分710的宽度，所述第二部分720与所述像素定义层300远离所述基板210一侧的表面间隔设置。

[0071] 具体的，请参阅图5、图6，所述第二部分720包括第一子部724及位于所述第一子部724外围的第二子部725，所述第一子部724与所述第一部分710连接设置；其中，所述第二子部725与所述像素定义层300间隔设置。

[0072] 具体的，请参阅图4、图5、图6，至少一所述隔断部700的第二子部725与像素定义层300间隔设置，在形成发光层400例如电荷生成层610时，第二子部725处于悬空状态，增大了电荷生成层610在第二子部725的侧面断开的概率，有更大概率减少漏电流的漏电路径，减小像素偷亮的风险。

[0073] 在一些实施例中，请参阅图4、图5、图6，所述第一部分710的侧壁与所述像素定义层300接触设置。所述第一部分710的侧壁与所述像素定义层300直接接触，以较简单的制作流程实现在所述第二部分720与所述像素定义层300之间形成的底切结构，增大了所述发光层400的至少部分子膜层在第二子部725的侧面断开的概率，有更大概率减少漏电流的漏电路径，减小像素偷亮的风险。

[0074] 在一些实施例中，请参阅图13至图16，所述第二部分720与所述像素定义层300远离所述基板210一侧的表面接触设置。在非发光区内设置第二凹槽，将隔断部的第一部分设置于第二凹槽内，从而减小隔断部的整体高度，提高封装层中有机膜层的流平性，提高封装层的封装可靠性，在有效改善因像素偷亮而造成的显示不良的同时还能保证较佳的封装可靠性。

[0075] 在一些实施例中，请参阅图6，所述显示面板100还包括位于所述非发光区C的第一层1000，所述第一层1000设置在所述像素定义层300远离所述基板210一侧的表面与所述第二部分720之间，且靠近所述第一部分710设置。

[0076] 在制作过程中，可以通过刻蚀工艺条件的调整，将所述第一层1000设置在所述像素定义层300远离所述基板210一侧的表面与所述第二部分720之间，且靠近所述第一部分710设置，从而有利于对于所述第二部分720有更好的支撑效果，减小第二部分下榻的风险。

[0077] 在一些实施例中，请参阅图6、图7，所述发光层400在所述隔断部700一侧的端

部与所述第一层1000间隔设置。

[0078] 所述第一层1000的材料可以包括无机材料或金属氧化物材料，金属氧化物材料例如ITO、IZO等任一种或多种的组合，此时，第一层1000可能具有导电性，将所述发光层400（例如第一发光子层510）与所述第一层1000间隔设置，避免产生新的漏电路径，减小像素偷亮的风险。

[0079] 在一些实施例中，请参阅图7，所述显示面板100还包括位于所述非发光区C的第一层1000，所述显示面板100还包括位于所述隔断部700与所述像素定义层300之间的第一层1000，所述第一层1000至少设置于所述第一部分710的侧壁与第二凹槽G2的侧壁之间。

[0080] 请参阅图7、图20E、图20F，在制作时，可以通过将第一材料层1001设置于所述第二凹槽G2的侧壁以及像素定义层300的表面上，再形成隔断部700的材料膜层，对隔断部700的材料膜层进行图案化，再对第一材料层1001进行图案化，以去除第二部分720与像素定义层300之间的部分第一材料层1001，形成第一层1000，同时使第二部分720悬空，在后续形成共通层600时，增大共通层600在第二子部725的侧面断开的概率，有更大概率减少漏电流的漏电路径，减小像素偷亮的风险。

[0081] 在一些实施例中，请参阅图7，所述第一层1000还设置于所述第一部分710的底面与所述第二凹槽G2的底面之间。

[0082] 通过如图20A至图20F的工艺，在所述第一部分710的底面与所述第二凹槽G2的底面之间设置有所述第一层1000，可以适当垫高所述隔断部700，增加所述第二部分720与所述像素定义层300之间的间隔距离，增大发光层400，例如共通层600在第二子部725的侧面断开的概率，有更大概率减少漏电流的漏电路径，减小像素偷亮的风险。

[0083] 在一些实施例中，请参阅图7，所述第一层1000还延伸至所述像素定义层300远离所述基板210一侧的表面与所述第二部分720之间，所述发光层400在所述隔断部700一侧的端部与所述第一层1000间隔设置。

[0084] 在制作过程中，可以通过刻蚀工艺条件的调整，将所述第一层由所述第二凹槽向外延伸至所述第二部分的下方，从而有利于对于所述第二部分有更好的支撑

效果，减小第二部分下榻的风险。

[0085] 在一些实施例中，所述第一材料层，即所述第一层1000的材料包括金属氧化物材料或无机材料。金属氧化物材料包括ITO、IZO等任一种或多种的组合，无机材料例如绝缘材料，包括硅氧化合物、氮硅化合物、氮氧化硅等任一种或多种的组合，第一层1000的作用主要可以用于在图案化后，使第二部分720悬空，在此只做举例，不做具体限定。

[0086] 在一些实施例中，请参阅图7、图8，所述发光层400与所述第一层1000间隔设置。所述第一层1000的材料可以包括金属氧化物材料，例如ITO、IZO等任一种或多种的组合，此时，第一层1000可能具有导电性，将所述发光层400（例如第一发光子层510）与所述第一层1000间隔设置，避免产生新的漏电路径，减小像素偷亮的风险。

[0087] 在一些实施例中，请参阅图8，所述第一层1000远离所述基板210一侧的端面与所述基板210的距离，小于所述像素定义层300远离所述基板210一侧的表面与所述基板210的距离。

[0088] 在对第一材料层1001进行图案化形成第一层1000时，可以通过控制图案化时间，例如蚀刻时间等，刻蚀掉部分位于所述第二凹槽G2的侧壁上的第一材料层1001，以减少所述共通层600与所述第一层1000间接接触的风险，所述第一层1000的材料可以包括金属氧化物材料，例如ITO、IZO等任一种或多种的组合，将所述共通层600与所述第一层1000间隔设置，避免产生新的漏电路径，减小像素偷亮的风险。

[0089] 在一些实施例中，请参阅图5、图14、图16，所述第二面722至所述第一部分710靠近所述基板210一侧的表面的距离（第二距离L2）为 $0.1\ \mu\text{m}$ 至 $4\ \mu\text{m}$ 。

[0090] 所述第一面721与所述像素定义层300靠近所述第二部分720的表面之间距离，小于所述第二距离L2即可。该距离可以根据实际情况进行调整，例如制作精度、工艺要求等，在此只做举例，不做具体限定。

[0091] 在一些实施例中，请参阅图5，在俯视方向上，所述第二子部725远离所述第一子部724的最远端点与所述第一部分710之间的距离（第三距离L3）大于或等于 $0.2\ \mu\text{m}$ ，以减少所述第一层1000为金属氧化物材料与发光层的至少部分子膜层（例

如共通层600)之间的接触的概率,避免产生新的漏电路径,减小像素偷亮的风险。

[0092] 在一些实施例中,请参阅图5,所述第二部分720包括靠近所述第一部分710的第一面721以及远离所述第一部分710的第二面722,所述第一面721在所述基板210上的正投影位于所述第二面722在所述基板210上的正投影之内。

[0093] 所述第二部分720的上表面的面积大于或等于所述第二部分720的下表面的面积,第二部分720形成非正梯形的结构,从而有利于发光层的至少部分子膜层(例如共通层600)的膜层在第二部分720的侧面断开,减少和减小漏电流的流电路径,有利于减小像素偷亮的风险,特别的改善显示面板在低灰阶的视觉效果,其中,为方便描述,所述第二部分720的侧面用第一侧面723表示,下文不再赘述。

[0094] 若将隔断部直接设置在像素定义层上,隔断部凸出于像素定义层的部分过高,在蒸镀过程中会与掩模版(mask)接触划伤隔断部,从而产生微粒(particle),容易使封装层失效,另外在封装时需要更厚的有机材料才能流平,这会增大模组制程风险,导致良率下降;若直接去除隔断部的高度,需要精细的掩模版及增加相关工艺制程,会增加成本,故,请参阅图4,将隔断部700的第一部分710设置于第二凹槽G2内,从而降低隔断部700的整体高度,减少第二部分720的厚度,提高封装层800中有机膜层的流平性,减少有机膜层固化时的气泡产生数量,提高封装层800具有较佳的封装可靠性,在有效改善因像素偷亮而造成的显示不良的同时还能保证较佳的封装可靠性。

[0095] 在一些实施例中,请参阅图图5,所述第一面721在所述基板210上的正投影的外轮廓与所述第二面722在所述基板210上的正投影的外轮廓间隔设置。

[0096] 利用隔断部700的第二部分720呈上宽下窄的倒梯形结构,更有利于所述发光层400的至少部分子膜层在第二部分720的侧面断开,从而减少漏电流的漏电路径,减小像素偷亮的风险。

[0097] 在一些实施例中,请参阅图5,所述第二部分720的侧面与所述第一面721的夹角 θ 为 100° 至 120° 。

[0098] 所述第二部分720的侧面与所述像素定义层300形成底切结构,从而增大所述发

光层400的至少部分子膜层在所述第二部分720的侧面位置断开的概率，所述第二部分720的侧面与所述基板210的夹角过小，所述发光层400的至少部分子膜层在所述第二部分720的侧面的位置断开的概率会减小；所述第二部分720的侧面与所述基板210的夹角过大，形成隔断部700的工艺难度增加，成本增加。所述第二部分720的侧面与所述第一面721的夹角 θ 为 100° 至 120° ，既可以提高所述发光层400的至少部分子膜层在第二部分720的侧面断开的概率，又方便制作形成。

[0099] 在一些实施例中，请参阅图14，在所述显示面板100的俯视方向上，对应同一所述第二部分720的同一侧面，所述第二面722远离所述第一子部724的最远端点与所述第一面721远离所述第一子部724的最远端点之间的距离（第一距离L1）为 $0.1\mu\text{m}$ 至 $2\mu\text{m}$ 。易于理解，L1的限定，同样可以应用于图4至图12中的任一实施例。

[0100] 所述第二部分720的侧面与所述像素定义层300形成底切结构，从而增大所述发光层400的至少部分子膜层在所述第二部分720的侧面位置断开的概率，第一距离L1过小，所述发光层400的至少部分子膜层在所述第二部分720的侧面的位置断开的概率会减小；第一距离L1过大，形成隔断部700的工艺难度增加，成本增加。第一距离L1为 $0.1\mu\text{m}$ 至 $2\mu\text{m}$ ，既可以提高所述发光层400的至少部分子膜层在第二部分720的侧面断开的概率，又方便制作形成。

[0101] 在一些实施例中，所述隔断部700的材料可以为负性光阻，由于负性光阻的特性，方便形成第二部分720呈上宽下窄的倒梯形结构。

[0102] 在一些实施例中，请参阅图4，所述发光层400在所述第二部分720的侧面间隔设置。易于理解，所述发光层400在所述第二部分720的侧面间隔设置的限定，同样可以应用于图4至图12中的任一实施例。

[0103] 所述发光层400的任一膜层在第二部分720的侧面位置都是断开的，最大程度减少漏电流的漏电路径，减小像素偷亮的风险。

[0104] 在一些实施例中，所述第一发光子层510包括第一发光材料层511及位于所述第一发光材料层511靠近所述基板210一侧的空穴注入传输层620（HITL）；其中，所述第一发光材料层511在所述隔断部700处断开设置，所述空穴注入传输层620

在所述隔断部700处断开设置。

- [0105] 所述空穴注入传输层620及所述第一发光材料层511是产生漏电流的路径，将该两条路径进行断开，以减少漏电流的漏电路径，减小像素偷亮的风险。具体的，所述共通层600还可以包括所述空穴注入传输层620。
- [0106] 易于理解，所述第一发光材料层511及所述空穴注入传输层620在所述第二部分720的侧面间隔设置的实施例可以适用于单(Single)器件，在此只做举例，不作具体限定。
- [0107] 在一些实施例中，请参阅图4，所述发光层400包括第一发光子层510、位于所述第一发光子层510远离所述基板210一侧的第二发光子层520、及位于所述第一发光子层510与所述第二发光子层520之间的电荷生成层610；其中，所述电荷生成层610在隔断部700处断开设置。
- [0108] 在叠层器式发光层(Tandem器件)中，在第一发光子层510与第二发光子层520之间设置有电荷生成层610，请参阅图12，相比于所述空穴注入传输层620及所述第一发光材料层511，电荷生成层610中较容易产生漏电流，以使相邻像素偷亮，将Tandem器件的漏电流主要路径断开，以减少漏电流的漏电路径，减小像素偷亮的风险。
- [0109] 在一些实施例中，请参阅图12，所述共通层600还包括位于所述第一发光材料层511靠近所述基板210一侧的空穴注入传输层620；其中，所述第一发光材料层511在所述第二部分720的侧面间隔设置，所述空穴注入传输层620在所述第二部分720的侧面间隔设置。
- [0110] 易于理解，所述第一发光材料层511及所述空穴注入传输层620在所述第二部分720的侧面间隔设置的实施例可以适用于叠层(Tandem)器件，在此只做举例，不作具体限定。所述空穴注入传输层620及所述第一发光材料层511均是产生漏电流的路径，将该两条路径进行断开，以减少漏电流的漏电路径，减小像素偷亮的风险。
- [0111] 在一些实施例中，在叠层(Tandem)器件中，可以只将电荷生成层610在所述第二部分720的侧面间隔设置；或者，在叠层(Tandem)器件中，可以将电荷生成层610及所述第一发光材料层在所述第二部分720的侧面间隔设置；或者，在叠层(Tandem)器件中，可以将空穴注入传输层620及所述第一发光材料层在所述第二部分720的侧面间隔设置；或者，在叠层(Tandem)器件中，可以将电荷生成层610、空穴注入传输层620及所述第一发光材料层在所述第二部分720的侧面间隔设置。

Tandem)器件中,可以将电荷生成层610、所述第一发光材料层及所述空穴注入传输层620均在所述第二部分720的侧面间隔设置。在此只做举例,不作具体限定。

[0112] 在一些实施例中,请参阅图4,所述显示面板100还包括阳极层910和阴极层920,所述阳极层910设置于所述基板210上,所述像素定义层300暴露出部分所述阳极层910,所述阴极层920设置于所述发光层400远离所述基板210一侧。

[0113] 在一些实施例中,请参阅图4,所述阴极层920在所述隔断部700处连续设置。通过调整隔断部700的高度、第二部分720与像素定义层300之间的间隔距离、及第二部分720的侧面的坡度等参数,所述阴极层920在所述隔断部700处连续设置,避免阴极层断裂设置影响电学性能,减小阴极信号无法传输至发光区A内的风险。

[0114] 在一些实施例中,请参阅图15,所述阴极层920在所述第二部分720的侧面间隔设置。通过调整隔断部700的高度、第二部分720与像素定义层300之间的间隔距离、及第二部分720的侧面的坡度等参数,可以使阴极层920在第二部分720的侧面断开;若想使阴极层920在第二部分720的侧面是连接设置的,需要控制工艺参数,控制第二部分720的厚度,这样会增加工艺成本;故可以适当放宽第二部分720的厚度的要求,以减少成本,阴极层920在第二部分720的侧面呈断开设置。易于理解,所述阴极层920在所述第二部分720的侧面间隔设置的限定,同样可以应用于图4至图12中的任一实施例。

[0115] 在一些实施例中,所述显示面板100还包括阴极层920,所述阴极层920设置于所述发光层400远离所述基板210一侧。所述共通层600还可以包括位于所述阴极层920与所述第二发光子层520之间的电子传输层。

[0116] 在一些实施例中,所述电子传输层可以在所述第二部分720的侧面间隔设置。

[0117] 在一些实施例中,所述电子传输层可以在所述第二部分720的侧面连续设置。在此只做举例,不对电子传输层作具体限定。

[0118] 在一些实施例中,请参阅图1,所述显示面板100包括多个像素,所述像素对应所述发光区A设置,所述阴极层920在所述第二部分720的侧面间隔设置,对应所述第二凹槽G2围绕一所述像素呈非闭环设置。

- [0119] 当阴极层920在第二部分720的侧面断开时，对应第二凹槽G2不能围绕像素呈闭环设置，以避免发光区A内的阴极层920成孤岛，避免阴极信号无法传输至发光区A内的技术问题。
- [0120] 在一些实施例中，请参阅图4、图5、图6，所述显示面板100还包括位于所述基板210一侧的驱动电路层220和位于所述驱动电路层220上的平坦层230，所述平坦层230位于所述驱动电路层220远离基板210一侧的表面上，所述第二凹槽G2贯穿所述像素定义层300，以使平坦层230暴露，从而所述第一部分710可以与所述平坦层230接触。
- [0121] 所述第二凹槽G2的深度越深，所述第二凹槽G2的体积越大，填入所述第二凹槽G2的所述第一部分710的体积也越大，从而降低所述第二部分720的厚度，减小隔断部700的整体高度，提高封装层800中有机膜层的流平性，提高封装层800具有较佳的封装可靠性；同时，所述第二凹槽G2的深度越深，增大了像素定义层300与第一部分710的接触面积，提高像素定义层300与隔断部700之间的粘附力，减少隔断部700脱落的风险，提高封装层800中有机膜层的流平性，提高封装层800具有较佳的封装可靠性。
- [0122] 在一些实施例中，请参阅图4，所述驱动电路层220可以包括有源层221、栅极层222、源漏极层223、及位于各需要绝缘设置的相邻膜层之间的绝缘层。
- [0123] 具体的，请参阅图4，驱动电路层220的结构可以为顶栅设计，也可以为底栅设计，在此只做举例，不做具体限定。
- [0124] 在一些实施例中，所述第二凹槽G2贯穿所述像素定义层300以及使部分所述平坦层230形成第一凹陷，所述第一凹陷中填充有所述第一部分710。进一步增大第一部分710与平坦层230之间的接触面积，以提高基板210与隔断部700之间的粘附力，减少隔断部700脱落的风险，提高封装层800中有机膜层的流平性，提高封装层800具有较佳的封装可靠性。
- [0125] 在一些实施例中，请参阅图9，所述隔断部700还包括设置于所述第二部分720远离所述基板210一侧的第三凹槽G3，所述第三凹槽G3内设置有所述发光层400的至少部分子膜层。
- [0126] 在所述隔断部700的所述第二部分720上进行挖槽，以形成第三凹槽G3，可以提

高所述发光层400的至少部分分子膜层在第三凹槽G3内的断裂概率，从而减少漏电流的漏电路径形成的风险，减小像素偷亮的风险。

[0127] 在一些实施例中，请参阅图10，所述发光层400的至少部分分子膜层在所述第三凹槽G3内间断设置。

[0128] 所述发光层400的至少部分分子膜层在第三凹槽G3内断裂，优选的为电荷生成层610，次优选的为所述第一发光材料层511或/和空穴注入传输层620，从而减少漏电流的漏电路径，减小像素偷亮的风险。

[0129] 在一些实施例中，请参阅图11，所述第三凹槽G3贯穿所述第二部分720及所述第一部分710。

[0130] 所述第三凹槽G3的深度越深，所述发光层400的至少部分分子膜层在第三凹槽G3内断裂的概率越大，从而有更大概率减少漏电流的漏电路径，减小像素偷亮的风险。

[0131] 在一些实施例中，请参阅图11，所述第三凹槽G3贯穿所述第二部分720、所述第一部分710及所述像素定义层300，所述发光层400的至少部分分子膜层通过所述第三凹槽G3与所述平坦层230接触设置。

[0132] 在一些实施例中，请参阅图11，所述显示面板100还包括位于所述基板210一侧的驱动电路层220和位于所述驱动电路层220上的平坦层230，所述平坦层230位于所述驱动电路层220远离基板210一侧的表面上，所述第三凹槽G3贯穿所述第二部分720、所述第一部分710及所述像素定义层300，以使平坦层230暴露，从而所述发光层400的至少部分分子膜层可以与所述平坦层230接触。

[0133] 在一些实施例中，所述第三凹槽G3贯穿所述第二部分720、所述第一部分710及所述像素定义层300以及使部分所述平坦层230形成第二凹陷，所述第二凹陷中填充有所述共通层600。增大所述第三凹槽G3的深度，以使所述发光层400的至少部分分子膜层在第三凹槽G3内断裂的概率增大，有更大概率减少漏电流的漏电路径，减小像素偷亮的风险。

[0134] 在一些实施例中，请参阅图9、图11，所述显示面板100还包括阳极层910和阴极层920，所述阳极层910设置于所述基板210上，所述像素定义层300暴露出部分所述阳极层910，所述阴极层920设置于所述发光层400远离所述基板210一侧

；其中，所述第三凹槽G3内设置有所述阴极层920。

[0135] 阴极层920也设置于所述第三凹槽G3内，可以填充所述第三凹槽G3，避免凹槽过深，减小封装层800的覆盖难度，减少封装失效的风险。

[0136] 在一些实施例中，请参阅图1至图3，相邻两所述发光区A之间设置有至少一个所述第二凹槽G2，至少部分所述第二凹槽G2沿相邻的一所述发光区A边缘延伸设置。

[0137] 例如，请参阅图1，在第二颜色发光区A2与第三颜色发光区A3之间设置有一个第二凹槽G2，在第二颜色发光区A2与第一颜色发光区A1之间设置有两个第二凹槽G2，易于理解，相邻两所述发光区A之间的数量可以为三个甚至更多，相邻两所述发光区A之间的数量可以根据空间占位等实际情况进行调整，在此不做具体限定。

[0138] 例如，所述第二颜色发光区A2为椭圆形，则将所述第二颜色发光区A2与所述第一颜色发光区A1之间的所述第二凹槽G2设置为沿相邻所述第二颜色发光区A2边缘延伸设置的曲线型凹槽，如此便可使得位于所述第二颜色发光区A2与所述第一颜色发光区A1之间的所述第二凹槽G2向靠近位于所述第二颜色发光区A2与所述第三颜色发光区A3之间的所述第二凹槽G2的方向进一步延伸，从而减小前述两个所述第二凹槽G2之间的间距，进而缩窄所述共通层600在此处的连通通道，以使得此处的横向漏流的大小保持在目标值以下。

[0139] 此处仅是根据该特定的像素排布进行示例性的说明，在实际应用中，根据具体的像素排布结构，所述第二凹槽G2除了为上述的曲线型凹槽以外，还可为波浪形凹槽，折线形凹槽等；各像素、各颜色发光区的形状仅示例性的说明，在实际应用中，根据具体情况进行调整。

[0140] 在一些实施例中，请参阅图2，所述显示面板100包括多个像素，所述像素对应所述发光区A设置，至少一所述像素外围有呈闭环设置的所述第二凹槽G2。

[0141] 围绕像素闭环设置的所述第二凹槽G2，可以增加共通层在第二部分720的侧面断裂的概率，从而减少漏电流的漏电路径形成的风险，减小像素偷亮的风险。

[0142] 当阴极层920在第二部分720的侧面断开时，对应第二凹槽G2不能围绕像素呈闭环设置，以避免发光区A内的阴极层920成孤岛，避免阴极信号无法传输至发光

区A内的技术问题。

- [0143] 在一些实施例中，请参阅图4，所述显示面板100还包括位于所述封装层800远离所述基板210一侧的彩膜层810，所述彩膜层810包括多个色阻820。所述色阻820的颜色和像素的颜色对应。
- [0144] 本申请通过在非发光区设置隔断部，隔断部的第一部分设置于第二凹槽内，隔断部的第二部分比第一部分宽，同时隔断部的第二部分与像素定义层之间间隔设置，有利于发光层的至少部分子膜层在第二部分的侧面处断开，从而减少漏电流的漏电路径，减小像素偷亮的风险；同时，在非发光区内设置第二凹槽，将隔断部的第一部分设置于第二凹槽内，从而减小隔断部的整体高度，提高封装层中有机膜层的流平性，提高封装层的封装可靠性，在有效改善因像素偷亮而造成的显示不良的同时还能保证较佳的封装可靠性。
- [0145] 请参阅图17，本申请实施例提供了一种显示面板100的制作方法，请参阅图18，所述显示面板100包括多个间隔设置的发光区A以及位于各所述发光区A之间的非发光区C，所述显示面板100的制作方法包括：
- [0146] S100、提供一基板210，在所述基板210上形成像素定义层300，包括对应形成于所述发光区A的第一凹槽G1以及形成于所述非发光区C的第二凹槽G2。
- [0147] S200、在所述基板210和所述像素定义层300上形成隔断材料层701。
- [0148] S300、利用图案化处理，将所述隔断材料层701形成设置于所述非发光区C且包括第一部分710和第二部分720的隔断部700，所述第一部分710对应所述第二凹槽G2设置，所述第二部分720设置在所述第一部分710远离所述基板210的一侧，所述第二部分720的宽度大于所述第一部分710的宽度，所述第二部分720与所述像素定义层300远离所述基板210一侧的表面间隔设置。
- [0149] S400、在所述基板210以及所述像素定义层300上形成发光层400，所述发光层400包括多个叠层设置的子膜层，所述发光层400的至少部分子膜层在所述隔断部700处断开。
- [0150] 本申请通过在非发光区设置隔断部，隔断部的第一部分设置于第二凹槽内，隔断部的第二部分比第一部分宽，同时隔断部的第二部分与像素定义层之间间隔设置，有利于发光层的至少部分子膜层在第二部分的侧面处断开，从而减少漏

电流的漏电路径，减小像素偷亮的风险；同时，在非发光区内设置第二凹槽，将隔断部的第一部分设置于第二凹槽内，从而减小隔断部的整体高度，提高封装层中有机膜层的流平性，提高封装层的封装可靠性，在有效改善因像素偷亮而造成的显示不良的同时还能保证较佳的封装可靠性。

[0151] 现结合具体实施例对本申请的技术方案进行描述。

[0152] 本实施例中，所述显示面板100的制作方法包括：

[0153] S100、提供一基板210，在所述基板210上形成像素定义层300，包括对应形成于所述发光区A的第一凹槽G1以及形成于所述非发光区C的第二凹槽G2，请参阅图19A、图19C。

[0154] 在一些实施例中，在后续步骤形成的所述隔断部700的所述第二部分720包括第一子部724及位于所述第一子部724外围的第二子部725，所述第一子部724与所述第一部分710连接设置。具体的，第二子部725与像素定义层300可以接触设置，或者第二子部725与像素定义层300间隔设置，以在形成发光层400时，第二子部725处于悬空状态，故根据不同的形成工艺，步骤S100可以包括：

[0155] S110a、提供一基板210，在所述基板210上形成像素定义层300，包括对应形成于所述发光区A的第一凹槽G1，请参阅图19A。

[0156] S120a、在所述基板210和所述像素定义层300上形成第一材料层1001，请参阅图19B。

[0157] S130a、利用图案化处理，在所述像素定义层300上形成于所述非发光区C的第二凹槽G2，以及将所述第二凹槽G2上对应的所述第一材料层1001去除，请参阅图19C。

[0158] 在一些实施例中，根据不同的形成工艺，步骤S100可以包括：

[0159] S110b、提供一基板210，在所述基板210上形成像素定义层300，包括对应形成于所述发光区A的第一凹槽G1，请参阅图20A。

[0160] S120b、利用图案化处理，在所述像素定义层300上形成于所述非发光区C的第二凹槽G2，请参阅图20B。

[0161] S130b、在所述基板210和所述像素定义层300上形成第一材料层1001，请参阅图20C。

- [0162] 在一些实施例中, 所述第一材料层1001的材料包括金属氧化物材料或无机材料。金属氧化物材料包括ITO、IZO等任一种或多种的组合, 无机材料例如绝缘材料, 包括硅氧化合物、氮硅化合物、氮氧化硅等任一种或多种的组合。
- [0163] 在一些实施例中, 根据不同的形成工艺, 步骤S100可以包括:
- [0164] S110c、提供一基板210, 在所述基板210上形成像素定义层300, 包括对应形成于所述发光区A的第一凹槽G1, 请参阅图21A。
- [0165] S120c、利用图案化处理, 在所述像素定义层300上形成于所述非发光区C的第二凹槽G2, 请参阅图21B。
- [0166] 在一些实施例中, 请参阅图21A, 提供一基板210的步骤可以包括提供一基板210; 在所述基板210上形成驱动电路层220; 在所述驱动电路层220上形成平坦层230; 在所述平坦层230上形成阳极层910。
- [0167] 在一些实施例中, 步骤S110c和S120c可以一步形成。
- [0168] S200、在所述基板210和所述像素定义层300上形成隔断材料层701, 请参阅图19D、图20D、图21C。
- [0169] 在一些实施例中, 所述隔断材料层701的材料可以为负性光阻, 方便形成第二部分720呈上宽下窄的倒梯形结构。
- [0170] S300、利用图案化处理, 将所述隔断材料层701形成设置于所述非发光区C且包括第一部分710和第二部分720的隔断部700, 所述第一部分710对应所述第二凹槽G2设置, 所述第二部分720设置在所述第一部分710远离所述基板210的一侧, 所述第二部分720的宽度大于所述第一部分710的宽度, 所述第二部分720与所述像素定义层300远离所述基板210一侧的表面间隔设置, 请参阅图19E、图20E。
- [0171] 在一些实施例中, 所述第一面721在所述基板210上的正投影的外轮廓与所述第二面722在所述基板210上的正投影的外轮廓间隔设置, 请参阅图4、图5。
- [0172] 利用隔断部700的第二部分720呈上宽下窄的倒梯形结构, 更有利于共通层600的膜层在第二部分720的侧面断开, 从而减少漏电流的漏电路径, 减小像素偷亮的风险。
- [0173] 在一些实施例中, 请参阅图5, 所述第二部分720的侧面与所述基板210的夹角为 100° 至 120° 。

- [0174] 所述第二部分720的侧面与所述像素定义层300形成底切结构，从而增大共通层600在所述第二部分720的侧面位置断开的概率，所述第二部分720的侧面与所述基板210的夹角过小，发光层400在所述第二部分720的侧面的位置断开的概率会减小；所述第二部分720的侧面与所述基板210的夹角过大，形成隔断部700的工艺难度增加，成本增加。所述第二部分720的侧面与所述基板210的夹角为 100° 至 120° ，既可以提高发光层400在第二部分720的侧面断开的概率，又方便制作形成。
- [0175] S400、在所述基板210以及所述像素定义层300上形成发光层400，所述发光层400包括多个叠层设置的子膜层，所述发光层400的至少部分子膜层在所述隔断部700处断开，请参阅图4、图5。
- [0176] 在一些实施例中，请参阅图5，所述第二部分720包括第一子部724及位于所述第一子部724外围的第二子部725，所述第一子部724与所述第一部分710连接设置。
- [0177] 在一些实施例中，根据不同的形成工艺，步骤S400可以包括：
- [0178] S410a、去除所述第一材料层1001，形成所述第二子部725与所述像素定义层300间隔设置，请参阅图19F。
- [0179] 在一些实施例中，请参阅图19F，去除所述第一材料层1001，形成所述第二子部725与所述像素定义层300间隔设置，以使第二子部725处于悬空状态。
- [0180] S420a、在所述基板210以及所述像素定义层300上形成发光层400，所述发光层400包括多个叠层设置的子膜层，所述发光层400的至少部分子膜层在所述隔断部700处断开，请参阅图4、图5。
- [0181] 在一些实施例中，根据不同的形成工艺，步骤S400可以包括：
- [0182] S410b、去除所述第二凹槽G2外的所述第一材料层1001，形成位于所述第二凹槽G2内的第一层1000，请参阅图20F。
- [0183] 在一些实施例中，去除所述第二凹槽G2外的所述第一材料层1001，形成所述第二子部725与所述像素定义层300间隔设置，以使第二子部725处于悬空状态，请参阅图20F。
- [0184] 在一些实施例中，请参阅图8，所述第一层1000远离所述基板210一侧的端面与

所述基板210的距离，小于所述像素定义层300远离所述基板210一侧的表面与所述基板210的距离。

[0185] 在对第一材料层1001进行图案化形成第一层1000时，可以通过控制图案化时间，例如蚀刻时间等，刻蚀掉部分位于所述第二凹槽G2的侧壁上的第一材料层1001，以减少所述共通层600与所述第一层1000间接接触的风险，所述第一层1000的材料可以包括金属氧化物材料，例如ITO、IZO等任一种或多种的组合，将所述共通层600与所述第一层1000间隔设置，避免产生新的漏电路径，减小像素偷亮的风险。

[0186] 在一些实施例中，请参阅图8，在俯视方向上，所述第二子部725远离所述第一子部724的最远端点与所述第一部分710之间的距离（第三距离L3）大于或等于 $0.2\mu\text{m}$ ，以减少所述第一层1000为金属氧化物时与共通层600之间的接触的概率，避免产生新的漏电路径，减小像素偷亮的风险。

[0187] S420b、在所述基板210以及所述像素定义层300上形成发光层400，所述发光层400包括多个叠层设置的子膜层，所述发光层400的至少部分子膜层在所述隔断部700处断开，请参阅图7、图8。

[0188] 在一些实施例中，根据不同的形成工艺，步骤S400可以包括：

[0189] S410c、在所述基板210以及所述像素定义层300上形成发光层400，所述发光层400包括多个叠层设置的子膜层，所述发光层400的至少部分子膜层在所述隔断部700处断开，请参阅图15、图16。

[0190] 在一些实施例中，所述显示面板100的制作方法还包括：

[0191] S500、在所述发光层400上形成阴极层920，请参阅图4。

[0192] 在一些实施例中，所述阴极层920连续设置，请参阅图4。

[0193] 在一些实施例中，请参阅图15，所述阴极层920在所述第二部分720的侧面间隔设置。通过调整所述第二部分720的厚度，可以使阴极层920在第二部分720的侧面断开；若想使阴极层920在第二部分720的侧面是连接设置的，需要控制工艺参数，控制第二部分720的厚度，这样会增加工艺成本；故可以适当放宽第二部分720的厚度的要求，以减少成本，阴极层920在第二部分720的侧面呈断开设置。

- [0194] 在一些实施例中，请参阅图2，所述显示面板100包括多个像素，所述像素对应所述发光区A设置，所述阴极层920在所述第二部分720的侧面间隔设置，对应所述第二凹槽G2围绕一所述像素呈非闭环设置。
- [0195] 当阴极层920在第二部分720的侧面断开时，对应第二凹槽G2不能围绕像素呈闭环设置，以避免发光区A内的阴极层920成孤岛，避免阴极信号无法传输至发光区A内的技术问题。
- [0196] S600、在所述阴极层920上形成封装层800，请参阅图4。
- [0197] 在一些实施例中，所述封装层包括第一无机层、第二无机层、及位于所述第一无机层与所述第二无机层之间的有机膜层。
- [0198] 本申请通过在非发光区设置隔断部，隔断部的第一部分设置于第二凹槽内，隔断部的第二部分比第一部分宽，同时隔断部的第二部分与像素定义层之间间隔设置，有利于发光层的至少部分分子膜层在第二部分的侧面处断开，从而减少漏电流的漏电路径，减小像素偷亮的风险；同时，在非发光区内设置第二凹槽，将隔断部的第一部分设置于第二凹槽内，从而减小隔断部的整体高度，提高封装层中有机膜层的流平性，提高封装层的封装可靠性，在有效改善因像素偷亮而造成的显示不良的同时还能保证较佳的封装可靠性。
- [0199] 请参阅图22，本发明实施例还提供了一种显示装置10，包括如任一上述的显示面板100。
- [0200] 所述显示面板100的具体结构请参阅任一上述显示面板100的实施例及附图，在此不再赘述。
- [0201] 本实施例中，请参阅图22，所述显示装置10还包括装置主体20，所述装置主体20与所述显示面板100组合为一体。
- [0202] 本实施例中，所述装置主体20可以包括中框、框胶等，所述显示装置10可以为手机、平板、电视等显示终端，在此不做限定。
- [0203] 本申请实施例公开了一种显示面板及显示装置；显示面板包括发光区和非发光区，显示面板包括基板、像素定义层、发光层和隔断部，像素定义层包括第一凹槽和设置于非发光区内的第二凹槽，隔断部包括连接设置的第一部分和第二部分，第一部分对应第二凹槽，第二部分的宽度大于第一部分的宽度，第二部

分与像素定义层远离基板一侧的表面间隔设置；本申请通过非发光区设置隔断部，隔断部的第一部分设置于第二凹槽内，隔断部的第二部分比第一部分宽，同时隔断部的第二部分与像素定义层之间间隔设置，有利于发光层的至少部分分子膜层在第二部分的侧面处断开，从而减少漏电流的漏电路径，减小像素偷亮的风险。

[0204] 可以理解的是，对本领域普通技术人员来说，可以根据本申请的技术方案及其发明构思加以等同替换或改变，而所有这些改变或替换都应属于本申请所附的权利要求的保护范围。

权利要求书

- [权利要求 1] 一种显示面板，其中，包括多个间隔设置的发光区以及位于各所述发光区之间的非发光区，所述显示面板包括：
- 基板；
- 像素定义层，设置于所述基板的一侧，包括对应设置于所述发光区内的第一凹槽以及设置于所述非发光区内的第二凹槽；
- 多个隔断部，设置于所述非发光区内且位于所述像素定义层远离所述基板的一侧，所述隔断部包括：对应所述第二凹槽设置的第一部分、和设置在所述第一部分远离所述基板一侧的第二部分，所述第二部分的宽度大于所述第一部分的宽度，所述第二部分与所述像素定义层远离所述基板一侧的表面间隔设置；
- 发光层，设置在所述像素定义层和所述隔断部远离所述基板的一侧，所述发光层包括对应所述第一凹槽设置的像素，所述发光层包括多个叠层设置的子膜层，所述发光层的至少部分子膜层在所述隔断部处断开设置。
- [权利要求 2] 根据权利要求1所述的显示面板，其中，所述第一部分的侧壁与所述像素定义层接触设置。
- [权利要求 3] 根据权利要求2所述的显示面板，其中，所述显示面板还包括位于所述非发光区的第一层，所述第一层设置在所述像素定义层远离所述基板一侧的表面与所述第二部分之间，且靠近所述第一部分设置。
- [权利要求 4] 根据权利要求3所述的显示面板，其中，所述发光层在所述隔断部一侧的端部与所述第一层间隔设置。
- [权利要求 5] 根据权利要求1所述的显示面板，其中，所述显示面板还包括位于所述非发光区的第一层，所述第一层至少设置于所述第一部分的侧壁与所述第二凹槽的侧壁之间。
- [权利要求 6] 根据权利要求5所述的显示面板，其中，所述第一层还设置于所述第一部分的底面与所述第二凹槽的底面之间。
- [权利要求 7] 根据权利要求5所述的显示面板，其中，所述第一层还延伸至所述像

素定义层远离所述基板一侧的表面与所述第二部分之间，所述发光层在所述隔断部一侧的端部与所述第一层间隔设置。

[权利要求 8] 根据权利要求1所述的显示面板，其中，所述发光层包括第一发光子层、位于所述第一发光子层远离所述基板一侧的第二发光子层、及位于所述第一发光子层与所述第二发光子层之间的电荷生成层；其中，所述电荷生成层在所述隔断部处断开设置。

[权利要求 9] 根据权利要求1所述的显示面板，其中，所述显示面板还包括阳极层和阴极层，所述阳极层设置于发光层靠近所述基板一侧，所述阴极层设置于所述发光层远离所述基板一侧；其中，所述阴极层在所述隔断部处连续设置。

[权利要求 10] 根据权利要求1所述的显示面板，其中，所述显示面板还包括：驱动电路层，设置在所述基板和所述像素定义层之间；平坦层，设置在所述驱动电路层和所述像素定义层之间；其中，所述第二凹槽贯穿所述像素定义层，所述第一部分与所述平坦层接触设置。

[权利要求 11] 根据权利要求1所述的显示面板，其中，所述隔断部还包括设置于所述第二部分远离所述基板一侧的第三凹槽，所述第三凹槽内设置有所述发光层的至少部分子膜层。

[权利要求 12] 根据权利要求11所述的显示面板，其中，所述发光层的至少部分子膜层在所述第三凹槽内间断设置。

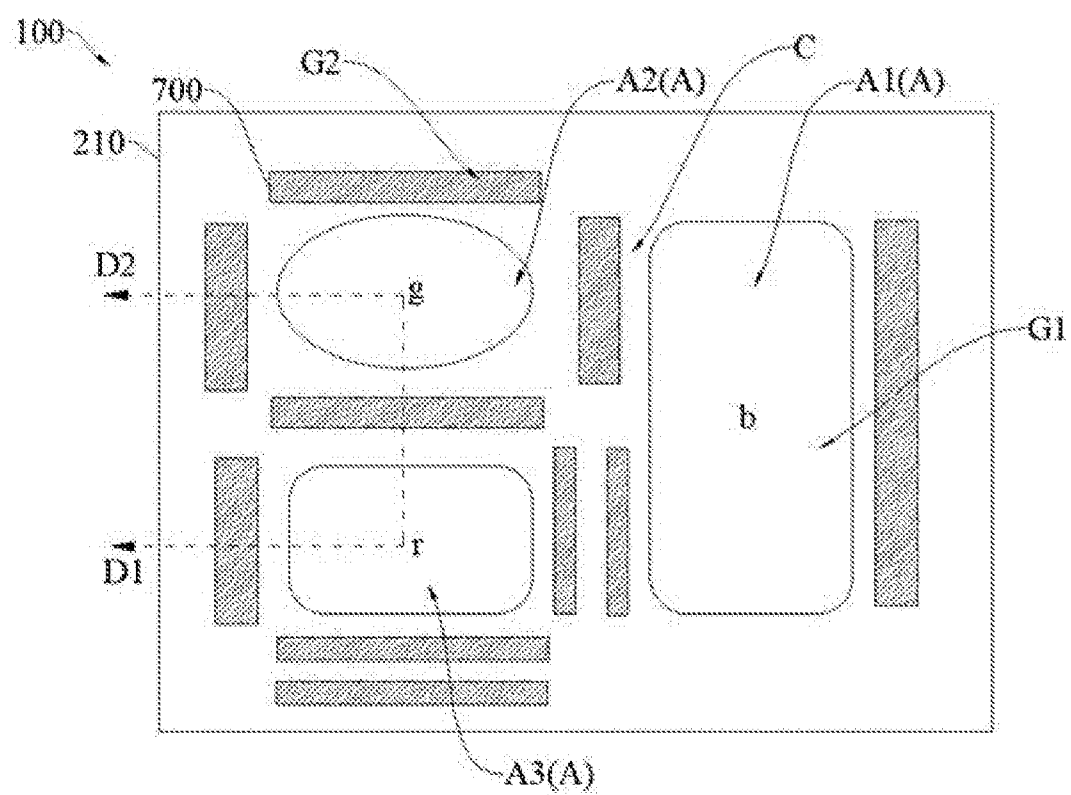
[权利要求 13] 根据权利要求12所述的显示面板，其中，所述第三凹槽贯穿所述第二部分及所述第一部分。

[权利要求 14] 根据权利要求1所述的显示面板，其中，所述第二部分包括靠近所述第一部分的第一面以及远离所述第一部分的第二面，所述第一面在所述基板上的正投影位于所述第二面在所述基板上的正投影之内。

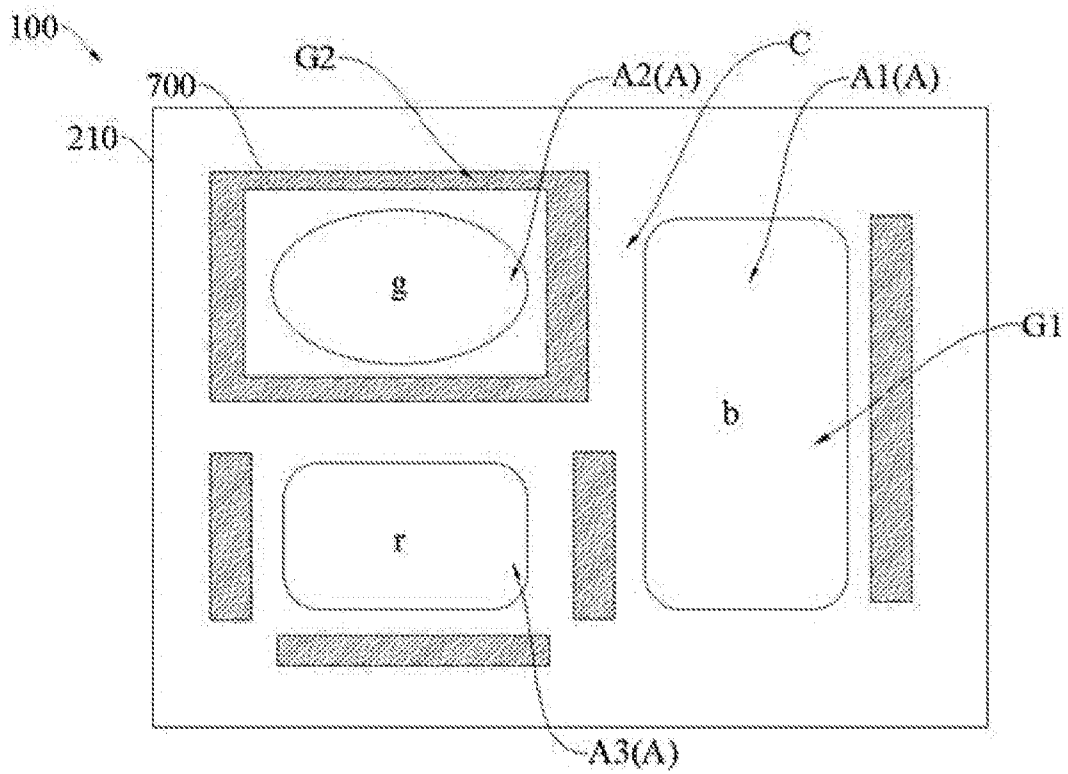
[权利要求 15] 根据权利要求14所述的显示面板，其中，所述第一面在所述基板上的正投影的外轮廓与所述第二面在所述基板上的正投影的外轮廓间隔设置。

- [权利要求 16] 根据权利要求1所述的显示面板，其中，相邻两所述发光区之间设置有至少一个所述第二凹槽，至少部分所述第二凹槽沿相邻的一所述发光区边缘延伸设置。
- [权利要求 17] 根据权利要求16所述的显示面板，其中，至少一所述像素外围有呈闭环设置的所述第二凹槽。
- [权利要求 18] 一种显示装置，其中，所述显示装置包括显示面板，所述显示面板包括多个间隔设置的发光区以及位于各所述发光区之间的非发光区，所述显示面板包括：
基板；
像素定义层，设置于所述基板的一侧，包括对应设置于所述发光区内的第一凹槽以及设置于所述非发光区内的第二凹槽；
多个隔断部，设置于所述非发光区内且位于所述像素定义层远离所述基板的一侧，所述隔断部包括：对应所述第二凹槽设置的第一部分、和设置在所述第一部分远离所述基板一侧的第二部分，所述第二部分的宽度大于所述第一部分的宽度，所述第二部分与所述像素定义层远离所述基板一侧的表面间隔设置；
发光层，设置在所述像素定义层和所述隔断部远离所述基板的一侧，所述发光层包括对应所述第一凹槽设置的像素，所述发光层包括多个叠层设置的子膜层，所述发光层的至少部分子膜层在所述隔断部处断开设置。
- [权利要求 19] 根据权利要求18所述的显示装置，其中，所述第一部分的侧壁与所述像素定义层接触设置。
- [权利要求 20] 根据权利要求18所述的显示装置，其中，所述显示面板还包括位于所述非发光区的第一层，所述第一层至少设置于所述第一部分的侧壁与所述第二凹槽的侧壁之间。

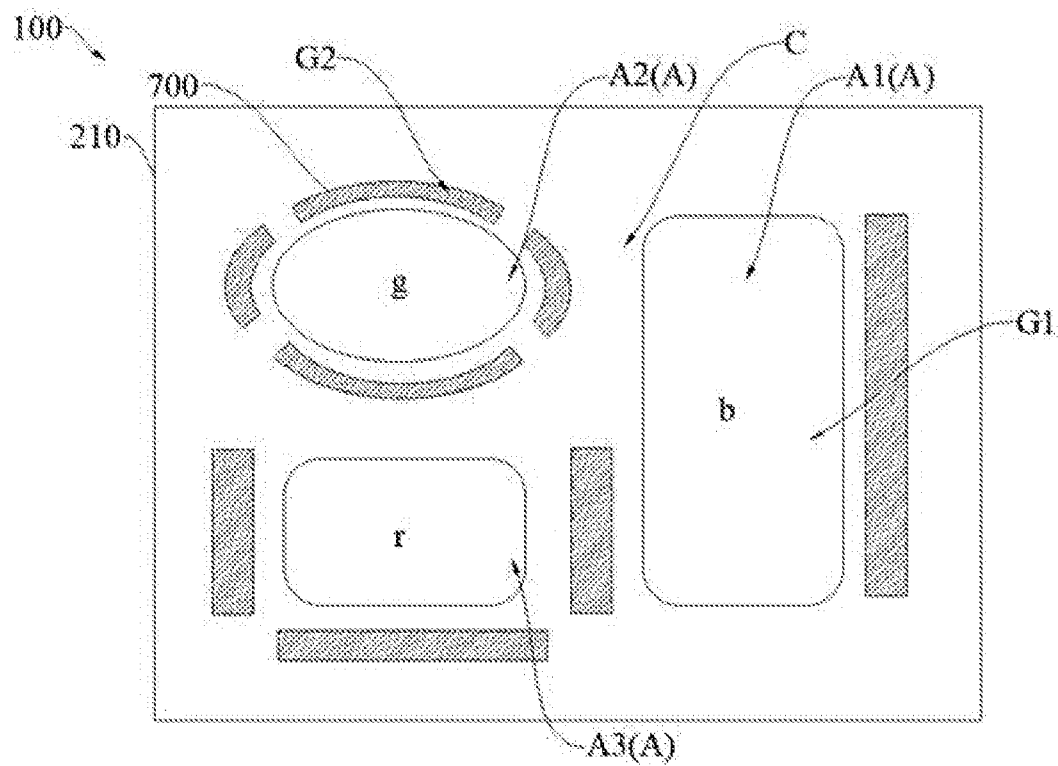
[图1]



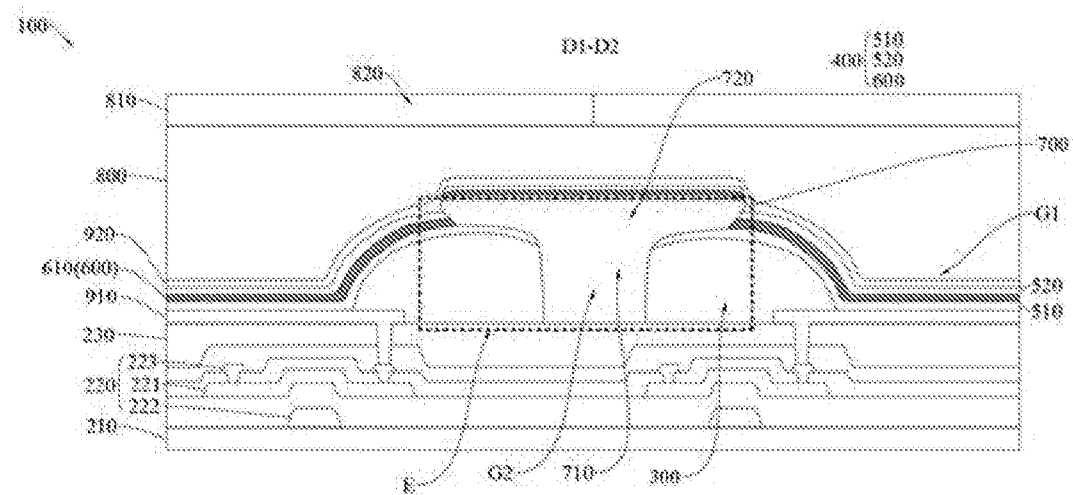
[图2]



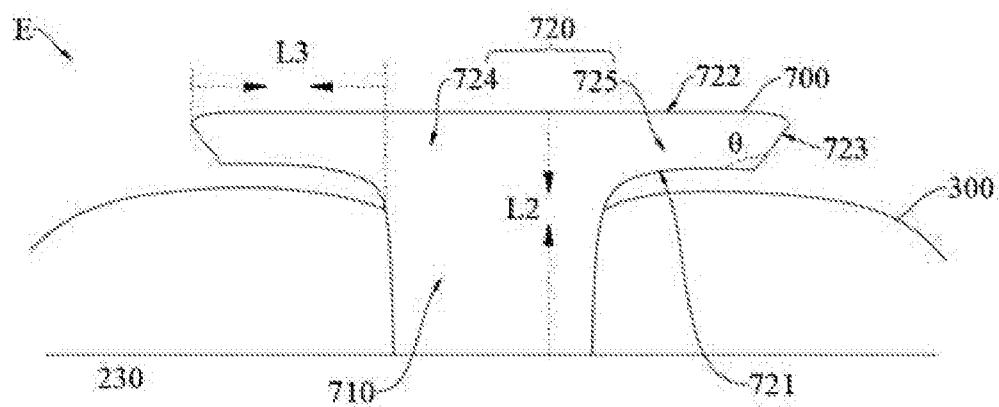
[图3]



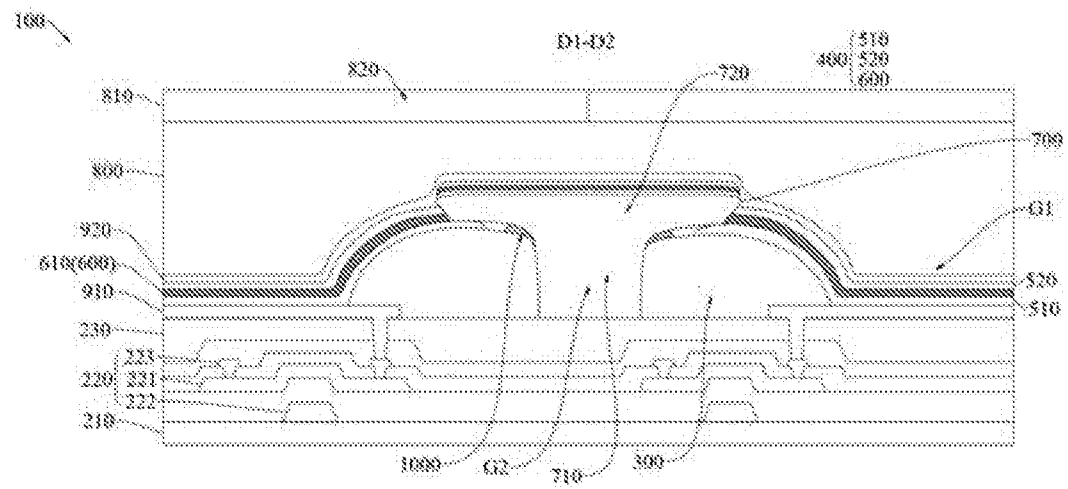
[图4]



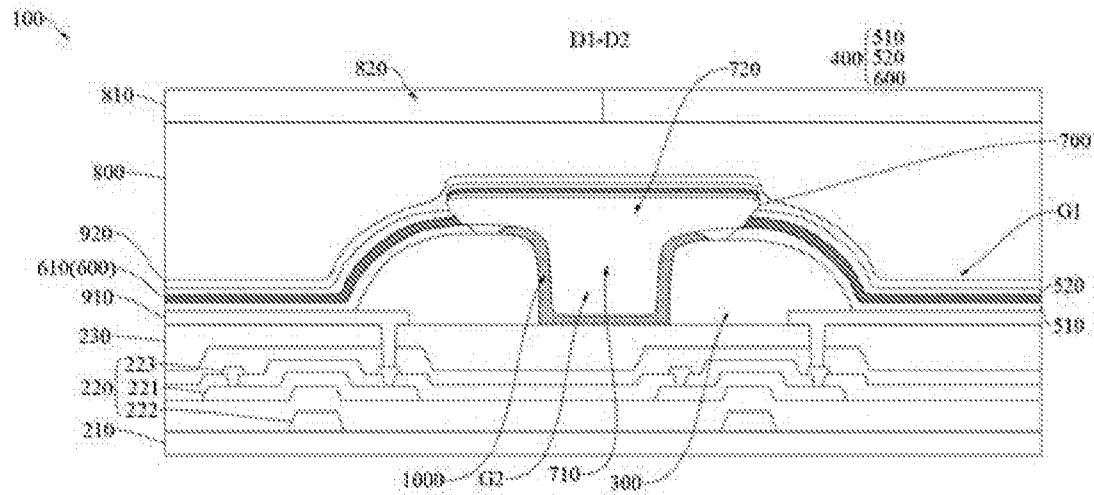
[图5]



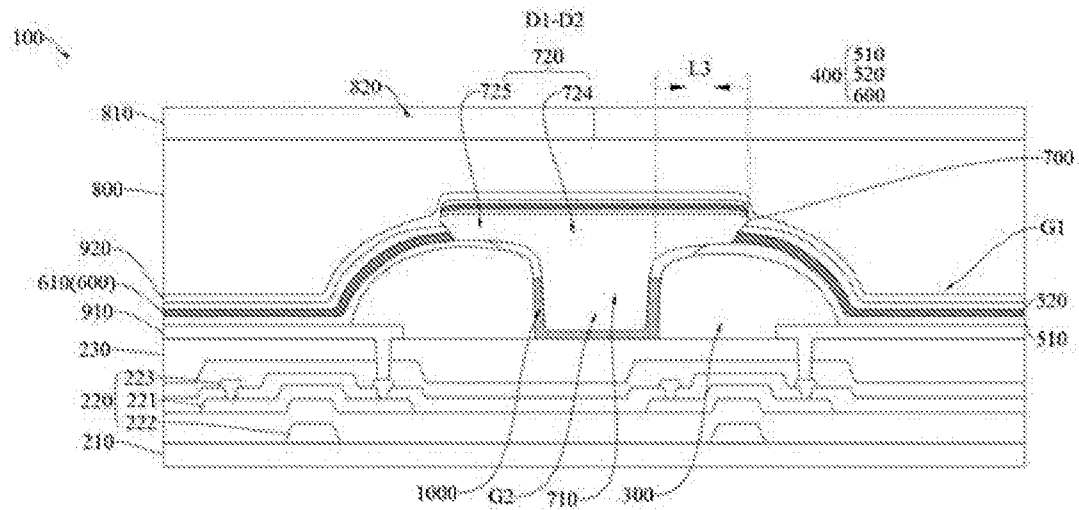
[图6]



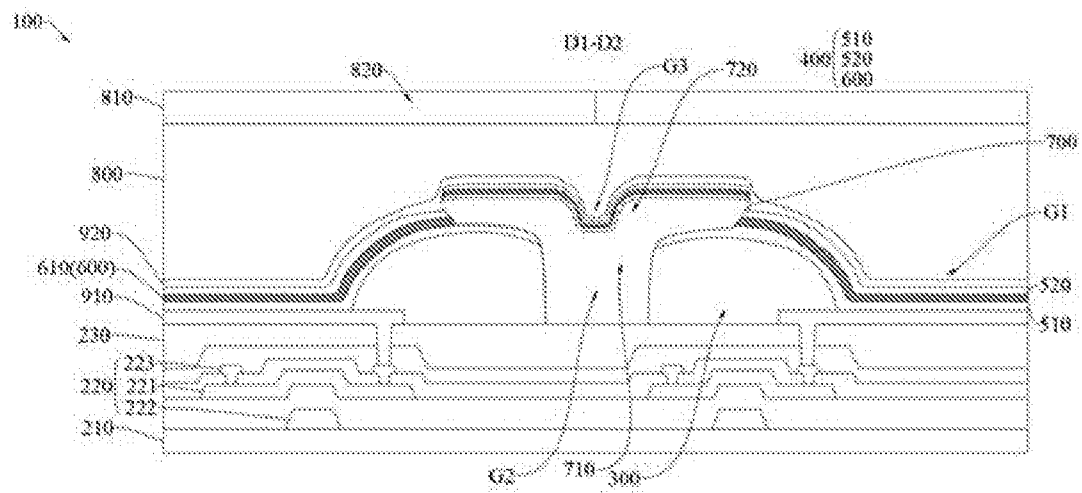
[图7]



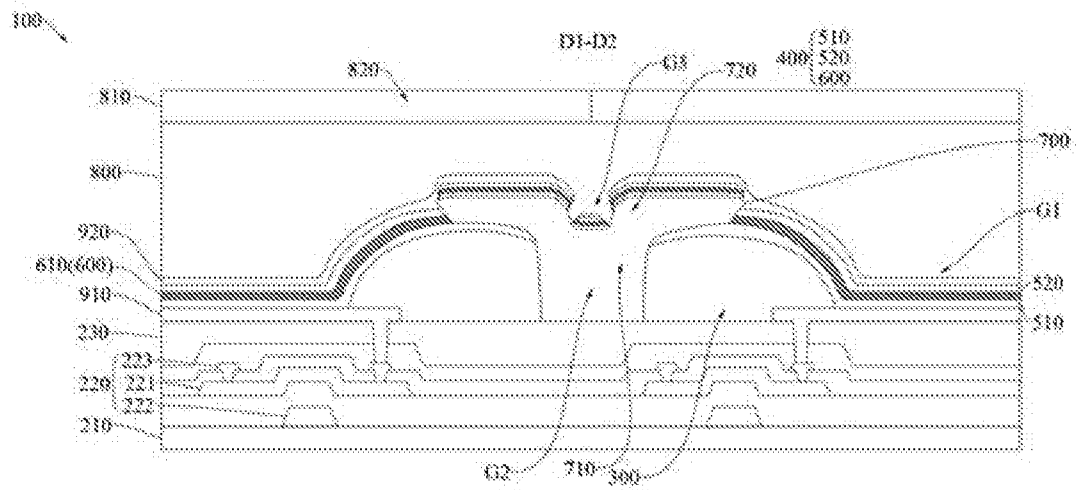
[图8]



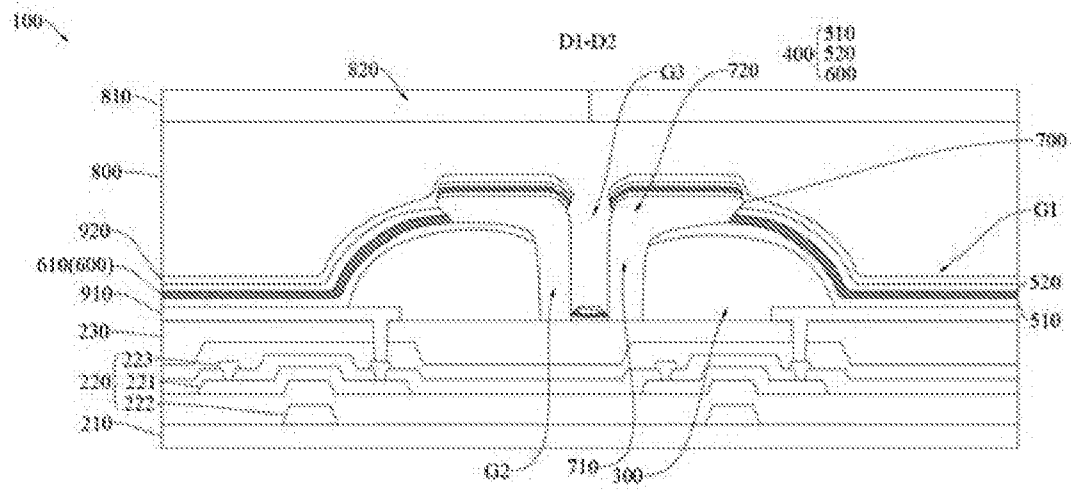
[图9]



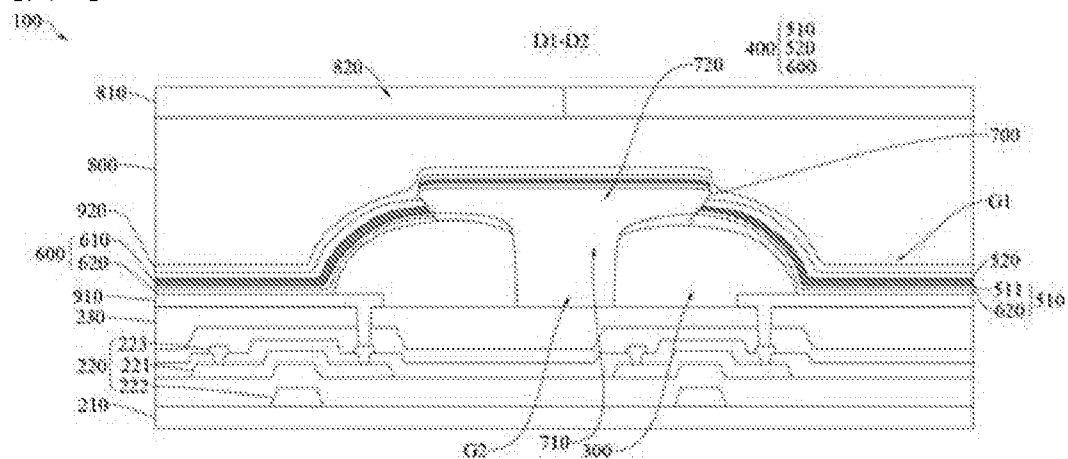
[图10]



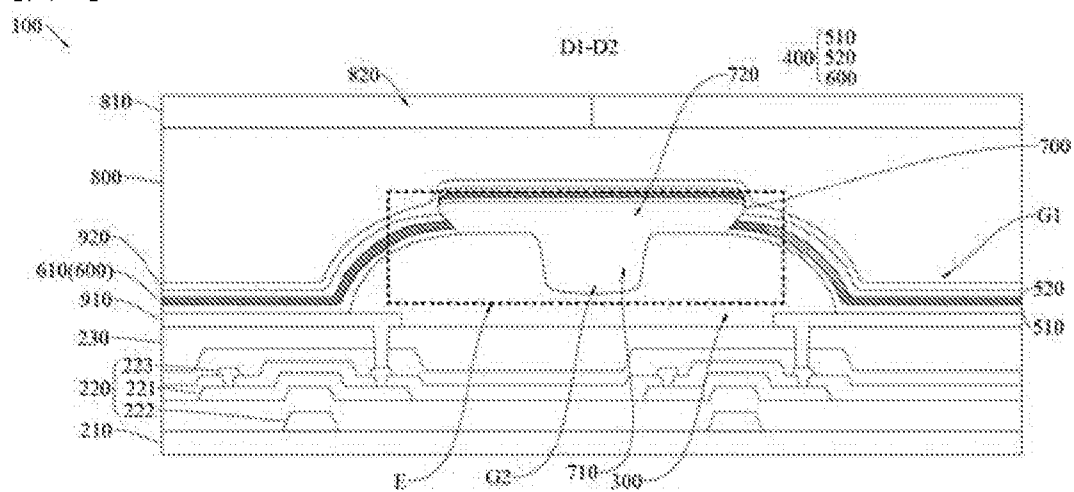
[图11]



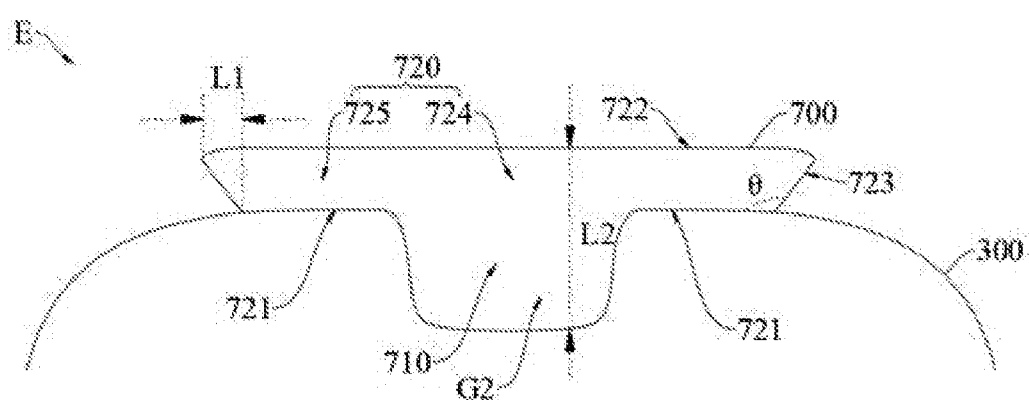
[图12]



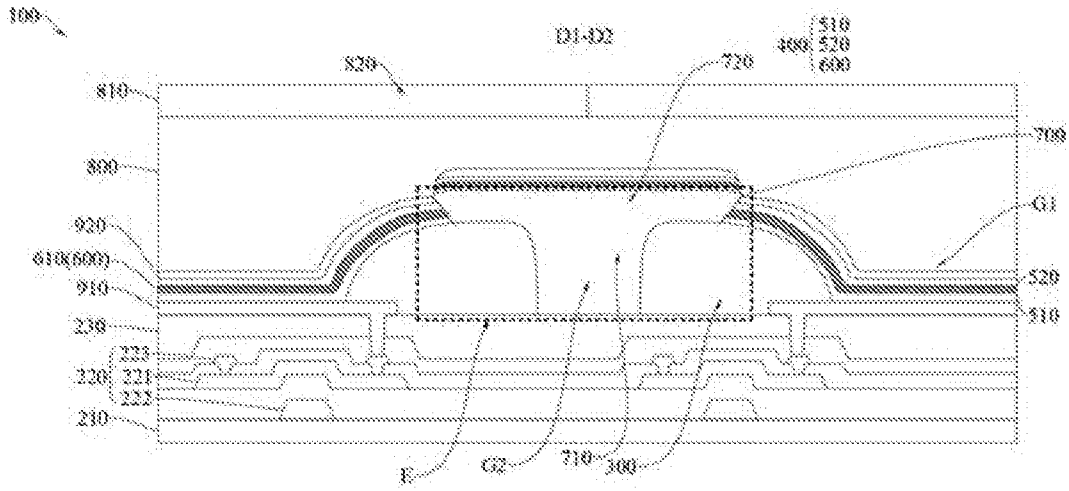
[图13]



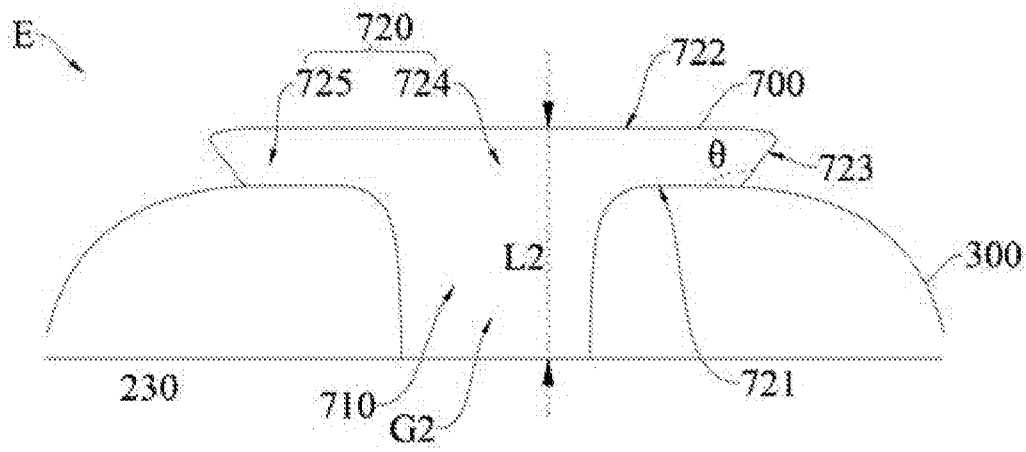
[图14]



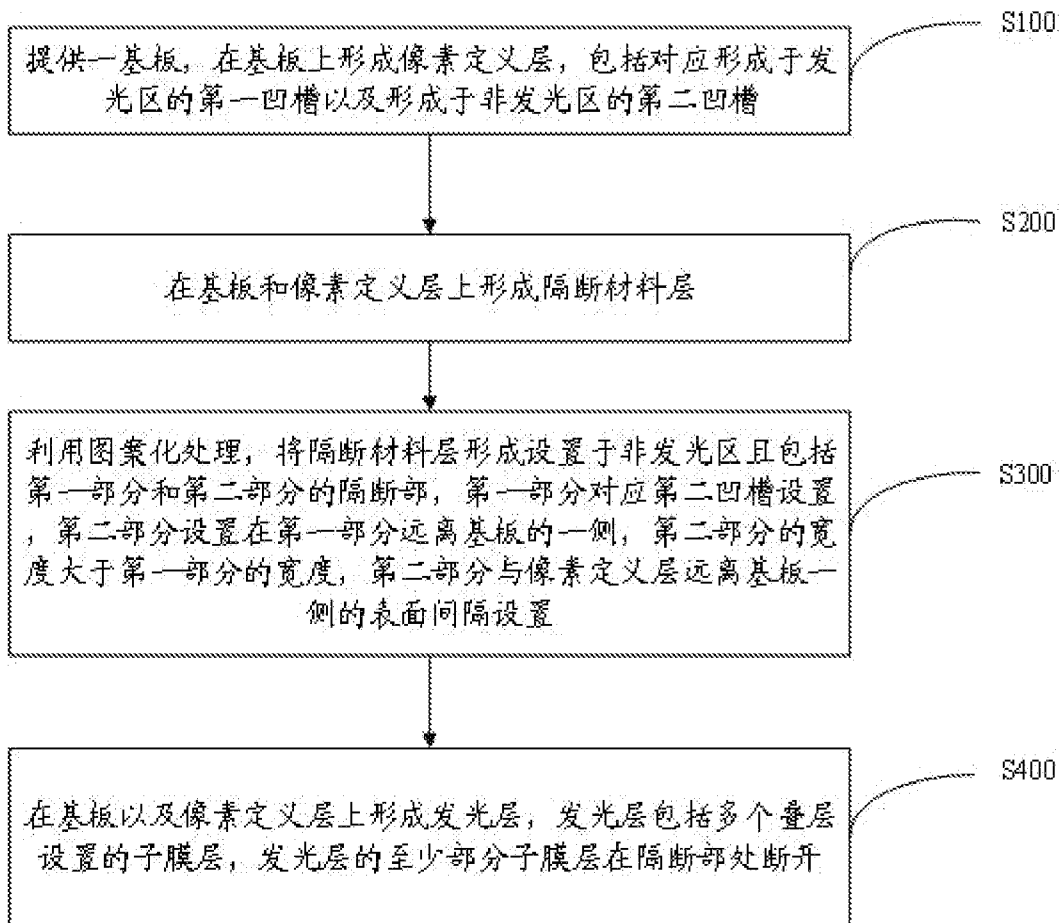
[图15]



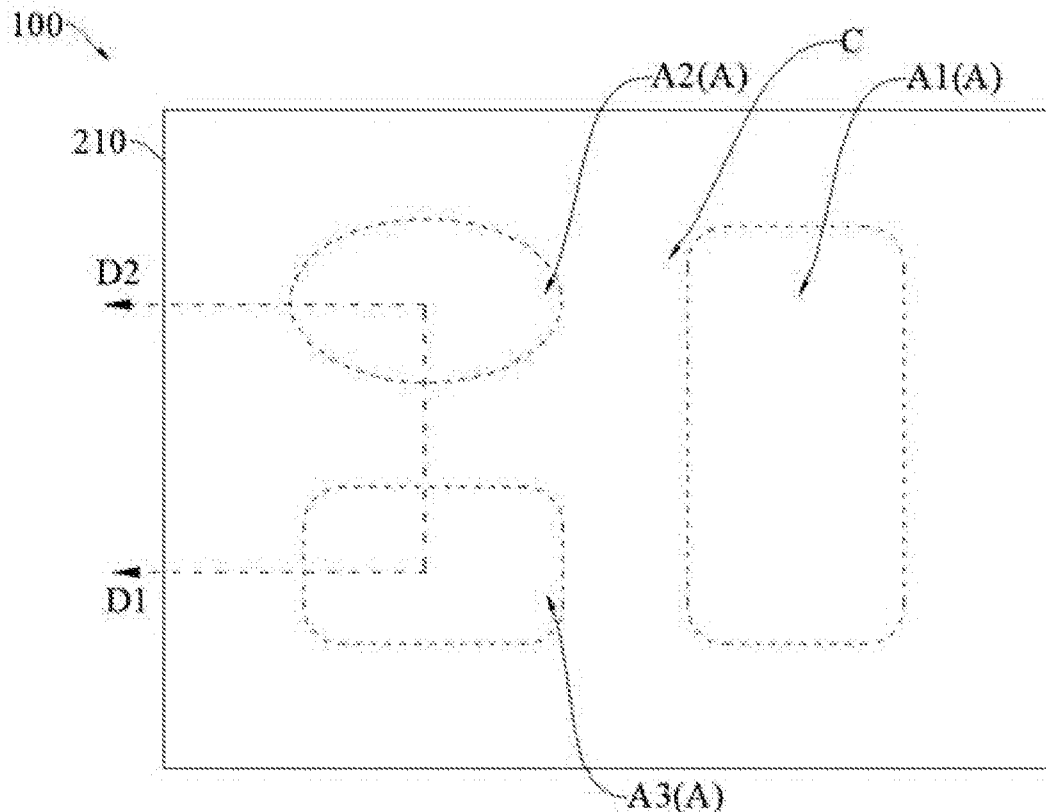
[图16]



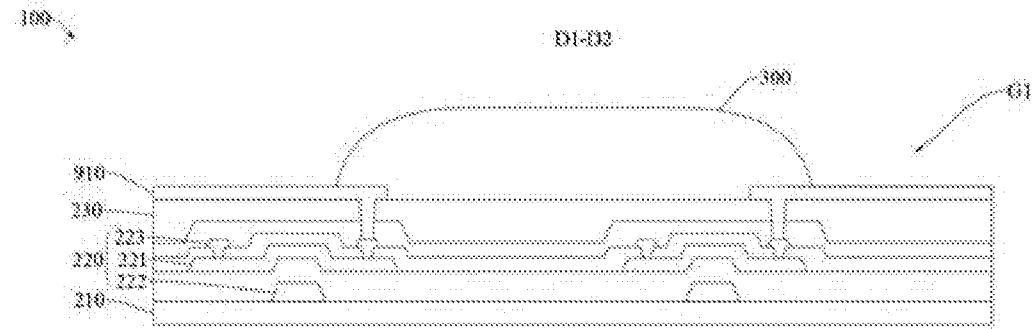
[图17]



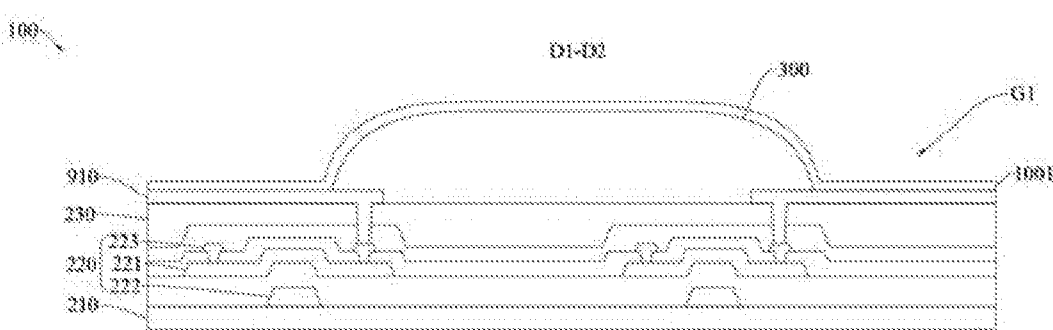
[图18]



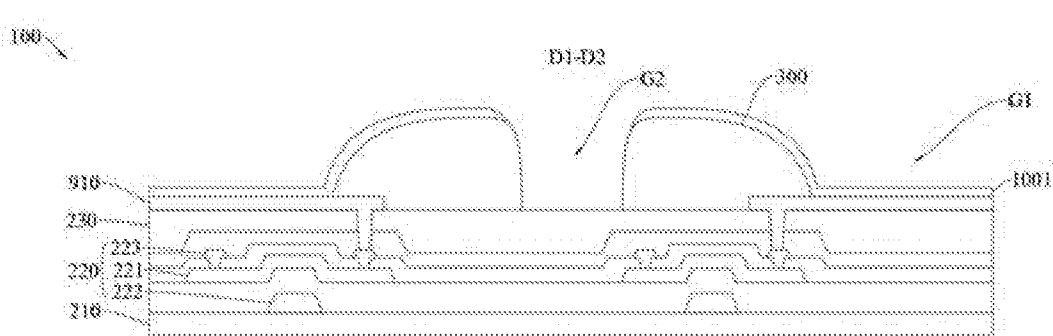
[图19A]



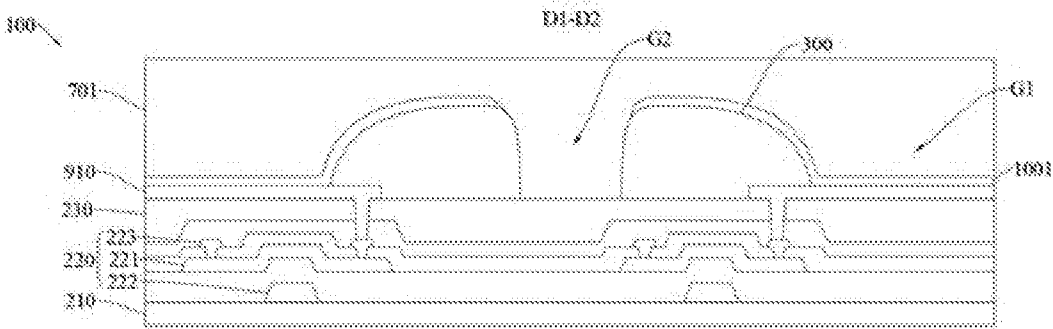
[图19B]



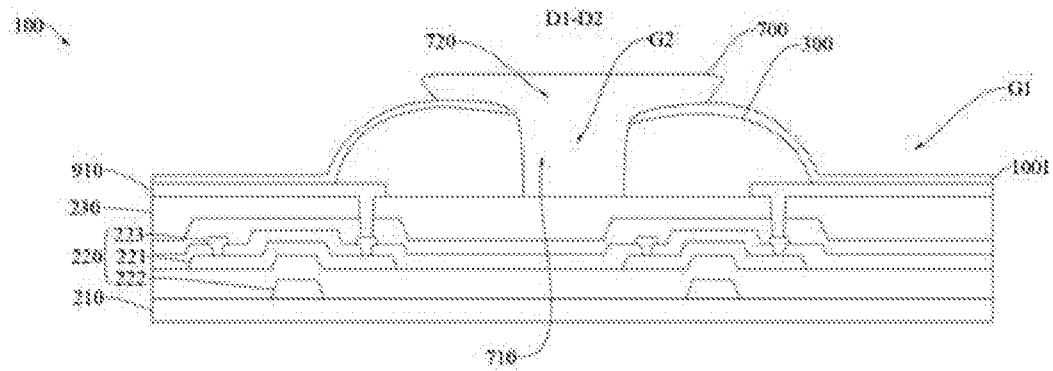
[图19C]



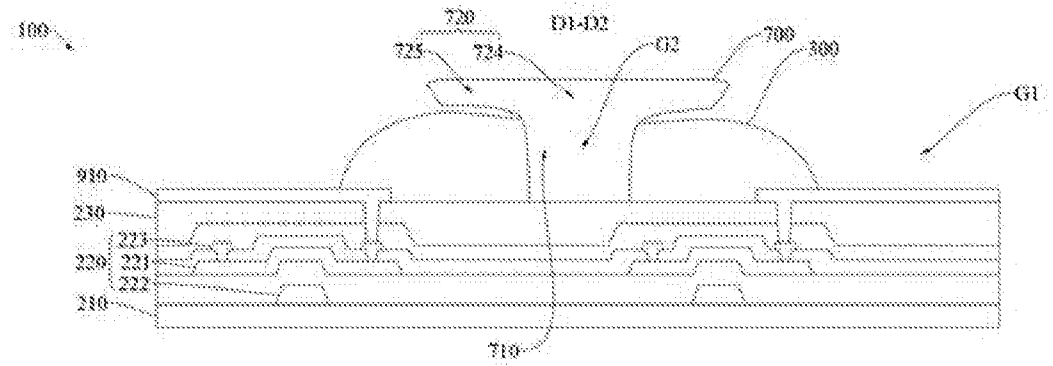
[图19D]



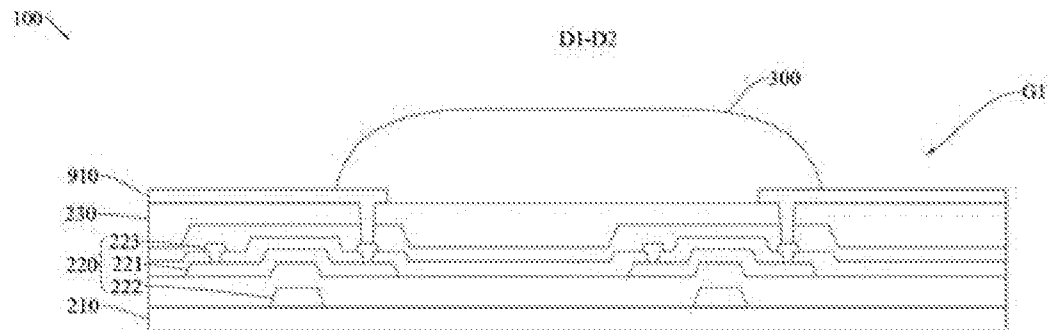
[图19E]



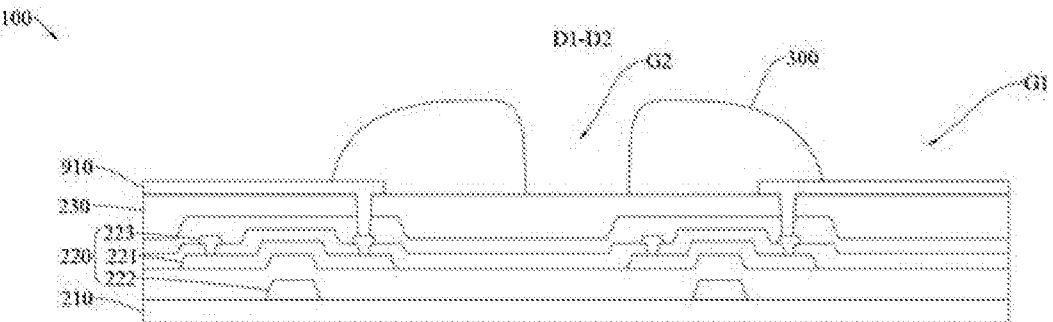
[图19F]



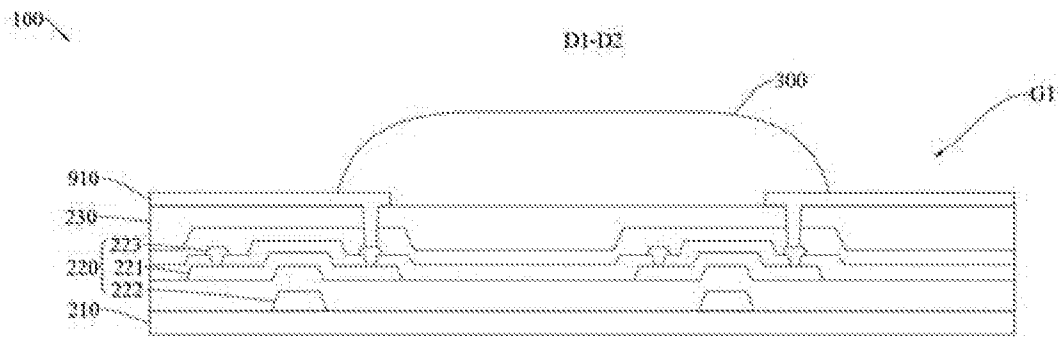
[图20A]



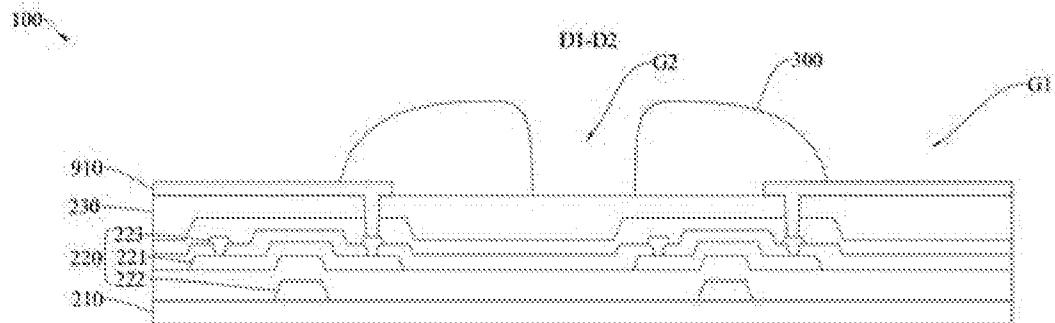
[图20B]



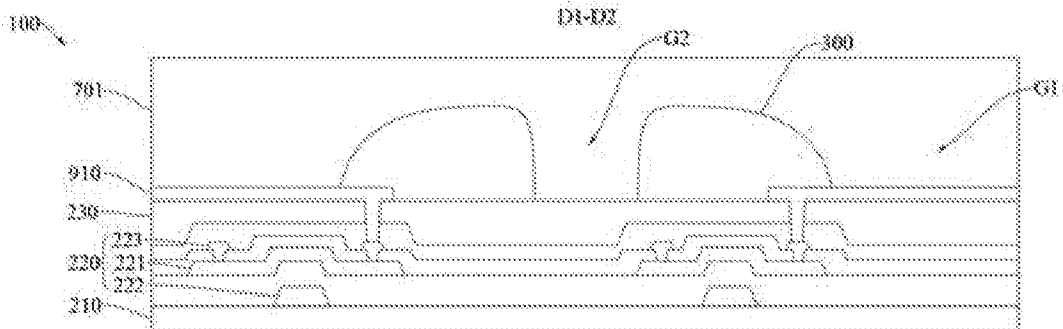
[图21A]



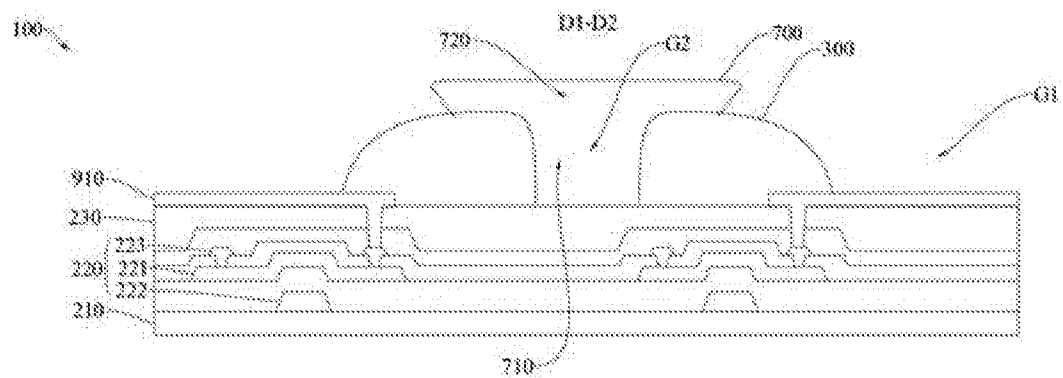
[图21B]



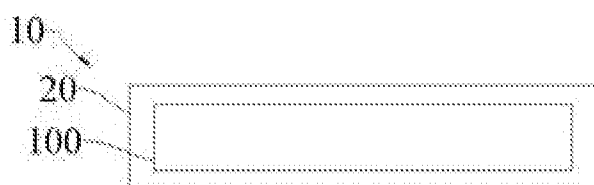
[图21C]



[图21D]



[图22]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2023/108079

A. CLASSIFICATION OF SUBJECT MATTER H10K 59/122(2023.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC: H01L H10K Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNTXT, ENTXT, ENTXTC, CNKI, VEN, WPABS: 显示, 发光, 像素定义, 像素界定, 像素限定, 凹槽, 开口, 隔断, 隔离, display, emit+, pixel definition, groove, open, partition		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 114628451 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 14 June 2022 (2022-06-14) description, paragraphs 69-369, and figures 1-31C	1-20
X	CN 114628449 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 14 June 2022 (2022-06-14) description, paragraphs 88-498, and figures 1A-41C	1-20
A	CN 104112762 A (SONY CORP.) 22 October 2014 (2014-10-22) entire document	1-20
A	WO 2020087852 A1 (YUNGU (GU'AN) TECHNOLOGY CO., LTD.) 07 May 2020 (2020-05-07) entire document	1-20
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 15 September 2023		Date of mailing of the international search report 02 February 2024
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2023/108079

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	114628451	A	14 June 2022	None			
CN	114628449	A	14 June 2022	None			
CN	104112762	A	22 October 2014	US	2014312329	A1	23 October 2014
				JP	2014212070	A	13 November 2014
WO	2020087852	A1	07 May 2020	CN	110767827	A	07 February 2020

A. 主题的分类

H10K 59/122(2023.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L H10K

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNTEXT, ENTTEXT, ENTXTC, CNKI, VEN, WPABS: 显示, 发光, 像素定义, 像素界定, 像素限定, 凹槽, 开口, 隔断, 隔离, display,emit+,pixel definition,groove,open,partition

C. 相关文件

类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 114628451 A (京东方科技集团股份有限公司 等) 2022年6月14日 (2022 - 06 - 14) 说明书第69-369段、图1-31C	1-20
X	CN 114628449 A (京东方科技集团股份有限公司 等) 2022年6月14日 (2022 - 06 - 14) 说明书第88-498段、图1A-41C	1-20
A	CN 104112762 A (索尼公司) 2014年10月22日 (2014 - 10 - 22) 全文	1-20
A	WO 2020087852 A1 (YUNGU GU' AN TECH CO LTD) 2020年5月7日 (2020 - 05 - 07) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“p” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2023年9月15日

国际检索报告邮寄日期

2024年2月2日

ISA/CN的名称和邮寄地址

中国国家知识产权局
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

张念国

电话号码 (+86) 62412119

PCT/ISA/210 表(第2页) (2022年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2023/108079

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	114628451	A	2022年6月14日	无			
CN	114628449	A	2022年6月14日	无			
CN	104112762	A	2014年10月22日	US	2014312329	A1	2014年10月23日
				JP	2014212070	A	2014年11月13日
WO	2020087852	A1	2020年5月7日	CN	110767827	A	2020年2月7日